

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6107867号
(P6107867)

(45) 発行日 平成29年4月5日(2017.4.5)

(24) 登録日 平成29年3月17日(2017.3.17)

(51) Int. Cl. F I
G O 2 F 1/035 (2006.01) G O 2 F 1/035

請求項の数 5 (全 10 頁)

<p>(21) 出願番号 特願2015-71159 (P2015-71159) (22) 出願日 平成27年3月31日 (2015. 3. 31) (65) 公開番号 特開2016-191798 (P2016-191798A) (43) 公開日 平成28年11月10日 (2016. 11. 10) 審査請求日 平成28年3月24日 (2016. 3. 24)</p> <p>(出願人による申告) 平成26年度、独立行政法人情報通信研究機構「高度通信・放送研究開発委託研究／(高い臨時設営性を持つ有無線両用高速光伝送技術の研究開発)」、産業技術力強化法第19条の適用を受ける特許出願</p>	<p>(73) 特許権者 000183266 住友大阪セメント株式会社 東京都千代田区六番町6番地28 (74) 代理人 110000246 特許業務法人OFH特許事務所 (72) 発明者 柳川 哲兵 東京都千代田区六番町6番地28 住友大阪セメント株式会社内 (72) 発明者 近藤 勝利 東京都千代田区六番町6番地28 住友大阪セメント株式会社内 (72) 発明者 藤野 哲也 東京都千代田区六番町6番地28 住友大阪セメント株式会社内</p> <p style="text-align: right;">最終頁に続く</p>
---	---

(54) 【発明の名称】 導波路型光素子

(57) 【特許請求の範囲】

【請求項1】

電気光学効果を有する基板と、
 前記基板表面に配置された2つの光導波路と、
 前記基板上に配置された、当該基板より誘電率の低い材料から成る非導電層と、
 前記非導電層上に配置された、前記2つの光導波路に電界をそれぞれ印加して当該2つの光導波路間に屈折率差を発生させるための制御電極と、を備え、
 前記非導電層は、酸化シリコンとインジウムの酸化物とチタンの酸化物とを含み、インジウム酸化物モル濃度に対するチタン酸化物モル濃度の比が1.2以上である材料により構成され、

前記制御電極は、ドリフト現象を補償するためのバイアス電極であって、前記光導波路上に配された動作電極と、前記基板表面のうち前記光導波路が設けられた領域以外の部分に配された基準電極とにより構成され、

前記動作電極には、前記基準電極の電位に対する負電圧であって、且つ前記基板に1V/μm以上の電界を発生させる電圧が印加される、
 導波路型光素子。

【請求項2】

電気光学効果を有する基板と、
 前記基板表面に配置された2つの光導波路と、
 前記基板上に配置された、当該基板より誘電率の低い材料から成る非導電層と、

前記非導電層上に配置された、前記2つの光導波路に電界をそれぞれ印加して当該2つの光導波路間に屈折率差を発生させるための制御電極と、を備え、

前記非導電層は、酸化シリコンとインジウムの酸化物とチタンの酸化物とを含み、チタン酸化物モル濃度が5.0mol%でない範囲においてインジウム酸化物モル濃度に対するチタン酸化物モル濃度の比が1.2以上である材料により構成され、

前記制御電極はドリフト現象を補償するためのバイアス電極であって、

前記制御電極には、前記基板に1V/μm以上の電界を発生させる電圧が印加される、導波路型光素子。

【請求項3】

電気光学効果を有する基板と、

前記基板表面に配置された2つの光導波路と、

前記基板上に配置された、当該基板より誘電率の低い材料から成る非導電層と、

前記非導電層上に配置された、前記2つの光導波路に電界をそれぞれ印加して当該2つの光導波路間に屈折率差を発生させるための制御電極と、を備え、

前記非導電層は、酸化シリコンとインジウムの酸化物とチタンの酸化物とを含み、インジウム酸化物モル濃度に対するチタン酸化物モル濃度の比が1.2以上である材料により構成され、

前記制御電極はドリフト現象を補償するためのバイアス電極であって、

前記制御電極には、前記基板に1.2V/μm以上の電界を発生させる電圧が印加される、

導波路型光素子。

【請求項4】

前記制御電極は、前記非導電層上に配置される下地層と、当該下地層上に配置される上部層と、により構成され、

前記下地層はチタンである、

請求項1ないし3のいずれか一項に記載の導波路型光素子。

【請求項5】

前記基板はニオブ酸リチウムから成り、

前記2つの光導波路は、マッハツェンダ型光導波路を構成する2つの並行導波路である、

請求項1ないし4のいずれか一項に記載の導波路型光素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光導波路と当該光導波路を伝搬する光波を制御するための電極とを備えた導波路型光素子の駆動方法に関し、特に、いわゆるドリフトを補償するためのバイアス電極を備えた導波路型光素子に関する。

【背景技術】

【0002】

近年、光通信や光計測の分野においては、電気光学効果を有する基板上に光導波路を配置した、光変調器などの導波路型光素子が多く用いられている。導波路型光素子は、一般に、上記光導波路と共に当該光導波路内を伝搬する光波を制御するための電極を備える。

【0003】

このような導波路型光素子として、例えば強誘電体結晶であるニオブ酸リチウム(LiNbO₃)（「LN」とも称する）を基板に用いたマッハツェンダ型光変調器が広く用いられている。マッハツェンダ型光変調器は、外部から光を導入するための入射導波路と、当該入射導波路により導入された光を2つの経路に分けて伝搬させるための分岐部と、分岐部の後段に分岐されたそれぞれの光を伝搬させる2本の並行導波路と、当該2本の並行導波路を伝搬した光を合波して外部へ出力するための出射導波路とにより構成されるマッハツェンダ型光導波路を備える。また、マッハツェンダ型光変調器は、電圧を印加することで、

10

20

30

40

50

電気光学効果を利用して上記並行導波路内を伝搬する光波の位相を変化させて制御するための電極を備える。当該電極は、一般に、上記並行導波路の上部又はその近傍に配置されたRF（高周波）信号電極（以下、「RF電極」と称する）と、当該RF電極に離間して配置された接地電極とで構成されている。

【0004】

LNを基板に用いたマッハツェンダ型光変調器では、いわゆるDCドリフト現象や温度ドリフト現象により、印加電圧に対する光出力特性がシフトするため、例えば変調器から出力される光変調波形に歪等が発生し、変調特性の変化（例えば、波形品質の劣化）が生じ得る。

【0005】

このようなドリフト現象に起因した変調特性の変化を防止する方法として、高周波信号電圧を印加するための上記RF電極および接地電極のほかに、並行導波路に沿ってバイアス電極を配置し、当該バイアス電極に適切な電圧を適宜印加することにより上記ドリフト現象による電圧シフト量（以下、「DCドリフト電圧」とも称する）を補償する方法が知られている（特許文献1）。

【0006】

すなわち、バイアス電極に電圧を印加して、当該2つの並行導波路間に適切な屈折率差を発生させることで、上記電圧シフト量を調整する。

【0007】

また、ドリフト現象を軽減する技術として、バッファ層を、酸化シリコンと周期律表の三～八族、一b族および二b族の金属元素およびシリコンを除く半導体元素から選ばれる1種またはそれ以上の元素の酸化物の少なくとも1種との混合物、またはシリコンと前記金属元素および半導体元素から選ばれる1種またはそれ以上の元素との酸化物の透明絶縁体で構成することが知られている（特許文献2）。この構成では、時間の経過に従い、初期には負のDCドリフト特性を示し、また可動電子やイオンの動きに添加物が影響を及ぼして、DCドリフト増加が従来に比べ平坦化することができ、長期に渡ってDCドリフト特性を改善することができる、有用な技術である。

【0008】

しかしながら、上述したこれらの従来技術では、当該導波路型光素子のサイズが大きさなどから制限を受けた長さの並行導波路に沿ってRF電極とバイアス電極とを個別に配置する場合、マッハツェンダ型光変調器において、半波長電圧（V）を小さくするためにRF電極長を長くすることになり、結果としてバイアス電極の長さが短くなってしまふ場合がある。このような場合には、並行導波路間に所望の屈折率差を発生させるため必要な電界は大きくなり、従ってバイアス電極への印加電圧も高くなる。

【0009】

その結果、上記バイアス電極を介したLN基板への高電界印加により上記ドリフト現象が加速されるという現象が生じ得る。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開平5 - 224163号公報

【特許文献2】特開平5 - 257105号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

上記背景より、バイアス電極を有する導波路型光素子において、当該バイアス電極を介して基板に高電界が印加されることにより発生するドリフト現象の加速を、効果的に防止することでのきる構成の実現が望まれている。

【課題を解決するための手段】

【0012】

10

20

30

40

50

本発明の一の態様は、導波路型光素子であり、当該導波路型光素子は、電気光学効果を有する基板と、前記基板表面に配置された２つの光導波路と、前記基板上に配置された、当該基板より誘電率の低い材料から成る非導電層と、前記非導電層上に配置された、前記２つの光導波路に電界をそれぞれ印加して当該２つの光導波路間に屈折率差を発生させるための制御電極と、を備え、前記非導電層は、酸化シリコンとインジウムの酸化物とチタンの酸化物とを含み、チタン酸化物モル濃度とインジウム酸化物モル濃度との比が１．２以上である材料により構成されている。

本発明の他の態様によると、前記制御電極は、前記非導電層上に配置される下地層と、当該下地層上に配置される上部層と、により構成されている。

本発明の他の態様によると、前記基板はニオブ酸リチウムから成り、前記２つの光導波路は、マッハツェンダ型光導波路を構成する２つの並行導波路であって、前記制御電極は、ドリフト現象を補償するためのバイアス電極である。

【図面の簡単な説明】

【００１３】

【図１】本発明の一実施形態に係る導波路型光素子の構成を示す図である。

【図２】図１に示す導波路型光素子のＡＡ断面矢視図である。

【図３】種々の組成を有するバッファ層を用いた場合の、ドリフト電圧の時間変化の評価結果の一例を示す図である。

【図４】ドリフト電圧の時間変化の評価に用いた導波路型光素子の、バッファ層の組成をプロットした図である。

【発明を実施するための形態】

【００１４】

以下、図面を参照して、本発明の実施の形態を説明する。

【００１５】

図１は、本発明の一実施形態に係る導波路型光素子の構成を示す図である。

本導波路型光素子１０は、基板１００上にマッハツェンダ（MZ、Mach-Zehnder）型光導波路１０２が配置された、マッハツェンダ型光変調器である。

【００１６】

基板１００は、電気光学材料であるニオブ酸リチウム（LN）から成る基板であり、例えばZカットのLN基板である。基板１００上には、非導電性の材料から成る非導電層１２０が配置されている。この非導電層１２０は、例えば、MZ型光導波路１０２を伝搬する光波が後述する電極１０８等により吸収されて光損失を生ずるのを避けること等を目的として設けられる、いわゆるバッファ層であるものとして設けられ、例えば基板１００よりも誘電率の低い材料（具体的な材料については後述する）により構成される。

【００１７】

MZ型光導波路１０２は、並行導波路１０４、１０６を有する。並行導波路１０４、１０６の直上部には、それぞれ、当該並行導波路１０４、１０６に沿って高周波（RF）電極１０８、１１０が配置されており、RF電極１０８、１１０のそれぞれから所定の離間距離だけ離れて当該RF電極１０８、１１０を挟むように、接地電極１１２、１１４、１１６が配置されている。RF電極１０８と接地電極１１２、１１４との間、及びRF電極１１０と接地電極１１４、１１６との間には、並行導波路１０４、１０６を伝搬する光波を制御するための高周波信号がそれぞれ印加される。これらの高周波信号により、MZ型光導波路１０２の図示左端から入力された光が変調（例えば、強度変調）されて、図示右端から出力される。

【００１８】

また、基板１００上には、２つの並行導波路１０４、１０６にそれぞれ電界を印加して並行導波路１０４、１０６間の屈折率差を制御するための制御電極であるバイアス電極１５０が配置されている。バイアス電極１５０は、並行導波路１０４、１０６の直上部に、それぞれ、当該並行導波路１０４、１０６に沿って配置された動作電極１５２、１５４と、当該動作電極１５２、１５４のそれぞれから所定の離間距離だけ離れて当該動作電極

10

20

30

40

50

52、154を挟むように設けられた基準電極160、162、164とで構成されている。

【0019】

基準電極160、162、164には、基準となる電位が印加され、動作電極152、154には、当該基準となる電位に対する正電圧又は負電圧が印加される。これにより、並行導波路104、106の間に屈折率差を発生させて、上述したドリフト現象により生ずる電圧シフト量(すなわち、RF電極108、110による光変調動作に必要な電圧のシフト量)が補償される。

【0020】

なお、上述した各電極108、110、112、114、116、152、154、160、162、164は、非導電層120上に配置されている。

10

【0021】

図2は、図1に示す導波路型光素子10のAA断面矢視図である。バイアス電極150を構成する動作電極152、154及び基準電極160、162、164のそれぞれは、上部層252a、254a、260a、262a、264aと、これらの上部層のそれぞれと非導電層120との間に配置された下地層252b、254b、260b、262b、264bとにより構成されている。上部層252a、254a、260a、262a、264aは、例えば金(Au)で構成され、下地層252b、254b、260b、262b、264bは、例えばチタン(Ti)で構成される。

【0022】

20

本願発明の発明者の知見によると、バイアス電極を介したLN基板等への高電界印加に起因するドリフト現象の加速の要因の一つは、バイアス電極への高電圧印加により、バイアス電極から、当該バイアス電極下に存在するパツファ層(本実施形態では非導電層120に対応する)又はLN基板にキャリアが注入されることであると考えられる。

【0023】

そして、本願発明の発明者は、上述した知見に基づき、パツファ層の素材を種々変更してバイアス電極を介したLN基板への高電界印加に起因するドリフト現象の加速の程度を評価した。その結果、パツファ層を、酸化シリコンとインジウムの酸化物とチタンの酸化物とを含む構成とし、且つ当該パツファ層におけるチタン酸化物モル濃度とインジウム酸化物モル濃度との比が1.2以上となる構成とすることで、基板におよそ1V/μm以上の電界(ここで電界は、印加電圧/電極間隔で算出される平均的な電界である)を印加した際のパツファ層へのキャリア注入を有効に抑制することができる、との更なる知見を得た。

30

【0024】

本願発明は、上記知見に基づくものであり、本実施形態においては、特に、上記パツファ層に対応する非導電層120が、SiO₂と、インジウムの酸化物であるIn₂O₃と、チタンの酸化物であるTiO₂とを含んで構成されており、チタン酸化物モル濃度とインジウム酸化物モル濃度との比が1.2以上となるように、例えばチタンモル濃度が9.0mol%、インジウムモル濃度が3.4mol%で構成されている。

【0025】

40

上記知見を得る際に用いた実験サンプルの一例を表1に示す。各サンプルの構成は、図1、図2に示す導波路型光素子10と同様であり、表1には、SiO₂を主材料とする非導電層120に添加したIn₂O₃及びTiO₂のモル濃度比(単位: mol%)と、In₂O₃とTiO₂とのモル濃度比の濃度比率(=[TiO₂のモル濃度比]/[In₂O₃のモル濃度比])とが示されている。

【0026】

【表 1】

	サンプルa	サンプルb	サンプルc	サンプルd	サンプルe	サンプルf
In ₂ O ₃ (モル濃度比)	3.4	4.0	4.8	2.7	5.8	8.3
TiO ₂ (モル濃度比)	9.0	5.2	5.9	1.4	1.8	2.0
濃度比率(TiO ₂ /In ₂ O ₃)	2.65	1.30	1.23	0.52	0.31	0.24

【 0 0 2 7 】

サンプル a ~ f のそれぞれについて、DCドリフト電圧の時間変化を以下の手順で測定した。

10

まず、MZ型光導波路102の一端から光を入射し、基準電極160、162、164を接地電位として、動作電極152にのみ、正の初期電圧を印加する。この状態で、MZ型光導波路102の他端から出力される光の強度が一定となるように、動作電極152に印加されている電圧を調整し、当該調整後の動作電極152への印加電圧の上記初期電圧からの変動量を、当該初期電圧の印加後の時間の経過と共に記録する。

【 0 0 2 8 】

次に、サンプルの電圧印加履歴を初期状態に戻すために、基準電極160、162、164と動作電極152を短絡し高温下で、長時間放置した後、上記同様にMZ型光導波路102の一端から光を入射し、基準電極160、162、164を接地電位として、動作電極152にのみ負の初期電圧を印加する。この状態で、MZ型光導波路102の他端から出力される光の強度が一定となるように、動作電極152に印加されている電圧を調整し、当該調整後の動作電極152への印加電圧の上記初期電圧からの変動量を、当該初期電圧の印加後の時間の経過と共に記録する。

20

【 0 0 2 9 】

図3は、代表例として、サンプルb及びサンプルeについての、DCドリフト電圧の時間変化の測定結果である。図3(a)は、サンプルbにおけるバイアス電圧の時間変化、図3(b)はサンプルeにおける時間変化を示している。

【 0 0 3 0 】

図3(a)、(b)において、縦軸は、DCドリフト電圧(単位:V)、横軸は経過時間(単位:時間)である。図3(a)に示す曲線300は、サンプルbについての、動作電極152に+3.5Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示し、曲線302は、サンプルの電圧印加履歴を初期状態に戻した後、動作電極152に-3.5Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示している。また、曲線304は、サンプルの電圧印加履歴を初期状態に戻した後、動作電極152に+10.0Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示し、曲線306は、サンプルの電圧印加履歴を初期状態に戻した後、動作電極152に-10.0Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示している。また、これらのサンプルのDCバイアス印加用の電極の間隔は14μmであり、バッファ層の厚さは0.6μmである。

30

40

【 0 0 3 1 】

同様に、図3(b)に示す曲線310は、サンプルeについての、動作電極152に+3.5Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示し、曲線312は、サンプルの電圧印加履歴を初期状態に戻した後、動作電極152に-3.5Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示している。また、曲線314は、サンプルの電圧印加履歴を初期状態に戻した後、動作電極152に+10.0Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示し、曲線316は、サンプルの電圧印加履歴を初期状態に戻した後、動作電極152に-10.0Vの初期電圧を加えて測定したDCドリフト電圧の時間変化を示している。

【 0 0 3 2 】

50

図3(a)においては、曲線300～306は、ドリフト電圧の絶対値が緩やかに増加するか(300、302)、又は或る一定値の電圧に向かって漸近していくような傾向(304、306)を示す。

【0033】

これに対し図3(b)においては、曲線310～314は、図3(a)の曲線300～304とほぼ同じ傾向を示すが、曲線316が示す負の初期電圧-10.0Vでのドリフト電圧については、時間経過と共にその絶対値が急激に増大していく。

【0034】

印加電圧が±1.4Vの範囲では、正の印加、負の印加ともに同じような傾向をしめすが、負の初期電圧の場合、印加電圧が-1.5V付近からその絶対値が急激に変化しており、ドリフト現象が加速している。おそらくは、電極からバッファ層への電子注入によりバッファ層中のキャリアが増加し、バッファ層中の空間電荷が電極間の電位差による外部電界を打ち消す働きが強まるためと考えられる。サンプルの変調器の電極間隔は1.4μmであり、このときの印加電界はおよそ1.1V/μmである。

【0035】

正の印加においても、図3(a)の場合より、変化が大きいが、負の印加の場合ほどの大きな差は無い。なお、バッファ層がないタイプのLN光変調器において、正の印加と負の印加で、DCドリフトの挙動に差が顕著に見られるようになるのは、おおむね2V/μm程度であり、この電界強度で金属電極からLN結晶中へのキャリア注入、極性から判断しておそらくは電子注入が起こりはじめると考えられる。

【0036】

TiO₂、In₂O₃を含んだバッファ層のある変調器では、バイアス電極間に、2V/μmあるいはそれ以上の電界をかけても、明確な変化は見られない。これは、バッファ層を有する変調器のバイアスドリフトは、おもにバッファ層中のキャリアの空間電荷によってもたらされること、また、金属電極からのLNへのキャリア注入と誘電体であるバッファ層からLNへのキャリア注入は、起こりやすさが異なることが、原因と推定される。

【0037】

このような1V/μm程度の電界の負の印加におけるDCドリフト電圧の急激な増加は、上述したIn₂O₃とTiO₂とのモル濃度比の濃度比率(=[TiO₂のモル濃度比]/[In₂O₃のモル濃度比])に依存して変化する。上記のようなDCドリフトの増加量について、実用に供し得る特性としての良否判定基準を、例えば経過時間500時間において、バイアス電圧初期値が正及び負である場合のそれぞれのDCドリフト電圧の変化量(絶対値)の比(変化比)が、2以下であること、とすれば、表1に示すサンプルa～fは、表2のように表され(表中の「小」は上記変化比が2より小さいことを、「大」は当該変化比が2以上であることを示す)、ドリフト電圧変化の小さいサンプルa～cの群と、当該変化の大きいサンプルd～fの群にグループ化される(それぞれ点線で囲まれた2つのグループ)。

【0038】

【表2】

バイアス電圧初期値	サンプルa	サンプルb	サンプルc	サンプルd	サンプルe	サンプルf
±3.5V	小	小	小	小	小	小
±10.0V	小	小	小	大	大	大

【0039】

そして、表1及び表2の比較から、これら2つのグループの境界値として、In₂O₃とTiO₂とのモル濃度比の濃度比率=1.2を得ることができる。図4は、サンプルa～fの非導電層120の組成を、SiO₂、In₂O₃、TiO₂の組成比をそれぞれ示す3つの辺で構成された三角形の中にプロットした図である。図中の白丸がプロットであ

10

20

30

40

50

り、白丸の中に対応するサンプルの名前（a～f）が示されている。同図においても、サンプル a～c とサンプル d～f の群が、濃度比率 = 1.2 を示す直線 400 を境界として 2 つの群に分かれることが判る。本願発明は、このような知見を基に、特に当該濃度比率が > 1.2 となるように非導電層 120 を構成することで、ドリフト電圧の経時的な変動を軽減するものである。

【0040】

なお、負の初期電圧の際にドリフトが急激に加速される電圧は、バッファ層の厚さにも依存する。電極間隔が同じでバッファ層が同じ組成であっても、バッファ層が薄いと、ドリフトが増大する電圧が低くなる、厚いと高くなる傾向があることが体験的にわかっている。バッファ層が 0.55 μm の場合と 1.0 μm の場合、ドリフトが急激に増大する電圧は、それぞれおよそ 14 V、17 V 程度であり、電界はそれぞれおよそ 1.0 V/μm、1.2 V/μm である。

10

【0041】

バッファ層中に In、Ti に加えて、すず (Sn) を適量ドーピングしても良い。LN に Ti 拡散導波路を形成する際の雰囲気条件、リッジ導波路化する際の加工条件、加工後のアニール処理条件、バッファ層の形成条件、バッファ層のアニール条件などとの組み合わせ条件組み合わせ次第では、正の印加、負の印加ともにドリフト抑制効果が高まる。ただし、Sn あるいは酸化すず (SnO₂) の蒸気圧が高いためバッファ層組成の再現性確保は難しくなるため、1.5 モル% 以下に抑えておくのが良い。

【0042】

20

以上、説明したように、本実施形態に示す導波路型光素子 10 では、非導電層 120 が、酸化シリコンとインジウムの酸化物とチタンの酸化物とを含み、且つチタン酸化物モル濃度とインジウム酸化物モル濃度との比が 1.2 以上となっているので、基板に 1 V/μm 以上の電界を印加した際のバッファ層へのキャリア注入を有効に抑制することができる。

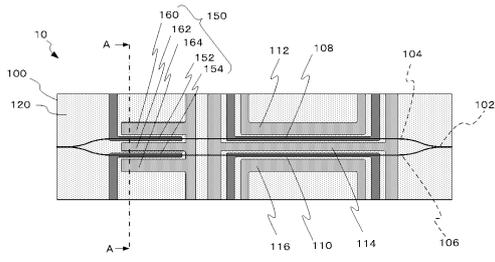
【符号の説明】

【0043】

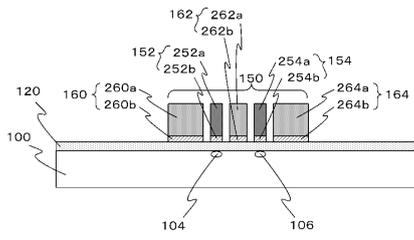
10・・・導波路型光素子、100・・・基板、102・・・MZ型光導波路、104、106・・・並行導波路、108、110・・・RF電極、112、114、116・・・接地電極、120・・・非導電層、150・・・バイアス電極、152、154・・・動作電極、160、162、164・・・基準電極、252a、254a、260a、262a、264a・・・上部層、252b、254b、260b、262b、264b・・・下地層。

30

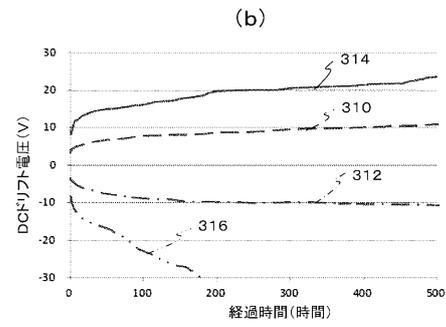
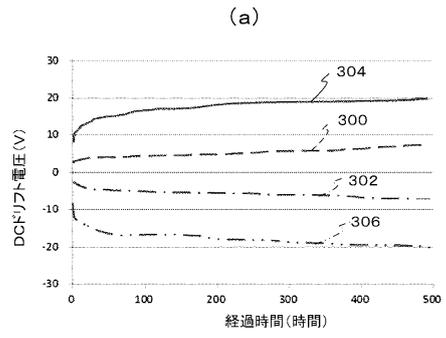
【図1】



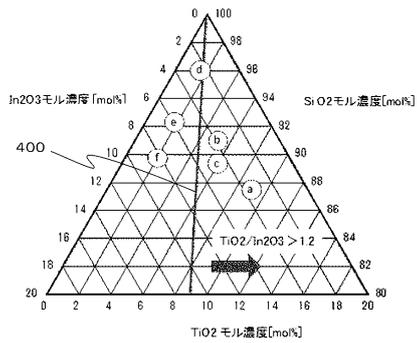
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 市川 潤一郎
東京都千代田区六番町6番地28 住友大阪セメント株式会社内

審査官 廣崎 拓登

(56)参考文献 特開平05-257105(JP,A)
特開2008-242042(JP,A)
特開2007-122038(JP,A)
特開2006-301593(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02B 6/12 - 6/14
G02F 1/00 - 1/125
1/21 - 7/00
Google Scholar