



(12) 发明专利申请

(10) 申请公布号 CN 103270500 A

(43) 申请公布日 2013. 08. 28

(21) 申请号 201180062658. X

G06F 3/06 (2006. 01)

(22) 申请日 2011. 11. 30

(30) 优先权数据

12/960, 204 2010. 12. 03 US

(85) PCT申请进入国家阶段日

2013. 06. 25

(86) PCT申请的申请数据

PCT/US2011/001944 2011. 11. 30

(87) PCT申请的公布数据

W02012/074554 EN 2012. 06. 07

(71) 申请人 美光科技公司

地址 美国爱达荷州

(72) 发明人 约瑟夫·M·杰德罗

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 沈锦华

(51) Int. Cl.

G06F 12/00 (2006. 01)

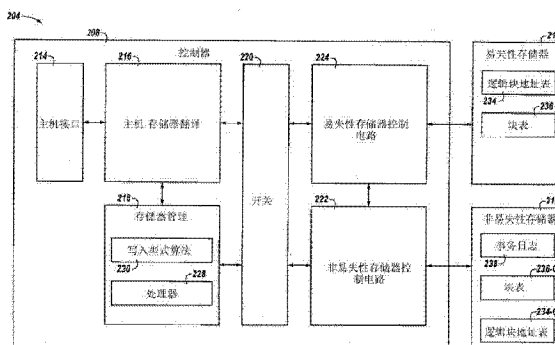
权利要求书3页 说明书9页 附图6页

(54) 发明名称

事务日志恢复

(57) 摘要

本发明包含用于存储器中的事务日志恢复的方法。一个此种方法包含：检查保存于事务日志中的若干个条目以确定写入型式；基于所述写入型式读取所述存储器；用与基于所述写入型式从所述存储器读取的数据相关联的信息更新所述事务日志；及使用所述事务日志更新逻辑地址 LA 表。



1. 一种用于事务日志恢复的方法,其包括:  
检查保存于事务日志中的若干个条目以确定写入型式;  
基于所述写入型式读取存储器;  
用与基于所述写入型式从所述存储器读取的数据相关联的信息更新所述事务日志;及  
使用所述事务日志更新逻辑地址 LA 表。
2. 根据权利要求 1 所述的方法,其中基于所述写入型式读取所述存储器包含读取存储器中的页。
3. 根据权利要求 1 到 2 中任一权利要求所述的方法,其中所述事务日志包含关于最近已将数据写入于所述存储器中的位置的信息。
4. 根据权利要求 2 所述的方法,其中所述事务日志不具有与在更新之前读取的所述页相关联的信息。
5. 根据权利要求 2 所述的方法,其中更新所述事务日志包括用与在存储器中读取的包含数据的页相关联的信息更新所述事务日志。
6. 根据权利要求 1 到 2 中任一权利要求所述的方法,其中读取所述存储器包括以基于所述写入型式的次序读取所述存储器中的页直到找到经擦除页。
7. 根据权利要求 2 所述的方法,其进一步包含通过以下操作来定位经部分写入块:读取若干个块的第一页及最后一页,且当以基于所述写入型式的所述次序在所述存储器中读取的所述页处于不包含经擦除页的块中时,确定包含于所述经部分写入块中的数据的数据的类型。
8. 根据权利要求 7 所述的方法,其进一步包含读取包含主机数据的所述经部分写入块的页。
9. 根据权利要求 8 所述的方法,其进一步包含用与在含有数据的所述经部分写入块中读取的页相关联的信息更新所述事务日志。
10. 一种用于操作存储器系统的方法,其包括:  
以基于写入型式的次序读取所述存储器系统中的不具有事务日志中的相关联数据的页;  
用与基于所述写入型式读取的所述页相关联的信息更新事务日志;及  
使用所述经更新的事务日志更新非易失性存储器中的逻辑地址 LA 表。
11. 根据权利要求 10 所述的方法,其进一步包括在电力中断之前在周期性基础上将所述 LA 表存储于所述非易失性存储器中,所述所存储的 LA 表为易失性存储器中的 LA 表的副本。
12. 根据权利要求 11 所述的方法,其中在所述存储器系统中的每一写入操作之后更新所述易失性存储器中的所述 LA 表。
13. 根据权利要求 11 所述的方法,其中在更新所述 LA 表之前,非易失性存储器中的所述 LA 表不包含关于在上次将所述 LA 表存储于非易失性存储器中与电力中断之间发生的写入操作的信息。
14. 根据权利要求 10 到 11 中任一权利要求所述的方法,其进一步包括在电力中断之后在所述存储器系统的通电后即刻将所述经更新的 LA 表复制到易失性存储器。
15. 根据权利要求 10 到 11 中任一权利要求所述的方法,其中所述写入型式是基于确定将数据写入于所述存储器系统中何处的写入型式算法。

16. 根据权利要求 15 所述的方法,其中所述写入型式包含关于接下来理应将数据写入于所述存储器系统中的位置的信息。

17. 根据权利要求 16 所述的方法,其中所述方法包含检验在基于所述写入型式读取的所述页处发生的有效写入。

18. 一种用于存储器系统中的事务日志恢复的方法,其包括:

以基于写入型式的次序读取页以找到不处于非易失性存储器中的事务日志或逻辑地址 LA 表中的写入操作信息;

使用所述所找到的写入操作信息更新所述事务日志;

使用所述经更新的事务日志更新非易失性存储器中的所述 LA 表;及

将所述 LA 表存储于易失性存储器中。

19. 根据权利要求 18 所述的方法,其中找到关于写入操作的信息包含依据所述写入型式确定接下来理应将数据写入于所述存储器系统中的位置。

20. 根据权利要求 19 所述的方法,其中确定接下来理应将数据写入所述数据的所述位置包括使用写入型式算法。

21. 根据权利要求 18 到 19 中任一权利要求所述的方法,其中更新所述事务日志包括更新所述事务日志的在电力中断之后变毁坏的最后页。

22. 根据权利要求 18 到 19 中任一权利要求所述的方法,其中所述方法包含在周期性基础上将所述 LA 表的副本存储于所述易失性存储器中。

23. 根据权利要求 18 到 19 中任一权利要求所述的方法,其中所述方法包含针对在将所述 LA 表的副本存储于所述非易失性存储器中之后发生的操作将关于读取及写入操作的信息记录于所述事务日志中。

24. 根据权利要求 18 到 19 中任一权利要求所述的方法,其中使用所述经更新的事务日志更新所述非易失性存储器中的所述 LA 表包括添加关于在上次将所述 LA 表复制到所述非易失性存储器中与电力中断之间发生的写入的信息。

25. 一种存储器系统,其包括:

非易失性存储器,其经配置以存储逻辑地址 LA 表及事务日志;及

控制器,其经配置以:

通过检查事务日志中的指示将数据写入于存储器中何处的信息来确定写入型式;

以基于所述写入型式的次序读取所述存储器中的页;

用与在存储器中读取的所述页相关联的信息更新所述事务日志;及

使用所述事务日志更新所述逻辑地址 LA 表。

26. 根据权利要求 25 所述的存储器系统,其中所述事务日志经配置以记录关于在将所述 LA 表存储于非易失性存储器中之后在所述存储器系统中发生的写入的信息。

27. 根据权利要求 25 所述的存储器系统,其中所述控制器经配置以通过以基于所述写入型式的所述次序读取存储器中的页来重新创建事务日志中的事务日志信息的最后页。

28. 根据权利要求 25 到 27 中任一权利要求所述的存储器系统,其中所述控制器经配置以基于写入型式算法创建所述写入型式。

29. 一种存储器系统,其包括:

非易失性存储器,其中所述非易失性存储器经配置以存储逻辑地址 LA 表及事务日志;

及

控制器,其经配置以:

通过以基于写入型式的次序读取页来更新所述事务日志,及使用所述经更新的事务日志用在电力中断之后从所述 LA 表遗漏的信息更新所述 LA 表。

30. 根据权利要求 29 所述的存储器系统,其中所述控制器进一步经配置以将所述经更新的 LA 表的副本存储于易失性存储器中。

31. 根据权利要求 30 所述的存储器系统,其中所述控制器经配置以不断地更新所述易失性存储器中的所述经更新的 LA 表且至少每 300 秒一次地将所述不断经更新的 LA 表的副本存储于所述非易失性存储器中。

32. 根据权利要求 29 到 30 中任一权利要求所述的存储器系统,其中所述控制器经配置以使用所述事务日志确定所述写入型式。

33. 根据权利要求 32 所述的存储器系统,其中所述控制器经配置以使用所述写入型式确定接下来应将数据写入于所述存储器系统中的何处。

34. 根据权利要求 29 到 30 中任一权利要求所述的存储器系统,其中所述 LA 表为逻辑块地址 LBA 表。

## 事务日志恢复

### 技术领域

[0001] 本发明大体来说涉及半导体存储器装置、方法及系统,且更特定来说涉及事务日志恢复。

### 背景技术

[0002] 通常提供存储器装置作为计算机或其它电子装置中的内部半导体集成电路。存在包含易失性及非易失性存储器的许多不同类型的存储器。易失性存储器可能需要电力来维持其数据且包含随机存取存储器 (RAM)、动态随机存取存储器 (DRAM) 及同步动态随机存取存储器 (SDRAM) 以及其它存储器。非易失性存储器可通过在不被供电时仍保持所存储的信息来提供持久数据且可包含 NAND 快闪存储器、NOR 快闪存储器、只读存储器 (ROM)、电可擦除可编程 ROM (EEPROM)、可擦除可编程 ROM (EPROM) 及相变随机存取存储器 (PCRAM) 以及其它存储器。

[0003] 可将若干个存储器装置组合在一起以形成固态驱动器 (SSD)。固态驱动器可包含非易失性存储器 (例如, NAND 快闪存储器及 NOR 快闪存储器) 及 / 或可包含易失性存储器 (例如, DRAM 及 SRAM) 以及各种其它类型的非易失性及易失性存储器。对于广泛范围的电子应用,可利用包含浮动栅极快闪装置及电荷陷获快闪 (CTF) 装置 (其使用将信息存储于氮化物层中的电荷陷阱中的半导体-氧化物-氮化物-氧化物-半导体及金属-氧化物-氮化物-氧化物-半导体电容器结构) 的快闪存储器装置作为非易失性存储器。快闪存储器装置通常使用允许高存储器密度、高可靠性及低功率消耗的单晶体管存储器单元。

[0004] 可使用 SSD 来替换硬盘驱动器作为计算机的主要存储装置,因为所述固态驱动器可在性能、大小、重量、耐用性、操作温度范围及功率消耗方面具有胜过硬驱动器的优点。举例来说,SSD 可在与磁盘驱动器相比时因其缺乏移动部件而具有优越性能,此可避免寻道时间、等待时间及与磁盘驱动器相关联的其它机电延迟。SSD 制造商可使用非易失性快闪存储器来创建可不使用内部电池电源的快闪 SSD,因此允许所述驱动器更通用且更紧凑。

[0005] SSD 可包含若干个存储器装置,例如,若干个存储器芯片 (如本文中所使用,“若干个”某物可指代一个或一个以上此种事物,例如,若干个存储器装置可指代一个或一个以上存储器装置)。如所属领域的技术人员将了解,存储器芯片可包含若干个裸片及 / 或逻辑单元 (LUN)。每一裸片上可包含若干个存储器阵列及外围电路。所述存储器阵列可包含组织成若干个物理页的若干个存储器单元,且所述物理页可组织成若干个块。

[0006] SSD 可包含逻辑地址 (LA) 表,例如逻辑块地址 (LBA) 表。LBA 表可用于记录将 SSD 的存储器阵列中数据的逻辑地址链接到所述数据的物理位置的信息。所述 LBA 表可存储于固态驱动器中的易失性存储器中,且所述 LBA 表的副本还可存储于所述固态驱动器中的非易失性存储器中。所述 LBA 表可用于定位数据在固态驱动器中的物理位置以在于所述固态驱动器中起始读取请求时读取数据。可由主机起始对特定逻辑地址处的数据的读取请求。可在所述 LBA 表中找到所述逻辑地址,且可接着指示对应物理地址。所述固态驱动器可从所述所指示的物理地址读取数据以完成针对所述固态驱动器的读取请求。

[0007] 并不具有带有关于固态驱动器中数据的逻辑地址与物理地址之间的关系的当前（例如，最近）信息的 LBA 表的固态驱动器可能使所述固态驱动器中的一些数据不可存取。因此，完成对所述固态驱动器中所有数据的完全存取需要当前的 LBA 表。固态驱动器中的 LBA 表可在电力中断之后因所述 LBA 表存储于易失性存储器中及 / 或所述 LBA 表周期性地存储于非易失性存储器中而丢失或不完整。因此，电力中断可致使固态驱动器具有并不具有关于恰好在所述电力中断之前的时间内写入到所述固态驱动器的数据的信息的 LBA 表。

## 发明内容

### 附图说明

[0008] 图 1 是根据本发明的一个或一个以上实施例的包含至少一个存储器系统的计算系统的功能性框图。

[0009] 图 2 是根据本发明的一个或一个以上实施例的存储器系统的功能性框图。

[0010] 图 3 是图解说明根据本发明的一个或一个以上实施例的非易失性存储器中的事务日志、块表及逻辑块地址（LBA）表的框图。

[0011] 图 4 是图解说明根据本发明的一个或一个以上实施例的事务日志的表。

[0012] 图 5 是图解说明根据本发明的一个或一个以上实施例的块表的表。

[0013] 图 6 是图解说明根据本发明的一个或一个以上实施例的逻辑块地址（LBA）表的表。

[0014] 图 7 是图解说明根据本发明的一个或一个以上实施例的事务日志恢复的方法流程图。

### 具体实施方式

[0015] 本发明包含用于存储器中的事务日志恢复的方法。一个此种方法包含：检查保存于事务日志中的若干个条目以确定写入型式；基于所述写入型式读取所述存储器；用与基于所述写入型式从所述存储器读取的数据相关联的信息更新所述事务日志；及使用所述事务日志更新逻辑地址（LA）表。

[0016] 在本发明的以下详细描述中，参考形成本发明的一部分的附图，且其中以图解说明的方式展示可如何实践本发明的一个或一个以上实施例。充分详细地描述这些实施例以使所属领域的技术人员能够实践本发明的实施例，且应理解，可利用其它实施例且可做出过程、电及 / 或结构改变，此并不背离本发明的范围。

[0017] 在本发明的以下详细描述中，参考形成本发明的一部分的附图，且其中以图解说明的方式展示可如何实践本发明的一个或一个以上实施例。充分详细地描述这些实施例以使所属领域的技术人员能够实践本发明的实施例，且应理解，可利用其它实施例且可做出过程、电及 / 或结构改变，此并不背离本发明的范围。如本文中所使用，标号“N”、“M”及“R”（特定来说，关于图式中的参考编号）指示若干个如此标示的特定特征可与本发明的一个或一个以上实施例包含在一起。

[0018] 本文中的图遵循其中第一数字或前几个数字对应于图式图编号且其余数字识别所述图式中的元件或组件的编号惯例。不同图之间的类似元件或组件可通过使用类似数字

来识别。举例来说,108 可指代图 1 中的元件“08”,且在图 2 中类似元件可指代为“208”。如将了解,可添加、更换及 / 或消除本文中各种实施例中所展示的元件以提供本发明的若干个额外实施例。另外,如将了解,图中所提供的元件的比例及相对比例尺打算图解说明本发明的某些实施例且不应视为限定意义。

[0019] 图 1 是根据本发明的一个或一个以上实施例的包含至少一个存储器系统 104 的计算系统 100 的功能性框图。在图 1 中所图解说明的实施例中,存储器系统 104(例如,固态驱动器(SSD))可包含物理主机接口 106、控制器 108(例如,存储器系统控制电路)及一个或一个以上固态存储器装置 110-1、...、110-N。固态存储器装置 110-1、...、110-N 可为所述存储器系统提供存储卷,例如,借助格式化到所述存储器装置的文件系统。在一个或一个以上实施例中,控制器 108 可为耦合到包含物理接口 106 及固态存储器装置 110-1、...、110-N 的印刷电路板的专用集成电路(ASIC)。

[0020] 如图 1 中所图解说明,控制器 108 可耦合到物理主机接口 106 且耦合到固态存储器装置 110-1、...、110-N。物理主机接口 106 可用于在存储器系统 104 与另一装置(例如主机系统 102)之间传达信息。主机系统 102 可包含存储器存取装置,例如,处理器。所属领域的技术人员将了解,“处理器”可意指一个或一个以上处理器,例如,并行处理系统、若干个协处理器等。主机系统的实例包含膝上型计算机、个人计算机、数码相机、数码记录与回放装置、移动电话、PDA、存储器读卡器、接口集线器等。对于一个或一个以上实施例,物理主机接口 106 可呈标准化接口的形式。举例来说,当存储器系统 104 用于计算系统 100 中的数据存储时,物理主机接口 106 可为串行高级技术附件(SATA)、高速外围组件互连(PCIe)或通用串行总线(USB)以及其它连接器及接口。然而,一般来说,物理主机接口 106 可提供用于在存储器系统 104 与具有用于物理主机接口 106 的兼容接纳器的主机系统 102 之间传递控制、地址、数据及其它信号的接口。

[0021] 控制器 108 可与固态存储器装置 110-1、...、110-N 通信以读取、写入及擦除数据以及进行其它操作。控制器 108 可具有可为一个或一个以上集成电路及 / 或离散组件的电路。对于一个或一个以上实施例,控制器 108 中的电路可包含用于控制跨越固态存储器装置 110-1、...、110-N 的存取的电路,及用于在主机系统 102 与存储器系统 104 之间提供解译层的电路。因此,存储器控制器可选择性地耦合固态存储器装置 110-1、...、110-N 的 I/O 连接(图 1 中未展示)以在适当的时间在适当的 I/O 连接处接收适当的信号。类似地,主机系统 102 与存储器系统 104 之间的通信协议可不同于存取固态存储器装置 110-1、...、110-N 所需的协议。控制器 108 接着可将主机接收的命令解译成适当的命令以实现固态存储器装置 110-1、...、110-N 的所要存取。

[0022] 固态存储器装置 110-1、...、110-N 可包含一个或一个以上存储器单元(例如,非易失性存储器单元)阵列。举例来说,所述阵列可为具有 NAND 架构的快闪阵列。在 NAND 架构中,一“行”的存储器单元的控制栅极可与存取线(例如,字线)耦合在一起,同时所述存储器单元可以“串”形式源极到漏极地串联耦合于选择栅极源极晶体管与选择栅极漏极晶体管之间。所述串可通过选择栅极漏极晶体管连接到数据线(例如,位线)。术语“行”及“串”的使用既不暗示存储器单元的线性布置也不暗示存储器单元的正交布置。如所属领域的技术人员将了解,存储器单元到位线及源极线的连接方式取决于所述阵列是 NAND 架构、NOR 架构还是某一其它存储器阵列架构。

[0023] 固态存储器装置 110-1、...、110-N 可包含可分组的若干个存储器单元。如本文中所述，一群组可包含一个或一个以上存储器单元，例如，一页、块、平面、裸片，整个阵列或其它存储器单元群组。举例来说，一些存储器阵列可包含构成存储器单元块的若干个存储器单元页。若干个块可包含于一存储器单元平面中。若干个存储器单元平面可包含于一裸片上。作为一实例，128GB 存储器装置可包含每页 4314 个数据字节，每块 128 个页，每平面 2048 个块及每装置 16 个平面。

[0024] 固态存储器装置 110-1、...、110-N 可包含于若干个通道中，其中每一通道可包含若干个裸片。可使用逻辑单元编号 (LUN) 来组织每一通道。当将数据写入到固态存储器装置 110-1、...、110-N 时，可跨越所述若干个通道及 LUN 来将数据分条。可使用以预测型式将数据分条在与通道相关联的存储器单元当中的写入型式算法来将数据写入到固态存储器装置 110-1、...、110-N。写入数据可受通道处置由主机发送到通道的数据业务的能力的限制，因此存储器系统可使用若干个通道以允许在所述若干个通道上写入及读取更多数据。

[0025] 在存储器装置中，一物理页可指代一写入及 / 或读取单元，例如，共同或作为功能性存储器单元群组写入及 / 或读取的若干个存储器单元。可借助单独写入及 / 或读取操作来写入及 / 或读取偶数页及奇数页。对于包含多电平单元 (MLC) 的实施例，可将物理页在逻辑上划分成上部数据页及下部数据页。举例来说，一个存储器单元可将一个或一个以上位贡献给上部数据页且将一个或一个以上位贡献给下部数据页。因此，可作为一个写入及 / 或读取操作的一部分来写入及 / 或读取上部数据页及下部数据页，因为逻辑上部页及逻辑下部页两者均为相同物理页的一部分。

[0026] 存储器系统 104 可实施损耗平衡以控制固态存储器装置 110-1、...、110-N 上的损耗速率。固态存储器阵列在若干个编程及 / 或擦除循环之后可经历故障。损耗平衡可减少对特定群组执行的编程及 / 或擦除循环的数目。损耗平衡可包含动态损耗平衡以使为回收一块而移动的有效块的量最小化。动态损耗平衡可包含称为无用单元收集的技术，其中通过擦除具有阈值量以上的无效页的块来回收所述块。举例来说，无效页可为已经更新并存储于不同页中的数据页。静态损耗平衡可包含将静态数据写入到具有高擦除计数的块以延长所述块的寿命。

[0027] 图 1 的实施例可包含为不使本发明的实施例模糊而未加以图解说明的额外电路。举例来说，存储器系统 104 可包含地址电路以锁存通过 I/O 电路经由 I/O 连接提供的地址信号。可通过行解码器及列解码器接收并解码地址信号以存取固态存储器装置 110-1、...、110-N。所属领域的技术人员将了解，地址输入连接的数目可取决于固态存储器装置 110-1、...、110-N 的密度及架构。

[0028] 图 2 是根据本发明的一个或一个以上实施例的存储器系统 204 的功能性框图。存储器系统 204 可包含控制器 208。控制器 208 可耦合到一个或一个以上固态存储器装置，例如，非易失性存储器 210 及 / 或易失性存储器 212。存储器系统 204 及控制器 208 可分别类似于图 1 中图解说明的存储器系统 104 及控制器 108。

[0029] 控制器 208 可包含主机接口电路 214、主机 - 存储器解译电路 216、存储器管理电路 218、开关 220、非易失性存储器控制电路 222 及 / 或易失性存储器控制电路 224。如本文中所描述，控制器 208 可以 ASIC 的形式提供，然而，实施例并不限于此。

[0030] 主机接口电路 214 可耦合到主机 - 存储器解译电路 216。主机接口电路 214 可耦



合到主机系统的物理接口及 / 或与主机系统的物理接口并在一起, 例如图 1 中所图解说明的物理接口 106。

[0031] 一般来说, 主机接口电路 214 负责将从主机系统 (例如从 PCIe 总线) 接收的命令包转换成用于主机 - 存储器解译电路 216 的命令指令且负责将存储器响应转换成主机系统命令以供传输到发请求的主机。举例来说, 主机接口电路 214 可从基于 PCIe 的事务层包构造 SATA 命令包。

[0032] 主机 - 存储器解译电路 216 可耦合到主机接口电路 214, 耦合到存储器管理电路 218, 及 / 或耦合到开关 220。主机 - 存储器解译电路 216 可经配置以将逻辑 (例如, 主机) 地址 (与所接收命令相关联) 解译为物理存储器地址。举例来说, 主机 - 存储器解译电路 216 可将主机扇区读取及写入命令转换为定向到非易失性存储器 210 的特定部分的命令。每一主机操作可被解译成单扇区或多扇区非易失性存储器 210 操作。

[0033] 存储器管理电路 218 可耦合到主机 - 存储器解译电路 216 及 / 或耦合到开关 220。存储器管理电路 218 可 (例如) 经由处理器 228 的操作控制若干个过程, 包含 (但不限于) 写入、读取、初始化、损耗平衡 (例如, 无用单元收集及 / 或块回收) 以及错误校正。在事务日志恢复过程中, 存储器管理电路 218 可使用由写入型式算法 230 创建的写入型式来确定已将数据写入于何处及接下来将数据写入于何处。所述写入型式算法可致使控制器 208 以预测型式将数据写入到位于若干个通道上的存储器单元。根据写入型式算法 230 可确立针对主机写入的写入型式且根据写入型式算法 230 可确立针对回收写入的写入型式。在一些实施例中, 写入型式可包含以预测型式写入的存储器单元。写入型式可包含通过从最低地址到最高地址填充每一通道上的块来跨越通道写入数据。举例来说, 根据用以创建写入型式的写入型式算法, 控制器可将数据写入到第一通道上的一页, 接着写入到第二通道上的一页, 接着写入到第三通道上的一页, 且接着写回到所述第一通道上的另一页。当写入数据时, 可使用写入型式算法来将数据一次一个页地写入到通道上的块直到所述块为满的, 且接着当根据所述写入型式算法待将数据再次写入于所述通道上时将在所述通道上的新块上开始写入数据。当将与逻辑地址相关联的数据写入到对应于所述逻辑地址的新物理地址 (例如, 作为损耗平衡的一部分或对所述数据的更新) 时, 存储器管理电路 218 可用所述新物理地址更新 LBA 表 (例如, LBA 表 234)。

[0034] 存储器管理电路 218 可存取表 (例如, 块表 236) 以确定损耗平衡的候选者。例如, 作为静态损耗平衡操作的一部分, 存储器管理电路 218 可在块表 236 中搜索具有高擦除计数的块。所述存储器管理电路可将特定块的擦除计数与阈值计数进行比较。举例来说, 可从所述特定块减去具有最低擦除计数的块的擦除计数。如果差大于所述阈值计数, 那么可将所述特定块指示为块回收的候选者。

[0035] 例如, 作为动态损耗平衡操作的一部分, 存储器管理电路 218 可搜索其中具有无用单元收集阈值量的无效 (例如未使用) 部分 (例如, 页) 的块。回收是作为无用单元收集及 / 或损耗平衡的结果可由存储器管理电路 218 调用的过程。回收可涉及在擦除待擦除的块之前将来自所述块中的位置的所有有效数据移动到另一块中的位置。

[0036] 开关 220 可耦合到主机 - 存储器解译电路 216、存储器管理电路 218、非易失性控制电路 222 及 / 或易失性存储器控制电路 224。开关 220 可为纵横开关且可包含及 / 或耦合到一个或一个以上缓冲器, 例如, 静态随机存取存储器 (SRAM) 缓冲器。开关 220 可在控

制器 208 的各种组件之间提供接口。开关 220 可考虑可与控制器 208 的不同组件相关联的经界定发信协议的变化以在组件之间提供一致存取及实施方案。在一个或一个以上实施例中,开关 220 可为直接存储器存取 (DMA) 模块。

[0037] 控制器 (例如,非易失性存储器控制电路 222) 可耦合到开关 220 且耦合到一个或一个以上非易失性存储器装置 210。除其它信息外,一个或一个以上非易失性存储器装置 210 可存储事务日志 238、逻辑地址 (LA) 表 (例如逻辑块地址 (LBA) 表 234-C) 及 / 或群组表 (例如块表 236-C) 的副本,如本文中所描述。在一些实施例中,控制器 208 可包含用于所有存储器通道的一个非易失性存储器控制器。在其它实施例中,每一存储器通道耦合到离散非易失性存储器控制器。

[0038] 易失性存储器控制电路 224 可耦合到开关 220 且耦合到一个或一个以上易失性存储器装置 212。除其它信息外,所述一个或一个以上易失性存储器装置可存储 LBA 表 234 及 / 或块表 236。LBA 表 234 可存储一个或一个以上非易失性存储器装置 210 中的页的物理地址且包含对应的逻辑地址。LBA 表 234 可由相关联 SATA 命令中所含有的 LBA 来加索引。LBA 表 234 可由主机 - 存储器解译电路 216 (举例来说) 用于查找对应于逻辑块地址的物理页地址。块表 236 可存储一个或一个以上非易失性存储器装置 210 中的可擦除块的信息。存储于块表 236 中的信息可包含有效页信息、擦除计数及其它状态信息。从块表 236 存取的信息可由物理块地址来加索引。

[0039] 图 3 图解说明根据本发明的一个或一个以上实施例的非易失性存储器 310 中的事务日志 338、块表 334 及逻辑块地址 (LBA) 表 336 的框图。除其它信息外,非易失性存储器 310 可将写入操作信息 (除其它信息外,其可包含逻辑地址、物理地址、数据类型、针对位置的擦除计数、状态信息) 存储于 LBA 表 336、块表 334 及 / 或事务日志 338 中。

[0040] 除其它周期性间隔外,存储于易失性存储器中的 LBA 表的副本可作为 LBA 表 336 (例如) 至少每 300 秒地周期性地存储于非易失性存储器 310 中。举例来说,LBA 表 336 可每 120 秒地存储于非易失性存储器 310 中。可在固态驱动器中的每一写入之后更新易失性存储器中的 LBA 表。除其它因素外,更新非易失性存储器装置中的 LBA 表的频率的时间周期可取决于存储器系统执行的写入频率及 / 或写入数据的速度。

[0041] 事务日志 338 可存储于非易失性存储器中且用于记录关于在所述存储器装置中发生的写入的信息。具有若干个存储器装置的存储器系统可包含包含关于在所述存储器装置中发生的写入的信息的事务日志。事务日志可包含关于主机写入及 / 或回收写入的信息。随着主机写入及 / 或回收写入在存储器中发生,将关于所述写入的信息包含于事务日志中。可跨越存储器系统中的若干个存储器装置将所述事务日志分条。如所属领域的技术人员将了解,分条包含分割数据使得其存储于一个以上装置上。分条可包含将写入数据 (例如事务日志信息) 划分成若干片段且在若干个存储器装置中的每一者中存储至少一个片段。在一个或一个以上实施例中,控制器可在于存储器装置中执行每一写入时用针对每一写入的事务日志信息来更新事务日志。所述事务日志可含有针对在一段时间周期期间在存储器装置中发生的所有写入的事务日志信息。所述事务日志可包含针对从上次 LBA 表 336 被保存于非易失性存储器 310 中以来发生的向存储器装置的所有写入的事务日志信息。

[0042] 在一个或一个以上实施例中,可使用来自事务日志 338 的信息以用关于从 LBA 表 336 上次被保存于非易失性存储器中之后的时间以来 (例如,在上次保存与电力中断之间)

在存储器装置中发生的写入的信息更新 LBA 表 336 的副本。非易失性存储器 310 中的 LBA 表 336 的副本原本可能为遗漏的信息,因为非易失性存储器 310 中的 LBA 副本 336 仅具有在其被复制到非易失性存储器中时处于易失性存储器中的 LBA 表中的信息。此外,易失性存储器中的 LBA 表在电力中断期间被擦除,因此非易失性存储器中的 LBA 副本原本无法用在上次其被复制到非易失性存储器 310 与其被擦除之间理应存储于易失性存储器中的 LBA 表中的信息更新。因此,非易失性存储器 310 中的事务日志 338 可用于更新非易失性存储器中的 LBA 表中的信息。事务日志 338 可含有关于数据的位置及将数据写入到存储器装置的时间的信息。举例来说,事务日志 338 中的数据页可包含与 128 个写入操作相关联的信息。所述信息可由存储器装置确认且接着被输入到 LBA 表中以更新 LBA 表 336。在一个或一个以上实施例中,在电力中断期间事务日志的最后一页可变得毁坏,因此,事务日志中的最后信息页并不含有关于写入到存储器阵列的一些最近数据的信息。

[0043] 在一些实例中,事务日志恢复过程可包含检查所保存的事务日志中的若干个条目以确定写入型式且确定事务日志中的上次所保存写入在存储器中的位置。所述写入型式连同来自上次所保存写入的信息可用于确定所述写入型式中的下一写入(例如,所述写入型式中的不具有保存于事务日志中的相关联信息的第一写入)在存储器中的下一位置。可以基于所述写入型式的次序读取存储器中的页。举例来说,读取根据所述写入型式本应具有与事务日志中的数据页相关联的信息的下一数据页且如果存在写入到所述数据页的数据,那么使用与所述数据页相关联的元数据以用与此数据页相关联的信息(例如数据页的 LBA)更新事务日志。接着读取根据写入型式本应位于事务日志中的下一数据页且如果存在写入到所述数据页的数据,那么再次用与此页相关联的信息更新事务日志。使用此过程来更新事务日志直到找到经擦除页,此指示由于电力中断最后写入发生的位置。在一个或一个以上实施例中,经更新事务日志可用于更新 LBA 表。

[0044] 在一个或一个以上实施例中,当事务日志恢复过程到达为满的块(例如,在块边界处)时,在读取若干页以确定是否已将数据写入到所述页时,写入型式可能不指示下一写入发生的块。事务日志恢复过程可搜索经部分写入的块。经部分写入的块是当电力中断发生时根据写入型式算法正被写入的块,因为给定通道上的块是根据所述写入型式算法一次一个地写入直到所述块是满的。

[0045] 可通过以下操作来定位经部分写入块:读取若干个块的第一页及最后页,且当以基于写入型式的次序在存储器中读取的页处于不包含经擦除页的块中时,确定包含于所述经部分写入块中的数据的类型。如果所述第一页含有数据且所述最后页经擦除,那么所述块是经部分写入的且将此经部分写入块识别为当电力中断发生时正写入数据的块。一旦定位了经部分写入块,便可使用事务日志中的主机写入识别符及/或回收写入识别符来做出关于所述块是写入有主机数据还是回收数据的确定。回收数据是作为损耗平衡及/或无用单元收集过程的一部分写入的数据。在事务日志恢复过程期间可忽略具有回收数据的经部分写入块,因为所述经部分写入块中的回收数据在所述块经部分写入的情况下尚未从其原始位置擦除,因为在损耗平衡及/或无用单元收集期间直到接收回收数据的写入确认才擦除数据。因此,经部分写入块中的回收数据未必保存于事务日志中。一旦定位具有主机数据的经部分写入块,便读取所述页以确定其是否含有数据,且如果其含有数据,那么用与含有数据的所述页相关联的信息更新事务日志,其中与所述页相关联的信息可为元数据中所

含有的逻辑地址。事务日志恢复过程可继续直到找到经擦除页,此指示由于电力中断写入型式结束的位置。

[0046] 在一个或一个以上实施例中,事务日志恢复过程可使用写入型式来重新创建事务日志中的毁坏的最后信息页。接着可用现在完整的事务日志更新非易失性存储器中的 LBA 表。用电力中断之前数据的位置更新的事务日志可用于将 LBA 表更新为包含关于 LBA 表在非易失性存储器中的上次保存与电力中断的时间之间的写入的信息。

[0047] 图 4 是图解说明根据本发明的一个或一个以上实施例的事务日志 438 的表。在图 4 中,事务日志 438 可包含包含针对位于存储器装置中的数据物理地址 452 及逻辑地址 454 的事务日志信息。事务日志 438 可记录在存储器装置中发生的每一写入的位置,且事务日志 438 可存储于所述存储器装置中。可跨越存储器系统中的若干个存储器装置将所述事务日志分条。在一个或一个以上实施例中,事务日志可日志在所述存储器装置中发生的每一事务(包含每一主机写入及每一回收写入)且可为所述存储器装置及/或对所述存储器装置执行的事务的控制器的参考。所述事务日志可在于非易失性存储器中产生来自易失性存储器的 LBA 表的副本之后被擦除。所述事务日志可用对应于在擦除所述事务日志之后发生的事务的新条目来更新。

[0048] 在图 4 中,事务日志 438 可包含指示已在存储器装置中发生的每一事务的若干个条目 456-1、456-2、456-3、...、456-N。事务日志 438 中的条目 456-1、456-2、456-3、... 及 456-N 可包含用于事务(例如,写入、读取、或擦除)的命令 450、事务的物理地址 452、事务的逻辑地址 454、主机写入识别符 457 以及回收写入识别符 458。主机写入识别符 457 可指示所述事务由主机始发,例如,数据类型为主机数据,且回收写入识别符 458 可指示事务是作为回收过程的一部分始发的,例如,数据类型为回收数据。

[0049] 图 5 是图解说明根据本发明的一个或一个以上实施例的块表 534 的表。块表 534 可存储关于存储器装置中的块的信息。存储于块表 534 中的信息可包含数据有效性信息 560、擦除计数 562 及状态信息 564。块表 534 可包含若干个条目 566-1、566-2、566-3、... 及 566-M。块表 534 中的每一条目可包含数据(例如数据块及/或数据页)的物理地址 552、数据有效性信息 560、擦除计数 562 及状态信息 564。块表 534 中的数据有效性信息 560 可包含关于一块中的每一页的有效性的信息,例如,数据是有效的还是无效的。块表 534 中的擦除计数 562 可指示一块已被擦除的次数。除一块的其它状态指示符外,块表 534 中的状态信息 564 可指示一块是否被擦除及/或是否含有数据。

[0050] 图 6 是图解说明根据本发明的一个或一个以上实施例的逻辑块地址(LBA)表 636 的表。LBA 表 636 可存储存储器装置中每一数据条目的逻辑地址 654 及物理地址 652,且可提供存储器装置中每一数据条目的逻辑地址 654 到物理地址 652 的解译。LBA 表 636 可针对向所述存储器装置的每一写入由所述 LBA 加索引,且可包含若干个包含 LBA 表 636 中的每一数据条目的逻辑地址 654 及物理地址 652 的条目 670-1、670-2、670-3、... 及 670-R。所述 LBA 可用于查找存储每一条目中的数据的数据的对应物理地址。所述 LBA 表可存储于存储器系统的易失性存储器中,且可在周期性基础上于非易失性存储器中产生易失性存储器中的 LBA 表的副本。一旦在非易失性存储器中产生所述 LBA 表的副本,便可擦除易失性存储器中的 LBA 表且将用对应于在擦除易失性存储器中的 LBA 表之后发生的事务的新条目更新易失性存储器中的 LBA 表。

[0051] 图 7 是图解说明根据本发明的一个或一个以上实施例的事务日志恢复的方法流程图。在一个或一个以上实施例中,事务日志恢复可包含检查保存于事务日志中的若干个条目 780。可使用事务日志中的条目的检查来确定主机写入型式 782 及确定回收写入型式 784。可使用所述主机写入型式来定位且读取根据所述主机写入型式本应具有与所述事务日志中的数据页相关联的信息的下一数据页 786。所述事务日志恢复可包含用与根据所述主机写入型式读取的数据页相关联的信息更新事务日志 788。

[0052] 本发明包含用于存储器中的事务日志恢复的方法。一个此种方法包含:检查保存于事务日志中的若干个条目以确定写入型式;基于所述写入型式读取所述存储器;用与基于所述写入型式从所述存储器读取的数据相关联的信息更新所述事务日志;及使用所述事务日志更新逻辑地址(LA)表。

[0053] 尽管本文中已图解说明并描述了特定实施例,但所属领域的技术人员将了解可用旨在实现相同结果的布置来替代所展示的特定实施例。本发明打算涵盖本发明的一个或一个以上实施例的改动或变化形式。应理解,已以说明方式而非限定方式做出以上描述。在审阅以上描述之后,所属领域的技术人员将即刻明了以上实施例的组合及本文中未具体描述的其它实施例。本发明的一个或一个以上实施例的范围包含其中使用以上结构及方法的其它应用。因此,应参考所附权利要求书连同授权此权利要求书的等效物的全部范围来确定本发明的一个或一个以上实施例的范围。

[0054] 在前述具体实施方式中,出于简化本发明的目的而将一些特征一起集合于单个实施例中。本发明的此方法不应被解释为反映本发明所揭示实施例必须使用比明确陈述于每一权利要求中多的特征的意图。而是,如所附权利要求书反映,发明性标的物在于少于单个所揭示实施例的所有特征。因此,特此将所附权利要求书并入到具体实施方式中,其中每一权利要求独立地作为单独实施例。

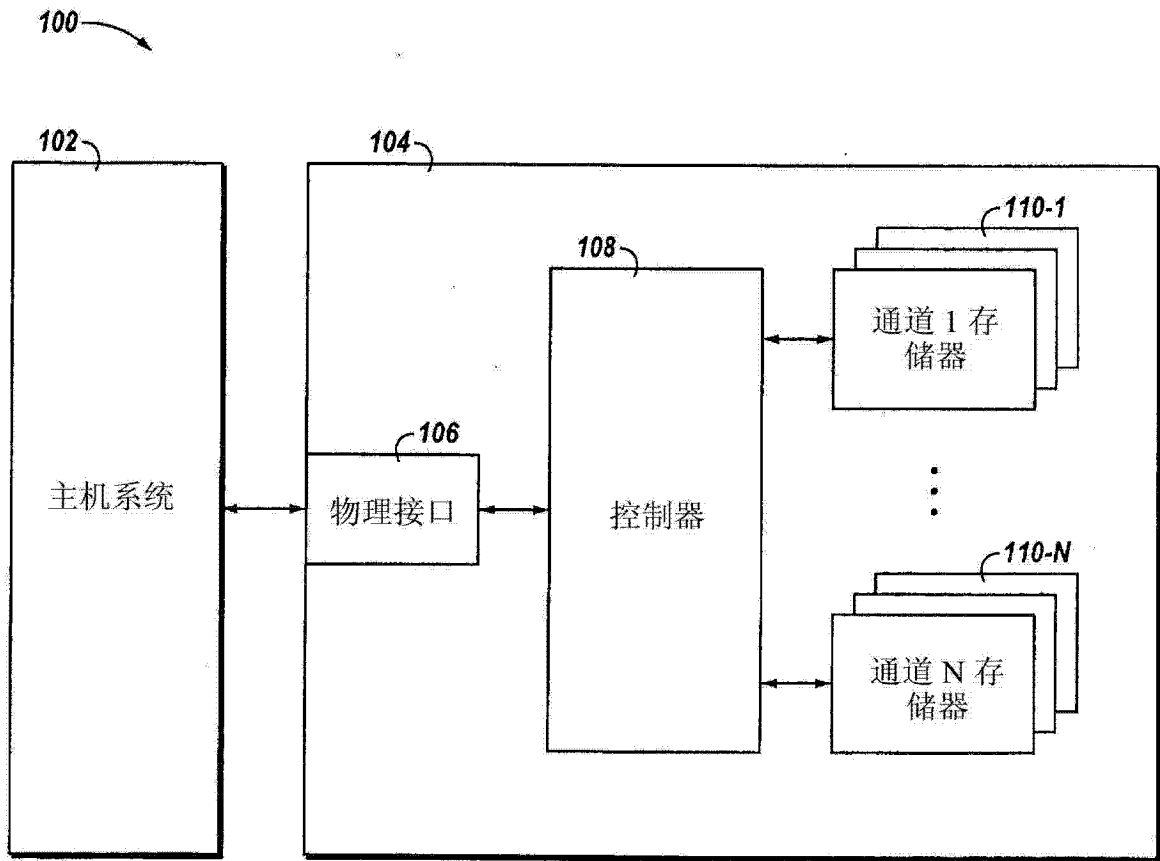


图 1

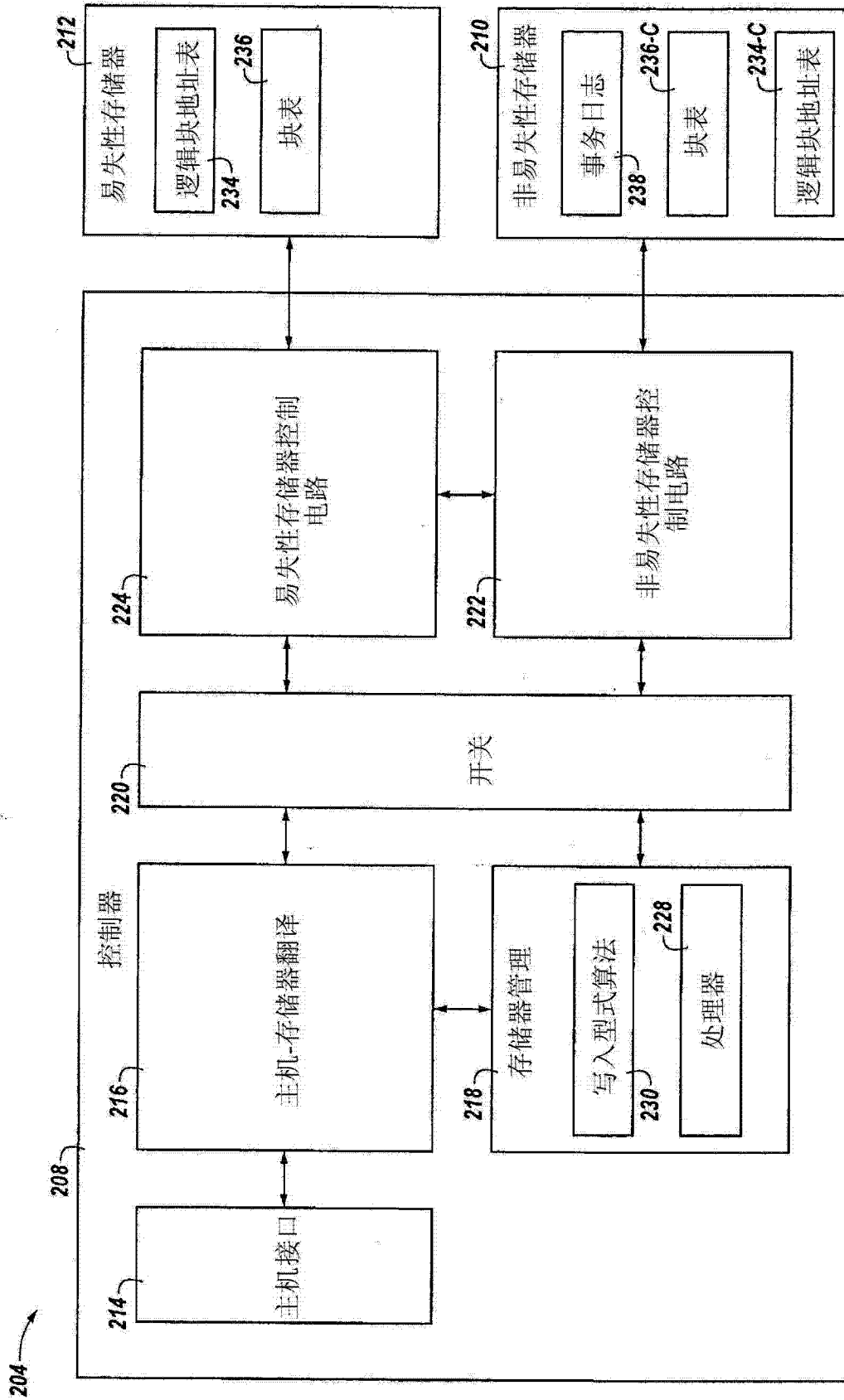


图 2

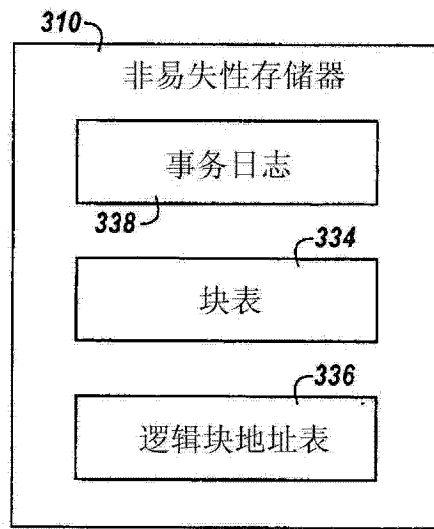


图 3



命令	物理地址	逻辑地址	主机写入	回收写入
写入-1	PA-1	LA-1	HW-1	RW-1
写入-2	PA-2	LA-2	HW-2	RW-2
写入-3	PA-3	LA-3	HW-3	RW-3
•	•	•	•	•
•	•	•	•	•
•	•	•	•	•
写入-N	PA-N	LA-N	HW-N	RW-N

图 4

534

	552 物理地址	560 数据有效性	562 擦除计数	564 状态信息
566-1	PA-1	DV-1	EC-1	SI-1
566-2	PA-2	DV-2	EC-2	SI-2
566-3	PA-3	DV-3	EC-3	SI-3
	⋮	⋮	⋮	⋮
566-M	PA-M	DV-M	EC-M	SI-M

图 5

636

	652 物理地址	654 逻辑地址
670-1	PA-1	LA-1
670-2	PA-2	LA-2
670-3	PA-3	LA-3
	⋮	⋮
670-R	PA-R	LA-R

图 6

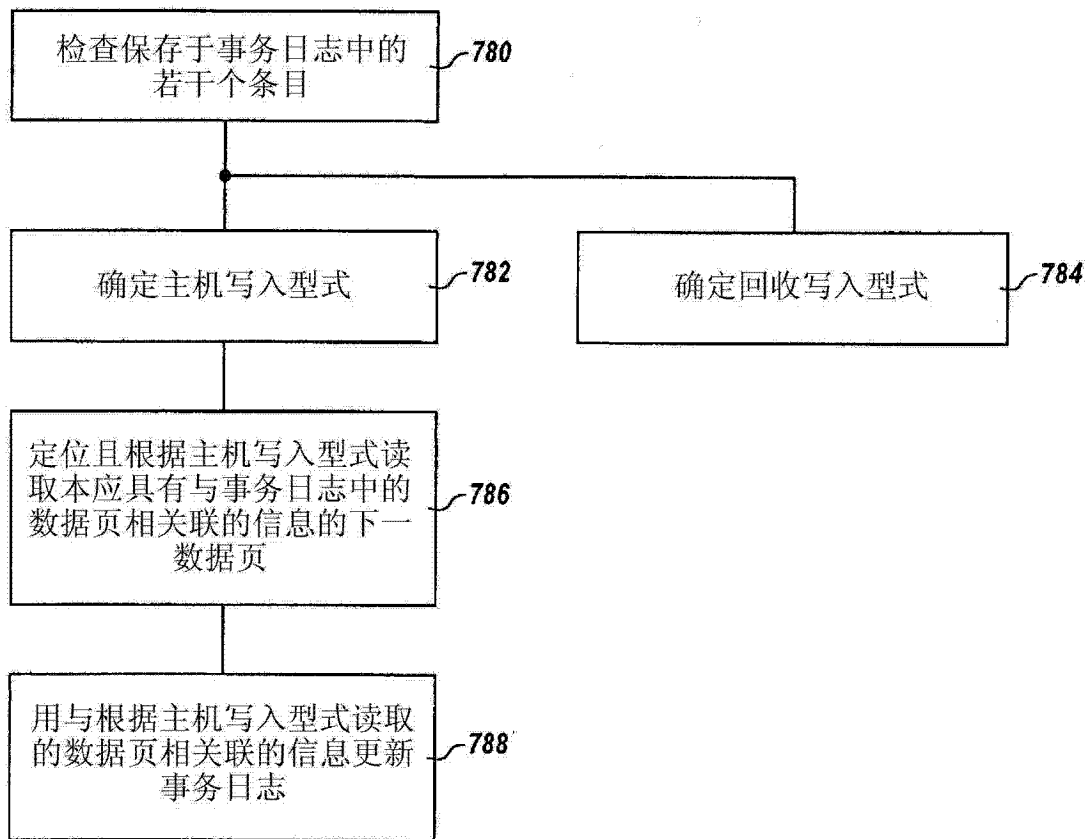


图 7