



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0026490
 (43) 공개일자 2014년03월05일

(51) 국제특허분류(Int. Cl.)
H03F 3/189 (2006.01) *H03F 3/21* (2006.01)
 (21) 출원번호 10-2013-7030250
 (22) 출원일자(국제) 2012년04월20일
 심사청구일자 없음
 (85) 번역문제출일자 2013년11월14일
 (86) 국제출원번호 PCT/EP2012/057270
 (87) 국제공개번호 WO 2012/143511
 국제공개일자 2012년10월26일
 (30) 우선권주장
 10 2011 002 238.4 2011년04월21일 독일(DE)

(71) 출원인
아레프 아흐메드
 독일 헤르조겐라트 52134 로에르몬테르스트라체 26
네그라 레나토
 독일 아헨 52074 노드호프스트라체 12
 (72) 발명자
아레프 아흐메드
 독일 헤르조겐라트 52134 로에르몬테르스트라체 26
네그라 레나토
 독일 아헨 52074 노드호프스트라체 12
 (74) 대리인
특허법인태평양

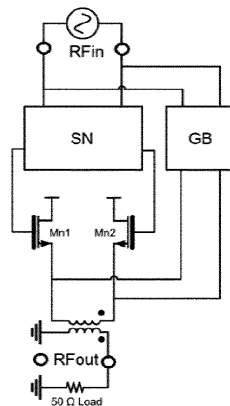
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **고주파 신호용 선형 증폭기 장치**

(57) 요약

본 발명은 고주파 신호용 증폭기 장치에 관한 것이다. 상기 증폭기 장치는, 증폭될 고주파 신호(RF_{in})를 수신하는 신호 입력(IN), 상기 증폭될 고주파 신호를 증폭하는 제1 증폭기 디바이스(Mn₁, Mn₂), 상기 제1 증폭기 디바이스는 드레인 회로, 소스 팔로워 회로, 또는 이와 유사한 디바이스이며, 상기 제1 증폭기 디바이스(Mn₁, Mn₂)와 병렬로 배치되어, 상기 증폭될 고주파 신호를 증폭하는 추가적인 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆), 및 상기 제1 및 상기 추가적인 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆)에 의하여 증폭된 고주파 신호(RF_{out})를 출력하는 신호 출력(OUT)을 구비한다.

대표도 - 도1



특허청구의 범위

청구항 1

증폭될 고주파 신호(RF_{in})를 수신하는 신호 입력(IN),

상기 증폭될 고주파 신호를 증폭하는 제1 증폭기 디바이스(Mn₁, Mn₂),

상기 제1 증폭기 디바이스(Mn₁, Mn₂)와 병렬로 접속되어, 상기 증폭될 고주파 신호를 증폭하며, 상기 제1 증폭기 디바이스(Mn₁, Mn₂)와 동일하지 않은 증폭기 장치인, 다른 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆), 및

상기 제1 및 상기 다른 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆)에 의하여 증폭된 고주파 신호(RF_{out})를 출력하는 신호 출력(OUT)을 구비하는 고주파 전기 신호용 증폭기 장치.

청구항 2

청구항 1에 있어서,

상기 제1 증폭기 디바이스는 드레인 회로(drain circuit), 또는 소스-팔로워 회로(source-follower circuit), 또는 이미터 팔로워(emitter follower), 또는 비교 디바이스(comparable device)인 증폭기 장치.

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 다른 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆)는, 소스 회로(source circuit), 및/또는 게이트 회로(gate circuit), 및/또는 이미터 회로(emitter circuit), 및/또는 베이직 회로(basic circuit), 및/또는 비교 디바이스(comparable device)를 구비하는 것을 특징으로 하는 증폭기 장치.

청구항 4

청구항 1 내지 청구항 3 중 어느 한 항에 있어서,

상기 다른 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆)는, 트랜스 컨덕턴스 증폭기(transconductance amplifier), 및/또는 캐스코드 회로(cascode circuit), 및/또는 비교 디바이스를 구비하는 것을 특징으로 하는 증폭기 장치.

청구항 5

청구항 1 내지 청구항 4 중 어느 한 항에 있어서,

상기 증폭기 장치는, 상기 신호 입력(IN)과 상기 제1 증폭기 디바이스(Mn₁, Mn₂)와의 사이, 및/또는 상기 신호 입력(IN)과 상기 다른 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆)의 입력과의 사이에 안정화 수단(SN; C_{stab}; R_{stab}; C_{stab})을 더 구비하는 것을 특징으로 하는 증폭기 장치.

청구항 6

청구항 1 내지 청구항 5 중 어느 한 항에 있어서,

상기 신호 출력(OUT)은 부하 매칭 네트워크(load matching network)(LN)를 구비하는 것을 특징으로 하는 증폭기 장치.

청구항 7

청구항 1 내지 청구항 6 중 어느 한 항에 있어서,

상기 증폭기 장치는, 차동 장치(differential arrangement)인 것을 특징으로 하는 증폭기 장치.

청구항 8

청구항 1 내지 청구항 7 중 어느 한 항에 있어서,

상기 신호 출력(OUT)은, 밸룬(balun)(BN)을 구비하는 것을 특징으로 하는 증폭기 장치.

청구항 9

청구항 1 내지 청구항 6 중 어느 한 항에 있어서,

상기 증폭기 장치는 싱글 엔드(single-ended) 장치인 것을 특징으로 하는 증폭기 장치.

청구항 10

청구항 1 내지 청구항 9 중 어느 한 항에 있어서,

상기 증폭될 고주파 신호(RF_{in})는 50 MHz 또는 그 이상, 바람직하게는 400 MHz 또는 그 이상, 더욱 바람직하게는 800 MHz 또는 그 이상, 특히 바람직하게는 1800 MHz에서 2700 MHz 및 그 이상의 주파수를 가지는 것을 특징으로 하는 증폭기 장치.

청구항 11

청구항 1 내지 청구항 10 중 어느 한 항에 있어서,

상기 증폭된 고주파 신호(RF_{out})의 출력 전력은 500mW 또는 그 이상인 것을 특징으로 하는 증폭기 장치.

명세서

기술분야

[0001] 본 발명은 고주파 신호용 증폭기 장치에 관한 것이다.

배경기술

[0002] 고주파 신호용 증폭기 장치(무선 주파수, radio frequency, RF)는 종종 전력 증폭기(RF Power Amplifiers, RF PAs)라고도 한다.

[0003] 다양한 측면에서, 이러한 증폭기 장치는 오늘날의 전송기(transmitter), 특히 집적 전송기(integrated transmitter)에 있어서 가장 요구되고 있는 회로에 해당한다.

[0004] 여기서, 선형성(linearity) 및 저 노이즈에 더하여 효율은 중요한 포인트이고, 따라서 개별적으로 혹은 한데 묶어 반드시 고려되어야 하는 요소이다.

[0005] 특히, 예를 들어, 3세대 및 4세대 모바일 시스템과 같은 (광대역) 무선 통신 시스템에 있어서, 이러한 요구 사항들은 증폭기 장치의 설계에 있어 수많은 문제를 제기한다.

[0006] 다년간의(longstanding) 연구 영역은 이것으로부터 발로하였고(emerge), 이들의 목적은 집적 증폭기를 내장한 집적 전송기 장치를 제공하는 것이다. 이 연구 영역은 CMOS 기술에 있어서의 디지털, 아날로그 및 고주파 구성 요소의 집적(integration)의 비할데 없는 가능성에 의하여 추진되어 왔다.

발명의 내용

해결하려는 과제

[0007] 하지만, 몇 가지 이유로 인하여, CMOS 기술은 고주파 신호용 증폭기 장치의 영역에까지는 이를 수 없었다.

[0008] 그 하나로서, CMOS 기반 고주파 증폭기 장치의 신뢰성은 항상 주어지지 않는다. 이것에 대한 하나의 요소는 CMOS 트랜지스터의 제한된 파괴 전압이다.

[0009] 다른 하나로서, CMOS 기반 고주파 증폭기 장치의 선형성은 항상 주어지지 않으므로, 이 때문에 이것의 광대역 전송 시스템(broadband transmission system)에 있어서의 사용 용도는 통상적으로 매우 제한된 범위 내에서 가능할 뿐이다.

[0010] 그럼에도 불구하고, 제조 프로세스는 잘 제어되고(well controlled) 범용성이 있기(versatile) 때문에, 이 기술

에 있어서도 고주파 증폭기 장치는 역시 제공할 수 있는 것이 바람직하다. 나아가 저비용 생산 또한 가능하다.

- [0011] 게다가, CMOS 기반 고주파 증폭기 장치는, III-V 기술로, 혹은 단지 고비용만으로는 불가능하였던 추가적인 가능성을 제공할 수도 있다.
- [0012] 이것은 상기 증폭기 장치에 관련될 수 있는 이른바 온-칩 캘리브레이션(on-chip calibration)의 가능성을 포함하며, 따라서 성능 데이터에 영향을 주기 위한 상기 증폭기 장치에 영향을 미치게 할 수 있다.
- [0013] 게다가, CMOS 기술에 있어서, 완전히(fully) 집적된 전송기는 단일 칩 상에 제조될 수도 있다.
- [0014] 본 기술분야에 있어서의 상술한 노력은 그렇게 함으로써, 이러한 요청 중 하나가 다른 요구들의 비용에 있어 필수적으로 최적화된다는 점에서 특징지어질 수 있었다.
- [0015] 예를 들어, 소위 DAT(distributed active transformer)를 통한 개선은 전압 부하의 분배에 의하여 시도되었다. 그러나, 그렇게 함으로써 상이한 증폭기들의 미스매치는 원론적인 문제로서 제기되었다.
- [0016] 하지만, 상당한 노력과 비용이 소요되지 않으면, 성취될 수 있는 효율은 다소 작고, 또한 선형성도 낮다.
- [0017] 선형성은 AM-FM 위상 왜곡 억제에 위한 특수한 신호 처리의 이용을 통하여 개선될 수 있으나, 그러한 방법은 매우 복잡하고 비용이 많이 든다.
- [0018] 다른 접근 방법은 수 개의 증폭기를 가진 장치를 제공한다. 하지만 이러한 접근 방법은 유효성(effectiveness) 및 선형성의 대가로부터 도출되는 것이므로 모두 바람직하지 않다.
- [0019] 하지만, 공통 소스 토폴로지(common-source topology)에 기반한 아키텍처를 추구하는 다른 접근 방법은, 매우 전문화된 구성요소, 특히, 일반적으로 통합적으로(in an integrated manner) 제조될 수 없는 최고 품질의 코일을 필요로 한다.
- [0020] 그러므로, 이 접근 방법은, 집적(integrated)되었는지를 불문하고 고품질 유도율(inductivity)이 항상 비용을 상승시키기 때문에, 역시 거의 실현 가능하지 않다. 만일 상기 품질이 외부 코일에 의하여만 성취될 수 있다면, 통상적으로 특수한 인클로져(enclosure)도 또한 필요해지므로, 전반적인 시스템은 더욱더 비용이 높아진다. 더욱이, 이러한 접근 방법은 광대역 신호에 대하여 선형성이 충분하지 않다는 것을 주목해야 한다.

과제의 해결 수단

- [0021] 상기 이점에 의하여 추진되어, 혁신적인 가능성을 통해 상술한 제약을 해결하기 위한 시도가 이루어졌다.
- [0022] 그렇게 함으로써, 발명자들은 CMOS 기술에서 뿐만 아니라 일련의 다른 기술에도 적용할 수 있고, 효율성, 선형성, 저 노이즈에 대한 요청을 충족시킬 수 있는 혁신적인 증폭기 장치를 제공할 수 있었다.
- [0023] 제공되는 해결 수단은 청구항 1에 기재되어 있다. 빠짐없이 주장하지 않더라도, 본 발명의 추가적인 실시예들은 종속 청구항의 대상이다.

발명의 효과

- [0024] CMOS 기술에서 뿐만 아니라 일련의 다른 기술에도 적용할 수 있고, 효율성, 선형성, 저 노이즈에 대한 요청을 충족시킬 수 있는 증폭기 장치를 제공할 수 있다.

도면의 간단한 설명

- [0025] 도 1은 본 발명의 제1 실시예를 나타낸다.
- 도 2는 본 발명의 제1 실시예의 변형례를 나타낸다.
- 도 3은 본 발명의 제2 실시예를 나타낸다.
- 도 4는 본 발명의 제2 실시예의 변형례를 나타낸다.
- 도 5는 안정화 네트워크(stabilization network)의 일 실시예를 나타낸다.
- 도 6은 본 발명의 실시예에 있어서 사용하기 위한 안정화 네트워크의 또다른 실시예를 나타낸다.

발명을 실시하기 위한 구체적인 내용

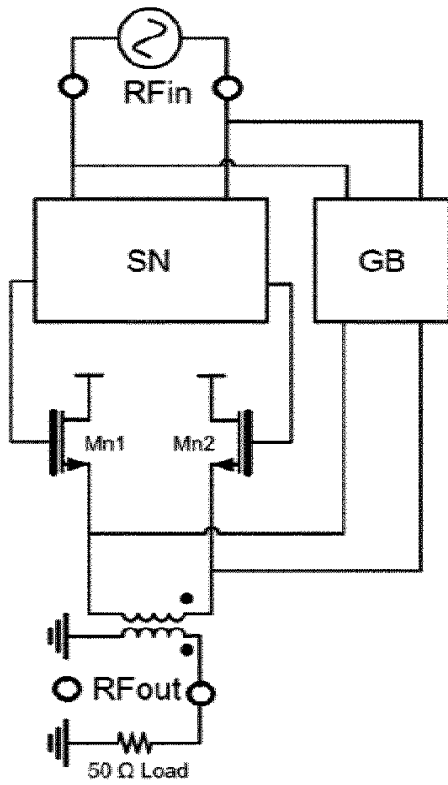
- [0026] 본 발명은 도면을 참조하여 이하에 더욱 상세히 설명될 것이다.
- [0027] 본 발명의 제1 실시예는 도 1에 설명되어 있다.
- [0028] 여기서, 고주파 신호용 증폭기 장치는, 적절한 신호원으로부터 전송되어 올 수 있는, 증폭될 고주파 신호(RF_{in})를 수신하기 위한 신호 입력(IN)을 가진다.
- [0029] 상기 신호 입력(IN)에는, 상기 증폭될 고주파 신호를 증폭하는 제1 증폭기 디바이스(Mn₁, Mn₂)가 접속된다.
- [0030] 다른 기술이라는 표현으로, 도 1 및 도 2에 있어서 MOS 트랜지스터(Mn₁, Mn₂)가 설명되고, 본 발명은 이 기술에 제한되지 않는다.
- [0031] 예를 들어, 상기 트랜지스터는 바이폴라 트랜지스터(bipolar transistor), 또는 HBT, 또는 HEMT 트랜지스터로, 혹은 증폭관(amplifier tube)으로 구현될 수도 있다.
- [0032] 이용되는 상기 기술에 기초하여, 이 제1 증폭기 디바이스는 드레인 회로(drain circuit)로서, 또는 소스 팔로워 회로(source-follower circuit)로서, 또는 비교 디바이스(comparable device)로서 연결된다.
- [0033] 아울러, 다른 증폭기 디바이스(GB)가 상기 입력(IN)에 접속된다. 이것은 상기 제1 증폭기 디바이스(Mn₁, Mn₂)와 병렬로 접속된다. 이 제2 증폭기 디바이스도 또한 상기 증폭될 고주파 신호를 증폭한다.
- [0034] 나아가, 상기 증폭기 장치는 상기 제1 및 상기 다른 증폭기 디바이스(GB)에 의하여 증폭된 고주파 신호(RF_{out})를 출력하기 위한 신호 출력(OUT)도 포함한다.
- [0035] 본 발명은 이렇게 함으로써, 상기 트랜지스터(Mn₁, Mn₂)의 드레인 회로가 높은 수준의 선형성을 보이는 사실을 활용한다. 그렇게 함으로써, 상기 드레인 회로는 RF_{in}에 의하여 주어지는 구동 신호(driving signal) 레벨로 출력 전압 제어 범위를 제한한다.
- [0036] 상기 드레인 회로의 낮은 증폭은 제2 증폭기 디바이스(GB, Gain Booster)를 구비함으로써 극복(counteract)된다.
- [0037] 그 하나로서, 상기 제1 증폭기 디바이스의 선형성은 이러한 방식으로 유지되고, 다른 하나로서, 게인(gain)은 상기 제2 증폭기 디바이스에 의하여 제공된다.
- [0038] 이렇게 함으로써, 연구는, 출력 전압 제어 범위를 여전히 제한하면서도 상기 증폭기 장치가 출력 라인으로 (1 W) 30 dBm을 공급할 수 있고, 상기 증폭기 장치의 1dB 억압점(1 dB compression point)을 증폭하는 것이, 이 증폭기 장치로 가능하다는 것을 보여주었다.
- [0039] 여기서 상기 제2 증폭기 디바이스(GB)는 상기 증폭기 장치의 게인을 필수적으로 제공하는 것으로 구성된다.
- [0040] 결과적으로, 높은 출력 전력을 여전히 허용하면서도 적절한 전압 제어 범위를 이용하는 것이 가능하다.
- [0041] 제어 전극(control electrode)과 상기 제1 증폭기 디바이스의 소스 사이, 예를 들어, 상기 트랜지스터(Mn₁, Mn₂)가 MOS 트랜지스터인 경우 게이트와 소스 사이에 형성되는 커패시턴스의 결과로서, 피드백이 제공되며, 이는 바람직한 방식으로 선형 특성을 보장한다.
- [0042] 게다가, 밀러 효과(Miller effect)에 의하여 상기 제1 증폭기 디바이스의 추가적인 안정화에 기여하는, 추가적인 안정화 캐패시터가 제공될 수 있다.
- [0043] 도 1에 설명된 입력측 안정화 네트워크(SN)는 예를 들어, 상기 신호 입력(IN)과 상기 제1 증폭기 디바이스(Mn₁, Mn₂) 및/또는 상기 제2 증폭기 디바이스(GB; Mn₃, Mn₄, Mn₅, Mn₆) 사이에 안정화 캐패시터(C_{stab})(도 6 참조), 안정화 캐패시터-저항 조합(R_{stab} C_{stab})(도 5 참조)을 포함할 수 있다.
- [0044] 아울러, 도 1은 방출기(emitter)를 나타내기 위하여 제공된 또다른 부하(R_{Load})를 나타낸다.
- [0045] 도 1과는 달리, 도 2의 상기 다른 증폭기 디바이스(GB)는 소스 회로(Mn₃, Mn₄, Mn₅, Mn₆)로서 제공된다.
- [0046] 도 2에 다른 기술의 대표적인 것으로 MOS 트랜지스터(Mn₃, Mn₄, Mn₅, Mn₆)가 설명되며, 이 기술에 본 발명은 제

한되지 않는다.

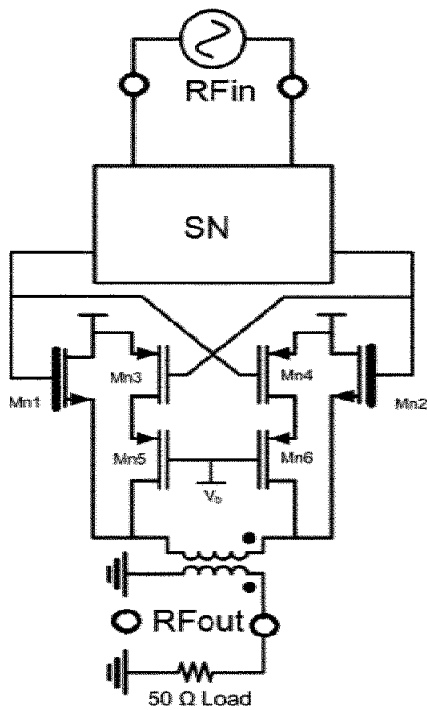
- [0047] 예를 들면, 상기 트랜지스터는 바이폴라 트랜지스터, 또는 HBT, 또는 HEMT 트랜지스터로서, 혹은 증폭관으로서 제공될 수도 있다.
- [0048] 하지만, 여기서는 예를 들면, 이미터 회로(emitter circuit) 및/또는 베이직 회로(basic circuit) 및/또는 캐스코드(cascode) 및/또는 예를 들어 트랜스 컨덕턴스 증폭기(transconductance amplifier)와 같은 비교 디바이스(comparable device) 등 다른 회로를 제공하는 것이 쉽게 가능하기도 하다.
- [0049] 상기 도면들이, 예를 들어 상기 드레인 회로가 P-MOS 트랜지스터로 구성되고, 상기 다른 증폭기 디바이스(GB)가 N-MOS 트랜지스터로 구성되어 MOS 트랜지스터의 특수한 형태를 나타낸다 하더라도, 본 발명은 이에 한정되는 것이 아니다.
- [0050] 도 1 및 도 2에 있어서 설명된 본 발명의 실시예들은 차동 장치(differential arrangement)를 나타낸다. 증폭기 디바이스는 그렇게 함으로써 밸룬(balun)(BN)을 통하여 신호 출력(OUT)에 접속된다.
- [0051] 또한, 상기 밸룬(BN)은 그렇게 함으로써 잠재적으로 필요한(potentially necessary) 부하 매칭(load matching)을 제공한다.
- [0052] 그에 반해서, 도 3 및 도 4는 이른바 “싱글 엔드(single-ended)” 회로를 나타낸다. 이들은 도 1 및 도 2에 있어서의 장치에 상응한다.
- [0053] 도 3 및 도 4의 증폭기 장치는, 일부 상황에서 필요할 수도 있는 부하 매칭 네트워크(load matching network)(LN)를 출력측에 제공한다.
- [0054] 제안된 증폭기 장치는 Si 및/또는 Ge 및/또는 SiGe:C로 특히 쉽게 제조될 수 있다. 종래의 CMOS 기술에의 간단한 집적(integration)은 이로써 가능해지며, 결과적으로 집적 증폭기 장치(integrated amplifier arrangement)를 가진 집적 전송기(integrated transmitter)도 또한 실현될 수 있다.
- [0055] 대안적으로, 상기 제안된 장치는, 예를 들어 GaAs 또는 InP 와 같은 공지의 III-V 시스템으로도, 또한 진공관 기술로도 구현될 수 있다.
- [0056] 상기 제안된 증폭기 장치는, 상기 증폭기 장치가 예를 들면, 캐리어 주파수의 범위가 50MHz에서부터 2700MHz인 넓은 주파수 범위에 걸쳐서 적합한 효율로 선형 증폭을 제공하는 것을 가능케 하므로, 광대역 고주파 신호, 예를 들어 3세대 및 4세대 이동통신 시스템에 특히 적합하다.
- [0057] 상기 제안된 증폭기 장치의 뛰어난 선형 특성 덕분에, 저 전력 범위에 있어서의 사용에도 탁월하게 적합하다. 즉, 상기 증폭된 고주파 신호(RF_{out})의 출력 전력은 500mW 또는 그 이상이다.
- [0058] 본 출원에 제안된 상기 증폭기 장치는 앞으로 '클래스 0' 증폭기로서 알려질 것이다.

도면

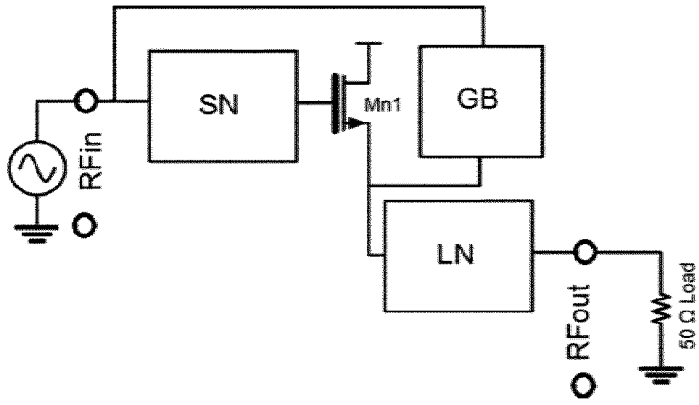
도면1



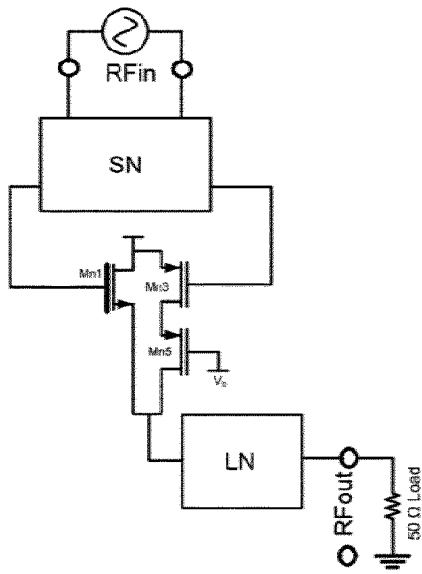
도면2



도면3



도면4



도면5



도면6

