

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-515654
(P2008-515654A)

(43) 公表日 平成20年5月15日(2008.5.15)

(51) Int.Cl.	F I	テーマコード (参考)
B 8 2 B 1/00 (2006.01)	B 8 2 B 1/00	4 M 1 0 4
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 8 B	4 M 1 1 8
H O 1 L 21/336 (2006.01)	H O 1 L 29/78 6 2 7 C	5 F 1 1 0
H O 1 L 51/05 (2006.01)	H O 1 L 29/78 6 1 7 M	
H O 1 L 27/146 (2006.01)	H O 1 L 29/78 6 1 6 V	

審査請求 未請求 予備審査請求 未請求 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2007-536710 (P2007-536710)	(71) 出願人 505082822 ナノシス・インク。 アメリカ合衆国 カリフォルニア州 94 304 パロ アルト ハノヴァー スト リート 2625
(86) (22) 出願日 平成17年9月22日 (2005.9.22)	
(85) 翻訳文提出日 平成19年6月8日 (2007.6.8)	(74) 代理人 100064355 弁理士 川原田 一穂
(86) 国際出願番号 PCT/US2005/034394	(72) 発明者 ヤオリング・パン アメリカ合衆国 カリフォルニア州 94 587 ユニオン シティ イースティン ドライブ 34964
(87) 国際公開番号 W02006/124055	(72) 発明者 フランシスコ・エー・レオン アメリカ合衆国 カリフォルニア州 94 301 パロ アルト アディソン アヴ ェニュー 777
(87) 国際公開日 平成18年11月23日 (2006.11.23)	最終頁に続く
(31) 優先権主張番号 60/617,830	
(32) 優先日 平成16年10月12日 (2004.10.12)	
(33) 優先権主張国 米国 (US)	

(54) 【発明の名称】 導電性ポリマー及び半導体ナノワイヤに基づいてプラスチック電子部品を製造するための完全に集積化された有機層プロセス

(57) 【要約】

本発明は導電性ポリマー層（1又は複数）中に組み込まれ且つノ又はその近くに配置されたナノワイヤ（又はナノリボン、ナノチューブなどのその他のナノ構造体）を用いた薄膜トランジスタ、及び任意の生産規模でこのようなトランジスタを製造する方法に関する。特に、ポリアニリン（PANI）又はポリピロール（PPY）などの導電性ポリマー物質と、その中に組み込まれた1種又は複数種のナノワイヤとを含む複合材料を開示する。いくつかのナノワイヤ-TFT製造方法も提示するが、その代表的な態様では、デバイス基板を設け；第1の導電性ポリマー物質層をデバイス基板上にデポジットし；1又は複数のゲートコンタクト領域を導電性ポリマー層中に形成し；動作電流レベルに達するのに十分なナノワイヤの密度にて複数のナノワイヤを導電性ポリマー層上にデポジットし；第2の導電性ポリマー物質層を前記複数のナノワイヤ上にデポジットし；ソース及びドレインコンタクト領域を第2の導電性ポリマー物質層中に形成して前記複数のナノワイヤと電気接続させ、それによりナノワイヤがソース領域及びドレイン領域上の夫々の領域間の長さを有するチャンネルを形成することを含む。

【特許請求の範囲】

【請求項 1】

導電性ポリマー物質とその中に組み込まれた 1 又は複数のナノワイヤとを含んだ複合材料。

【請求項 2】

前記導電性ポリマー物質がポリアニリン (P A N I) 又はポリピロール (P P Y) を含む請求項 1 に記載の複合材料。

【請求項 3】

請求項 1 に記載の複合材料を含んだ L E D、レーザー、導波路、又は L C D バックプレーン。

10

【請求項 4】

請求項 1 に記載の複合材料を含んだフラットパネルディスプレイ (F P D)、太陽電池、画像センサーアレイ又はデジタル X 線イメージャー。

【請求項 5】

a . 基板と ;
b . 前記基板上にデポジットされた導電性ポリマー層であって、動作電流レベルに達するのに十分なナノワイヤの密度にて複数のナノワイヤを含んだ前記導電性ポリマー層と ;
c . 前記導電性ポリマー層中に形成されたソース及びドレイン領域と ;
d . 前記導電性ポリマー層上に形成されたゲートと ;
を備えたトランジスタデバイス。

20

【請求項 6】

前記複数のナノワイヤがそれらの長軸にほぼ平行に方向付けられた請求項 5 に記載のデバイス。

【請求項 7】

前記ナノワイヤが該ナノワイヤの少なくとも一部の上にデポジットさせた酸化物の層を備える請求項 5 に記載のデバイス。

【請求項 8】

前記ナノワイヤと前記ソース及びドレイン領域との間のオーム接触を改善するためにナノワイヤの両端の上には実質的に酸化物層を有さない請求項 7 に記載のデバイス。

【請求項 9】

前記ナノワイヤが単層薄膜、サブ単層薄膜、又は多層薄膜として形成される請求項 5 に記載のデバイス。

30

【請求項 10】

前記基板がプラスチック物質から作られる請求項 5 に記載のデバイス。

【請求項 11】

a . デバイス基板を設け ;
b . 前記デバイス基板上に第 1 の導電性ポリマー層をデポジットし ;
c . 1 又は複数のゲートコンタクト領域を前記導電性ポリマー層中に形成し ;
d . 動作電流レベルに達するのに十分なナノワイヤの密度にて前記導電性ポリマー層上に複数のナノワイヤをデポジットし ;
e . 前記複数のナノワイヤ上に第 2 の導電性ポリマー層をデポジットし ; そして
f . 前記第 2 の導電性ポリマー層中にソース及びドレインコンタクト領域を形成することで前記複数のナノワイヤと電氣的に接続し、それにより前記ナノワイヤが前記ソース及びドレイン領域の夫々の領域間の長さを有するチャンネルを形成する ;
ことをからなるトランジスタデバイスの製造方法。

40

【請求項 12】

前記ナノワイヤをそれらの長軸にほぼ平行に整列させることを更に含む請求項 11 に記載の方法。

【請求項 13】

1 又は複数のゲートコンタクト領域を形成することが、前記第 1 の導電性ポリマー層の

50

1 又は複数の部分をマスクし、マスクしていない部分に紫外線エネルギーを当てて該マスクしていない部分の抵抗性を高めることから成る請求項 1 1 に記載の方法。

【請求項 1 4】

前記第 1 の導電性ポリマー層上にゲート誘電体層を形成することを更に含む請求項 1 1 に記載の方法。

【請求項 1 5】

前記複数のナノワイヤを前記ゲート誘電体層上にデポジットする請求項 1 4 に記載の方法。

【請求項 1 6】

前記ソース及びドレイン領域を前記第 2 の導電性ポリマー層中に形成することが、前記第 2 の導電性ポリマー層の少なくとも 2 又はそれより多くの部分をマスクし、マスクしていない部分に紫外線エネルギーを当てて該マスクしていない部分の抵抗性を高めることから成る請求項 1 1 に記載の方法。

10

【請求項 1 7】

前記第 1 及び / 又は第 2 の導電性ポリマー層をデポジットすることが、スピンコーティング、キャストリング、印刷、ワイヤロッキング、吹き付け、又はブラシ塗装から選択した方法を用いることから成る請求項 1 1 に記載の方法。

【請求項 1 8】

金属又はドーパシリコンを前記ソース及びドレインコンタクト領域中にデポジットすることを更に含む請求項 1 1 に記載の方法。

20

【請求項 1 9】

ゲート電極を前記ゲートコンタクト領域中に形成することを更に含む請求項 1 1 に記載の方法。

【請求項 2 0】

a . 基板を設け ;
 b . 複数のナノワイヤを組み込んだ導電性ポリマー層を前記基板上にデポジットし ;
 c . ソース及びドレインコンタクト領域を前記導電性ポリマー層中に形成することで前記複数のナノワイヤと電気的に接続し、それにより前記ナノワイヤが前記ソース及びドレインコンタクト領域のそれぞれの領域間の長さを有するチャンネルを形成し ; そして
 d . ゲートを前記導電性ポリマー層上に形成する ;

ことから成るトランジスタデバイスの製造方法。

30

【請求項 2 1】

前記ナノワイヤをそれらの長軸にほぼ平行に整列させることを更に含む請求項 2 0 に記載の方法。

【請求項 2 2】

前記ソース及びドレインコンタクト領域を形成することが、前記第 1 の導電性ポリマー層の 2 又はそれより多くの部分をマスクし、マスクしていない部分に紫外線エネルギーを当てて該マスクしていない部分の抵抗性を高めることから成る請求項 2 0 に記載の方法。

【請求項 2 3】

前記導電性ポリマー層をデポジットすることが、スピンコーティング、キャストリング、印刷、ワイヤロッキング、吹き付け、又はブラシ塗装から選択されたコーティング方法を用いることから成る請求項 2 0 に記載の方法。

40

【請求項 2 4】

金属又はドーパシリコンを前記ソース及びドレインコンタクト領域中にデポジットすることを更に含む請求項 2 0 に記載の方法。

【請求項 2 5】

前記ゲートを形成することが金属を前記導電性ポリマー層の一部の上にデポジットすることから成る請求項 2 0 に記載の方法。

【請求項 2 6】

前記ナノワイヤが該ナノワイヤの少なくとも一部の上にデポジットさせた酸化物の層を

50

備える請求項 20 に記載の方法。

【請求項 27】

前記ナノワイヤと前記ソース及びドレインコンタクト領域との間のオーム接触を向上させるため、前記デバイスの前記ソース及びドレインコンタクト領域の近くにて前記ナノワイヤの両端の前記酸化物層の一部を除去することを更に含む請求項 26 に記載の方法。

【請求項 28】

前記ナノワイヤを単層薄膜、サブ単層薄膜、又は多層薄膜として形成する請求項 20 に記載の方法。

【請求項 29】

前記基板がプラスチック物質から作られる請求項 20 に記載の方法。

10

【請求項 30】

a. 基板を設け；
 b. 前記基板上に第 1 の導電性ポリマー層をデポジットし；
 c. 1 又は複数のゲートコンタクト領域を前記第 1 の導電性ポリマー層中に形成し；
 d. 複数のナノワイヤを中に組み込んだ第 2 の導電性ポリマー層を前記第 1 の導電性ポリマー層の上にデポジットし；そして
 e. ソース及びドレインコンタクト領域を前記第 2 の導電性ポリマー層中に形成することで前記複数のナノワイヤと電氣的に接続し、それにより前記ナノワイヤが前記ソース及びドレイン領域のそれぞれの領域間の長さを有するチャンネルを形成すること；
 から成るトランジスタデバイスの製造方法。

20

【請求項 31】

前記ナノワイヤをそれらの長軸にほぼ平行に整列させることを更に含む請求項 30 に記載の方法。

【請求項 32】

前記ゲートコンタクト領域を形成することが、前記第 1 の導電性ポリマー層の 1 又は複数の部分をマスクし、マスクしていない部分に紫外線エネルギーを当てて該マスクしていない部分の抵抗性を高めることから成る請求項 30 に記載の方法。

【請求項 33】

前記第 1 及び / 又は第 2 の導電性ポリマー層をデポジットすることが、スピンコーティング、キャストリング、印刷、ワイヤロッキング、吹き付け、又はブラシ塗装から選択されたコーティング方法を用いることから成る請求項 30 に記載の方法。

30

【請求項 34】

金属又はドーブシリコンを前記ゲート、ソース及び / 又はドレインコンタクト領域中にデポジットすることを更に含む請求項 30 に記載の方法。

【請求項 35】

ゲート電極を前記ゲートコンタクト領域中に形成することを更に含む請求項 30 に記載の方法。

【請求項 36】

前記ナノワイヤが該ナノワイヤの少なくとも一部の上にデポジットさせた酸化物の層を備える請求項 30 に記載の方法。

40

【請求項 37】

前記ナノワイヤと前記ソース及びドレインコンタクト領域との間のオーム接触を向上させるために、前記デバイスの前記ソース及びドレインコンタクト領域の近くにて前記ナノワイヤの両端の前記酸化物層の一部を除去することを更に含む請求項 36 に記載の方法。

【請求項 38】

前記ナノワイヤを単層薄膜、サブ単層薄膜、又は多層薄膜として形成する請求項 30 に記載の方法。

【請求項 39】

前記基板がプラスチック物質から作られる請求項 30 に記載の方法。

50

【発明の詳細な説明】

【技術分野】

【0001】

関連出願のクロスレファレンス

この出願は米国仮特許出願第60/617,830号(2004年10月12日出願)の優先権を主張し、その全体をここに組み入れる。

【0002】

連邦政府援助による研究に関する宣言

適用なし。

【背景技術】

10

【0003】

本発明は半導体デバイスに関するものであり、特に、ナノワイヤ(又は他のナノ構造体)を導電性ポリマー物質の中に及び/又は導電性ポリマー物質の上に組み込んだ該導電性ポリマー物質を用いて作られる新規の電子デバイスの製造及び使用法に関する。

【0004】

電子部品の進歩は物理的な大きさの点で両極端に進んできている。Mooreの法則によりマイクロ電子部品の急速な小型化が計算能力の顕著な増強をもたらしたと共に、コストも削減可能にした。同時に、もう一方のあまり注意の払われていないマクロ電子部品の領域(大きさが平方メートルで測定される大面積基板上に集積化される電子デバイス)においても並外れて発展した。現在のマクロ電子部品は主にガラス上のアモルファスシリコン(a-Si)又は多結晶シリコン(p-Si)薄膜トランジスタ(TFT)に基づいており、フラットパネルディスプレイ(FPD)、太陽電池、スマートカード、無線周波識別タグ、画像センサーアレイ及びデジタルX線イメージャーを含めた分野において重要な用途を見いだしつつある。

20

【0005】

現在の技術は多くの観点において成功しているが、それが取り扱うことのできる用途が限定されている。例えば、マクロ電子部品の基板としてプラスチックを使用することは、プラスチックの軽量性、柔軟性、耐衝撃性及び低コストゆえに興味が高まってきた。しかし、プラスチック上の高性能TFTの製造は、すべてのプロセス工程をプラスチックのガラス転移温度より下で実行しなければならないので非常に興味深いものであった。新規な物質(有機体及び有機体-無機体ハイブリッドなど)又はプラスチック上のTFTに適した新規な製造戦略を探すかなりの努力がなされたが、限定的な成功のみであった。有機TFTは、約 $< 1 \text{ cm}^2 / \text{V} \cdot \text{s}$ の限定的なキャリア移動度しか有さないが、プラスチック基板上のロールツーロール製造法の可能性をもつ。物質及び/又は基板(特にプラスチック上)のプロセス温度により課される制限により、デバイス性能が低下し、デバイスが低周波用途に限定されてしまう。したがって、適度な計算、制御又は通信機能を必要とする用途でさえ、既存のTFT技術では対応できない。

30

【0006】

最高品質の単結晶物質の電子性能に匹敵し場合によってはそれを超える電子性能を有するナノスケールの電界効果トランジスタ(FET)を製造するために、個別の半導体ナノワイヤ(NW)及び単壁カーボンナノチューブを使用できる。特に、p-Si NWではキャリア移動度が $300 \text{ cm}^2 / \text{V} \cdot \text{s}$ であり、n-インジウムInP NWでは $2000 \sim 4000 \text{ cm}^2 / \text{V} \cdot \text{s}$ であり、単壁カーボンナノチューブでは $20,000 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以下であることが示された。これらのナノFETはMooreの法則を空前の性能を有する極限(分子レベル)まで押し進めことを約束する。しかし、現在のところ、これらのナノFETはデバイス製造法の複雑で限定的な拡張性ゆえに、任意の生産規模でのナノ電子部品において実装するのは難しい。

40

【特許文献1】公開国際特許出願第WO02/17362号

【特許文献2】公開国際特許出願第WO02/48701号

【特許文献3】公開国際特許出願第WO01/03208号

50

【特許文献4】米国特許第6,882,051号

【特許文献5】米国特許出願公開第2002/0130311号

【特許文献6】米国特許第6,872号

【発明の開示】

【発明が解決しようとする課題】

【0007】

求められているのは、プラスチックや低いプロセス温度を必要とする他の基板に付加できる高性能TFTである。また、求められているのは、プラスチックや低いプロセス温度を必要とする他の基板上で高性能TFTとして使用できるナノスケールの半導体デバイスを製造するための生産規模拡張自在の方法である。

10

【課題を解決するための手段】

【0008】

発明の概要

本発明はナノワイヤ、ナノリボン又は他の適当なナノ構造体（例えば、ナノロッド、ナノチューブなど）を用いた薄膜トランジスタ、及びマクロ電子部品の生産に有用な導電性ポリマー物質（例えば、ポリアニリン（PANI）又はポリピロール（PPY））を用いたこのようなトランジスタを製造する生産規模拡張自在の方法に関する。特に、導電性ポリマー薄膜の中、上又は内に組み込まれた方向付き半導体ナノワイヤ、ナノリボンなど用いて、キャリア移動度が高くかつ導電チャンネルがワイヤ/リボン軸に平行な薄膜トランジスタ（TFT）を製造することによって、マクロ電子部品の全く新しい概念が発展してきた。導電性ポリマーは、金属又は半導体と同様の電氣的、磁氣的及び光学的特性を示す一方で、柔軟性、加工の容易さ、導電率の可変性はそのままであるので、ナノワイヤなどのナノ構造体を用いるマクロ電子部品の用途に特に魅力的である。これらのポリマーの導電率は絶縁体からほぼ金属状態まで変えることができ、その大きさはドーパントの種類及びレベルを制御することにより10～15のオーダーだけ可逆的に調節できる。導電性ポリマーはまた、大型基板（例えば、プラスチック基板）上のデバイスの特徴（例えば、ゲート、ソース及び/又はドレインコンタクト領域）を相対的に低コストでパターン化できるように、例えば導電性ポリマーに光エネルギー（例えば深紫外線エネルギーなど）を当てることによって簡単にパターン化することができる。

20

【0009】

NW-TFT製造方法も提供され、該方法では、高温活性半導体物質の合成法、すなわちNW又はナノリボンの生成を、活性半導体物質をデバイス基板に付加する前に実行する。その後、NW-TFTを導電性ポリマー薄膜の中（又は上）に組み込み、溶液アセンブリ法又は機械的剪断、スピニング、デポジションなどのような他の方法によりデバイス基板に付加する。例えば、単に導電性ポリマー薄膜（1又は複数）を深紫外線に当てることにより、電極及び相互接続部のすべてをパターン化することができる。電氣的な絶縁だけでなく、すべての電氣的な相互接続のための導電性経路を同一の基板層上に形成できる。すべての製造プロセスが追加的であり、このことは例えば、プラスチック基板を用いるロールツーロール処理に重要である。その結果、導電性ポリマー薄膜（1又は複数）の中及び/又は上のすべてのナノワイヤ（又は他のナノ構造要素）が整合的に接触し、これによりワイヤの積層が可能になり電流駆動能力が改善され電流の移動度が高められる。例えばマイクロコンタクト、インクジェット印刷技術及び/又はロールツーロール処理技術を含めて低コスト低温プロセスによって、ここに記載の態様のNW-TFTを溶液から大型基板上にデポジットできる可能性がある。

30

40

【0010】

したがって、本発明はナノワイヤ、ナノリボン、ナノチューブなどを導電性ポリマー薄膜に組み込んだトランジスタデバイスを容易に製造する技術を提供し、これが電子部品の全く新しいパラダイムを開き、マイクロ電子部品を単結晶基板からプラスチック基板に移すこと、マクロ電子部品、マイクロ電子部品及び潜在的にはナノ電子部品をデバイスレベルで集積化すること、並びに異なる半導体物質を1つの基板上に集積化することを含めて

50

様々な新しい能力を可能にする。フラットパネルディスプレイから画像センサーアレイまでの広範囲にわたる既存の用途に影響を与えると共に、計算、記憶又は通信用の柔軟な、着用可能な、使い捨てできる全く新しい分野の汎用電子部品を可能にすることができる。

【0011】

本発明の第1の代表的な態様では、導電性ポリマー物質とその中に組み込まれた1種又は複数種のナノワイヤとを含んだ複合材料が開示される。この複合材料は、例えば、スピンコーティング、キャストリング、印刷、ワイヤロッキング、吹き付け、ダイナミック・ブラシ・ペインティングなどを含めて様々なデポジション技術を用いてデバイス基板上にデポジットすることができる。導電性ポリマー物質の電気的性質は、例えば単に導電性ポリマーに深紫外線エネルギーなどの光エネルギーを当てることによって、絶縁体から金属導体までの導電率の全範囲にわたって可逆的に変えることができる(例えば、導電性ポリマー物質の抵抗率の大きさを10倍以上、例えば約15倍以上に増大させることができる)。導電性ポリマーとしては、ポリアセチレン(polyacetylenes)、ポリジアセチレン(polydiacetylenes)、ポリアニリン(PANI)、ポリピロール(PPY)、ポリチオフェン、ポリ(フェニル-キノリン)からなる群から選択されたポリマー物質や、ポリフェニレンビニレン(PPV)、ポリフルオレン、ポリフェニレンスルフィド(PPS)、ポリナフタレンなどを含んだ他の種類の導電性ポリマーが挙げられる。導電性ポリマーはドーピングされなくてもよく、あるいは、アクセプター若しくはp型ドーピング剤(例えば、 AsF_5 、 Br_2 、 I_2 、 $HClO_4$ など)の添加、又は例えば、導電性ポリマーをアルカリ金属ナフタリドのTHF溶液中に浸すことによる、若しくは電気化学的方法によるドナー又はn型ドーピング剤の添加によってドーピングしてもよい。導電性ポリマーはそのままで使用することもできるし、他の導電性ポリマーとの混合物及び化合物として、又はポリエチレン、ポリプロピレン、ポリスチレン、軟質PVC、ポリ(メチルメタクリレート)、フェノールホルムアルデヒド樹脂、メラミンホルムアルデヒド樹脂、エポキシ、及び熱可塑性エラストマーなどの商品ポリマーとの混合物及び化合物として使用することもできる。複合材料を組み込んだ新しいLED、レーザー、導波路、又はLCDバックプレーンデバイス用のトランジスタ構造を得るために、複合材料は、デバイス基板上へのデポジションの後、(例えば、紫外線エネルギーなどの光エネルギーに当てて)パターン化してゲート、ソース、及び/又はドレインコンタクト領域を形成することができる。随意に、例えばソース及びドレイン領域とナノワイヤとのオーム接触を改善し且つ/又はゲートコンタクト領域内にゲートコンタクト電極を形成するために、金属、ドーブ半導体又は導電性ポリマーなどの導電性物質をゲート、ドレイン、及び/又はソースコンタクト領域の中又は上にデポジットしてもよい。

10

20

30

40

【0012】

本発明の別の代表的な態様では、一般に基板と；前記基板上にデポジットされた導電性ポリマー層であって、動作電流レベルに達するのに十分なナノワイヤの密度にて複数のナノワイヤを含んだ前記導電性ポリマー層と；前記導電性ポリマー層中に形成されたソース及びドレインコンタクト領域と；前記導電性ポリマー層上に形成されたゲートコンタクトと；を備えたNW-TFTデバイスが開示される。上記の複数のナノワイヤはそれらの縦軸に沿ってほぼ平行に方向付けてもよいし、整列させなくてもよい(例えば、ランダムに方向付けてもよい)。ナノワイヤは該ナノワイヤの少なくとも一部の上にデポジットさせた酸化物の層を備えてもよい。ナノワイヤとソース及びドレインコンタクト領域との間のオーム接触を改善するために、(例えば、エッチング又はレーザーアブレーションにより)ナノワイヤの両端の酸化物層を除去してもよい。例えばナノワイヤとのオーム接触を改善するために、随意に金属又はドーブシリコンなどの導電性物質をゲート、ソース及び/又はドレインコンタクト領域中にデポジットしてもよい。ナノワイヤは単層薄膜、サブ単層薄膜、又は多層薄膜として形成できる。デバイス基板はガラス又はプラスチックなどの低温物質を含めて様々な物質から作ることができる。

【0013】

本発明の別の態様では、デバイス基板を設け；前記デバイス基板上に第1の導電性ポリ

50

マー層をデポジットし；1又は複数のゲートコンタクト領域を前記導電性ポリマー層中に形成し；動作電流レベルに達するのに十分なナノワイヤの密度にて前記導電性ポリマー層上に複数のナノワイヤをデポジットし；前記複数のナノワイヤ上に第2の導電性ポリマー層をデポジットし；そして前記第2の導電性ポリマー層中にソース及びドレインコンタクト領域を形成することで前記複数のナノワイヤと電氣的に接続し、それにより前記ナノワイヤが前記ソース及びドレイン領域の夫々の領域間の長さを有するチャンネルを形成する；ことをから一般になるトランジスタデバイスの製造方法が開示される。この方法は例えばナノワイヤをそれらの長軸にほぼ平行に整列させることを含んでもよい。1又は複数のゲートコンタクト領域を形成する工程は、例えば、第1の導電性ポリマー層の1又は複数の部分をマスクし、マスクしていない部分に紫外線エネルギーを当ててマスクしていない部分の抵抗性を高めることから成り得る。本方法は、第1の導電性ポリマー層上にゲート誘電体層を形成し、次いで、ゲート誘電体層上に複数のナノワイヤをデポジットさせることを更に含んでもよい。ソース及びドレインコンタクト領域を第2の導電性ポリマー層中に形成する上記工程は、例えば、第2の導電性ポリマー層の少なくとも2又はそれより多い部分をマスクし、マスクしていない部分に紫外線エネルギーを当ててマスクしていない部分の抵抗性を高めることから成り得る。第1の及び/又は第2の導電性ポリマー層をデポジットする上記工程は、例えばスピニング、キャスト、印刷（例えばインクジェット印刷）、ワイヤロッキング、吹き付け、又はブラシ塗装から選ばれた方法を用いることから成り得る。ナノワイヤとのオーム接触を向上させるため、随意に、金属又はドーパシリコンなどの導電性物質をソース及びドレインコンタクト領域中にデポジットしてもよい。

【0014】

本発明の別の態様では、基板を設け；複数のナノワイヤを組み込んだ導電性ポリマー層を前記基板上にデポジットし；ソース及びドレインコンタクト領域を前記導電性ポリマー層中に形成することで前記複数のナノワイヤと電氣的に接続し、それにより前記ナノワイヤが前記ソース及びドレインコンタクト領域のそれぞれの領域間の長さを有するチャンネルを形成し；そしてゲートを前記導電性ポリマー層上に形成する；ことから一般に成るトランジスタデバイスの製造方法が開示される。ナノワイヤはそれらの長軸にほぼ平行に整列させてもよい。前記ソース及びドレインコンタクト領域を形成する上記工程は、例えば、第1の導電性ポリマー層の2又はそれより多くの部分をマスクし、マスクしていない部分に紫外線エネルギーを当てて該マスクしていない部分の抵抗性を高めることから成り得る。導電性ポリマー層をデポジットする上記工程は、例えば、スピニング、キャスト、印刷、ワイヤロッキング、吹き付け、又はブラシ塗装から選択されたコーティング方法を用いることから成り得る。ナノワイヤとのオーム接触を向上させるため、随意に例えば金属又はドーパシリコンをソース及びドレインコンタクト領域中にデポジットしてもよい。ナノワイヤは該ナノワイヤの少なくとも一部の上にデポジットさせた酸化物の層を備えてもよく、また、本方法はナノワイヤとソース及びドレインコンタクト領域との間のオーム接触を向上させるため、デバイスのソース及びドレインコンタクト領域の近くにてナノワイヤの両端の酸化物層の一部を（例えば、エッチング又はレーザーアブレーションにより）除去することを更に含んでもよい。ナノワイヤは単層薄膜、サブ単層薄膜、又は多層薄膜として形成できる。デバイス基板はプラスチックなどの低温物質を含めて種々の物質から作ることができる。

【0015】

本発明の別の態様では、基板を設け；前記基板上に第1の導電性ポリマー層をデポジットし；1又は複数のゲートコンタクト領域を前記第1の導電性ポリマー層中に形成し；複数のナノワイヤを中に組み込んだ第2の導電性ポリマー層を前記第1の導電性ポリマー層の上にデポジットし；そしてソース及びドレインコンタクト領域を前記第2の導電性ポリマー層中に形成することで前記複数のナノワイヤと電氣的に接続し、それにより前記ナノワイヤが前記ソース及びドレイン領域のそれぞれの領域間の長さを有するチャンネルを形成すること；から一般に成るトランジスタデバイスの製造方法が開示される。本方法はナ

ノワイヤをそれらの長軸にほぼ平行に整列させることを含んでもよい。ゲートコンタクト領域を形成する上記工程は、例えば、第1の導電性ポリマー層の1又は複数の部分をマスクし、マスクしていない部分に紫外線エネルギーを当てて該マスクしていない部分の抵抗性を高めることから成り得る。第1及び/又は第2の導電性ポリマー層をデポジットする上記工程は、例えば、スピンコーティング、キャストリング、印刷、ワイヤロッキング、吹き付け、又はブラシ塗装から選択されたコーティング方法を用いることから成り得る。ノワイヤとのオーム接触を向上させるために、随意に、金属又はドーブシリコンなどの導電性物質をゲート、ソース及び/又はドレインコンタクト領域中にデポジットしてもよい。ノワイヤは該ノワイヤの少なくとも一部の上にデポジットさせた酸化物の層を備えてもよく、また、ノワイヤとソース及びドレインコンタクト領域との間のオーム接触を向上させるために、本方法はデバイスのソース及びドレインコンタクト領域の近くにてノワイヤの両端の酸化物層の一部を除去することを更に含むことができる。

10

【0016】

以下、本発明の様々な態様の構造及び動作だけでなく、本発明の別の態様、特徴、及び効果も添付図面に関して詳細に説明する。

【0017】

図面の簡単な説明

添付図面に関して本発明を説明する。図中、同じ参照番号は同じ要素又は機能上類似の要素を示す。要素が最初に現れる図面は対応する参照番号中の最も左の数字により示される。

20

【0018】

図1Aはアモルファス又は多結晶Si TFTの図である。

【0019】

図1Bは本発明の態様によるNW-TFTの図である。

【0020】

図2Aは本発明の態様によるNW-TFTの製造方法において用いられるデバイス基板の略図である。

【0021】

図2Bは図2Aのデバイス基板上への導電性ポリマー層のデポジションを示す略図である。

30

【0022】

図2Cは図2Bの導電性ポリマー層のパターニングを示し、導電性ポリマー層のうち選択した領域(1又は複数)(例えば、マスクされていない領域)に紫外線エネルギーを当ててことを示す略図である。

【0023】

図2Dは導電性ポリマー層のうち選択した領域(1又は複数)に紫外線エネルギーを当てた後における、導電性ポリマー層内のゲートコンタクト領域の形成を示す略図である。

【0024】

図2Eは導電性ポリマー層上へのゲート誘電体層のデポジション及び誘電体層を通過して下にあるゲートコンタクト領域までの小通路の形成の後の、図2Dのデバイス基板及び導電性ポリマー層の平面図である。

40

【0025】

図2Fは図2Eのデバイス基板、導電性ポリマー層及びゲート誘電体層の側面図である。

【0026】

図2Gは図2Fのゲート誘電体層上へのノワイヤの薄膜のデポジションを示す略図である。

【0027】

図2Hは図2Gの複数のノワイヤ上への第2の導電性ポリマー層のデポジションを示す略図である。

50

【 0 0 2 8 】

図 2 I は第 2 の導電性ポリマー層のうち選択した（マスクされていない）領域に紫外線エネルギーを当てた後における、第 2 の導電性ポリマー層中でのソース及びドレインコンタクト領域の形成を示す略図である。

【 0 0 2 9 】

図 2 J は第 2 の導電性ポリマー層のうち選択した領域に紫外線エネルギーを当てた後、第 2 の導電性ポリマー層中にソース及びドレインコンタクト領域を形成した後の NW - TFT デバイスを示す略図である。

【 0 0 3 0 】

図 3 A は本発明により作られた NW - TFT デバイスの別の態様についての概略の側面図であり、複数のナノワイヤを埋め込んだ導電性ポリマー物質を含む複合膜が、デバイスの活性層を形成するのに用いられている。

10

【 0 0 3 1 】

図 3 B は図 3 A の NW - TFT デバイスの平面図である。

【 0 0 3 2 】

図 3 C は導電性ポリマーのうち選択した（マスクされていない）領域に紫外線エネルギーを当てた後の、図 3 A の NW - TFT デバイスの複合膜層中でのソース及びドレインコンタクト領域の形成を示す略図である。

【 0 0 3 3 】

図 3 D は導電性ポリマーに紫外線エネルギーを当てた後、複合膜層中にソース及びドレインコンタクト領域を形成した後の NW - TFT デバイスを示す略図である。

20

【 0 0 3 4 】

図 4 A は、本発明により作られた NW - TFT デバイスの別の態様の略図であり、複数のナノワイヤが埋め込まれた導電性ポリマー物質を含んだ複合膜が、デバイス基板上に直接デポジットされてデバイスの活性層を形成する。

【 0 0 3 5 】

図 4 B は図 4 A の複合膜層中に組み込まれた複数のコア - シェル型ナノワイヤの拡大図である。

【 0 0 3 6 】

図 4 C は図 4 B のコア - シェル型ナノワイヤの横断面図である。

30

【 0 0 3 7 】

図 4 D は、導電性ポリマーのうち選択した（マスクされていない）領域に紫外線エネルギーを当てた後での、図 4 A の NW - TFT デバイスの複合膜層中でのソース及びドレインコンタクト領域の形成を示す略図である。

【 0 0 3 8 】

図 5 A は導電性ポリマー薄膜に埋め込まれたナノワイヤを示す光学顕微鏡写真であり、これらのナノワイヤはワイヤ・ロッキング・デポジション法（wire roding deposition process）を用いてプラスチック基板上にコーティングされている。

【 0 0 3 9 】

図 5 B は導電性ポリマー薄膜に埋め込まれたナノワイヤを示す光学顕微鏡写真であり、これらのナノワイヤはダイナミック・ペイント・ブラッシング・デポジション法（dynamic paint brushing deposition process）を用いてプラスチック基板上にコーティングされている。

40

【 発明を実施するための最良の形態 】

【 0 0 4 0 】

発明の詳細な説明

ここに記載の特定の実装は本発明の例であり、本発明の範囲を決して限定するものではないことを理解すべきである。実際、簡潔さのために、従来の電子部品、製造、半導体デバイス並びにナノチューブ、ナノロッド、ナノワイヤ及びナノリボン技術や、システム（システムの個々の作業部品の構成要素）の他の機能面については、ここで詳細に説明しな

50

い。さらに、簡潔さのため、ここではしばしば本発明をナノワイヤを含んだ半導体トランジスタデバイスに属するものとして説明する。しかし、本発明はナノワイヤに限定されるものではなく、ナノチューブ、ナノロッド、ナノウィスカー、ナノリボンなどのその他のナノ構造体も使用できる。また、ここに記載の特定の実装についてナノワイヤの数及びそれらのナノワイヤの間隔が与えられているが、実装を限定するものではなく、広範囲のナノワイヤ数及び間隔が使用できる。ここに記載の製造技術を用いて任意の半導体デバイス型や他の電子コンポーネント型を作ることができることを理解すべきである。さらに、これらの技術は、電気システム、光学システム、コンシューマ用電子部品、産業用電子部品、無線システム、宇宙用途、又は他の任意の用途に適用するのに適している。

【0041】

ここに使用されているように、一般に「ナノワイヤ」なる用語は、500nm未満、好ましくは100nm未満の少なくとも1つの断面寸法を有すると共に、アスペクト比（長さ：幅）が10より大、好ましくは50より大、さらに好ましくは100より大である任意の長細い導電性又は半導電性物質をいう。このようなナノワイヤの例としては、公開国際特許出願第WO02/17362、WO02/48701、及び01/03208号に記載の半導体ナノワイヤ、カーボンナノチューブ、及び同様の寸法のその他の長細い導電性又は半導電性構造体が挙げられる。

【0042】

ここに記載の実装例では主にSiを使用しているが、例えば、Si、Ge、Sn、Se、Te、B、C（ダイヤモンドを含む）、P、B-C、B-P（BP6）、B-Si、Si-C、Si-Ge、Si-Sn及びGe-Sn、SiC、BN/BP/BAs、AlN/AlP/AlAs/AlSb、GaN/GaP/GaAs/GaSb、InN/InP/InAs/InSb、BN/BP/BAs、AlN/AlP/AlAs/AlSb、GaN/GaP/GaAs/GaSb、InN/InP/InAs/InSb、ZnO/ZnS/ZnSe/ZnTe、CdS/CdSe/CdTe、HgS/HgSe/HgTe、BeS/BeSe/BeTe/MgS/MgSe、GeS、GeSe、GeTe、SnS、SnSe、SnTe、PbO、PbS、PbSe、PbTe、CuF、CuCl、CuBr、CuI、AgF、AgCl、AgBr、AgI、BeSiN₂、CaCN₂、ZnGeP₂、CdSnAs₂、ZnSnSb₂、CuGeP₃、CuSi₂P₃、(Cu、Ag)(Al、Ga、In、Tl、Fe)(S、Se、Te)₂、Si₃N₄、Ge₃N₄、Al₂O₃、(Al、Ga、In)₂(S、Se、Te)₃、Al₂CO、及びこれらの半導体の2種以上の適当な組み合わせから選択された半導体物質から成る半導電性ナノワイヤを含めて、他の種類のナノワイヤ（及びナノリボン、ナノチューブ、ナノロッドなどの他のナノ構造体）も使用できる。

【0043】

特定の態様では、この半導体は、周期表の第III族のp型ドーパント；周期表の第V族のn型ドーパント；B、Al及びInからなる群から選ばれたp型ドーパント；P、As及びSbからなる群から選ばれたn型ドーパント；周期表の第III族のp型ドーパント；Mg、Zn、Cd及びHgからなる群から選ばれたp型ドーパント；周期表の第IV族のp型ドーパント；C及びSiからなる群から選ばれたp型ドーパント；からなる群からのドーパントを含むことができ、あるいはn型はSi、Ge、Sn、S、Se及びTeからなる群から選ばれる。

【0044】

加えて、このナノワイヤはカーボンナノチューブ、又は導電性又は半導電性有機ポリマー物質、（例えば、ペンタセン及び遷移金属酸化物）を含み得る。

【0045】

よって、明細書を通して「ナノワイヤ」なる用語を説明のために用いているが、ここでの記載はナノチューブの使用も包含しているものとする。ナノチューブは、明細書中にナノワイヤについて説明しているようにナノチューブの組み合わせ/薄膜にて形成するか、単独で形成するか又はナノワイヤを組み合わせで形成し、ここに記載の特性及び利点を得

10

20

30

40

50

ることができる。

【0046】

さらに、本発明のナノワイヤの薄膜は半導体ナノワイヤ及び／又はナノチューブ、及び／又は異なる組成及び／又は構造特性を有するそれらの任意の組み合わせを組み入れた「異種」薄膜とし得ることに留意されたい。例えば、「異種薄膜」としては、種々の直径と長さを有するナノワイヤ／ナノチューブ、及びコア-シェル型ナノワイヤ／ナノチューブ構造や例えば、米国特許第6,882,051号(その全内容を参考のためここに組み入れる)に記載のようなナノワイヤ／ナノチューブの長さに沿って組成が異なるナノワイヤ／ナノチューブを含めて種々の特徴を有する「ヘテロ構造体」であるナノワイヤ及び／又はナノチューブが挙げられる。

10

【0047】

本発明についての詳細な説明の焦点はプラスチック基板上にナノワイヤ薄膜を使用することに当てられており、ナノワイヤを取り付ける基板は、限定するものではないが、一般的な基板、例えばシリコン、ガラス、石英、ポリマーなどの固体物質のウェーハ；固体物質、例えばガラス、石英、プラスチック(ポリカーボネート、ポリスチレンなど)の大型硬質シートを含めてその他の物質から構成でき、あるいは、例えば構造、組成などに関して別の要素から構成できる。プラスチック(ポリオレフィン、ポリアミドなど)のロールなどの柔軟な基板、透明な基板、又はこれらの特徴の組み合わせを使用できる。加えて、この基板は、最終的に所望のデバイスの一部である他の回路又は構造要素を含んでもよい。このような要素の具体的な例としては、ナノワイヤや他のナノスケールの導電性要素を含めて電気接点、他のワイヤ又は導電性経路などの電気回路要素、光学及び／又は光学電気要素(例えば、レーザー、LEDなど)、並びに構造要素(例えば、マイクロ・カンチレバー、ピット、ウェル、ポストなど)が挙げられる。

20

【0048】

ほぼ「整列された」又は「方向付けられた」なる表現は、ナノワイヤの集合又は集団中の大多数のナノワイヤの縦軸が単一方向の30度以内に方向付けられていることを意味する。この大多数とは50%より多くの数のナノワイヤであると考えられるが、種々の態様では、60%、75%、80%、90%、又はその他の割合のナノワイヤをそのように方向付けられた大多数であるとも考えることもできる。特定の好ましい態様では、大多数のナノワイヤが所望の方向の10度以内に方向付けられる。別の態様では、大多数のナノワイヤが所望の方向のその他の度数又は範囲内に方向付けられ得る。

30

【0049】

明細書中で行なった空間的な説明(例えば、「より上に」、「より下に」、「上に」、「下に」、「上部」、「下部」など)は説明のためであり、本発明のデバイスは任意の方向又はやり方にて空間的に配置できることを理解すべきである。

【0050】

I. ナノワイヤ薄膜トランジスタ(NW-TFT)

図1A及び1Bは高移動度ナノワイヤTFTの基になる概念を示す。図1Aはアモルファス又は多結晶Si-TFTを表す。図1Aから分かるように、電気キャリアが複数の粒界を横断しなければならないので、キャリア移動度が低下する。キャリアが複数の粒界を横断しなければならないことで移動度が低下するSi又はポリSi-TFTとは違って、本発明の態様によると、NW-TFTは、(丸木橋のように)平行な複数の単結晶NW経路により形成された導電チャンネルを有し、よって、ソース10を横断してドレイン電極20までずっと単結晶内を進ませるので、高いキャリア移動度を保証する。図1Bは代表的なNW-TFTであり、ソース10のコンタクト領域とドレイン20のコンタクト領域との間のチャンネル長にわたって張られたナノワイヤ30を示す。

40

【0051】

II. NW-TFTデバイス製造

図2A-Jは本発明の態様によるNW-TFTの製造方法を説明する。本方法は図2Aに示されるデバイス基板100から開始する。このデバイス基板100は、様々な材料、

50

例えば柔軟な基板や硬い基板、小面積の基板や大面積の基板を含めて、例えばプラスチック、セラミック、金属又は半金属、半導体、ガラス、石英などから作ることができる。図 2 B に示された最初のプロセス工程では、導電性ポリマー層 102 を基板 100 上にデポジットする。導電性ポリマー層は、例えば、スピンコーティング、キャストリング、印刷（例えばインクジェット印刷）、ワイヤロッドリング、吹き付け、ダイナミック・ブラシ・ペインティングなどを含めた種々のデポジション技術を用い、例えばロールツール法などの技術を用いてデポジットさせることができる。

【0052】

導電性ポリマーの電気的性質は、絶縁体から金属導体までの導電率の全範囲にわたって可逆的に変えることができ、例えば、導電性ポリマー物質の抵抗率は、約 10 倍以上の大きさのオーダー、例えば、約 15 倍以上の大きさのオーダーだけ増加させ得る。例えば、この導電性ポリマーは光電性の物質を含んでもよく、それにより、該物質の抵抗率を光化学反応により（例えば、該物質を紫外線エネルギーに当てることにより）変えることができる、又は該物質の導電率を物理的、化学的又は熱的手段（例えば、電子ビーム照射、プラズマ・イメーション、イオンビーム照射、熱照射等）などの他の手段によって変えることができる。導電性ポリマーとしては、ポリアセチレン(polyacetylenes)、ポリジアセチレン(polydiacetylenes)、ポリアニリン(PANI)、ポリピロール(PPY)、ポリチオフェン、ポリ(フェニルキノリン)からなる群から選択されたポリマー物質や、ポリフェニレンビニレン(PPV)、ポリフルオレン、ポリフェニレンスルフィド(PPS)、ポリナフタレンなどを含んだ他の種類の導電性ポリマーが挙げられる。現在のところ、ポリピロールとポリアニリンが好ましく、これらは相対的に安定性に優れているので導電性ポリマーとして最も一般に用いられている。ポリピロールは電気化学的手段により薄膜形にデポジットできる。ポリアニリンは、ポリマーバックボーン上のドーパントイオンと結合する可溶性の対イオンを用いることにより可溶性にされる。現在市販のものは、中間の導電率レベル約 $10^{-2} \sim 10^2 \text{ S/cm}$ を利用する。

【0053】

ポリアニリン及びポリピロールなどの半導電性共役ポリマーのドーピングにより、バンドギャップ中の状態（例えば、ホッピング状態）の存在が得られ、十分なドーパント濃度では、このバンドギャップは事実上消滅し、該ポリマーが導電率が高い金属として作用する。PANI 又は PPV などの物質の固有導電率は約 10^{-12} S/cm のオーダーであるが、ドーピングされた共役ポリマーは $> 10^5 \text{ S/cm}$ の導電率に達し、これは銅の導電率に近い。導電性ポリマーはドーピングされなくてもよく、あるいは、アクセプター若しくは p 型ドーピング剤（例えば、 AsF_5 、 Br_2 、 I_2 、 HClO_4 など）の添加、又は例えば、導電性ポリマーをアルカリ金属ナフタリドの THF 溶液中に浸すことによる、若しくは電気化学的方法によるドナー又は n 型ドーピング剤の添加によってドーピングしてもよい。導電性ポリマーはそのままで使用することもできるし、他の導電性ポリマーとの混合物及び化合物として、又はポリエチレン、ポリプロピレン、ポリスチレン、軟質 PVC、ポリ(メチルメタクリレート)、フェノールホルムアルデヒド樹脂、メラミンホルムアルデヒド樹脂、エポキシ、及び熱可塑性エラストマーなどの商品ポリマーとの混合物及び化合物として使用することもできる。

【0054】

図 2 C - D に示された次のプロセス工程では、ゲートマスク 104 を用いて導電性ポリマー層の選択された部分をマスクする一方、その他の部分には紫外線エネルギーソース（図示せず）からの紫外線エネルギーを照射（図 2 C において下向き矢印により示されている）することにより、導電性ポリマー層をパターン化する。マスクングプロセスは、高エネルギーの電子ビーム、イオンビーム、プラズマ・イメーション、又は熱的若しくは化学的手段などのその他のプロセスを用いて実行することもできる。UV 光エネルギー又はその他のエネルギーが照射される導電性ポリマー層の部分 106 は削られて抵抗性ポリマーになり（例えば、抵抗率の大きさが約 10 若しくは 15 のファクター増大するかそれより大きいオーダーになる）、ゲートコンタクト領域として機能する導電性ポリマー層のマス

10

20

30

40

50

クされた部分 108 は、実質的に導電性のままである（例えば、PANI では R_s がだいたい約 $10^{-2} \sim 10^2 \text{ S/cm}$ のオーダーである）。随意に、金属、ドーブ半導体、又は導電性ポリマーなどの導電性物質をゲートコンタクト領域 108 中に形成し（デポジットし）ナノワイヤに対するオーム接触を改善することができる（後でさらに説明する）。

【0055】

その後、図 2 E - F に示されるように、誘電体層 110 を導電性ポリマー層に付加する。誘電体層 110 はゲート誘電体として機能し、窒化珪素、二酸化珪素、酸化アルミニウム、絶縁ポリマー薄膜などの有機又は無機物質を含めて任意の種類の誘電体とすることができ、スピンオン、スパッタ、又はインクジェット印刷又はマイクロコンタクト印刷方法を用いることを含めて本明細書中に記載の又はそれ以外の公知の任意の方法にて付加できる。一態様では、チャンネル領域において誘電体に凹所を作ってチャンネル領域におけるカップリング効率を改善することができる。別の態様では、図 4 A - C の態様に関して後に更に説明するように、誘電体層 110 をナノワイヤ 112 のシェル層とすることもできる。

10

【0056】

誘電体コーティング層上にデポジットされたナノワイヤとの電気接続性を与えるために、誘電体コーティング層 110 を通って下のゲートコンタクト領域 108 まで小バイア 111 を形成することができる。このバイア 111 は、エッチング、レーザーアブレーション又は光化学反応などの従来のバイア処理技術により形成することができる。

20

【0057】

別法として、図 2 B - F に関して上記説明したプロセス工程は、第 1 の導電性ポリマー層 102 を、厚みが例えば約 500 オングストローム～1ミクロンの金属又は半導体ゲート電極を形成するために標準的なフォトリソグラフィ及び電子ビーム蒸着、スパッタリング、化学蒸着（CVD）技術などの金属附着方法を用いてデバイス基板上に直接パターン化又は形成されるゲートコンタクト又は電極（例えば金属、半導体、合金などから作られる）と代えることによって代用できる。次に、適当な有機又は無機誘電体層でゲート電極をコーティングし、エッチング又はレーザーアブレーションなどの標準的なバイア処理技術を用いてこの誘電体を通るバイアを形成することができる。残りのプロセス工程は図 2 G - J に関して下記説明するように進めることができる。

30

【0058】

次に、別の成長基板上で合成しておいた単結晶 NW 112 を例えば溶液から誘電体層 110 上にデポジットする。一例では、パイロット生産規模の反応器において金のコロイド粒子（British Biocell International Ltd. から市販）を触媒として使用して SiH_4 及び B_2H_6 を分解することにより、制御した直径を有する p 型シリコン NW を合成した。一般に、温度 $420 \sim 480$ 、全圧 30 トール、シラン分圧約 2 トールにて時間 40 分間、成長を行なわせる。ドーピングレベルを制御するために SiH_4 及び B_2H_6 比を変えることができる。例えば、NW を合成する際に 6400 : 1 なる比を用いることができる。得られた NW は一般に $5 \mu\text{m} \sim 100 \mu\text{m}$ の長さ、Au コロイド触媒粒子により決定される約 $5 \text{ nm} \sim 100 \text{ nm}$ の範囲のほぼ単分散の直径を有した。合成された NW は、厚さが約 $2 \text{ nm} \sim 20 \text{ nm}$ のアモルファスシリコン酸化物シェルにより包囲された単結晶シリコンコアをもったコアシェル構造を有する。

40

【0059】

方向付けられた NW 薄膜を得るために例えば流体流方向付けアラインメント法を用いて、溶液（例えばエタノール）中に分散させた後のナノワイヤを誘電体コーティング層の上にアセンブルする。NW 懸濁液はポリジメチルシロキサン（PDMS）モールドと平らな基板表面との間に形成された流体チャンネル構造を通して送られて該表面上に NW アレイを得ることができる。薄膜中の平均 NW 空間は、溶液中の NW 濃度及び / 又は全フロー時間を変えることによって制御できる。このアプローチでは、より長い又は大きいチャンネルモールドを使用することによってアラインメントを 4 インチウエー八又はそれより大き

50

な領域に容易に拡張できる。ナノワイヤはまた、L i e b e r 他の米国特許出願公開第 2002/0130311号(2001年8月22日出願)及び米国特許第6,872号(それらの全内容をここに参考として組み込む)に開示された手段などの他の様々な手段によって誘電体層上にデポジットし整列/方向付けすることもできる。図5Aは光学顕微鏡写真であり、ワイヤ・ロッキング・デポジション法を用いてプラスチック基板上にコーティングされた導電性ポリマー薄膜中に埋め込まれたナノワイヤを示す。図5Bは光学顕微鏡写真であり、ダイナミック・ペイント・ブラッシング・デポジション法を用いてプラスチック基板上にコーティングされた導電性ポリマー薄膜中に埋め込まれたナノワイヤを示す。

【0060】

ナノワイヤのデポジションに続いて、上記記載の任意のデポジション方法を用いて図2Hに示されるようにナノワイヤ112上に第2の導電性ポリマー層114をデポジットする。次に、図21-Jに示されるように、導電性ポリマー層114中にソース及びドレインコンタクト領域116、118をそれぞれ形成するために第2の導電性ポリマー層114をパターン化する。これらのコンタクト領域は各々少なくとも1又は複数のナノワイヤ112と接触する。第1の導電性ポリマー層102におけるゲートコンタクト領域108の形成と同様に、ソース及びドレインコンタクトを形成すべく選ばれた第2の導電性ポリマー層の領域116、118をマスクし、導電性ポリマー層の非露光部分にUV光エネルギーを当てて抵抗性を高める。ソース及びドレインコンタクト領域116、118は、UV光が当たらないよう保護されたマスク部分により定まり、よって導電性のまま残る。次に、ソース及びドレイン領域116、118に標準的なフォトリソグラフィ又は電子ビームリソグラフィ法を随意に適用して金属(例えば、金(Au))又は半導体コンタクト電極を形成して機能的なTFTを作ることができる。このようなゲート、ドレイン、又はソースコンタクトは、塗装、電気メッキ、蒸着、スパッタ、スピノオン、印刷(例えばインクジェット印刷方法を用いる)で付加するか、又は明細書中に記載のように若しくは他で公知のように付加し得る。前の態様では1つのゲートコンタクトの形成を開示したが、別の態様では、1又は複数の追加のゲートコンタクト、グローバル又はローカルを1又は複数の導電性ポリマー層中に及び/又は1又は複数の導電性ポリマー層上に形成して性能を改善することができる。1又は複数の第2のゲート(図示せず)は、第1のゲートコンタクト領域108に接続することもできるし、第1のゲートコンタクト領域108から絶縁することもできる。

【0061】

上述したNW-TFT製造方法の別の態様では、図3A-Dに示されるようにナノワイヤを導電性ポリマー薄膜中に組み込むことによってナノワイヤデポジション工程を変更できる。ナノワイヤは単層薄膜、サブ単層薄膜、又は図3Aに示されるように多層薄膜120として形成できる。次に、第1の導電性ポリマー層102'上に付加された誘電体コーティング層110'上に、ナノワイヤを組み込んだ導電性ポリマー薄膜120をデポジットする。その後、図3C-Dに示されるように、ソース及びドレインコンタクト領域116'、118'をそれぞれ導電性ポリマー層120中に形成するために、ナノワイヤ112'を埋め込んだ第2の導電性ポリマー層をパターン化する。第1の導電性ポリマー層102'におけるゲートコンタクト領域108'の形成と同様に、第2の導電性ポリマー層120のソース及びドレイン領域116'、118'をマスクし、導電性ポリマー層の非露光部分にUV光エネルギーを当てて抵抗性を高める。ソース及びドレインコンタクト領域116'、118'は、UV光が当たらないように保護されたマスク部分により定まり、よって導電性のまま残る。

【0062】

NW-TFTの性能は、様々なNWコア-シェル型構造を利用するいくつかの方法にて更に改善できる。例えば、単結晶半導体コアと高品質ゲート誘電体シェルとからなるコア-シェル型NW構造により、Siと酸化物との界面の品質が非常に改善され、小さい漏れ、小さいサブ・スレッショルド・スイング、及び大きい表面キャリアー移動度などのよう

10

20

30

40

50

にデバイスの性能が向上する。本来Si NWはコア-シェル型構造を有するが、薄いネイティブ酸化物層は高電場に耐えるほど十分な品質をもたない。このネイティブ酸化物は、制御された熱酸化又は化学蒸着によって生成した高品質シリコン酸化物シェルに代えることもできる。コア-シェル型NW構造は、半導体物質の合成及び高品質ゲート誘電体の形成を含めてすべての高温プロセスを最終的なデバイス基板から分離するので、高性能NW-TFTをプラスチック上に作るのに理想的に適していると思われる。加えて、このようなコア-シェル構造ではまた、表面トラッピング状態の不動態化が生じ得るので性能がさらに向上する。

【0063】

第2に、現在のバックゲート付きNW-TFTはジオメトリカル効果により性能が相対的に制限される。このジオメトリカル効果は、単結晶半導体のコア、ゲート誘電体の内側シェル、及び共形ゲートの外側シェルを含む更に複雑なNWコア-シェル型構造を開発することにより克服できる。これはCVD又は原子層デポジション(ALD)によりデポジットされた高ドーパアモルファスシリコン又は他の金属の層をSi/SiO_xコア-シェル型構造(上記説明した)の周りに外側ゲートシェルとしてデポジットすることによって実現できる。

10

【0064】

第3に、小径NWにおける量子電子効果を利用することにより、NW-TFTの性能を単結晶物質の性能よりも更に改善できる可能性がある。従来 of 二次元半導体超格子及び2D電子/正孔ガスと同様に、マルチ-コア-シェル型NW構造も想定でき、ドーパントをアクティブ導電チャンネルから分離して超高移動度TFTを実現できる。

20

【0065】

図4A-Dは本発明の別の態様を示し、ナノワイヤコア-シェル型構造を用いてNW-TFTデバイスが製造されている。この態様では、複数のコア-シェル型ナノワイヤ204(図4B-Cに詳細に図示)を組み込んだ導電性ポリマー薄膜202をデバイス基板200上にデポジットする。各ナノワイヤは、図4Cにおいて1つのナノワイヤの横断面図に示されるように、半導体(又は他の物質、例えば、金属、導電性ポリマー、セラミックなど)から作られたナノワイヤコア205を備え、このナノワイヤコア205が酸化物層などの誘電体シェル207により包囲されている。次に、上記説明したように導電性ポリマー層をパターン化し、図4Dに示すように導電性層中にソース及びドレインコンタクト領域206、208をそれぞれ形成する。次に、ソースコンタクトとドレインコンタクトとの間のチャンネル領域の上方の導電性層上に共形ゲート電極(図示せず)を形成できる。随意に、ナノワイヤの両端を覆う酸化物シェルは、デバイスのソース及びドレインコンタクト領域の両方に近接したところを除去し、コア-シェル型ナノワイヤとコンタクト導体(金属、ドーパ半導体、又は導電性ポリマー物質自体から作ることができる)とのオーミック接触を良くすることができる。酸化物シェル層はどんな方法でもナノワイヤから選択的にエッチングすることができる。必要なら、フォトリソグラフィ物質をナノワイヤ上にパターン化して、除去すべきでないナノワイヤ上の酸化物層の部分を保護することもできる。例えば、フォトリソグラフィ法を使用できる。ナノワイヤをエッチングソース(例えば、化学エッチング物質、レーザー光など)にさらし又は処理し、保護されていない酸化物層の部分除去できる。任意の種類 of 適当な物質除去法を使用できる。例えば、反応性イオンエッチング又は他のエッチング技術を使用できる。例えば、イオンビームがさらに直接表面に向かうように、プラズマ電力、圧力、及び/又は基板バイアスを調整することもできる。

30

40

【0066】

上述したNW薄膜の概念の重要な特徴は、デバイス製造とは分離しているNW合成工程を除いて、全体のNW-TFT製造プロセスを本質的に室温で実行できることである。したがって、高性能NW-TFTのアセンブリを低コストのガラス及びプラスチック基板に容易に付加することができる。これらの態様では、任意数の(一種又は複数種の)ナノワイヤを有する電子デバイスを形成することに留意されたい。例えば、複数のナノワイヤ

50

を薄膜に形成し、電子デバイス中に用いることができる。複数のナノワイヤを用いる場合には、ナノワイヤを整列させることもできるし、整列させないこともできる（例えば、ランダムに方向付ける）。

【0067】

II. 応用例

ここに記載の態様は、NW-TFT技術に適用された場合、非常に大きく柔軟な基板上に従来の単結晶シリコンから製造されたトランジスタの性能特性に匹敵するかそれを超える性能特性を有するトランジスタを製造できる。これにより、超大規模高密度の電氣的集積化が可能になり、真のシリコン・オン・プラスチック技術が得られる。この技術の潜在的な用途は軍事用途を含めて非常に広い。NW-TFT技術は、RF通信、太陽電池、スマートカード、無線周波識別タグ、検出器、センサーアレイ、X線イメージャー、柔軟な表示装置（例えば、アクティブマトリックス液晶ディスプレイ）、電子部品などを含めて様々なユニークな用途の開発を可能にする。

10

【0068】

例えば、NW-TFTを広領域電子反射器(LAER)に組み込むことにより、「任意の」表面を電子的に変形して指向性の高利得RF送信又は受信用のパラボラアンテナにすることができる。これは水から家を最適に保護する物理的な形状を有する屋根を作るのと同様であり、この場合には屋根の電子的な形状が大型の衛星放送受信アンテナとして動作することになる。複数の凸形状を電子的に凹面になるように作ることでトランシーバの効率を上げ、それにより動作に必要な電力を削減したり寿命又は範囲を拡大することができる。さらに、飛行船(小型軟式飛行船など)の袋を、超大型のモーフィング型アンテナアパーチャとして動作するように作ることもできる。このような飛行船は高高度電子監視装置/発信機を打ち上げる場合の低コストの解決策である。飛行船袋の表面上でRF周波数にて動作する埋め込まれたTFTにより、重量が低減され飛行船の性能が向上する。

20

【0069】

本発明の代表的な態様を説明してきた。本発明はこれらの例に限定されるものではない。ここでは、説明のためにこれらの例を示したのであり、限定するためではない。代案(ここに記載のものの同等物、拡張、変形、変更などを含めて)も、ここに記載した事項に基づけば当業者には明らかであろう。このような代案も本発明の範囲内にある。

【図面の簡単な説明】

30

【0070】

【図1】図1Aはアモルファス又は多結晶Si-TFTの図である。図1Bは本発明の態様によるNW-TFTの図である。

【図2A】図2Aは本発明の態様によるNW-TFTの製造方法において用いられるデバイス基板の略図である。

【図2B】図2Bは図2Aのデバイス基板上への導電性ポリマー層のデポジションを示す略図である。

【図2C】図2Cは図2Bの導電性ポリマー層のパターニングを示し、導電性ポリマー層のうち選択した領域(1又は複数)(例えば、マスクされていない領域)に紫外線エネルギーを当てている略図である。

40

【図2D】図2Dは導電性ポリマー層のうち選択した領域(1又は複数)に紫外線エネルギーを当てた後における、導電性ポリマー層内のゲートコンタクト領域の形成を示す略図である。

【図2E】図2Eは導電性ポリマー層上へのゲート誘電体層のデポジション及び誘電体層を通過して下にあるゲートコンタクト領域までの小通路の形成の後の、図2Dのデバイス基板及び導電性ポリマー層の平面図である。

【図2F】図2Fは図2Eのデバイス基板、導電性ポリマー層及びゲート誘電体層の側面図である。

【図2G】図2Gは図2Fのゲート誘電体層上へのナノワイヤの薄膜のデポジションを示す略図である。

50

【図 2 H】図 2 H は図 2 G の複数のナノワイヤ上への第 2 の導電性ポリマー層のデポジションを示す略図である。

【図 2 I】図 2 I は第 2 の導電性ポリマー層のうち選択した（マスクされていない）領域に紫外線エネルギーを当てた後における、第 2 の導電性ポリマー層中でのソース及びドレインコンタクト領域の形成を示す略図である。

【図 2 J】図 2 J は第 2 の導電性ポリマー層のうち選択した領域に紫外線エネルギーを当てた後、第 2 の導電性ポリマー層中にソース及びドレインコンタクト領域を形成した後の NW - T F T デバイスを示す略図である。

【図 3】図 3 A は本発明により作られた NW - T F T デバイスの別の態様についての概略の側面図であり、複数のナノワイヤを埋め込んだ導電性ポリマー物質を含む複合膜が、デバイスの活性層を形成するのに用いられている。図 3 B は図 3 A の NW - T F T デバイスの平面図である。図 3 C は導電性ポリマーのうち選択した（マスクされていない）領域に紫外線エネルギーを当てた後の、図 3 A の NW - T F T デバイスの複合膜層中でのソース及びドレインコンタクト領域の形成を示す略図である。図 3 D は導電性ポリマーに紫外線エネルギーを当てた後、複合膜層中にソース及びドレインコンタクト領域を形成した後の NW - T F T デバイスを示す略図である。

10

【図 4】図 4 A は、本発明により作られた NW - T F T デバイスの別の態様の略図であり、複数のナノワイヤが埋め込まれた導電性ポリマー物質を含んだ複合膜が、デバイス基板上に直接デポジットされてデバイスの活性層を形成する。図 4 B は図 4 A の複合膜層中に組み込まれた複数のコア - シェル型ナノワイヤの拡大図である。図 4 C は図 4 B のコア - シェル型ナノワイヤの横断面図である。図 4 D は、導電性ポリマーのうち選択した（マスクされていない）領域に紫外線エネルギーを当てた後での、図 4 A の NW - T F T デバイスの複合膜層中でのソース及びドレインコンタクト領域の形成を示す略図である。

20

【図 5】図 5 A は導電性ポリマー薄膜に埋め込まれたナノワイヤを示す光学顕微鏡写真であり、これらのナノワイヤはワイヤ・ロッキング・デポジション法を用いてプラスチック基板上にコーティングされている。図 5 B は導電性ポリマー薄膜に埋め込まれたナノワイヤを示す光学顕微鏡写真であり、これらのナノワイヤはダイナミック・ペイント・ブラッシング・デポジション法を用いてプラスチック基板上にコーティングされている。

【符号の説明】

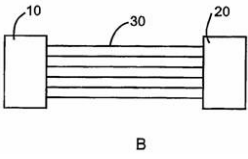
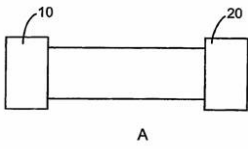
【 0 0 7 1 】

30

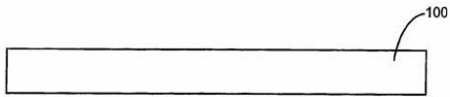
- 1 0 ソース
- 2 0 ドレイン
- 3 0 ナノワイヤ
- 1 0 0 デバイス基板
- 1 0 2 導電性ポリマー層
- 1 0 4 ゲートマスク
- 1 0 8 ゲートコンタクト領域
- 1 1 0 誘電体層
- 1 1 1 バイア
- 1 1 2 ナノワイヤ
- 1 1 4 第 2 の導電性ポリマー層
- 1 1 6 ソースコンタクト領域
- 1 1 8 ドレインコンタクト領域

40

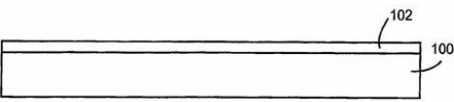
【 図 1 】



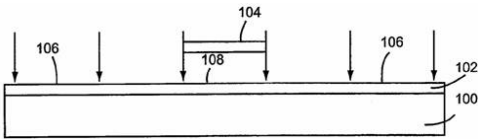
【 図 2 A 】



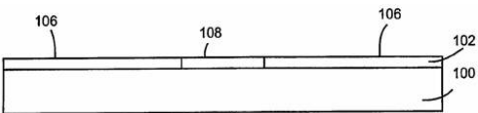
【 図 2 B 】



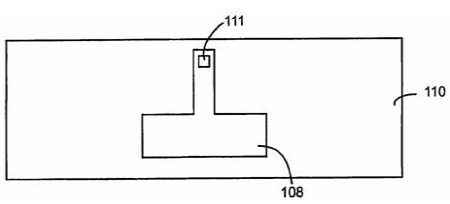
【 図 2 C 】



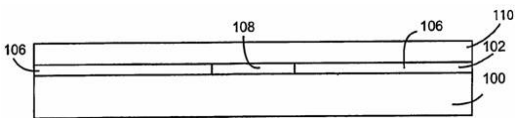
【 図 2 D 】



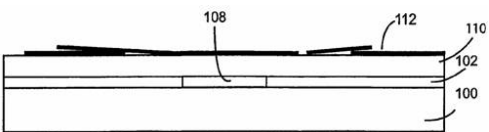
【 図 2 E 】



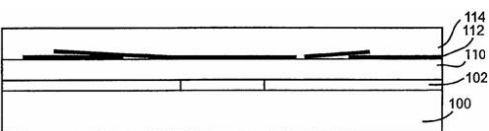
【 図 2 F 】



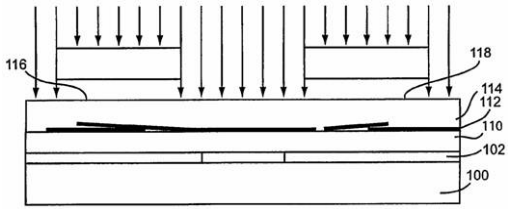
【 図 2 G 】



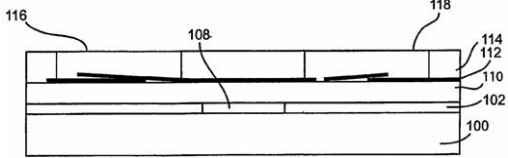
【 図 2 H 】



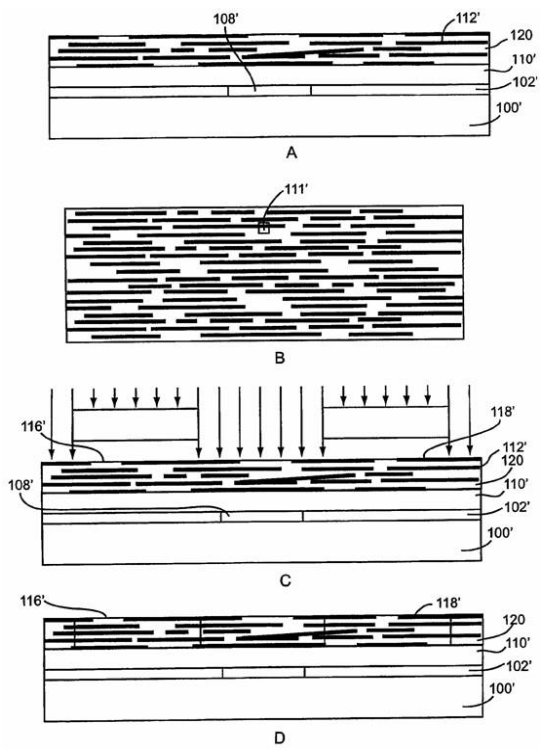
【 図 2 I 】



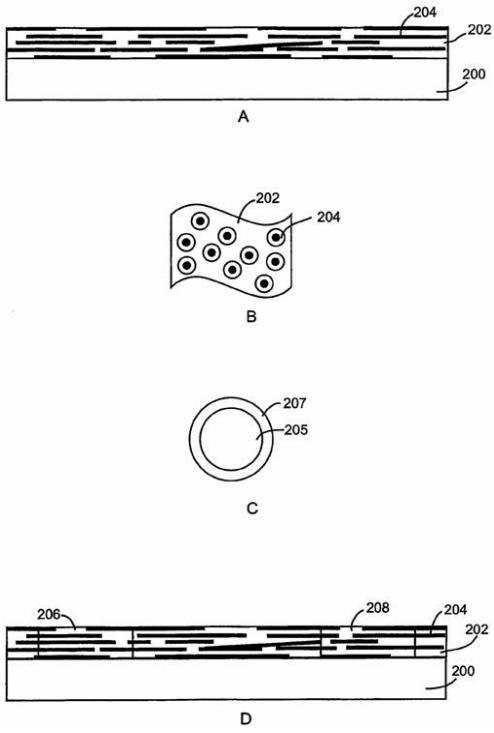
【 図 2 J 】



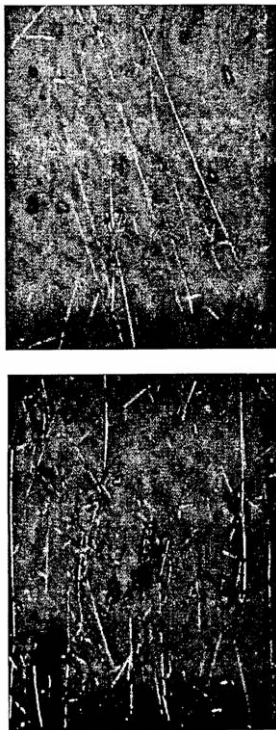
【 図 3 】



【 図 4 】



【 図 5 】



A

B

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US05/34394
A. CLASSIFICATION OF SUBJECT MATTER		
IPC: H01L 51/00(2006.01)		
USPC: 257/40,347,E51.005,E51.006,E51.04;977/936,937,938		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) U.S. : 257/40,347,e51.005,e51.006,e51.04;977/936,937,938		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) USPGPUB,USPAT,USOCR,EPO,JPO,DERWENT,IBMTDB		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	✓ US2004/0095658 (Buretea et al.) 20 May 2004 (20.05.2004)	1-10
—	✓ US 2004/0112964 (Empedocles et al.) 17 June 2004 (17.06.2004)	11-39
x		
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents:		
"A"	document defining the general state of the art which is not considered to be of particular relevance	"T"
"E"	earlier application or patent published on or after the international filing date	"X"
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y"
"O"	document referring to an oral disclosure, use, exhibition or other means	"&"
"P"	document published prior to the international filing date but later than the priority date claimed	
Date of the actual completion of the international search 19 January 2007 (19.01.2007)		Date of mailing of the international search report 20 FEB 2007
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (571) 273-3201		Authorized officer <i>Rhonda for Bell</i> Minh Loan Tran Telephone No. 571 272-1922

フロントページの続き

(51) Int.Cl.		F I		テーマコード(参考)
H 0 1 L	29/06	(2006.01)	H 0 1 L 29/28	1 0 0 A
H 0 1 L	51/40	(2006.01)	H 0 1 L 27/14	C
H 0 1 L	21/28	(2006.01)	H 0 1 L 29/06	6 0 1 N
			H 0 1 L 29/28	3 7 0
			H 0 1 L 21/28	B

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 デヴィッド・ピー・スタンボ

アメリカ合衆国 カリフォルニア州 9 4 0 0 2 ベルモント シックス アヴェニュー 1 5
6 1

Fターム(参考) 4M104 AA09 AA10 BB36 DD81 DD88 GG09 GG10 GG14
4M118 AA10 AB01 BA05 CA11 CB05 FB13 GA10 HA27
5F110 AA17 AA30 BB01 BB10 CC07 DD01 DD02 DD03 DD05 EE01
EE22 EE24 EE38 EE42 EE43 EE44 EE45 EE48 FF01 FF02
FF03 FF27 FF28 GG01 GG02 GG03 GG04 GG07 GG22 GG42
HK01 HK02 HK21 HK42 QQ01