



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2023년05월11일  
(11) 등록번호 10-2531741  
(24) 등록일자 2023년05월08일

(51) 국제특허분류(Int. Cl.)  
G06T 1/60 (2006.01) G06F 13/16 (2006.01)  
(52) CPC특허분류  
G06T 1/60 (2013.01)  
G06F 13/1673 (2013.01)  
(21) 출원번호 10-2016-0003673  
(22) 출원일자 2016년01월12일  
심사청구일자 2020년12월22일  
(65) 공개번호 10-2017-0084538  
(43) 공개일자 2017년07월20일  
(56) 선행기술조사문헌  
US05793996 A\*  
(뒷면에 계속)

(73) 특허권자  
삼성전자 주식회사  
경기도 수원시 영통구 삼성로 129 (매탄동)  
(72) 발명자  
손민영  
경기도 화성시 병점3로 158, 702동 701호 (병점동, 안화동마을주공7단지)  
손중필  
경기도 성남시 분당구 불정로 219, 102동 603호 (정자동, 한솔마을청구아파트)  
정민규  
경기도 용인시 수지구 죽전로 87, 438동 603호 (죽전동, 꽃메마을현대홈타운4차3단지아파트)  
(74) 대리인  
리앤목특허법인

전체 청구항 수 : 총 15 항

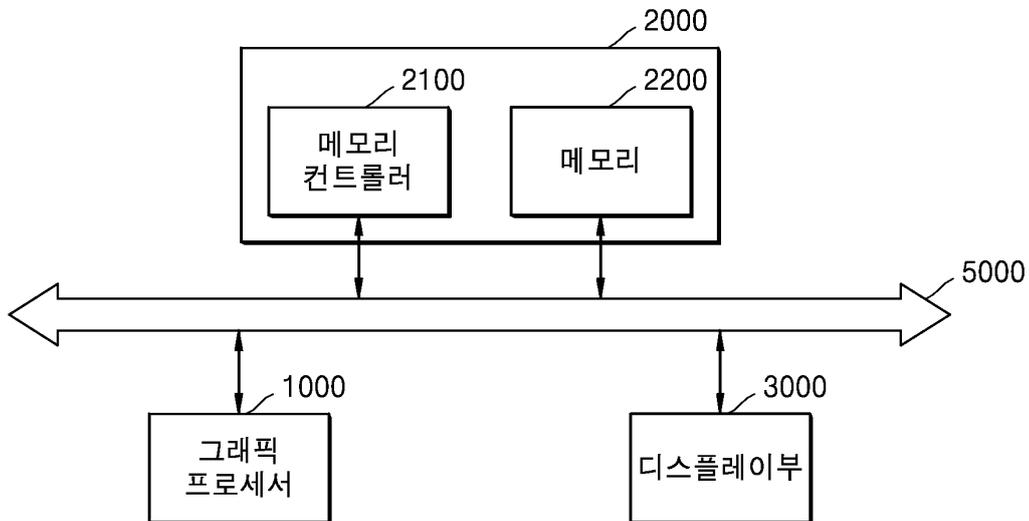
심사관 : 이후락

(54) 발명의 명칭 멀티플 버퍼를 가지는 메모리 장치 및 멀티플 버퍼를 가지는 메모리를 구동하는 방법

(57) 요약

하나의 커맨드에 의해 동일한 그래픽 데이터를 메모리 내의 멀티플 버퍼 각각에 저장하는 메모리 장치 및 멀티플 버퍼를 가지는 메모리를 구동하는 방법을 개시한다.

대표도 - 도1



(56) 선행기술조사문헌

Anonymous. "Multiple buffering - Wikipedia". [online]2012.01.21., [2022.08.11. 검색], (제1면 내지 제4면), <URL:https://en.wikipedia.org/w/index.php?title=Multiple\_buffering&oldid=472463974>\*

KR1020000023495 A

KR1020000011488 A

KR1019930002927 A

\*는 심사관에 의하여 인용된 문헌

---

**명세서**

**청구범위**

**청구항 1**

메모리 장치에 있어서,

멀티플 버퍼들;

상기 멀티플 버퍼들 각각에 연결되고, 멀티-쓰기 오퍼레이션 커맨드에 기초하여 메모리 할당 정보 및 그래픽 데이터를 획득하며, 상기 획득된 그래픽 데이터 및 상기 멀티플 버퍼들 각각에 저장된 그래픽 데이터 간의 프레임 차이를 결정하는 메모리 컨트롤러; 및

상기 메모리 할당 정보 및 상기 프레임 차이의 결정 결과에 기초하여, 상기 멀티플 버퍼들 각각에 상기 획득된 그래픽 데이터를 동일한 그래픽 데이터로서 저장하는 메모리;를 포함하는, 메모리 장치.

**청구항 2**

제 1 항에 있어서,

상기 메모리 컨트롤러는,

상기 멀티-쓰기 오퍼레이션 커맨드에 대응하여, 상기 동일한 그래픽 데이터를 저장할 상기 멀티플 버퍼들 각각의 위치를 상기 메모리 할당 정보로써 획득하는, 메모리 장치.

**청구항 3**

제 1 항에 있어서,

상기 메모리 컨트롤러는,

그래픽 프로세서로부터 상기 멀티-쓰기 오퍼레이션 커맨드를 수신하고, 상기 멀티-쓰기 오퍼레이션을 수행할 수 있는 메모리 주소와 오프셋을 결정하는, 메모리 장치.

**청구항 4**

제 1 항에 있어서,

상기 메모리 컨트롤러는,

상기 멀티-쓰기 오퍼레이션 커맨드에 포함된 적어도 하나의 파라미터와 상기 메모리의 레이아웃에 기초하여, 상기 메모리 할당 정보를 획득하는, 메모리 장치.

**청구항 5**

제 1 항에 있어서,

상기 메모리는,

상기 동일한 그래픽 데이터를 상기 멀티플 버퍼들 각각에 동시에 저장하는, 메모리 장치.

**청구항 6**

제 1 항에 있어서,

상기 메모리가 더블 버퍼 방식으로 구동되는 경우,

읽기 오퍼레이션이 수행되고 있는 버퍼를 대신하는 대리 버퍼와 읽기 오퍼레이션이 수행되고 있지 않은 버퍼 각각에 상기 동일한 그래픽 데이터를 저장하는, 메모리 장치.

**청구항 7**

제 1 항에 있어서,

상기 메모리가 N차(N은 3 이상의 정수) 멀티플 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 제외한, 나머지 버퍼 각각에 상기 동일한 그래픽 데이터를 저장하는, 메모리 장치.

**청구항 8**

메모리 장치가 멀티플 버퍼들을 포함하는 메모리를 구동하는 방법에 있어서,

상기 멀티플 버퍼들 각각에 연결된 메모리 컨트롤러를 이용하여, 멀티-쓰기 오퍼레이션 커맨드에 기초한, 메모리 할당 정보 및 그래픽 데이터를 획득하는 단계;

상기 획득된 그래픽 데이터 및 상기 멀티플 버퍼들 각각에 저장된 그래픽 데이터 간의 프레임 차이를 결정하는 단계; 및

상기 메모리 할당 정보 및 상기 프레임 차이의 결정 결과에 기초하여, 상기 멀티플 버퍼들 각각에 상기 획득된 그래픽 데이터를 동일한 그래픽 데이터로서 저장하는 단계;를 포함하는, 방법.

**청구항 9**

제 8 항에 있어서,

상기 메모리 할당 정보를 획득하는 단계는,

하나의 멀티-쓰기 오퍼레이션 커맨드에 대응하여, 상기 동일한 그래픽 데이터를 저장할 상기 멀티플 버퍼들 각각의 위치를 상기 메모리 할당 정보로써 획득하는, 방법.

**청구항 10**

제 8 항에 있어서,

상기 메모리 할당 정보를 획득하는 단계는,

그래픽 프로세서로부터 멀티-쓰기 오퍼레이션 커맨드를 수신하는 단계; 및

상기 멀티-쓰기 오퍼레이션을 수행할 수 있는 메모리 주소와 오프셋을 결정하는 단계;를 포함하는, 방법.

**청구항 11**

제 8 항에 있어서,

상기 메모리 할당 정보를 획득하는 단계는,

상기 멀티-쓰기 오퍼레이션 커맨드에 포함된 적어도 하나의 파라미터와 상기 메모리의 레이아웃에 기초하여, 상기 메모리 할당 정보를 획득하는, 방법.

**청구항 12**

제 8 항에 있어서,

상기 멀티플 버퍼들 각각에 저장하는 단계는,

상기 동일한 그래픽 데이터를 상기 멀티플 버퍼들 각각에 동시에 저장하는, 방법.

**청구항 13**

제 8 항에 있어서,

상기 멀티플 버퍼들 각각에 저장하는 단계는,

상기 메모리가 더블 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 대신하는 대리 버퍼와 읽기 오퍼레이션이 수행되고 있지 않은 버퍼 각각에 상기 동일한 그래픽 데이터를 저장하는, 방법.

**청구항 14**

제 8 항에 있어서,

상기 멀티플 버퍼들 각각에 저장하는 단계는,

상기 메모리가 N차(N은 3 이상의 정수) 멀티플 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 제외한, 나머지 버퍼 각각에 상기 동일한 그래픽 데이터를 저장하는, 방법.

**청구항 15**

제 8 항 내지 제 14 항 중에 어느 한 항의 방법을 컴퓨터에서 실행시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체.

**발명의 설명**

**기술 분야**

[0001] 멀티플 버퍼를 가지는 메모리 장치 및 멀티플 버퍼를 가지는 메모리를 구동하는 방법에 관한 것이다.

**배경 기술**

[0002] 싱글 버퍼(single buffer)의 경우, 채널을 통해 데이터가 버퍼에 저장된 후, 프로세서가 데이터를 처리하는 방식으로 진행된다. 이 경우, 채널을 통해 데이터가 저장되는 동안에는 데이터에 대한 처리가 이루어질 수 없으며, 프로세서가 데이터를 처리하는 동안에는 다른 데이터가 저장될 수 없다.

[0003] 더블 버퍼(double buffer)의 경우, 데이터에 대한 저장과 처리가 동시에 일어날 수 있다. 채널을 통해 첫 번째 버퍼에 데이터를 저장하는 동안 프로세서가 두 번째 버퍼의 데이터를 처리할 수 있다.

**발명의 내용**

**해결하려는 과제**

[0004] 하나의 커맨드에 의해 동일한 그래픽 데이터를 메모리 내의 멀티플 버퍼 각각에 저장하는 메모리 장치 및 멀티플 버퍼를 가지는 메모리를 구동하는 방법을 제공하는 것이다.

**과제의 해결 수단**

[0005] 제 1 측면에 따른 멀티플 버퍼를 가지는 메모리 장치는, 멀티-쓰기 오퍼레이션 커맨드에 기초하여, 메모리 할당 정보를 획득하는 메모리 컨트롤러, 및 상기 메모리 할당 정보에 기초하여, 동일한 그래픽 데이터를 멀티플 버퍼 각각에 저장하는 메모리를 포함한다.

[0006] 또한, 상기 메모리 컨트롤러는, 하나의 멀티-쓰기 오퍼레이션 커맨드에 대응하여, 상기 동일한 그래픽 데이터를 저장할 상기 멀티플 버퍼 각각의 위치를 상기 메모리 할당 정보로써 획득할 수 있다.

[0007] 또한, 상기 메모리 컨트롤러는, 그래픽 프로세서로부터 상기 멀티-쓰기 오퍼레이션 커맨드를 수신하고, 상기 멀티-쓰기 오퍼레이션을 수행할 수 있는 메모리 주소와 오프셋을 결정할 수 있다.

[0008] 또한, 상기 메모리 컨트롤러는, 상기 멀티-쓰기 오퍼레이션 커맨드에 포함된 적어도 하나의 파라미터와 상기 메모리의 레이아웃에 기초하여, 상기 메모리 할당 정보를 획득할 수 있다.

[0009] 또한, 상기 메모리는, 상기 메모리가 N차(N은 3 이상의 정수) 멀티플 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 제외한, 나머지 버퍼 각각에 상기 동일한 그래픽 데이터를 저장할 수 있다.

[0010] 또한, 상기 동일한 그래픽 데이터를 상기 멀티플 버퍼 각각에 동시에 저장할 수 있다.

[0011] 또한, 상기 메모리가 더블 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 대신하는 대리 버퍼와 읽기 오퍼레이션이 수행되고 있지 않은 버퍼 각각에 상기 동일한 그래픽 데이터를 저장할 수 있다.

[0012] 제 2 측면에 따른 멀티플 버퍼를 가지는 메모리를 구동하는 방법은, 멀티-쓰기 오퍼레이션 커맨드에 기초한, 메모리 할당 정보를 획득하는 단계, 및 상기 메모리 할당 정보에 기초하여, 동일한 그래픽 데이터를 멀티플 버퍼 각각에 저장하는 단계를 포함한다.

- [0013] 또한, 상기 메모리 할당 정보를 획득하는 단계는, 하나의 멀티-쓰기 오퍼레이션 커맨드에 대응하여, 상기 동일한 그래픽 데이터를 저장할 상기 멀티플 버퍼 각각의 위치를 상기 메모리 할당 정보로써 획득할 수 있다.
- [0014] 또한, 상기 메모리 할당 정보를 획득하는 단계는, 그래픽 프로세서로부터 멀티-쓰기 오퍼레이션 커맨드를 수신하는 단계, 및 상기 멀티-쓰기 오퍼레이션을 수행할 수 있는 메모리 주소와 오프셋을 결정하는 단계를 포함할 수 있다.
- [0015] 또한, 상기 메모리 할당 정보를 획득하는 단계는, 상기 멀티-쓰기 오퍼레이션 커맨드에 포함된 적어도 하나의 파라미터와 상기 메모리의 레이아웃에 기초하여, 상기 메모리 할당 정보를 획득할 수 있다.
- [0016] 또한, 상기 멀티플 버퍼 각각에 저장하는 단계는, 상기 동일한 그래픽 데이터를 상기 멀티플 버퍼 각각에 동시에 저장할 수 있다.
- [0017] 또한, 상기 멀티플 버퍼 각각에 저장하는 단계는, 상기 메모리가 더블 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 대신하는 대리 버퍼와 읽기 오퍼레이션이 수행되고 있지 않은 버퍼 각각에 상기 동일한 그래픽 데이터를 저장할 수 있다.
- [0018] 또한, 상기 멀티플 버퍼 각각에 저장하는 단계는, 상기 메모리가 N차(N은 3 이상의 정수) 멀티플 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 제외한, 나머지 버퍼 각각에 상기 동일한 그래픽 데이터를 저장할 수 있다.
- [0019] 제 3 측면에 따라, 상기의 멀티플 버퍼를 가지는 메모리를 구동하는 방법을 컴퓨터에서 실행시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체이다.

**도면의 간단한 설명**

- [0020] 도 1은 일 실시예에 따른 메모리 장치와 메모리 장치가 구동되는 환경을 설명하기 위한 도면이다.
- 도 2는 일 실시예에 따른 메모리 장치의 메모리 컨트롤러의 동작을 설명하기 위한 도면이다.
- 도 3은 일 실시예에 따른 메모리 장치의 메모리의 구조를 설명하기 위한 도면이다.
- 도 4a, 도 4b, 및 도 4c는 일 실시예에 따른 메모리 장치의 메모리 할당 방식을 설명하기 위한 도면이다.
- 도 5는 일 실시예에 따른 메모리 장치의 메모리가 더블 버퍼 방식으로 구동되는 경우를 나타낸 도면이다.
- 도 6a 및 도 6b는 일 실시예에 따른 메모리 장치의 메모리가 더블 버퍼 방식으로 구동될 때, 멀티-쓰기 오퍼레이션 수행 여부에 따른 차이점을 설명하기 위한 도면이다.
- 도 7a 및 도 7b는 일 실시예에 따른 메모리 장치의 메모리가 더블 버퍼 방식으로 구동될 때, 멀티-쓰기 오퍼레이션 수행 여부에 따른 프레임 간 차이(frame difference)와 이에 따른 효과를 비교하기 위한 도면이다.
- 도 8은 일 실시예에 따른 메모리 장치의 메모리가 N차 멀티플 버퍼 방식으로 구동되는 경우를 나타낸 도면이다.
- 도 9a 및 도 9b는 일 실시예에 따른 메모리 장치의 메모리가 트리플 버퍼 방식으로 구동될 때, 멀티-쓰기 오퍼레이션 수행 여부에 따른 프레임 간 차이와 이에 따른 효과를 비교하기 위한 도면이다.
- 도 10은 다른 실시예에 따른 멀티플 버퍼를 가지는 메모리를 구동하는 방법을 설명하기 위한 흐름도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0021] 이하 첨부된 도면을 참조하면서 오로지 예시를 위한 실시예를 상세히 설명하기로 한다. 하기 실시예는 기술적 내용을 구체화하기 위한 것일 뿐 권리 범위를 제한하거나 한정하는 것이 아님은 물론이다. 상세한 설명 및 실시예로부터 해당 기술분야의 전문가가 용이하게 유추할 수 있는 것은 권리범위에 속하는 것으로 해석된다.
- [0022] 본 명세서에서 사용되는 '구성된다' 또는 '포함한다' 등의 용어는 명세서 상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다.
- [0023] 또한, 본 명세서에서 사용되는 '제 1' 또는 '제 2' 등과 같이 서수를 포함하는 용어는 다양한 구성 요소들을 설명하는데 사용할 수 있지만, 상기 구성 요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하

나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만 사용된다.

- [0024] 본 실시예들은 멀티플 버퍼를 가지는 메모리 장치 및 멀티플 버퍼를 가지는 메모리를 구동하는 방법에 관한 것으로서 이하의 실시예들이 속하는 기술 분야에서 통상의 지식을 가진 자에게 널리 알려져 있는 사항들에 관해서는 자세한 설명을 생략한다.
- [0025] 도 1은 일 실시예에 따른 메모리 장치와 메모리 장치가 구동되는 환경을 설명하기 위한 도면이다.
- [0026] 도 1을 참고하면, 메모리 장치(2000)는 그래픽 프로세서(1000) 및 디스플레이부(3000)와 데이터 버스(5000)를 통하여 서로 연결되어 있다. 메모리 장치(2000)는 데이터 버스(5000)를 통해 그래픽 프로세서(1000)로부터 그래픽 데이터, 각종 제어 신호 등을 송수신할 수 있다. 또한, 메모리 장치(2000)는 데이터 버스(5000)를 통해 디스플레이부(3000)로부터 그래픽 데이터를 요청하는 제어 신호를 수신하고, 이에 대한 응답으로 요청된 그래픽 데이터를 송신할 수 있다.
- [0027] 메모리 장치(2000)는 메모리 컨트롤러(2100)와 메모리(2200)를 포함할 수 있다. 메모리 컨트롤러(2100)는 메모리(2200)에 데이터를 저장하거나 메모리(2200)로부터 데이터를 독출할 수 있다.
- [0028] 도 2는 일 실시예에 따른 메모리 장치의 메모리 컨트롤러의 동작을 설명하기 위한 도면이다.
- [0029] 도 2를 참고하면, 메모리 컨트롤러(2100)는 멀티-쓰기 오퍼레이션 커맨드를 입력받고, 이에 대한 응답으로 멀티-쓰기 오퍼레이션 신호를 출력할 수 있다. 예를 들어, 메모리 장치(2000)가 그래픽 프로세서(1000)로부터 멀티-쓰기 오퍼레이션 커맨드를 수신하면, 메모리 컨트롤러(2100)로 멀티-쓰기 오퍼레이션 커맨드가 입력될 수 있다. 메모리 컨트롤러(2100)는 입력된 멀티-쓰기 오퍼레이션 커맨드가 메모리(2200)에서 수행될 수 있도록, 메모리 할당 정보를 획득하고, 메모리 할당 정보에 대응되는 멀티-쓰기 오퍼레이션 신호를 출력할 수 있다. 메모리(2200)에 저장하고자 하는 그래픽 데이터는 멀티-쓰기 오퍼레이션 커맨드와 함께 전송되거나, 멀티-쓰기 오퍼레이션 커맨드 내에 포함되어 전송되거나, 메모리(2200)에 저장하고자 하는 그래픽 데이터가 현재 저장되어 있는 위치에 관한 정보가 멀티-쓰기 오퍼레이션 커맨드 내에 포함되어 전송될 수 있다.
- [0030] 메모리 컨트롤러(2100)는 멀티-쓰기 오퍼레이션 커맨드에 기초하여, 메모리 할당 정보를 획득할 수 있다. 멀티-쓰기 오퍼레이션 커맨드에 포함된 다양한 타입의 파라미터들을 분석하여, 메모리 할당시 고려되어야 할 데이터를 확인할 수 있다.
- [0031] 메모리 컨트롤러(2100)는 하나의 멀티-쓰기 오퍼레이션 커맨드에 대응하여, 동일한 그래픽 데이터를 저장할 멀티플 버퍼 각각의 위치를 메모리 할당 정보로써 획득할 수 있다. 예를 들어, 메모리 컨트롤러(2100)는 그래픽 프로세서(1000)로부터 멀티-쓰기 오퍼레이션 커맨드를 수신하고, 멀티-쓰기 오퍼레이션을 수행할 수 있는 메모리 주소와 오프셋을 결정할 수 있다. 이를 위해, 메모리 컨트롤러(2100)는 메모리(2200)의 레이아웃에 대해 미리 알고 있어야 하며, 메모리 컨트롤러(2100)는 메모리(2200)와 약속되어 있는 레이아웃에 따라 메모리 할당 정보를 결정할 수 있다.
- [0032] 메모리 컨트롤러(2100)는 멀티-쓰기 오퍼레이션 커맨드에 포함된 적어도 하나의 파라미터와 메모리(2200)의 레이아웃에 기초하여, 메모리 할당 정보를 획득할 수 있다.
- [0033] 메모리 컨트롤러(2100)는 메모리 할당 정보에 대응되는 멀티-쓰기 오퍼레이션 신호를 메모리(2200)에 출력하여, 멀티-쓰기 오퍼레이션이 수행되도록 메모리(2200)를 제어할 수 있다.
- [0034] 도 3은 일 실시예에 따른 메모리 장치의 메모리의 구조를 설명하기 위한 도면이다.
- [0035] 메모리(2200)는 데이터가 이동될 수 있는 복수의 채널을 가질 수 있다. 도 3을 참고하면, 하나의 채널은 복수의 DIMM(Dual In-line Memory Module)으로 구성될 수 있다. 하나의 DIMM은 복수의 칩(chip)들을 포함할 수 있다. 하나의 칩은 복수의 뱅크들을 포함할 수 있다. 뱅크는 데이터를 저장하는 셀 어레이(cell array)와 셀 어레이의 입의의 로우에 저장된 데이터를 임시로 저장하는 로우 버퍼(row buffer)를 가질 수 있다. 셀 어레이에 저장된 데이터는 셀 어레이의 컬럼 및 로우 어드레스를 이용하면 접근할 수 있는데, 셀 어레이에 직접 접근하여 각 데이터를 독출하는 것보다, 접근하고자 하는 데이터를 포함하는 로우에 해당되는 모든 데이터를 로우 버퍼로 불러

와 같은 로우에 포함된 다른 데이터에 대해서는 로우 버퍼를 이용함으로써, 코스트를 낮출 수 있다.

- [0036] 도 3에 도시된 바와 같이, 각각의 뱅크에는 셀 어레이와 로우 버퍼가 존재할 수 있다.
- [0037] 도 4a, 도 4b, 및 도 4c는 일 실시예에 따른 메모리 장치의 메모리 할당 방식을 설명하기 위한 도면이다.
- [0038] 도 4a의 경우, 동일한 그래픽 데이터가 서로 다른 뱅크에 저장되는 경우의 메모리 할당 방식을 나타낸다. 도 4a의 경우, 설명의 편의상, 뱅크 내에 셀 어레이만 도시하였다. 동일한 그래픽 데이터가 각각의 뱅크 내의 셀 어레이에 서로 대응되는 위치에 저장될 수 있다. 예를 들어, 동일한 그래픽 데이터가 메모리(2200) 내의 동일한 채널에 존재하는 동일한 DIMM 내의 동일한 칩의 서로 다른 뱅크에 저장될 때, 각 뱅크 내의 셀 어레이에 저장될 위치는 동일한 로우(row)와 동일한 컬럼(column)으로 서로 대응되는 위치일 수 있다. 동일한 그래픽 데이터가 소정의 오프셋(offset)을 가지고 서로 다른 셀 어레이에 저장된 것으로 볼 수 있다.
- [0039] 도 4b와 도 4c는, 동일한 그래픽 데이터가 동일한 뱅크에 저장되는 경우의 메모리 할당 방식을 나타낸다. 도 4b 및 도 4c의 경우, 설명의 편의상, 뱅크 내에 셀 어레이만 도시하였다. 동일한 그래픽 데이터가 동일한 뱅크 내의 셀 어레이에서 인접한 컬럼 또는 인접한 로우의 위치에 저장될 수 있다. 인접한 컬럼 또는 인접한 로우의 위치는 그래픽 데이터의 크기에 따라 결정될 수 있다. 예를 들어, 동일한 그래픽 데이터가 메모리(2200) 내의 동일한 채널에 존재하는 동일한 DIMM 내의 동일한 칩의 같은 뱅크에 저장될 때, 뱅크 내의 셀 어레이에 저장될 위치는 도 4b와 같이 인접한 컬럼이거나, 도 4c와 같이 인접한 로우의 위치일 수 있다.
- [0040] 도 5는 일 실시예에 따른 메모리 장치의 메모리가 더블 버퍼 방식으로 구동되는 경우를 나타낸 도면이다.
- [0041] 도 5를 참고하면, 메모리(2200)가 두 개의 버퍼를 구동하여 데이터를 저장하고, 외부의 요청에 따라, 저장된 데이터를 출력함을 알 수 있다. 도 5에서 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2)는 물리적으로 분리된 다른 버퍼일 수도 있고, 하나의 버퍼 내에 구획된 다른 영역을 의미할 수도 있다.
- [0042] 도 5를 참고하면, 메모리(2200)는 멀티-쓰기 오퍼레이션 신호를 입력받고, 동일한 그래픽 데이터를 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2)에 저장할 수 있다. 멀티-쓰기 오퍼레이션 신호는 메모리 할당 정보에 기초하여, 동일한 그래픽 데이터를 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2)에 저장하도록 메모리(2200)를 구동할 수 있다. 메모리(2200)는 동일한 그래픽 데이터를 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2) 각각에 동시에 저장할 수 있다.
- [0043] 메모리(2200)는 외부로부터 입력되는 읽기 오퍼레이션 신호에 대한 응답으로, 메모리(2200)에 저장된 그래픽 데이터를 출력할 수 있다. 메모리(2200)에 읽기 오퍼레이션 신호가 입력되어, 메모리(2200)에 저장된 그래픽 데이터에 대한 읽기 오퍼레이션이 수행되는 경우, 메모리(2200)는 멀티-쓰기 오퍼레이션 수행과의 충돌이 일어나지 않도록 멀티플 버퍼를 구동하여야 한다. 다시 말해서, 버퍼에 저장된 그래픽 데이터를 처리하는 동안 같은 버퍼에 다른 데이터가 저장될 수 없다.
- [0044] 예를 들어, 도 5와 같이 메모리(2200)가 더블 버퍼 방식으로 구동되는 경우, 현재 프레임에 대응되는 그래픽 데이터에 대한 읽기 오퍼레이션이 종료될 때까지, 제 1 버퍼(2210-1) 및 제 2 버퍼(2210-2)에 대한 멀티-쓰기 오퍼레이션 수행을 지연시킬 수 있다. 다만, 이 경우, 저장과 처리가 동시에 일어날 수 있는 더블 버퍼 방식의 의미가 반감될 수 있다. 또 다른 예를 들어, 읽기 오퍼레이션이 수행되고 있는 버퍼를 대신하는 대리 버퍼를 두어, 대리 버퍼와 읽기 오퍼레이션이 수행되고 있지 않은 버퍼에 멀티-쓰기 오퍼레이션을 수행할 수 있다. 즉, 현재 프레임에 대한 그래픽 데이터를 출력하도록 제 1 버퍼(2210-1)에 대해 읽기 오퍼레이션이 수행되면, 제 1 버퍼(2210-1)를 대신하는 제 1 대리 버퍼와 제 2 버퍼(2210-2)에 차순위 프레임에 대한 그래픽 데이터의 멀티-쓰기 오퍼레이션이 수행될 수 있다. 그 후, 차순위 프레임에 대한 그래픽 데이터를 출력하도록 제 2 버퍼(2210-2)에 대해 읽기 오퍼레이션이 수행되면, 제 2 대리 버퍼와 제 1 버퍼에 차차순위 프레임에 대한 그래픽 데이터의 멀티-쓰기 오퍼레이션이 수행됨과 함께 제 1 대리 버퍼에 저장되어 있던 차순위 프레임에 대한 그래픽 데이터도 제 1 버퍼에 저장될 수 있다.
- [0045] 도 6a 및 도 6b는 일 실시예에 따른 메모리 장치의 메모리가 더블 버퍼 방식으로 구동될 때, 멀티-쓰기 오퍼레이션 수행 여부에 따른 차이점을 설명하기 위한 도면이다.

- [0046] 도 6a 및 도 6b에서 별표가 표시된 백 버퍼는 데이터 처리가 이루어지는 버퍼로서, 디스플레이부(3000)로부터 읽기 오퍼레이션 신호가 입력되면, 저장된 그래픽 데이터를 디스플레이부(3000)에 출력하는 버퍼이다.
- [0047] 도 6a는 메모리(2200)의 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2)가 동일한 그래픽 데이터에 대해 멀티-쓰기 오퍼레이션을 수행하고, 메모리(2200)에 저장된 그래픽 데이터를 처리하여 순차적으로 디스플레이하는 과정을 나타낸 것이다.
- [0048] 도 6a를 참고하면, 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2) 각각에 현재 프레임에 대한 프레임별 그래픽 데이터가 저장되고, 둘 중 어느 하나에 저장된 그래픽 데이터를 처리하여 디스플레이한다. 이후, 차순위 프레임에 대한 프레임별 그래픽 데이터가 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2) 각각에 저장되고, 이전 프레임에 대한 그래픽 데이터를 처리하지 않았던 버퍼에 저장된 그래픽 데이터를 처리하여 차순위 프레임을 디스플레이한다. 결과적으로, 동일한 그래픽 데이터가 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2) 각각에 저장됨을 알 수 있다.
- [0049] 반면, 도 6b는, 멀티-쓰기 오퍼레이션을 수행하지 않고, 두 버퍼 중 어느 하나에 대해 그래픽 데이터 처리를 수행할 때, 다른 버퍼에 쓰기 오퍼레이션을 수행하는 방식으로 두 버퍼를 구동하여, 메모리(2200)에 저장된 그래픽 데이터를 처리하여 순차적으로 디스플레이하는 과정을 나타낸 것이다.
- [0050] 도 6b를 참고하면, 제 2 버퍼(2210-2)에 제 1 프레임에 대한 그래픽 데이터가 저장되고, 제 1 프레임에 대한 그래픽 데이터를 처리하여 디스플레이하는 동안, 제 2 프레임에 대한 그래픽 데이터가 제 1 버퍼(2210-1)에 저장된다. 제 1 버퍼(2210-1)에서 제 2 프레임에 대한 그래픽 데이터를 처리하여 디스플레이하는 동안, 제 3 프레임에 대한 그래픽 데이터가 제 2 버퍼에 저장된다. 제 2 버퍼(2210-2)에서 제 3 프레임에 대한 그래픽 데이터를 처리하여 디스플레이하는 동안, 제 4 프레임에 대한 그래픽 데이터가 제 1 버퍼에 저장된다. 이후, 제 1 버퍼(2210-1)는 제 4 프레임에 대한 그래픽 데이터를 처리하여 디스플레이되도록 처리한다.
- [0051] 결과적으로, 도 6a와 도 6b를 비교해보면, 멀티-쓰기 오퍼레이션 수행 여부에 따라, 메모리(2200) 내의 두 버퍼에 저장된 그래픽 데이터가 상이함을 알 수 있다. 도 6a의 경우, 멀티-쓰기 오퍼레이션을 수행함에 따라, 두 버퍼 내에 동일한 그래픽 데이터가 저장되었음을 알 수 있다. 반면, 도 6b의 경우, 데이터 저장과 처리를 두 버퍼에서 교대로 수행하였기 때문에, 두 버퍼 내의 그래픽 데이터가 서로 다름을 알 수 있다.
- [0052] 또한, 도 6a의 경우, 각 버퍼에서 프레임별 그래픽 데이터를 순차적으로 저장하였기 때문에, 현재 프레임과 이전 프레임의 그래픽 데이터 변화량을 나타내는 프레임간 차이가 작다. 예를 들어, 제 4 프레임에 대한 그래픽 데이터가 저장되기 전에 제 3 프레임에 대한 그래픽 데이터가 저장되어 있음을 알 수 있다.
- [0053] 반면, 도 6b의 경우, 두 버퍼에서 프레임별 그래픽 데이터를 교대로 저장하였기 때문에, 현재 프레임과 이전 프레임의 그래픽 데이터 변화량을 나타내는 프레임간 차이가 크다. 예를 들어, 제 4 프레임에 대한 그래픽 데이터가 제 1 버퍼(2210-1)에 저장되기 전에 제 2 프레임에 대한 그래픽 데이터가 저장되어 있음을 알 수 있다.
- [0054] 도 7a 및 도 7b은 일 실시예에 따른 메모리 장치의 메모리가 더블 버퍼 방식으로 구동될 때, 멀티-쓰기 오퍼레이션 수행 여부에 따른 프레임 간 차이(frame difference)와 이에 따른 효과를 비교하기 위한 도면이다.
- [0055] 그래픽 렌더링시, 프레임 간 차이를 이용하는 다양한 기술이 있는데, 이러한 프레임간 차이를 이용하는 기술에는 앞서 설명한 도 6a와 같이 멀티-쓰기 오퍼레이션을 수행하는 멀티플 버퍼 구동 방식이 유리하다.
- [0056] 예를 들어, 하나의 영상을 분할한 타일의 이미지가 프레임 버퍼에 저장된 이미지와 다른 경우에만, 타일 버퍼에서 프레임 버퍼로 해당 타일을 전송하고, 같은 경우에는 해당 타일을 버리는(discard) 기술의 경우, 이전 프레임과 현재 프레임의 차이가 작을수록 그 기술의 성능 향상이 극대화될 수 있다.
- [0057] 도 7a 및 도 7b에서 별표가 표시된 백 버퍼는 데이터 처리가 이루어지는 버퍼로서, 이전 프레임에 해당하는 그래픽 데이터와 비교하여 프레임 간 차이에 해당하는 그래픽 데이터만 추가로 저장하고, 저장되어 있는 그래픽 데이터를 디스플레이부(3000)에 출력할 수 있다.
- [0058] 도 7a를 참고하면, 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2) 각각에 프레임 간 차이에 해당하는 그래픽 데이터만 추가로 저장되고, 둘 중 어느 하나에 저장된 그래픽 데이터를 처리하여 디스플레이한다. 도 7a에서 'Write'라고 표시한 부분이 백 버퍼에 해당하는 버퍼에서 추가로 저장된 부분에 해당하고, 'Back Write'라고 표시한 부분이 백 버퍼가 아닌 다른 버퍼에서 멀티-쓰기 오퍼레이션에 따라 함께 추가로 저장된 부분에 해당한다. 결과적으로, 매 프레임마다, 동일한 그래픽 데이터가 제 1 버퍼(2210-1)와 제 2 버퍼(2210-2) 각각에 저장되며, 매 프레임마다

다, 이전 프레임과의 프레임 간 차이에 해당하는 부분만 추가로 저장되기 때문에, 1회의 멀티-쓰기 오퍼레이션 시 저장해야 할 대상이 줄어들 수 있다.

[0059] 반면, 도 7b는, 멀티-쓰기 오퍼레이션을 수행하지 않고, 두 버퍼 중 어느 하나에 대해 그래픽 데이터 처리를 수행할 때, 다른 버퍼에 쓰기 오퍼레이션을 수행하는 방식으로 두 버퍼를 구동하기 때문에, 이전 프레임과의 프레임 간 차이에 해당하는 부분으로서, 버퍼에 추가로 저장해야 하는 대상이 도 7a에 개시된 방식에 비해서 더 많음을 알 수 있다. 도 7a와 도 7b에서 'Damage'를 나타낸 부분을 보면, 도 7b의 경우가 프레임 간 차이에 해당하는 그래픽 데이터 변화량이 많아서, 동일한 기술을 쓰더라도 도 7a의 경우보다 불리함을 알 수 있다. 다시 말해서, 두 프레임에서 프레임 간 차이에 해당하는 부분만 추가로 저장하는 기술을 활용하는 경우, 프레임 간 차이가 적은 도 7a의 멀티-쓰기 오퍼레이션을 수행하는 멀티플 버퍼 구동 방식이 도 7b의 방식보다 유리함을 알 수 있다.

[0060] 도 8은 일 실시예에 따른 메모리 장치의 메모리가 N차 멀티플 버퍼 방식으로 구동되는 경우를 나타낸 도면이다.

[0061] 도 8을 참고하면, 메모리(2200)가 N 개의 버퍼를 구동하여 데이터를 저장하고, 외부의 요청에 따라, 저장된 데이터를 출력함을 알 수 있다. 도 8에서 제 1 버퍼(2210-1) 내지 제 N 버퍼(2210-N)는 물리적으로 분리된 다른 버퍼일 수도 있고, 하나의 버퍼 내에 구획된 다른 영역을 의미할 수도 있다.

[0062] 도 8을 참고하면, 메모리(2200)는 멀티-쓰기 오퍼레이션 신호를 입력받고, 동일한 그래픽 데이터를 제 1 버퍼(2210-1) 내지 제 N 버퍼(2210-N)에 저장할 수 있다. 멀티-쓰기 오퍼레이션 신호는 메모리 할당 정보에 기초하여, 동일한 그래픽 데이터를 제 1 버퍼(2210-1) 내지 제 N 버퍼(2210-N)에 저장하도록 메모리(2200)를 구동할 수 있다. 메모리(2200)는 동일한 그래픽 데이터를 제 1 버퍼(2210-1) 내지 제 N 버퍼(2210-N) 각각에 동시에 저장할 수 있다.

[0063] 메모리(2200)는 외부로부터 입력되는 읽기 오퍼레이션 신호에 대한 응답으로, 메모리(2200)에 저장된 그래픽 데이터를 출력할 수 있다. 메모리(2200)에 읽기 오퍼레이션 신호가 입력되어, 메모리(2200)에 저장된 그래픽 데이터에 대한 읽기 오퍼레이션이 수행되는 경우, 메모리(2200)는 멀티-쓰기 오퍼레이션 수행과의 충돌이 일어나지 않도록 멀티플 버퍼를 구동하여야 한다. 앞서, 도 5에서 말한 바와 같이 버퍼에 저장된 그래픽 데이터를 처리하는 동안 같은 버퍼에 다른 데이터가 저장될 수 없도록, 멀티-쓰기 오퍼레이션 지연 방식 또는 대리 버퍼 구동 방식을 사용할 수 있다.

[0064] 또한, 메모리(2200) 내의 멀티플 버퍼의 개수가 세 개 이상이면, 읽기 오퍼레이션이 수행되고 있는 버퍼를 제외한, 나머지 버퍼 각각에 멀티-쓰기 오퍼레이션을 수행할 수 있다. 도 8과 같이 메모리(2200)가 N차 멀티플 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 제외한, 나머지 버퍼들에만 멀티-쓰기 오퍼레이션을 수행하여 동일한 그래픽 데이터를 저장할 수 있다. 예를 들어, 현재 프레임에 대한 그래픽 데이터를 출력하도록 제 1 버퍼(2210-1)에 대해 읽기 오퍼레이션이 수행되면, 제 1 버퍼(2210-1)를 제외한 제 2 버퍼(2210-2) 내지 제 N 버퍼(2210-N)에 차순위 프레임에 대한 그래픽 데이터의 멀티-쓰기 오퍼레이션이 수행되어, 제 2 버퍼(2210-2) 내지 제 N 버퍼(2210-N) 각각에 차순위 프레임에 대한 동일한 그래픽 데이터가 저장될 수 있다. 이하, 설명의 편의상, N이 3일 때인 트리플 버퍼 방식을 기준으로, 멀티-쓰기 오퍼레이션의 수행 여부에 따른 차이점을 설명한다.

[0065] 도 9a 및 도 9b는 일 실시예에 따른 메모리 장치의 메모리가 트리플 버퍼 방식으로 구동될 때, 멀티-쓰기 오퍼레이션 수행 여부에 따른 프레임 간 차이와 이에 따른 효과를 비교하기 위한 도면이다.

[0066] 도 9a는 메모리(2200)의 제 1 버퍼(2210-1) 내지 제 3 버퍼(2210-3)가 멀티-쓰기 오퍼레이션을 수행함과 동시에 프레임 간 차이에 해당하는 부분만 추가로 저장하는 기술을 적용한 경우로, 메모리(2200)에 저장된 그래픽 데이터를 처리하여 순차적으로 디스플레이하는 과정을 나타낸 것이다. 도 9a에서 'Write'라고 표시한 부분이 백 버퍼에 해당하는 버퍼에서 추가로 저장된 부분에 해당하고, 'Back Write'라고 표시한 부분이 백 버퍼가 아닌 다른 버퍼에서 멀티-쓰기 오퍼레이션에 따라 함께 추가로 저장된 부분에 해당한다. 'No write'의 경우, 이전 프레임과 다른 점에 해당하나, 이전 그래픽 데이터를 유지하는 경우에 해당한다.

[0067] 도 9a를 참고하면, 제 1 버퍼(2210-1) 내지 제 3 버퍼(2210-3) 중에 읽기 오퍼레이션과 같은 데이터 처리를 수행하는 버퍼를 제외한 나머지 버퍼 각각에 현재 프레임에 대한 프레임별 그래픽 데이터가 저장된다. 이때, 이전

프레임과 현재 프레임 간의 프레임 간 차이에 해당하는 값만 저장될 수 있다.

- [0068] 반면, 도 9b는 멀티-쓰기 오퍼레이션을 수행하지 않고 프레임 간 차이에 해당하는 부분만 추가로 저장하는 기술을 적용한 경우로, 세 버퍼를 순환적으로 구동하여, 메모리(2200)에 저장된 그래픽 데이터를 처리하여 순차적으로 디스플레이하는 과정을 나타낸 것이다.
- [0069] 도 9b를 참고하면, 제 2 버퍼(2210-2)에 제 1 프레임에 대한 그래픽 데이터가 저장되고, 제 1 프레임에 대한 그래픽 데이터를 처리하여 디스플레이하는 동안, 제 2 프레임에 대한 그래픽 데이터가 제 3 버퍼(2210-3)에 저장된다. 이때, 제 3 버퍼(2210-3)에 저장된 이전 프레임과 제 2 프레임에 대한 그래픽 데이터 간에 동일한 부분이 없기 때문에 프레임 간 차이에 해당하는 부분만 추가로 저장하는 기술의 적용 효과가 없다. 제 3 버퍼(2210-3)에서 제 2 프레임에 대한 그래픽 데이터를 처리하여 디스플레이하는 동안, 제 3 프레임에 대한 그래픽 데이터가 제 1 버퍼에 저장된다. 이때, 제 1 버퍼(2210-1)에 저장된 이전 프레임과 제 3 프레임에 대한 그래픽 데이터 간에 동일한 부분이 없기 때문에 역시 프레임 간 차이에 해당하는 부분만 추가로 저장하는 기술의 적용 효과가 없다. 제 1 버퍼(2210-1)에서 제 3 프레임에 대한 그래픽 데이터를 처리하여 디스플레이하는 동안, 제 4 프레임에 대한 그래픽 데이터가 제 2 버퍼에 저장된다. 이와 같은 경우, 제 2 버퍼(2210-2)는 제 1 프레임에 대한 그래픽 데이터를 이전 프레임으로 유지하고 있으므로, 제 1 프레임에 대한 그래픽 데이터를 제외한 부분을 추가로 저장함으로써, 제 4 프레임에 대한 그래픽 데이터를 저장할 수 있다. 이후, 제 2 버퍼(2210-2)에 저장된 제 4 프레임에 대한 그래픽 데이터를 처리하여 디스플레이 되도록 처리한다.
- [0070] 도 9b는 멀티-쓰기 오퍼레이션을 수행하지 않고, 세 버퍼 중 어느 하나에 대해 그래픽 데이터 처리를 수행할 때, 나머지 버퍼 중 하나에 쓰기 오퍼레이션을 수행하는 방식으로 세 버퍼를 순환하면서 구동하기 때문에, 이전 프레임과의 프레임 간 차이에 해당하는 부분으로서, 버퍼에 추가로 저장해야 하는 대상이 도 9a에 개시된 방식에 비해서 더 많음을 알 수 있다.
- [0071] 결과적으로, 도 9a의 경우, 멀티-쓰기 오퍼레이션을 수행함에 따라, 도 9b의 경우보다, 각 버퍼에서 현재 프레임과 이전 프레임의 그래픽 데이터 변화량을 나타내는 프레임간 차이가 작음을 알 수 있다. 도 9a와 도 9b에서 'Damage'를 나타낸 부분을 보더라도, 도 9b의 경우가 프레임 간 차이에 해당하는 그래픽 데이터 변화량이 많아서, 동일한 기술을 쓰더라도 도 9a의 경우보다 불리함을 알 수 있다. 프레임 간 차이에 해당하는 부분만 추가로 저장하는 기술뿐만 아니라, 프레임 간 차이를 활용하는 다른 그래픽 렌더링 기술을 적용하더라도 비슷한 결과가 나타날 수 있다.
- [0072] 도 10은 다른 실시예에 따른 멀티플 버퍼를 가지는 메모리를 구동하는 방법을 설명하기 위한 흐름도이다.
- [0073] 1010 단계에서, 메모리 장치(2000)는 멀티-쓰기 오퍼레이션 커맨드에 기초한, 메모리 할당 정보를 획득할 수 있다. 메모리 장치(2000)는 하나의 멀티-쓰기 오퍼레이션 커맨드에 대응하여, 동일한 그래픽 데이터를 저장할 멀티플 버퍼 각각의 위치를 메모리 할당 정보로써 획득할 수 있다. 메모리 장치(2000)는 그래픽 프로세서로부터 멀티-쓰기 오퍼레이션 커맨드를 수신하고, 멀티-쓰기 오퍼레이션을 수행할 수 있는 메모리 주소와 오프셋을 결정할 수 있다. 메모리 장치(2000)는 멀티-쓰기 오퍼레이션 커맨드에 포함된 적어도 하나의 파라미터와 메모리(2200)의 레이아웃에 기초하여, 메모리 할당 정보를 획득할 수 있다.
- [0074] 1020 단계에서, 메모리 장치(2000)는 메모리 할당 정보에 기초하여, 동일한 그래픽 데이터를 멀티플 버퍼 각각에 저장할 수 있다. 메모리 장치(2000)는 동일한 그래픽 데이터를 멀티플 버퍼 각각에 동시에 저장할 수 있다. 메모리 장치(2000)는 메모리(2200)가 더블 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 대신하는 대리 버퍼와 읽기 오퍼레이션이 수행되고 있지 않은 버퍼 각각에 동일한 그래픽 데이터를 저장할 수 있다. 메모리 장치(2000)는 메모리(2200)가 N차 멀티플 버퍼 방식으로 구동되는 경우, 읽기 오퍼레이션이 수행되고 있는 버퍼를 제외한, 나머지 버퍼 각각에 동일한 그래픽 데이터를 저장할 수 있다.
- [0075] 한편, 상술한 멀티플 버퍼를 가지는 메모리를 구동하는 방법은 컴퓨터에서 실행될 수 있는 프로그램으로 작성가능하고, 컴퓨터로 읽을 수 있는 기록매체를 이용하여 이와 같은 프로그램을 동작시키는 범용 디지털 컴퓨터에서 구현될 수 있다. 이와 같은 컴퓨터로 읽을 수 있는 기록매체는 마그네틱 저장매체(예를 들면, 롬, 플로피 디스크, 하드 디스크 등), 광학적 판독 매체(예를 들면, 시디롬, 디브이디 등)와 같은 저장매체를 포함한다.
- [0076] 이제까지 실시예들을 중심으로 살펴보았다. 개시된 실시예들이 속하는 기술 분야에서 통상의 지식을 가진 자는

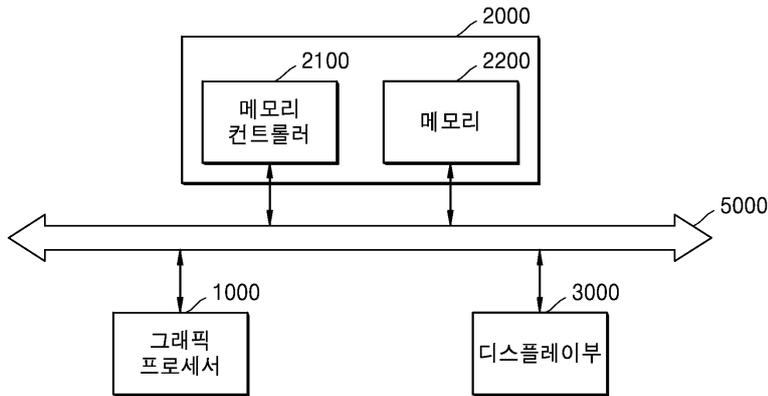
개시된 실시예들이 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 발명의 범위는 전술한 실시예들의 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 발명의 범위에 포함된 것으로 해석되어야 할 것이다.

**부호의 설명**

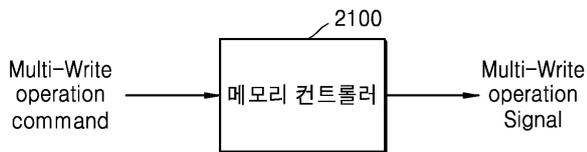
- [0077] 1000 ... 그래픽 프로세서
- 2000 ... 메모리 장치
- 2100 ... 메모리 컨트롤러
- 2200 ... 메모리
- 3000 ... 디스플레이부
- 5000 ... 데이터 버스

**도면**

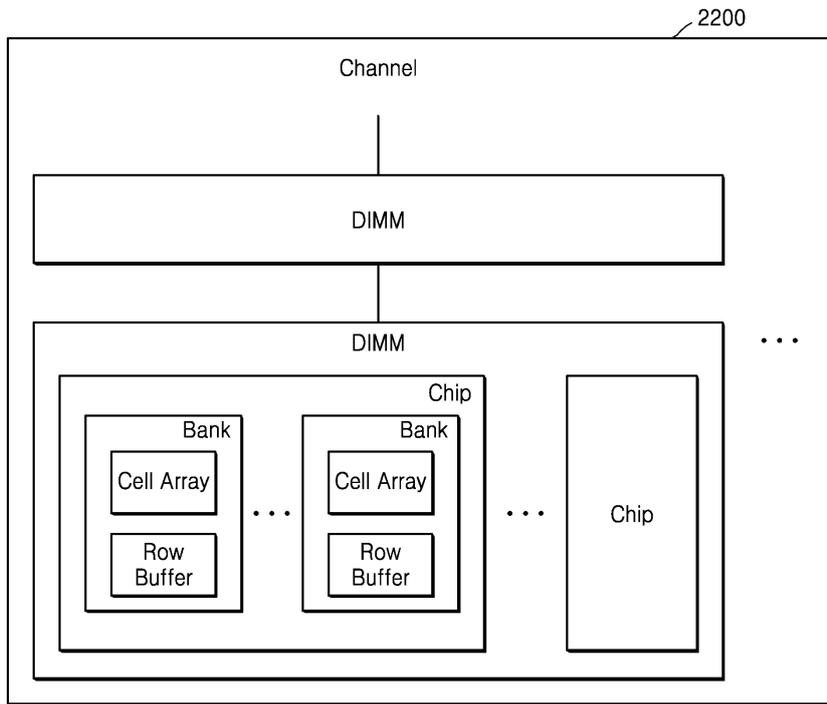
**도면1**



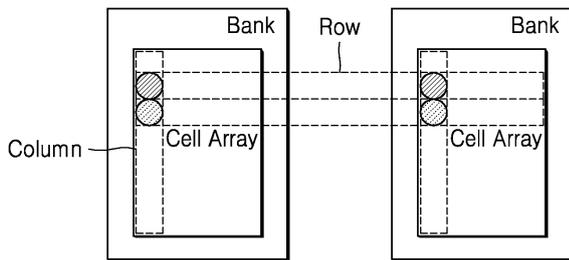
**도면2**



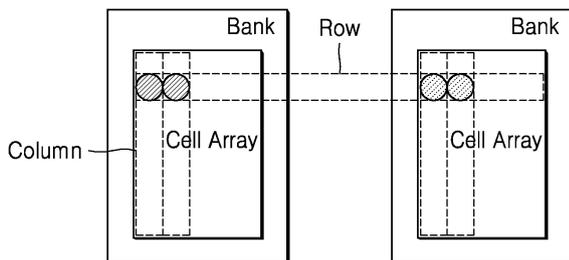
도면3



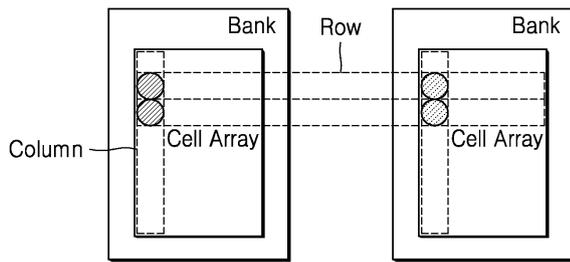
도면4a



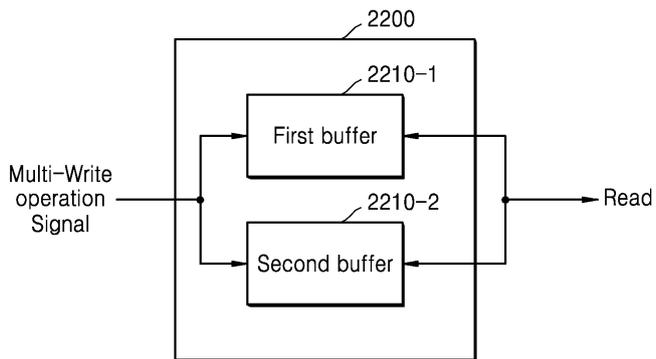
도면4b



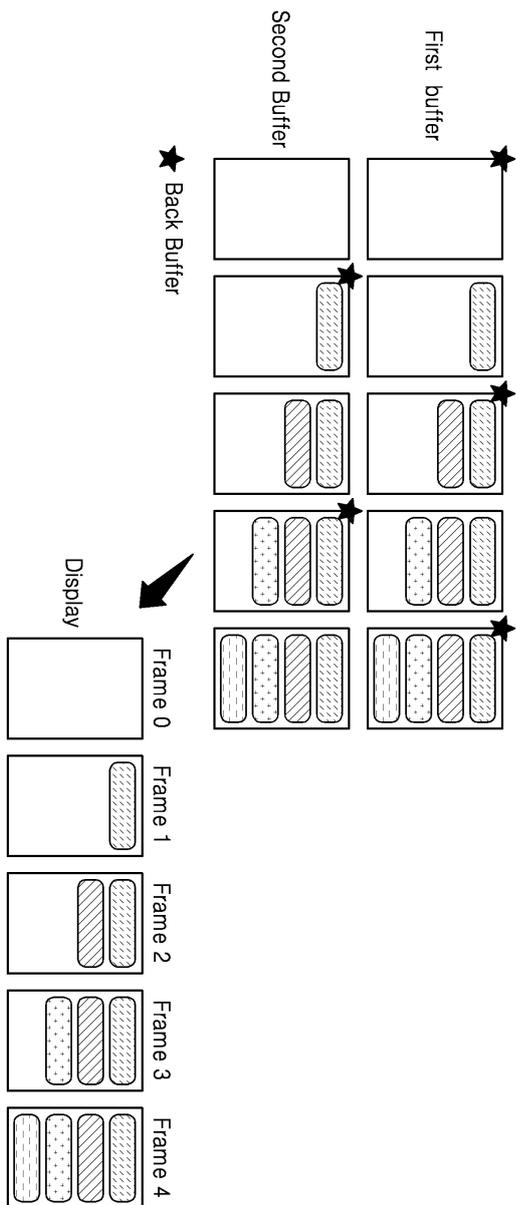
도면4c



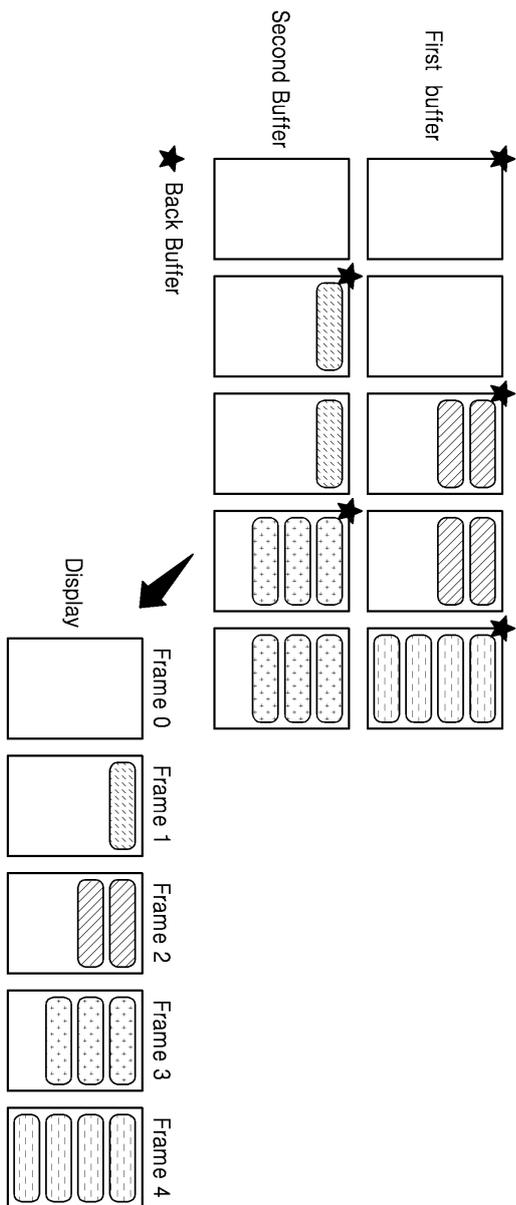
도면5



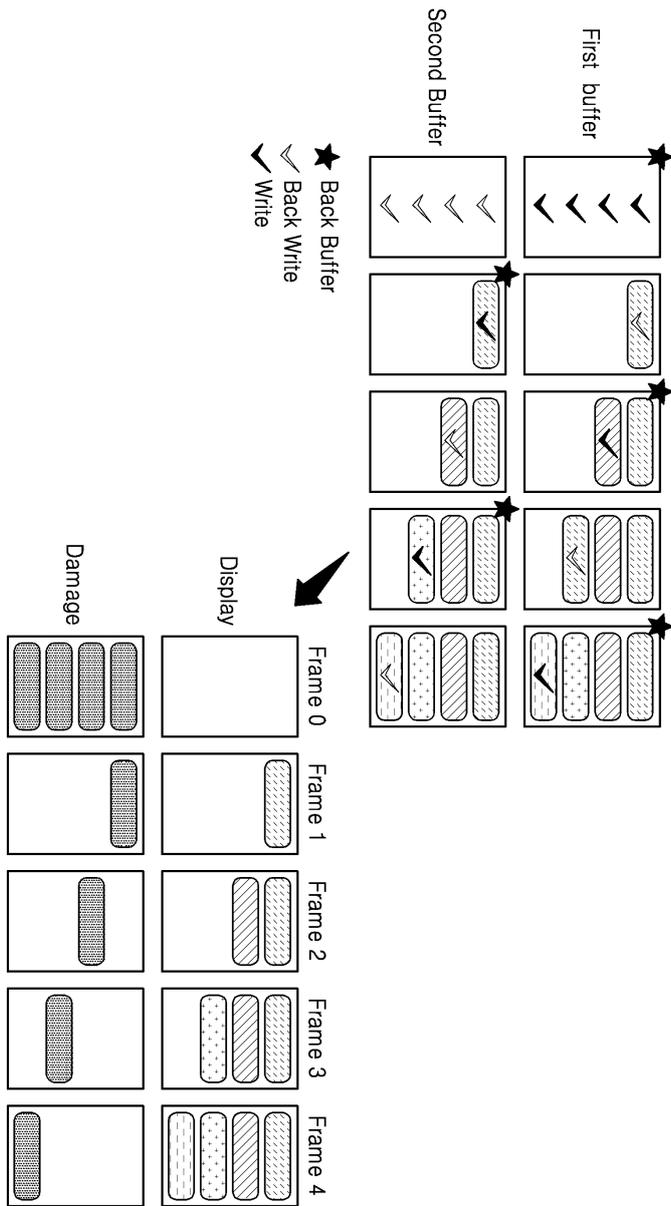
도면6a



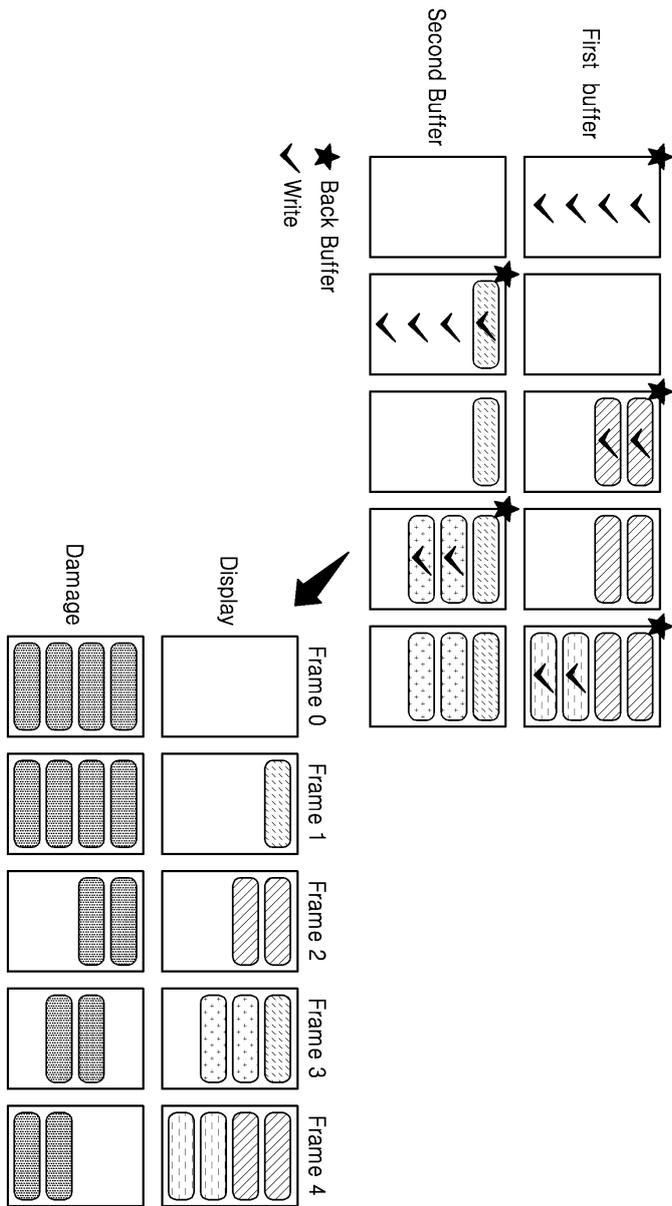
도면6b



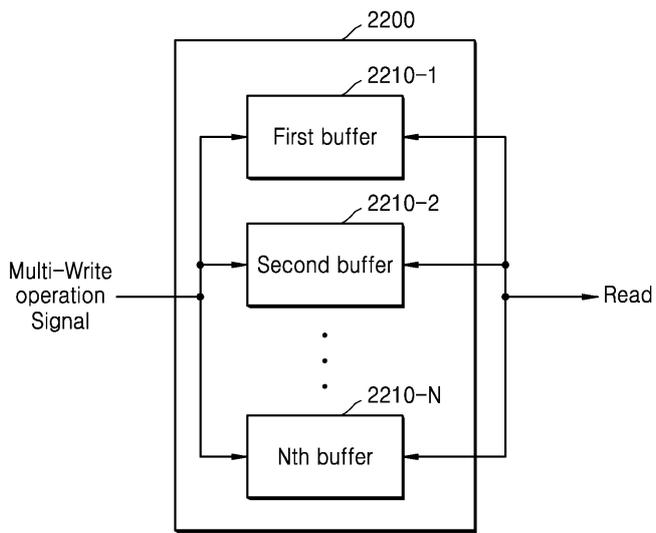
도면7a



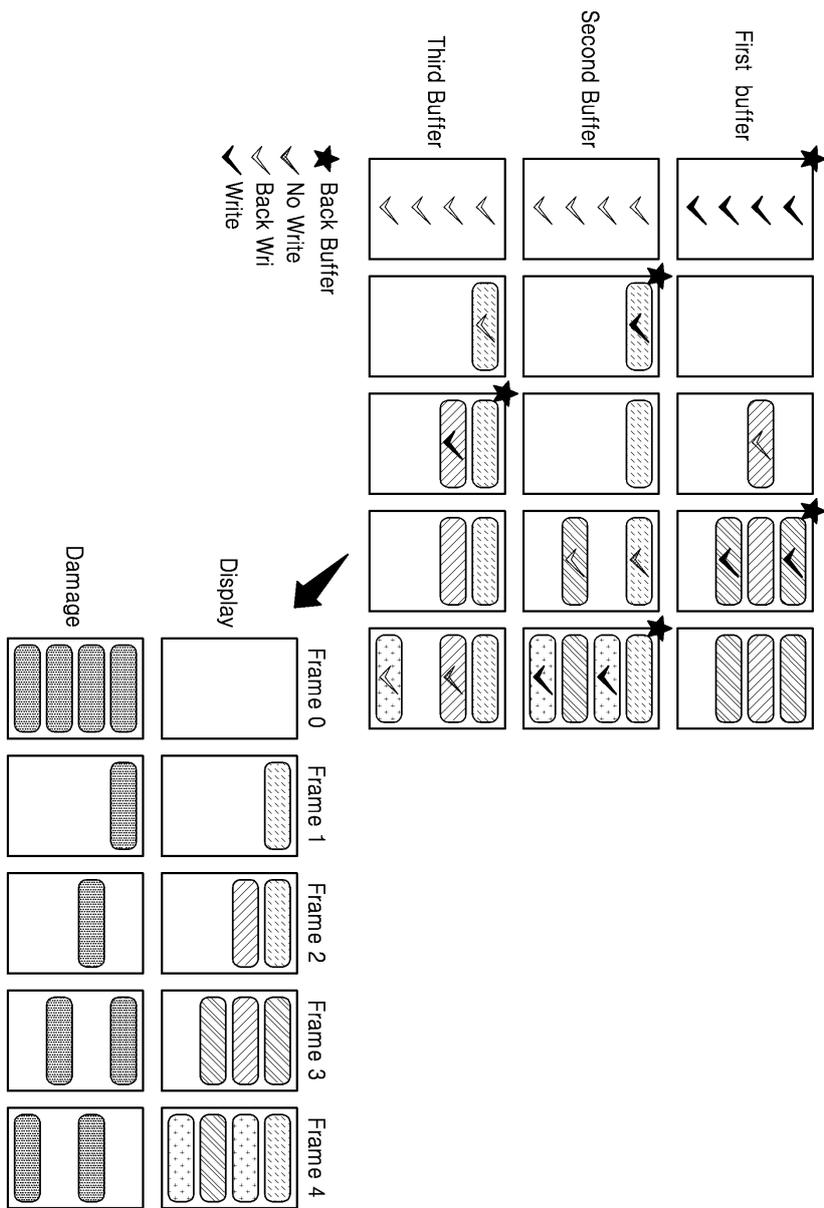
도면7b



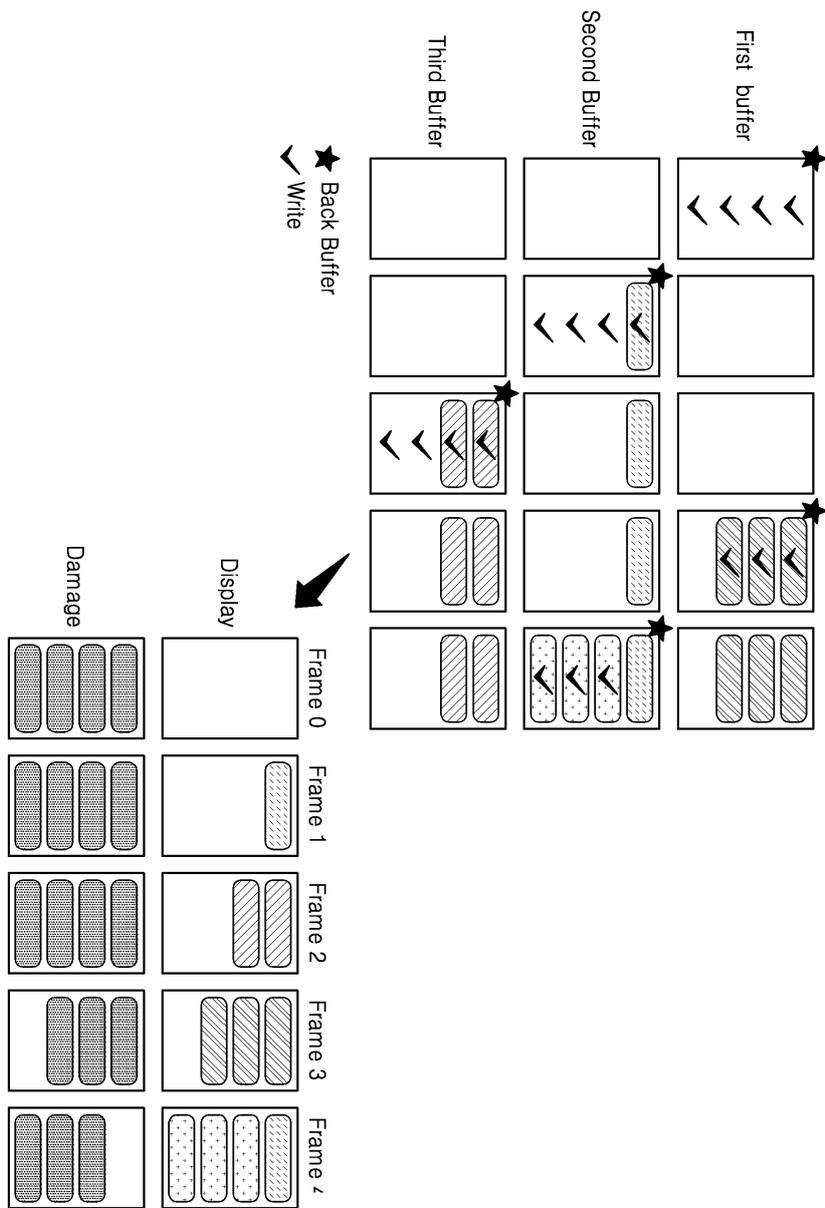
도면8



도면9a



도면9b



도면10

