

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4100936号
(P4100936)

(45) 発行日 平成20年6月11日(2008.6.11)

(24) 登録日 平成20年3月28日(2008.3.28)

(51) Int.Cl.	F I		
HO 1 L 23/12 (2006.01)	HO 1 L 23/12	5 O 1 P	
HO 1 L 21/306 (2006.01)	HO 1 L 21/306	B	
HO 1 L 21/304 (2006.01)	HO 1 L 21/304	6 3 1	
HO 1 L 21/56 (2006.01)	HO 1 L 21/56	R	
HO 1 L 21/301 (2006.01)	HO 1 L 21/78	P	

請求項の数 8 (全 14 頁)

(21) 出願番号	特願2002-56044 (P2002-56044)	(73) 特許権者	302062931
(22) 出願日	平成14年3月1日(2002.3.1)		NECエレクトロニクス株式会社
(65) 公開番号	特開2003-257930 (P2003-257930A)		神奈川県川崎市中原区下沼部1753番地
(43) 公開日	平成15年9月12日(2003.9.12)	(74) 代理人	100146178
審査請求日	平成17年2月18日(2005.2.18)		弁理士 浜田 満広
前置審査		(72) 発明者	栗田 洋一郎
			東京都港区芝五丁目7番1号
			日本電気株式会社内
		審査官	酒井 英夫

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、
前記素子形成面を被覆する第1の樹脂層を形成し前記電極表面の少なくとも一部を露出させる工程と、
前記第1の樹脂層あるいは前記露出した電極表面に接着材を介して、多孔性を有するセラミックスで構成された補強板を貼付する工程と、
前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、
前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、
前記第2の樹脂層で被覆する工程の後に前記補強板を剥離する工程と、を含み、
前記補強板を剥離する工程は、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離することを特徴とする半導体装置の製造方法。

【請求項2】

半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、
前記素子形成面の所定の領域に前記半導体ウェーハ内部に延在する溝を形成する工程と、
前記溝を充填し前記素子形成面を被覆する第1の樹脂層を形成し前記電極表面の少なくとも一部を露出させる工程と、
前記第1の樹脂層あるいは前記露出した電極表面に接着材を介して、多孔性を有するセラミックスで構成された補強板を貼付する工程と、

前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、

前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、

前記第2の樹脂層で被覆する工程の後に前記補強板を剥離する工程と、を含み、

前記補強板を剥離する工程は、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離することを特徴とする半導体装置の製造方法。

【請求項3】

半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、

前記電極表面に接着材を介して、多孔性を有するセラミックスで構成された補強板を貼付する工程と、

前記半導体ウェーハと前記補強板との間隙に第1の樹脂層を充填する工程と、

前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、

前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、

前記第2の樹脂層で被覆する工程の後に前記補強板を剥離する工程と、を含み、

前記補強板を剥離する工程は、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離することを特徴とする半導体装置の製造方法。

【請求項4】

半導体基板と、前記半導体基板上に形成された埋込み絶縁層と、前記埋込み絶縁層上に形成されたSOI(Silicon on

Insulator)層と、からなる半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、

前記素子形成面に第1の樹脂層を形成する工程と、

前記半導体ウェーハの前記半導体基板の裏面側を研削する工程と、

前記埋込み絶縁層をエッチングストッパーとして、前記半導体ウェーハの前記半導体基板をウェットエッチングで除去する工程と、

露出する前記絶縁層を第2の樹脂層で被覆する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項5】

請求項1乃至4いずれかに記載の半導体装置の製造方法によって作製された、前記第1の樹脂層と第2の樹脂層とにより封止された半導体ウェーハを半導体チップに切断する工程を、さらに含むことを特徴とする半導体装置の製造方法。

【請求項6】

半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、

前記素子形成面を被覆する第1の樹脂層を形成し前記電極表面の少なくとも一部を露出させる工程と、

前記第1の樹脂層あるいは前記露出した電極表面に接着材を介して、多孔性を有するセラミックスで構成された補強板を貼付する工程と、

前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、

前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、

前記第2の樹脂層で被覆する工程の後に前記第1の樹脂層と第2の樹脂層とにより封止された半導体ウェーハを半導体チップに切断する工程と、

前記半導体チップに切断する工程の後に前記補強板を剥離する工程と、を含み、

前記補強板を剥離する工程は、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離することを特徴とする半導体装置の製造方法。

【請求項7】

半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、

前記素子形成面の所定の領域に前記半導体ウェーハ内部に延在する溝を形成する工程と、

前記溝を充填し前記素子形成面を被覆する第1の樹脂層を形成し前記電極表面の少なくとも

10

20

30

40

50

も一部を露出させる工程と、
 前記第1の樹脂層あるいは前記露出した電極表面に接着材を介して、多孔性を有するセラミックスで構成された補強板を貼付する工程と、
 前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、
 前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、
第2の樹脂で被覆する工程の後に前記第1の樹脂層と第2の樹脂層とにより封止された半導体ウェーハを半導体チップに切断する工程と、
前記半導体チップに切断する工程の後に前記補強板を剥離する工程と、を含み、
前記補強板を剥離する工程は、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離することを特徴とする半導体装置の製造方法。

10

【請求項8】

半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、
 前記電極表面に接着材を介して、多孔性を有するセラミックスで構成された補強板を貼付する工程と、
 前記半導体ウェーハと前記補強板との間隙に第1の樹脂層を充填する工程と、
 前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、
 前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、
前記樹脂層で被覆する工程の後に前記第1の樹脂層と第2の樹脂層とにより封止された半導体ウェーハを半導体チップに切断する工程と、
前記半導体チップに切断する工程の後に前記補強板を剥離する工程と、を含み、
前記補強板を剥離する工程は、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離することを特徴とする半導体装置の製造方法。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置およびその製造方法に関し、特に薄膜（層）化した半導体ウェーハあるいは半導体チップおよびその形成方法に関する。

【0002】

【従来の技術】

近年、ICあるいはLSIはますます高集積化され大容量化してきている。そして、携帯用機器等への搭載で使用する半導体チップのCSP（Chip Size Package）は、上記機器の小型化および高性能化に伴い、その実装面積やその高さの縮小化が必須になってきている。更には、複数の半導体チップを1つに実装するMCP（Multi-Chip Package）が実用化されてきている。

30

【0003】

また、情報技術の急速な普及に伴い、情報処理装置を構成する半導体装置のシステム化の要求はますます大きくなっている。そして、複数のシリコン半導体チップ、化合物半導体を用いた光デバイス・高周波デバイスから成る半導体チップ等を含む多様な機能ブロックを集積・システム化する、電子システムインテグレーションのための実装技術への期待が高くなってきている。

40

【0004】

上述したような半導体チップの高密度実装のためには、半導体チップの薄膜化が必須になり、その肉厚を50μm以下にすることが要求されてきている。

【0005】

上記の半導体チップの薄膜化は、通常は、半導体ウェーハ段階においてその裏面の研削あるいはエッチングを通して行われる。このような技術は、例えば、特開平8-316194号公報、特開2001-223202号公報等にに記載されている。以下に、図10を参照して従来の技術を簡単に説明する。

50

【0006】

図10(a)に示すように、半導体ウェーハ101の表面に保護テープ102を貼り付ける。そして、保護テープ102側を研削用吸着ステージ103に真空固定し、研削用吸着ステージ103を回転させながら、回転する砥石104に半導体ウェーハ101の裏面を接触させて研削する。そして、半導体ウェーハ101を所定の肉厚、例えば100 μ m程度にする。

【0007】

このようにした後、半導体ウェーハを研削装置から取り外す。このようにして、図10(b)に示すように、薄膜化した半導体ウェーハ101a表面に保護テープ102が添付された状態になる。ここで、薄膜化した半導体ウェーハ101aには、上記保護テープ102により反りが発生する。

10

【0008】

次に、薄膜化した半導体ウェーハ101aから保護テープ102を剥離し、半導体ウェーハ101aのダイシングを行い、半導体チップ105に分離する。すなわち、図10(c)に示すように、その裏面側に拡大シート106を貼り付けた後ダイシング装置に搭載し、半導体ウェーハ101aの表面側をダイシングする。そして、拡大シート106を引き延ばし半導体チップ105に分離する。

【0009】

【発明が解決しようとする課題】

上述したように、半導体装置の高密度化実装においては、特にCSPにおいては、半導体チップの薄膜化が必須になる。例えば、半導体チップの肉厚を50 μ m以下にすることが要求される。

20

【0010】

しかし、図10に基づいて説明したような従来の技術では、薄膜化した半導体ウェーハに生じる反りが増大する。半導体ウェーハの反りが増大すると、ダイシング工程において、半導体チップの破損が頻発するようになり、半導体装置の歩留まりが大幅に低下するようになる。これは、上記の反りのために半導体ウェーハがダイシング装置のステージにうまく搭載できなくなるからである。

【0011】

更に、半導体ウェーハを薄膜化し20 μ m程度にする場合には、上記研削後にウェットエッチング工程を追加しなければならない。この場合に、上述したような反りが発生していると、このウェットエッチング工程で、そのエッチング量に大きなバラツキが生じるようになる。このために、その肉厚において規格外の半導体チップが多量に生じて半導体装置の歩留まりが低下するようになる。

30

【0012】

上述した半導体ウェーハの反りからくる問題は、半導体ウェーハの口径が増大する(例えば12インチ化)に従って更に顕在化するようになる。

【0013】

本発明の主目的は、半導体チップの薄膜化を容易にする半導体装置およびその製造方法を提供することにある。更に、本発明の他の目的は、半導体装置の高密度実装の技術を簡便にし、その量産適用を容易にすることにある。

40

【0014】

【課題を解決するための手段】

このために本発明の半導体装置の製造方法は、半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、前記素子形成面を被覆する第1の樹脂層を形成し前記電極表面の少なくとも一部を露出させる工程と、前記第1の樹脂層あるいは前記露出した電極表面に接着材を介して補強板を貼付する工程と、前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、前記第2の樹脂層で被覆する工程の後に前記補強板を剥離する工程と、を含む。

50

【0015】

あるいは、本発明の半導体装置の製造方法は、半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、前記素子形成面の所定の領域に前記半導体ウェーハ内部に延在する溝を形成する工程と、前記溝を充填し前記素子形成面を被覆する第1の樹脂層を形成し前記電極表面の少なくとも一部を露出させる工程と、前記第1の樹脂層あるいは前記露出した電極表面に接着材を介して補強板を貼付する工程と、前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、前記第2の樹脂層で被覆する工程の後に前記補強板を剥離する工程と、を含む。

【0016】

あるいは、本発明の半導体装置の製造方法は、半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、前記電極表面に接着材を介して補強板を貼付する工程と、前記半導体ウェーハと前記補強板との間に第1の樹脂層を充填する工程と、前記半導体ウェーハの裏面を研削あるいはエッチングし前記半導体ウェーハを薄膜化する工程と、前記薄膜化した後の半導体ウェーハの裏面を第2の樹脂層で被覆する工程と、前記第2の樹脂層で被覆する工程の後に前記補強板を剥離する工程と、を含む。ここで、前記補強板は多孔性を有するセラミックスで構成する。

【0017】

あるいは、本発明の半導体装置の製造方法は、半導体基板と、前記半導体上に形成された埋込み絶縁層と、前記埋込み絶縁層上に形成されたSOI層と、からなる半導体ウェーハの素子形成面の所定位置に電極を形成する工程と、前記素子形成面に第1の樹脂層を形成する工程と、前記半導体ウェーハの前記半導体基板の裏面側を研削する工程と、前記埋込み絶縁層をエッチングストッパーとして、前記半導体ウェーハの前記半導体基板をウェットエッチングで除去する工程と、露出する前記絶縁層を第2の樹脂層で被覆する工程と、を含む。

【0018】

そして、前記第2の樹脂層で被覆する工程の後に前記補強板を剥離する工程においては、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離する。

【0019】

また、前記第1の樹脂層と第2の樹脂層とにより封止された半導体ウェーハを半導体チップに切断する。あるいは、前記第2の樹脂層で被覆する工程と前記補強板を剥離する工程の間に、前記第1の樹脂層と第2の樹脂層とにより封止された半導体ウェーハを半導体チップに切断する工程をさらに含み、前記補強板を剥離する工程においては、前記補強板を有機溶液に浸漬し前記孔を通して前記接着材を溶解して前記補強板を剥離する。

【0024】

本発明により、半導体ウェーハの薄膜化において、半導体ウェーハの反りは皆無になる。また、薄膜化後の半導体ウェーハの肉厚のバラツキ量は大幅に低減する。そして、上記薄膜化工程における半導体ウェーハのハンドリングで生じるウェーハの破損は皆無になる。

【0025】

また、本発明により、半導体チップの高密度実装が容易になる。そして、本発明によりCSPを形成すると、半導体チップを容易にしかも非常に薄くできることから、CSPを搭載するマザーボードとの熱膨張係数の違いに起因して従来の技術で生じていた半田ボール接続部のクラックを大幅に低減し、実装信頼性を大幅に向上させることが可能となる。このようにして、実装後の信頼性が大幅に向上するようになる。

【0026】

更には、本発明により半導体装置の製造工程が簡便になり、半導体装置の高密度実装の量産適用が容易になる。

【0027】

【発明の実施の形態】

10

20

30

40

50

次に、本発明の第1の実施の形態について図1と図2に基づいて説明する。図1および図2は、半導体ウェーハの薄膜化の製造工程順の断面図である。なお、本発明の半導体装置については上記工程説明の中で示される。

【0028】

図1(a)に示すように、例えば8インチで肉厚が800 μ m程度の半導体ウェーハ1の表面には半導体素子および内部配線(図示せず)が形成されている。図1(b)に示すように、このような半導体ウェーハ1表面にパッシベーション膜2を形成し、外部取り出し用の配線3を形成する。そして、配線3上にバンプ4を形成する。このバンプ4は、メッキによる金、銅あるいは半田等で作製する。これらが電極となる。このようにした後、図1(b)に示すように、公知の方法により全面に第1の樹脂層である表面封止樹脂5を形成する。ここで、バンプ4の高さは20 μ m程度であり、表面封止樹脂5の厚さも20 μ mと同程度である。なお、表面封止樹脂5は熱硬化性樹脂である。

10

【0029】

次に、図1(c)に示すように、補強板6表面に接着材7を介して、上記表面封止樹脂5表面あるいはバンプ4表面を熱圧着の方法で貼り付ける。ここで、補強板6は多孔性を有するアルミナ板(セラミックス基板)であり、その厚さは10mmである。

【0030】

次に、図1(d)に示すように、砥石8により半導体ウェーハ1の裏面側を研削する。このようにした後、硝酸(HNO_3)とフッ酸(HF)を含む混合した化学薬液を用いてウェットエッチングを追加し、肉厚が10 μ m程度と極薄の半導体ウェーハ1aを形成する。

20

【0031】

次に、図2(a)に示すように、半導体ウェーハ1aの裏面側の全面に、公知の方法により第2の樹脂層である裏面封止樹脂9を形成する。ここで、裏面封止樹脂9は、上述した表面封止樹脂5とその材質は同じであり、その厚さも20 μ mと同程度にするとよい。

【0032】

このようにした後、補強板6を切り離す。この切り離しの方法は次のようにする。図2(a)に示す状態の構造物を加熱した有機溶液に浸漬させる。ここで、有機溶液は接着材7を選択的に溶解する薬液である。有機溶液に浸漬すると、薬液は、補強板6の孔を通過して接着材7に達し接着材7を溶解させる。この接着材7の溶解で補強板6が切り離される。

30

【0033】

このようにして、図2(b)に示すように、10 μ m程度に薄膜化した半導体ウェーハ1aの表面にバンプ4が形成され、バンプ4間が肉厚20 μ m程度の表面封止樹脂5で封止され、その裏面が肉厚20 μ m程度の裏面封止樹脂9で封止された構造物ができあがる。図2(b)に示す構造物の半導体チップへの分離は後述する。

【0034】

本発明では、半導体ウェーハ1aが極薄になっても、反りは全く発生しない。この理由は、第1に、上記補強板6は剛性に近い特性を有し撓みが少ないからである。そして、半導体ウェーハ1は研削工程の前段階からこの補強板6に支持されている。第2に、半導体ウェーハ1の薄膜化の工程において順次に、その表面と裏面に樹脂封止がなされるからである。しかも、表面/裏面封止樹脂は互いに同質材料であり、その厚さは同程度になるように形成される。

40

【0035】

次に、本発明の第2の実施の形態について図3と図4に基づいて説明する。この実施の形態は、半導体ウェーハの表面を予めーフカットし溝を形成する場合である。図3および図4は、半導体ウェーハの薄膜化の製造工程順の断面図である。ここで、第1の実施の形態と同じものは同一符号で示される。

【0036】

図3(a)に示すように、半導体素子および配線を形成した半導体ウェーハ1の表面にパッシベーション膜2を形成し配線3を形成する。そして、配線3上にバンプ4を形成する

50

。ここで、バンプ4の高さは30 μ m程度である。このようにして後、半導体ウェーハ1表面をダイシング装置等を用いてハーフカットし溝10を形成する。ここで、溝20の幅および深さは50 μ mである。

【0037】

次に、図3(b)に示すように、公知の方法により全面に表面封止樹脂5を形成し、上記バンプ4間を封止する。また、同時に溝10にも表面封止樹脂5を充填する。ここで、表面封止樹脂5の厚さも30 μ mと同程度である。

【0038】

次に、図3(c)に示すように、補強板6表面に接着材7を介して、上記表面封止樹脂5表面あるいはバンプ4表面を熱圧着の方法で貼り付ける。ここで、補強板6は多孔性を有するアルミナ板であり、その厚さは10mmである。

10

【0039】

次に、図3(d)に示すように、砥石8により半導体ウェーハ1の裏面側を研削する。このようにした後、硝酸(HNO₃)とフッ酸(HF)を含む混合した化学薬液を用いてウェットエッチングを追加し、肉厚が10 μ m程度と極薄の半導体チップ11を形成する。この研削工程で、溝10部から表面封止樹脂5は露出することになる。

【0040】

次に、図4(a)に示すように、半導体チップ11の裏面側の全面に、公知の方法により裏面封止樹脂9を形成する。ここで、裏面封止樹脂9は、上述した表面封止樹脂5とその材質は同じであり、その厚さも30 μ mと同程度にするとよい。

20

【0041】

このようにした後、第1の実施の形態で説明したのと同様にして補強板6を切り離す。すなわち、図4(a)に示す状態の構造物を加熱した有機溶液に浸漬させる。薬液は、補強板6の孔を通して接着材7に達し接着材7を溶解させる。この接着材7の溶解で補強板6が切り離される。

【0042】

このようにして、図4(b)に示すように、10 μ m程度に薄膜化した半導体チップ11の表面にバンプ4が形成され、バンプ4間が肉厚30 μ m程度の表面封止樹脂5で封止され、その裏面が肉厚30 μ m程度の裏面封止樹脂9で封止された構造物ができあがる。

【0043】

この実施の形態では、半導体ウェーハ1はその研磨後には半導体チップ11に分離する。このために、後述するように半導体装置の製造が容易になる。そして、第1の実施の形態とは異なり、半導体チップに分離した後において、半導体チップの側部を含め全ての領域が樹脂封止できることになる。また、第1の実施の形態で説明したのと同様の効果が生じるのは当然である。

30

【0044】

上記第1(2)の実施の形態では、表面封止樹脂5の形成において、初めからバンプ4の高さに合わせて表面封止樹脂5を被着させているが、初めはバンプ4を含めて全面に表面封止樹脂5を被覆させ、その後その表面を研削してバンプ4表面を露出させるようにしてもよい。

40

【0045】

次に、本発明の第3の実施の形態について図5と図6に基づいて説明する。図5および図6は、半導体ウェーハの薄膜化の製造工程順の断面図である。ここで、第1の実施の形態と同じものは同一符号で示される。

【0046】

図5(a)に示すように、例えば8インチで肉厚が800 μ m程度の半導体ウェーハ1表面にパッシベーション膜2を形成し配線3を形成する。そして、図5(b)に示すように配線3上にバンプ4を形成する。ここで、バンプ4の高さは30 μ m程度である。

【0047】

次に、図5(c)に示すように、半導体ウェーハ1の裏面を上側にし、補強板6表面に接

50

着材 7 を介して、上記 bumps 4 表面を熱圧着の方法で貼り付ける。ここで、補強板 6 は多孔性を有するアルミナ板であり、その厚さは 10 mm 程度である。

【0048】

次に、図 5 (d) に示すように、半導体ウェーハ 1 の bumps 4 と補強板 6 上の接着材 7 で形成される隙間を樹脂で充填する。このようにして、表面封止樹脂 5 a を形成する。

【0049】

次に、図 6 (a) に示すように、第 1 の実施の形態で説明したように砥石 8 により半導体ウェーハ 1 の裏面側を研削する。このようにした後、硝酸 (HNO_3) とフッ酸 (HF) を含む混合した化学薬液を用いてウェットエッチングを追加し、肉厚が $10 \mu\text{m}$ 程度と極薄の半導体ウェーハ 1 a を形成する。

【0050】

次に、図 6 (b) に示すように、半導体ウェーハ 1 a の裏面側の全面に、公知の方法により裏面封止樹脂 9 を形成する。ここで、裏面封止樹脂 9 は、上述した表面封止樹脂 5 とその材質は同じであり、その厚さも $30 \mu\text{m}$ と同程度にするとよい。

【0051】

このようにして、図 6 (b) に示すように、 $10 \mu\text{m}$ 程度に薄膜化した半導体ウェーハ 1 a 上の表面と補強板 6 の間は、肉厚 $30 \mu\text{m}$ 程度の表面封止樹脂 5 a で封止され、その裏面も肉厚 $30 \mu\text{m}$ 程度の裏面封止樹脂 9 で封止された構造物ができあがる。

【0052】

次に、このような構造物の半導体チップへの分離の方法について、図 7 と図 8 を参照して説明する。図 7 は、補強板 6 で支持された半導体ウェーハを封止樹脂と共にダイシングし半導体チップにする場合であり、図 8 は、樹脂封止された半導体ウェーハを補強板から切り離し、その後その構造物の半導体チップへ分離する場合であり、図 2、図 6 で説明した工程後の半導体チップの分離である。

【0053】

図 7 (a) に示すように、補強板 6 上に接着材 7 を介して形成された構造物の裏面封止樹脂 9、半導体ウェーハ 1 a、表面封止樹脂 5 a をダイシングでカットし半導体チップに分離して、樹脂封止チップ 1 2 を形成する。図 7 (b) に示すように、例えば、透明である補強板 6 の裏面から紫外線を照射し、樹脂封止チップ 1 2 を接着材 7 から剥離させる。この剥離は、有機溶液に浸漬して行ってもよい。

【0054】

他の方法は、図 8 (a) に示すように、図 2 (b) で説明したのと同様に、加熱した有機溶液内で補強板 6 上の接着材 7 を溶出させて、樹脂封止した半導体ウェーハを切り離す。このようにして、表面封止樹脂 5 a および裏面封止樹脂 9 で封止された半導体ウェーハ 1 a すなわち樹脂封止ウェーハ 1 3 が形成される。そして、図 8 (b) に示すように、この樹脂封止ウェーハ 1 3 の所定の領域をダイシングし樹脂封止チップ 1 2 に分離する。

【0055】

このようにして、図 8 (b) に示すように、 $10 \mu\text{m}$ 程度に薄膜化した半導体チップ 1 1 の表面に bumps 4 が形成され、bumps 4 間を肉厚 $20 \mu\text{m}$ 程度の表面封止樹脂 5 a で封止され、その裏面が肉厚 $20 \mu\text{m}$ 程度の裏面封止樹脂 9 で封止された樹脂封止チップ 1 2 ができあがる。

【0056】

この実施の形態では、表面封止樹脂 5 a の厚さの制御が簡単になる。そして、bumps 4 と表面封止樹脂 5 a の高さが全く同一にできるようになる。このために、COC (Chip on Chip) 技術等において、複数の樹脂封止チップを bumps 4 同士で接合することが容易になる。また、第 1 の実施の形態で説明したような効果は同様に生じる。

【0057】

次に、本発明の第 4 の実施の形態について図 9 に基づいて説明する。この実施の形態は、SOI 構造の半導体ウェーハを用いる場合であるが、SOI 構造は、絶縁膜上にシリコン層を形成したものに限らず、例えば、絶縁膜上に SiGe 層等の半導体層を形成したもの

10

20

30

40

50

も含まれる。図9は、このような半導体ウェーハの薄膜化の製造工程順の断面図である。この場合では、上述した補強板6は使用しないでもよい。ここで、第1の実施の形態と同じものは同一符号で示される。

【0058】

図9(a)に示すように、半導体基体14上に埋込み絶縁層15およびSOI層16が積層して形成されている。ここで、埋込み絶縁層15は膜厚が0.5 μ m程度のシリコン酸化膜であり、SOI層16は膜厚が0.1 μ m程度の単結晶シリコン膜である。これらが半導体ウェーハ1を構成する。そして、この半導体ウェーハ1の表面にパッシベーション膜2を形成し配線3を形成し、配線3上にパンプ4を形成する。ここで、パンプ4の高さは40 μ m程度である。

10

【0059】

次に、公知の方法により全面に表面封止樹脂5bを形成する。ここで、表面封止樹脂5bの膜厚は100 μ m程度に厚くする。

【0060】

次に、上述したのと同様に、図9(b)に示すように、半導体基体14をウェットエッチングで除去する。この場合には、埋込み絶縁層15がエッチングストッパーとして機能するために、従来技術で生じたエッチング量のバラツキは皆無になる。

【0061】

次に、図9(c)に示すように、埋込み絶縁層15の裏面側に、公知の方法により裏面封止樹脂9bを形成する。ここで、裏面封止樹脂9bは、上述した表面封止樹脂5bとその材質は同じであり、その厚さも100 μ mと同程度にするとよい。

20

【0062】

このようにした後、表面封止樹脂5bを研削する。そして、図9(d)に示すように、パンプ4の表面が露出するまで削り、膜厚が40 μ mの表面封止樹脂5aにする。同様に、裏面封止樹脂9bを研削する。そして、膜厚が40 μ mの裏面封止樹脂9にする。このようにして、パンプ4を有する極薄のSOI層16および埋込み絶縁層15が表面封止樹脂5aと裏面封止樹脂9で封止された構造物ができあがる。図9(e)に示す構造物の半導体チップへの分離は、図8で説明したのと同様である。

【0063】

第4の実施の形態では、表面封止樹脂5bあるいは裏面封止樹脂9bを研削する場合について説明しているが、本発明は、このような研削をしないで第1(2)の樹脂層を形成してもよい。

30

【0064】

この実施の形態では、第1乃至第3の実施の形態で説明した補強板を使用しないために、半導体装置の製造工程が簡便になる。上述したように、SOI構造の基板の場合には、埋込み絶縁層15がウェットエッチングのエッチングストッパーとして機能するために、半導体ウェーハの薄膜化の工程で、少々半導体ウェーハが反っても、エッチング後の半導体ウェーハの肉厚のバラツキ量が生じることはない。

【0065】

しかし、この場合でも、第1乃至第3の実施の形態で説明したように研削により半導体基体14を薄くする場合には、補強板の使用が必要になる。ここで、第1乃至第3の実施の形態で説明したのと同様に補強板を使用すると、半導体ウェーハの反りは皆無になり、量産製造の安定性が更に向上する。

40

【0066】

上記の第1乃至第4の実施の形態では、電極であるパンプ4を形成した後に第1の樹脂層である表面封止樹脂5, 5aを形成しているが、本発明はこれに限定されるものではない。逆に、第1の樹脂層を形成した後に電極を形成してもよい。このような場合の電極は、上述したパンプ電極等に限ることはなく、その他の電極であってもよい。すなわち、上記電極は、当該半導体チップ外部の基板等に接続する導体物であればよい。

【0067】

50

本発明により、従来の技術で述べた半導体チップの高密度実装が非常に容易になる。そして、特に、本発明により形成するCSPでは、半導体チップを容易にしかも非常に薄くできることから、例えばCSPを搭載するマザーボードとの熱膨張係数の違いに起因して従来の技術で生じていた半田ボール接続部のクラックを大幅に低減し、実装信頼性を大幅に向上させることが可能となる。

【0068】

本発明は、上記の実施の形態に限定されず、本発明の技術思想の範囲内において、実施の形態が適宜変更され得る。

【0069】

【発明の効果】

以上に説明したように、本発明では、半導体ウェーハの素子形成面の所定位置に電極が形成され、上記素子形成面を被覆し上記電極表面の少なくとも一部を露出させて第1の樹脂層が形成され、上記第1の樹脂層あるいは露出した電極表面に接着材を介して補強板が貼付され、上記半導体ウェーハの裏面は研削あるいはエッチングにより薄膜化される。そして、薄膜化した後に半導体ウェーハの裏面が第2の樹脂層で被覆される。

【0070】

本発明により、半導体ウェーハの薄膜化が容易になる。そして、その工程で、半導体ウェーハの反りは皆無になり、薄膜化後の半導体ウェーハの肉厚のバラツキ量は大幅に低減するようになる。また、上記薄膜化工程における半導体ウェーハのハンドリングで生じるウェーハの破損は皆無になる。更に、実装後の半導体装置の信頼性が向上するようになる。

【0071】

そして、半導体装置の製造工程が簡便になり、半導体装置の高密度実装の量産適用が容易になる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を説明するための半導体ウェーハの薄膜化の製造工程順の断面図である。

【図2】上記の続きの製造工程順の断面図である。

【図3】本発明の第2の実施の形態を説明するための半導体ウェーハの薄膜化の製造工程順の断面図である。

【図4】上記の続きの製造工程順の断面図である。

【図5】本発明の第3の実施の形態を説明するための半導体ウェーハの薄膜化の製造工程順の断面図である。

【図6】上記の続きの製造工程順の断面図である。

【図7】本発明での半導体チップへの分離方法を示す断面図である。

【図8】本発明での半導体チップへの別の分離方法を示す断面図である。

【図9】本発明の第4の実施の形態を説明するための半導体ウェーハの薄膜化の製造工程順の断面図である。

【図10】従来の技術を説明するための半導体ウェーハの薄膜化の製造工程順の略断面図である。

【符号の説明】

- 1, 1a, 101, 101a 半導体ウェーハ
- 2 パッシベーション膜
- 3 配線
- 4 バンプ
- 5, 5a, 5b 表面封止樹脂
- 6 補強板
- 7 接着材
- 8, 104 砥石
- 9, 9b 裏面封止樹脂
- 10 溝

10

20

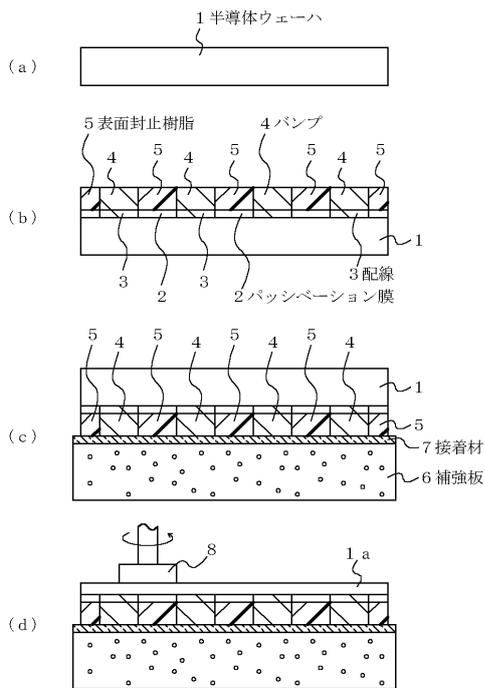
30

40

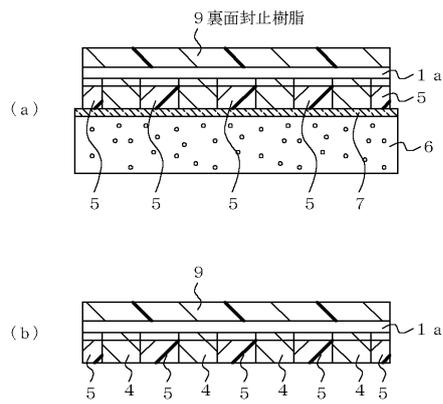
50

- 1 1 , 1 0 5 半 導 体 チ ッ プ
- 1 2 樹 脂 封 止 チ ッ プ
- 1 3 樹 脂 封 止 ウ ェ ー ハ
- 1 4 半 導 体 基 体
- 1 5 埋 込 み 絶 縁 層
- 1 6 S O I 層
- 1 0 2 保 護 テ ー プ
- 1 0 3 研 削 用 吸 着 ス テ ー ジ
- 1 0 6 拡 大 シ ー ト

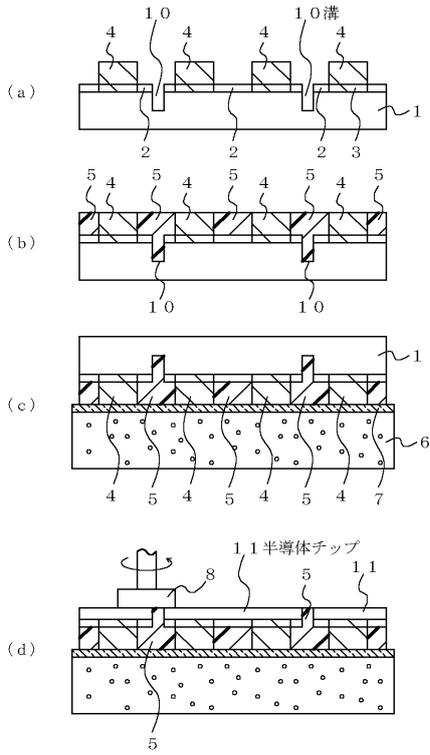
【 図 1 】



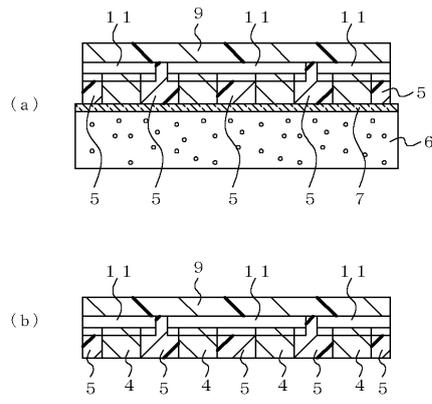
【 図 2 】



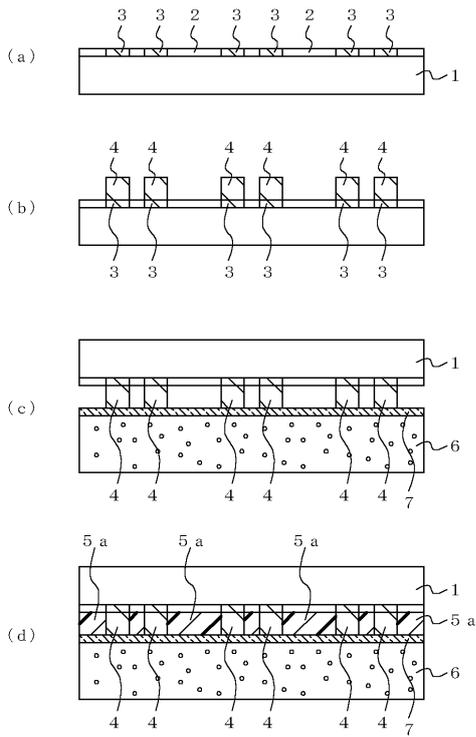
【図3】



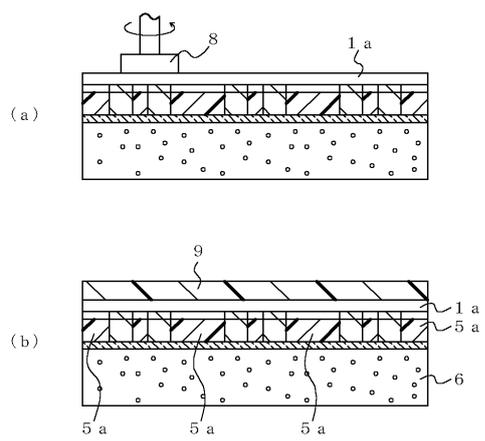
【図4】



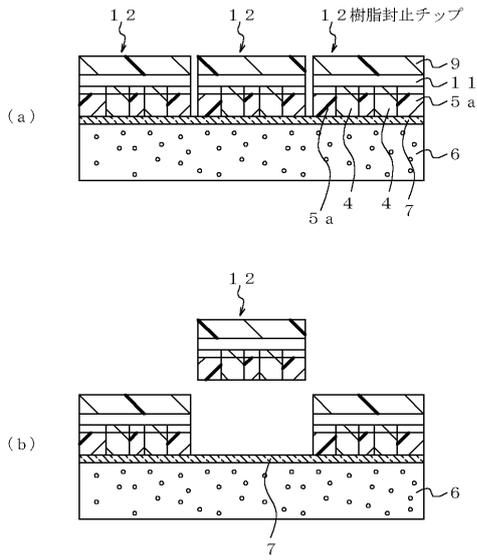
【図5】



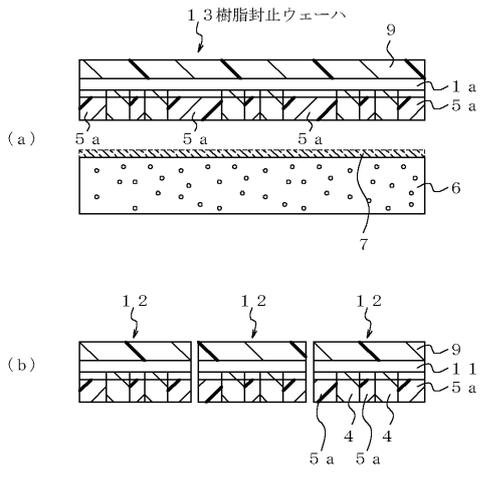
【図6】



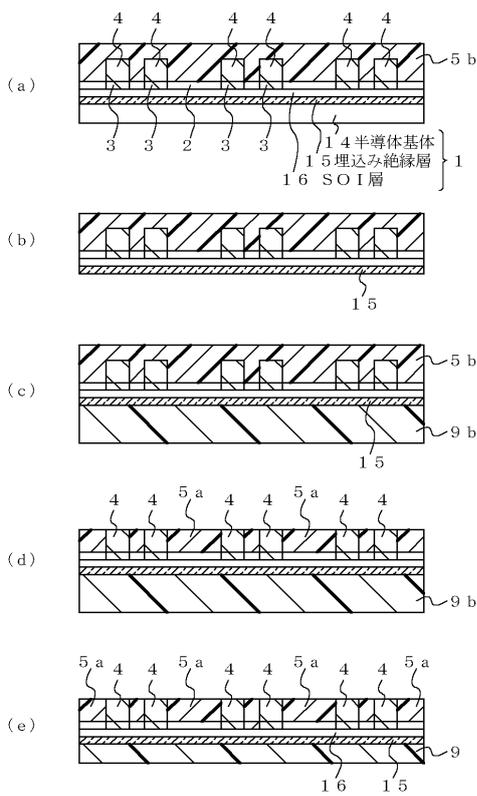
【図 7】



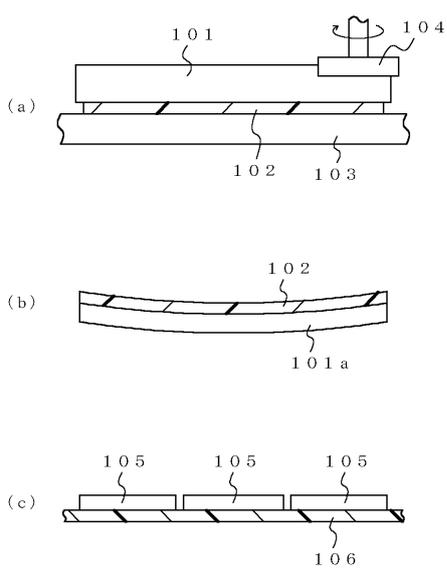
【図 8】



【図 9】



【図 10】



フロントページの続き

- (56)参考文献 特開2001-274182(JP,A)
特開2002-016092(JP,A)
特開2001-345336(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H01L 21/301,21/304,21/306,21/308,
21/56,23/12