



# (12)发明专利

(10)授权公告号 CN 105552080 B

(45)授权公告日 2018.09.28

(21)申请号 201610017494.3

(22)申请日 2016.01.13

(65)同一申请的已公布的文献号

申请公布号 CN 105552080 A

(43)申请公布日 2016.05.04

(73)专利权人 广州新视界光电科技有限公司

地址 510730 广东省广州市萝岗区开源大道11号科技企业加速器A1栋

(72)发明人 周雷 徐苗 李洪濛

(74)专利代理机构 北京科亿知识产权代理事务

所(普通合伙) 11350

代理人 赵蕊红

(51)Int.Cl.

H01L 27/11517(2017.01)

(56)对比文件

CN 1272695 A,2000.11.08,

US 2007/0228448 A1,2007.10.04,

CN 103646960 A,2014.03.19,

审查员 张虹

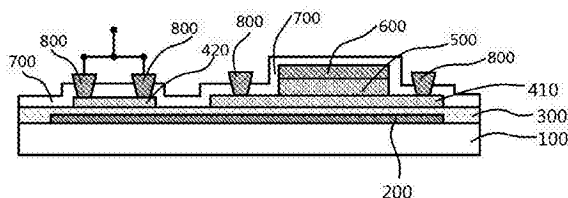
权利要求书2页 说明书5页 附图3页

(54)发明名称

基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法

(57)摘要

一种基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,通过如下步骤进行:a.在衬底上制备并图形化金属或半导体层作为浮栅电极;b.在浮栅电极上沉积第一绝缘层作为隧穿层;c.在第一绝缘层上沉积金属氧化物半导体薄膜并图形化形成第一有源层和第二有源层;d.在第二有源层上连续沉积第二绝缘层和第一金属层,图形化第一金属层作为栅极电极,再以栅极电极为掩模板、采用自对准的方法,图形化第二绝缘层作为栅极绝缘层;e.沉积并图形化第三绝缘层作为钝化层;f.在第三绝缘层上沉积并图形化第二金属层作为源漏电极。本发明工艺简单。





所述第二绝缘层为由材质 $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$ 、或、 $\text{Y}_2\text{O}_3$ 的单层绝缘薄膜或是由其中任意两种以上的绝缘薄膜构成的多层绝缘薄膜,所述第二绝缘层厚度为50nm至500nm;

所述第一金属导电层为Al、Cu、Mo、Ti、Ag、Au、Ta、Cr或铝合金单层金属薄膜,或由单层Al、Cu、Mo、Ti、Ag、Au、Ta、Cr或铝合金中任意两层以上构成的多层薄膜,所述第一金属导电层的厚度为100nm至2000nm。

8. 根据权利要求7所述的基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,其特征在于:

所述第三绝缘层作为钝化层,材料为 $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Y}_2\text{O}_3$ 、聚酰亚胺、光刻胶、苯丙环丁烯或聚甲基丙烯酸甲酯中的任意一种或者由其中任意两种以上的材料制备而成的多层薄膜,所述第三绝缘层厚度为50nm~2000nm。

9. 根据权利要求8所述的基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,其特征在于:

所述第二金属导电层为材质为Al、Cu、Mo或者Ti中的任意一种或者是由其中任意两种单质构成的合金材料。

## 基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法

### 技术领域

[0001] 本发明涉及半导体技术领域,特别是涉及一种基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法。

### 背景技术

[0002] 近年来,随着新型平板显示(FPD)产业的迅猛发展,作为FPD核心技术的薄膜晶体管(TFT)背板技术也在经历着深刻的变革。金属氧化物薄膜晶体管(MOTFT)以其高迁移率、工艺简单、成本低、大面积均匀性佳等优点逐渐代替传统的非晶硅(a-Si)TFT和低温多晶硅(LTPS)TFT,而成为业界的新焦点。

[0003] 利用MOTFT技术在制作大尺寸、高分辨率、以及全透明平板显示器的同时,为了满足显示器向轻薄化、集成化、全透明化发展,需要把半导体存储器集成到平板显示器上。

[0004] 非挥发性存储器的电荷保持能力很强,在不供电的情况下,存储的数据可以保持很长一段时间。非挥发性存储器的工作原理是判断浮栅中是否积累了电荷来表示存1或者0。目前广泛使用的非挥发性存储器基本是基于CMOS工艺制作,存在制作工艺复杂、制作成本高、无法与显示器件良好集成的缺陷。

[0005] 因此,针对现有技术不足,提供一种基于金属氧化物薄膜晶体管的非挥发性存储器件的制备方法以克服现有技术不足甚为必要。

### 发明内容

[0006] 本发明的目的在于提供一种基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,该制备方法具有制备工艺简单的特点。

[0007] 本发明的上述目的通过如下技术手段实现。

[0008] 提供一种基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,通过如下步骤进行:

[0009] a.在衬底上制备并图形化金属或半导体层作为浮栅电极;

[0010] b.在浮栅电极上沉积第一绝缘层作为隧穿层;

[0011] c.在第一绝缘层上沉积金属氧化物半导体薄膜并图形化形成第一有源层和第二有源层;

[0012] d.在第二有源层上连续沉积第二绝缘层和第一金属层,图形化第一金属层作为栅极电极,再以栅极电极为掩膜板、采用自对准的方法,图形化第二绝缘层作为栅极绝缘层;

[0013] e.沉积并图形化第三绝缘层作为钝化层;

[0014] f.在第三绝缘层上沉积并图形化第二金属层作为源漏电极。

[0015] 优选的,上述衬底为具有缓冲层的玻璃衬底或者为具有水氧阻隔层的柔性衬底;

[0016] 当所述衬底为具有水氧阻隔层的柔性衬底时,具体为PEN、PET、PI或者金属箔中的任意一种。

[0017] 优选的,上述浮栅电极的厚度为20nm至500nm;

[0018] 所述浮栅电极为铝、铜、钼、钛、银、金、钽、钨或者铬单质单层薄膜；或者所述浮栅电极为铝合金单层薄膜；或者所述浮栅电极为由铝、铜、钼、钛、银、金、钽、钨、铬或者铝合金中任意两层以上的薄膜构成的多层薄膜。

[0019] 另一优选的，上述浮栅电极的厚度为20nm至500nm；

[0020] 所述浮栅电极为单层金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜或者由金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜叠设而成的多层薄膜；其中  $0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq z \leq 1$ ，且  $x+y+z=1$ ，M为镓、锡、硅、铝、镁、钽、钪、镍、锆或镧系稀土元素中的一种或两种以上的任意组合。

[0021] 优选的，上述隧穿层为  $\text{Al}_2\text{O}_3$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 、 $\text{HfO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{ZrO}_2$  或者  $\text{Y}_2\text{O}_3$  的单层绝缘薄膜或是由其中任意两种以上的绝缘薄膜构成的多层绝缘薄膜；所述隧穿层的厚度为4nm至300nm。

[0022] 优选的，上述第一有源层与所述第二有源层的成分相同；

[0023] 所述第一有源层为单层金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜或者由金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜叠设而成的多层薄膜；其中  $0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq z \leq 1$ ，且  $x+y+z=1$ ，M为镓、锡、硅、铝、镁、钽、钪、镍、锆或镧系稀土元素中的一种或两种以上的任意元素组合；所述第一有源层的厚度为10nm至50nm。

[0024] 优选的，上述第二绝缘层为由材质  $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$ 、或、 $\text{Y}_2\text{O}_3$  的单层绝缘薄膜或是由其中任意两种以上的绝缘薄膜构成的多层绝缘薄膜，所述第二绝缘层厚度为50nm至500nm；

[0025] 所述第一金属导电层为Al、Cu、Mo、Ti、Ag、Au、Ta、Cr或铝合金单层金属薄膜，或由单层Al、Cu、Mo、Ti、Ag、Au、Ta、Cr或铝合金中任意两层以上构成的多层薄膜，所述第一金属导电层的厚度为100nm至2000nm。

[0026] 优选的，上述第三绝缘层作为钝化层，材料为  $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Y}_2\text{O}_3$ 、聚酰亚胺、光刻胶、苯丙环丁烯或聚甲基丙烯酸甲酯中的任意一种或者由其中任意两种以上的材料制备而成的多层薄膜，所述第三绝缘层厚度为50nm~2000nm。

[0027] 优选的，上述第二金属导电层为材质为Al、Cu、Mo或者Ti中的任意一种或者是由其中任意两种单质构成的合金材料。

[0028] 本发明的基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法，根据顶栅共面结构的金属氧化物薄膜晶体管，在不增加光刻成本的前提下，同时完成薄膜晶体管和非挥发性存储器的制备，实现了在较少的光刻次数内同时完成高性能的存储器和薄膜晶体管制作，大大降低了薄膜型功能电路的集成成本。

## 附图说明

[0029] 利用附图对本发明作进一步的说明，但附图中的内容不构成对本发明的任何限制。

[0030] 图1是本发明制备的基于金属氧化物薄膜晶体管的非挥发性存储器的结构示意图。

[0031] 图2是本发明实施例2步骤a在衬底上制浮栅电极的示意图。

[0032] 图3是本发明实施例2步骤b制备隧穿层的示意图。

- [0033] 图4是本发明实施例2步骤c制备第一有源层和第二有源层的示意图。
- [0034] 图5是本发明实施例2步骤d制备的第二绝缘层和第一金属导电层的示意图。
- [0035] 图6是本发明实施例2步骤d制备的栅极绝缘层和栅极电极的示意图。
- [0036] 图7是本发明实施例2步骤e制备的钝化层的示意图。
- [0037] 图8是本发明实施例2步骤f制备的源漏电极的示意图。
- [0038] 在图1至图8中,包括:
- [0039] 衬底100、浮栅电极200、隧穿层300、第一有源层410、第二有源层420、栅极绝缘层500、栅极电极600、钝化层700、源漏电极800。

### 具体实施方式

- [0040] 结合以下实施例对本发明作进一步描述。
- [0041] 实施例1。
- [0042] 一种基于金属氧化物薄膜晶体管的非挥发性存储器,如图1所示,其制备方法通过如下步骤进行:
- [0043] a.在衬底100上制备并图形化金属或半导体层作为浮栅电极200;
- [0044] b.在浮栅电极200上沉积第一绝缘层作为隧穿层300;
- [0045] c.在第一绝缘层上沉积金属氧化物半导体薄膜并图形化形成第一有源层410和第二有源层420;
- [0046] d.在第二有源层420上连续沉积第二绝缘层和第一金属层,图形化第一金属层作为栅极电极600,再以栅极电极600为掩模板、采用自对准的方法,图形化第二绝缘层作为栅极绝缘层500;
- [0047] e.沉积并图形化第三绝缘层作为钝化层700;
- [0048] f.在第三绝缘层上沉积并图形化第二金属层作为源漏电极800,第二金属层作为金属氧化物薄膜晶体管源漏电极800与逻辑电路的互连导线。
- [0049] 其中,衬底100为具有缓冲层的玻璃衬底100或者为具有水氧阻隔层的柔性衬底100。当所述衬底100为具有水氧阻隔层的柔性衬底100时,具体为PEN、PET、PI或者金属箔中的任意一种。
- [0050] 其中,浮栅电极200的厚度为20nm至500nm。
- [0051] 浮栅电极200为铝、铜、钼、钛、银、金、钽、钨或者铬单质单层薄膜;或者浮栅电极200为铝合金单层薄膜;或者浮栅电极200为由铝、铜、钼、钛、银、金、钽、钨、铬或者铝合金中任意两层以上的薄膜构成的多层薄膜。
- [0052] 浮栅电极200也可以为单层金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜或者由金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜叠设而成的多层薄膜;其中  $0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq z \leq 1$ , 且  $x + y + z = 1$ , M为镓、锡、硅、铝、镁、钽、钆、镱、镍、锆或镧系稀土元素中的一种或两种以上的任意组合。
- [0053] 隧穿层300为  $\text{Al}_2\text{O}_3$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 、 $\text{HfO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{ZrO}_2$  或者  $\text{Y}_2\text{O}_3$  的单层绝缘薄膜或是由其中任意两种以上的绝缘薄膜构成的多层绝缘薄膜,隧穿层300的厚度为4nm至300nm。
- [0054] 第一有源层410与第二有源层420的成分相同。第一有源层410为单层金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜或者由金属氧化物  $(\text{In}_2\text{O}_3)_x (\text{MO})_y (\text{ZnO})_z$  薄膜叠设而成的多层

薄膜;其中 $0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq z \leq 1$ ,且 $x+y+z=1$ ,M为镓、锡、硅、铝、镁、钽、钪、镱、镍、锆或镧系稀土元素中的一种或两种以上的任意元素组合构成的单层薄膜。第一有源层410的厚度为10nm至50nm,第二有源层420的厚度为10nm至50nm。

[0055] 第二绝缘层为由材质 $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$ 、或 $\text{Y}_2\text{O}_3$ 的单层绝缘薄膜或是由其中任意两种以上的绝缘薄膜构成的多层绝缘薄膜,第二绝缘层厚度为50nm至500nm。

[0056] 第一金属导电层为Al、Cu、Mo、Ti、Ag、Au、Ta、Cr或铝合金单层金属薄膜,或由单层Al、Cu、Mo、Ti、Ag、Au、Ta、Cr或铝合金中任意两层以上构成的多层薄膜,第一金属导电层的厚度为100nm至2000nm。

[0057] 第三绝缘层作为钝化层700,材料为 $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Y}_2\text{O}_3$ 、聚酰亚胺、光刻胶、苯丙环丁烯或聚甲基丙烯酸甲酯中的任意一种或者由其中任意两种以上的材料制备而成的多层薄膜,第三绝缘层厚度为50nm~2000nm。

[0058] 第二金属导电层为材质为Al、Cu、Mo或者Ti中的任意一种或者是由其中任意两种单质构成的合金材料。

[0059] 本实施例的基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,根据顶栅共面结构的金属氧化物薄膜晶体管,在不增加光刻成本的前提下,同时完成薄膜晶体管和挥发性存储器的制备,实现了在较少的光刻次数内同时完成高性能的存储器和薄膜晶体管制作,大大降低了薄膜型功能电路的集成成本。

[0060] 实施例2。

[0061] 一种基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,通过如下步骤进行的。

[0062] a. 在衬底100上使用PVD法沉积50nm的IGZO薄膜并进行图形化得到浮栅电极200,如图2所示。

[0063] b. 再使用ALD法沉积20nm的 $\text{Al}_2\text{O}_3$ 作为第一绝缘层作为隧穿层300,如图3所示。

[0064] c. 使用PVD法在第一绝缘层上沉积30nm的ITZO金属氧化物半导体薄膜并图形化形成第一有源层410和第二有源层420,如图4所示。

[0065] d. 在第二有源层420上使用PECVD法连续沉积300nm的 $\text{SiO}_2$ 第二绝缘层和200nm厚的Mo材料的第一金属层,如图5所示;然后图形化第一金属层作为栅极电极600,再以栅极电极600为掩模板、采用自对准的方法,图形化 $\text{SiO}_2$ 第二绝缘层作为栅极绝缘层500,如图6所示。

[0066] e. 使用PECVD法沉积200/100nm的 $\text{SiO}_2/\text{SiN}_x$ 叠层薄膜作为钝化层700,如图7所示。

[0067] f. 在第三绝缘层上使用PVD法沉积30/200/30nm的Mo/Al/Mo电极作为源漏电极800,第二金属层作为金属氧化物薄膜晶体管源漏电极800与逻辑电路的互连导线,如图8所示,即得到基于金属氧化物薄膜晶体管的非挥发性存储器。

[0068] 本发明的基于金属氧化物薄膜晶体管的非挥发性存储器的制备方法,根据顶栅共面结构的金属氧化物薄膜晶体管,在不增加光刻成本的前提下,同时完成薄膜晶体管和挥发性存储器的制备,实现了在较少的光刻次数内同时完成高性能的存储器和薄膜晶体管制作,大大降低了薄膜型功能电路的集成成本。

[0069] 最后应当说明的是,以上实施例仅用以说明本发明的技术方案而非对本发明保护范围的限制,尽管参照较佳实施例对本发明作了详细说明,本领域的普通技术人员应当理

解,可以对本发明的技术方案进行修改或者等同替换,而不脱离本发明技术方案的实质和范围。



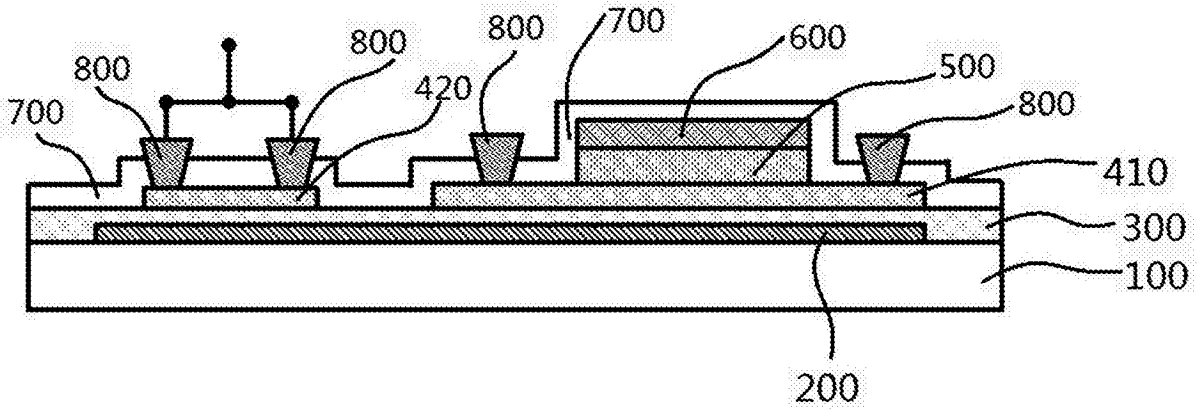


图1



图2

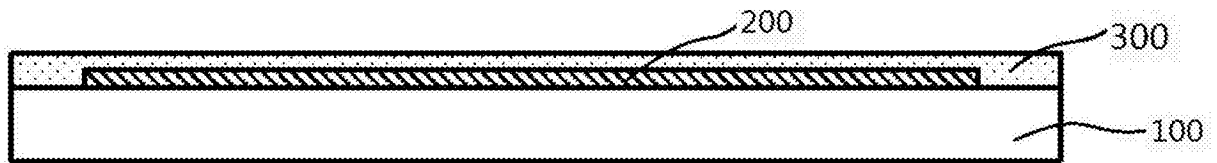


图3

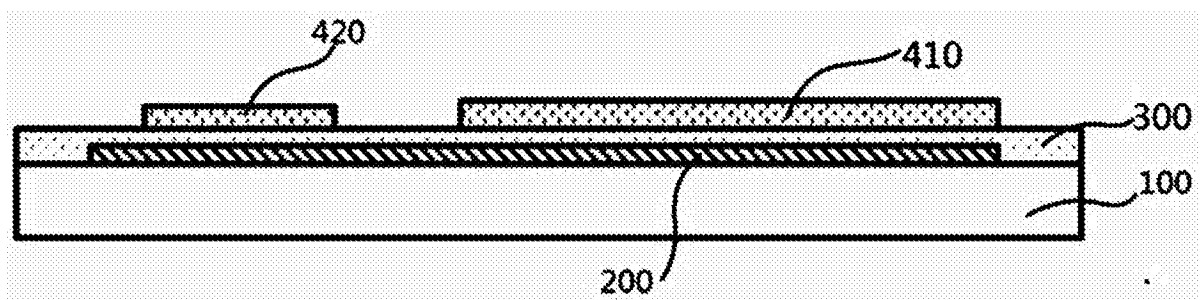


图4

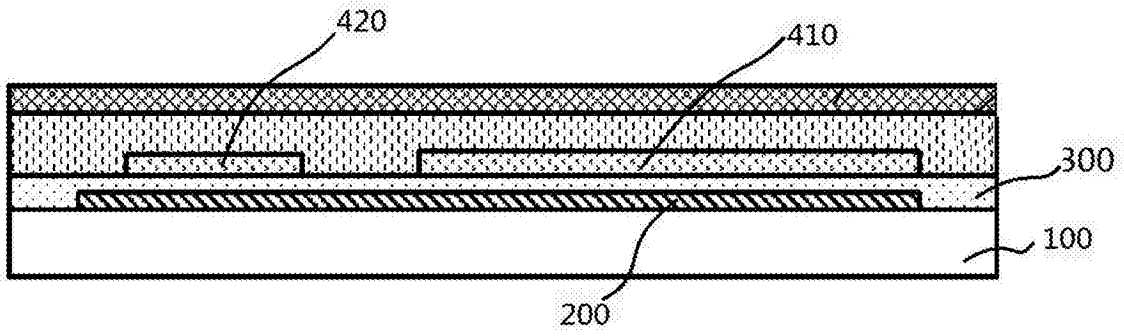


图5

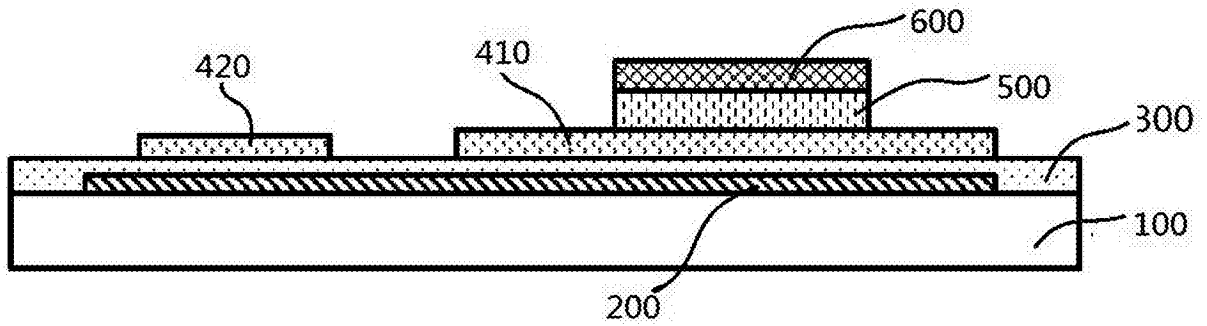


图6

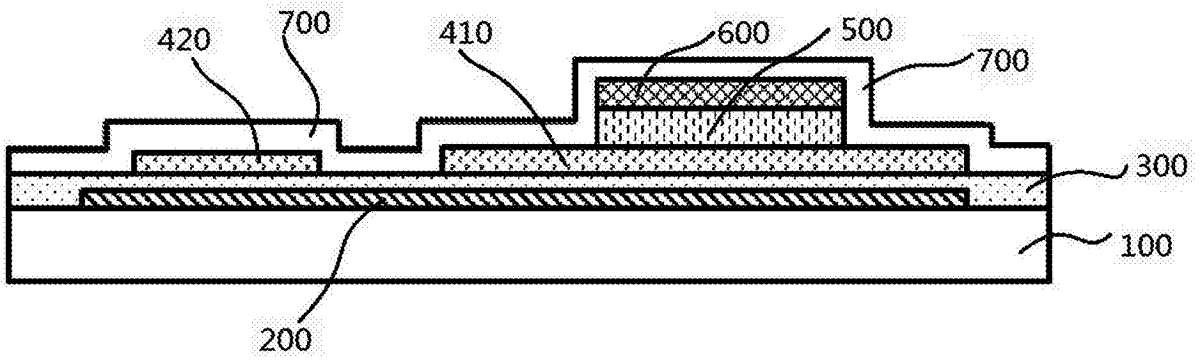


图7

