(19) **日本国特許庁(JP)**

(12) 特 許 公 報(B2)

(11)特許番号

特許第4148976号 (P4148976)

(45) 発行日 平成20年9月10日(2008.9.10)

(24) 登録日 平成20年7月4日(2008.7.4)

(51) Int.Cl.			FΙ		
HO1S	5/042	(2006.01)	HO1S	5/042	610
HO1S	<i>5/323</i>	(2006.01)	HO1S	5/323	610
HO1L	33/00	(2006.01)	HO1L	33/00	C
HO1L	21/3065	(2006.01)	HO1L	21/302	105B

請求項の数 7 (全 16 頁)

(21) 出願番号	特願2006-348161 (P2006-348161)	(73) 特許権者 000001889	_		
(22) 出願日	平成18年12月25日 (2006.12.25)	三洋電機株式会社			
(62) 分割の表示	特願2003-74966 (P2003-74966)	大阪府守口市京阪本通2丁目5番5号			
	の分割	(74) 復代理人 100117064			
原出願日	平成15年3月19日 (2003.3.19)	弁理士 伊藤 市太郎			
(65) 公開番号	特開2007-129252 (P2007-129252A)	(74) 代理人 100133514			
(43) 公開日	平成19年5月24日 (2007.5.24)	弁理士 寺山 啓進			
審查請求日	平成19年1月19日 (2007.1.19)	(74) 代理人 100122910			
(31) 優先権主張番号	特願2002-85085 (P2002-85085)	弁理士 三好 広之			
(32) 優先日	平成14年3月26日 (2002.3.26)	(72) 発明者 戸田 忠夫			
(33) 優先権主張国	日本国(JP)	京都府相楽郡山城町大字平尾小字越中谷8	京都府相楽郡山城町大字平尾小字越中谷8		
		-24			
		(72) 発明者 畑 雅幸			
		大阪府守口市京阪本通2丁目5番5号 3	大阪府守口市京阪本通2丁目5番5号 三		
		洋電機株式会社内	洋電機株式会社内		
		最終頁に続く			

(54) 【発明の名称】窒化物系半導体素子の製造方法

(57)【特許請求の範囲】

【請求項1】

n型の窒化物系半導体からなる基板の裏面側を研磨することによって前記基板を所定の厚みにする工程と、

前記基板の裏面側を 0 . 5 µ m以上エッチング除去する<u>ことにより、前記研磨により発</u>生した転位を含む裏面近傍の領域を除去する工程と、

前記エッチング除去された前記基板の裏面上にn側電極を形成する工程とを備え<u>、</u>前記n側電極と前記基板との間のコンタクト抵抗を0.05 cm²以下とする、窒化物系半導体素子の製造方法。

【請求項2】

前記基板の裏面側を研磨する工程は、前記基板を180µm以下に研磨する工程を含む、請求項1に記載の窒化物系半導体素子の製造方法。

【請求項3】

前記n側電極を形成する工程は、前記基板の窒素面に前記n側電極を形成する工程を含む、請求項1または2に記載の窒化物系半導体素子の製造方法。

【請求項4】

前記基板の上面上にn型層、活性層およびp型層を含む窒化物系半導体層を形成する工程と、

前記 p 型層上に p 側電極を形成する工程とをさらに備える、請求項 1 ~ 3 に記載の窒化物系半導体素子の製造方法。

【請求項5】

前記室化物系半導体層を形成する工程は、前記 n 型層にSi、Se及びGeのいずれかをドープする工程を含む、請求項 4 に記載の窒化物系半導体素子の製造方法。

【請求項6】

前記基板は、HVPE法により形成されており、

前記室化物系半導体層を形成する工程は、MOCVD法により前記室化物系半導体層を 形成する工程を含む、請求項4または5に記載の窒化物系半導体素子の製造方法。

【請求項7】

前記室化物系半導体層を劈開することにより前記室化物系半導体層に共振器端面を形成する工程をさらに備える、請求項4~6に記載の窒化物系半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、窒化物系半導体素子の製造方法に関し、特に、電極を有する窒化物系半導体素子の製造方法に関する。

【背景技術】

[0002]

近年、窒化物系半導体レーザ素子は、次世代の大容量光ディスク用光源としての利用が期待され、その開発が盛んに行われている。

[0003]

通常、窒化物系半導体レーザ素子を形成する場合、絶縁性のサファイア基板が用いられる。しかし、サファイア基板上に、窒化物系半導体層を形成する場合、サファイア基板と窒化物系半導体層との格子定数の差が大きいので、窒化物系半導体層内に格子定数の差に起因した多数の結晶欠陥(転位)が発生するという不都合があった。その結果、窒化物系半導体レーザ素子の特性が低下するという問題点があった。

[0004]

そこで、従来、窒化物系半導体層との格子定数の差が小さいGaN基板などの窒化物系 半導体基板を用いた窒化物系半導体レーザ素子が提案されている。

[0005]

図7は、n型GaN基板を用いて形成された従来の窒化物系半導体レーザ素子を示した断面図である。図7を参照して、従来の窒化物系半導体レーザ素子の製造プロセスでは、n型GaN基板101上に成長される窒化物系半導体層(102~110)の結晶性を向上させるため、窒化物系半導体層(102~110)は、ウルツ鉱構造を有するn型GaN基板1のGa面((HKLM)面:Mは正の整数)上に成長される。また、ウルツ鉱構造を有するn型GaN基板101の窒素面((HKL-M)面:Mは正の整数)は、裏面として用いられるとともに、このn型GaN基板101の裏面上にn側電極112が形成される。以下、従来の窒化物系半導体レーザ素子の製造プロセスを詳細に説明する。

[0006]

図7に示すように、約300μm~約500μmの厚みを有するn型GaN基板101の上面(Ga面)上に、MOCVD法(Metal Organic Chemical Vapor Deposition;有機金属化学気相成長法)などを用いて、約3μmの厚みを有するn型GaNからなるn型層102と、約100nmの厚みを有するn型In $_{0.05}$ Ga $_{0.95}$ Nからなるn型バッファ層103と、約400nmの厚みを有するn型Al $_{0.05}$ Ga $_{0.95}$ Nからなるn型グラッド層104と、約70nmの厚みを有するn型GaNからなるn型光ガイド層105と、MQW(Multiple Quantum Well;多重量子井戸)構造を有するMQW活性層106と、約200nmの厚みを有するp型Al $_{0.2}$ Ga $_{0.8}$ Nからなるp型層107と、約70nmの厚みを有するp型GaNからなるp型光ガイド層108と、約400nmの厚みを有するp型Al $_{0.05}$ Ga $_{0.95}$ Nからなるp型グラッド層109と、約100nmの厚みを有するp型GaNからなるp型グラッド層109と、約100nmの厚みを有するp型GaNからなるp型グラッド層109と、約100nmの厚みを有するp型GaNからなるp型グラッド層109と、約100nmの厚みを有するp型GaNからなるp型

10

20

30

40

[0007]

次に、p型コンタクト層110の上面上の所定領域に、p側電極111を形成する。そして、n型GaN基板101の裏面をn型GaN基板101が所定の厚み(100μm程度)になるまで研磨した後、n型GaN基板101の裏面(窒素面)上に、n側電極112を形成する。最後に、n型GaN基板101および各層102~110を劈開することにより、素子分離および共振器端面の形成を行う。これにより、図7に示した従来の窒化物系半導体レーザ素子が完成される。

[0008]

図7に示した従来の窒化物系半導体レーザ素子では、n型GaN基板101の硬度が非常に大きいので、劈開により素子分離および共振器端面の形成を良好に行うのが困難であるという不都合がある。このような不都合に対処するため、劈開工程の前にn型GaN基板の裏面を機械研磨して、n型GaN基板の裏面の凹凸の大きさを小さくすることによって、素子分離および共振器端面の形成を良好に行う方法が提案されている(たとえば、特許文献1参照)。

【特許文献1】特開2002-26438号公報

【発明の開示】

【発明が解決しようとする課題】

[0009]

しかしながら、上記特許文献1に開示された従来の方法では、n型GaN基板の裏面を機械研磨する際に、n型GaN基板の裏面近傍に応力が加わる。このため、n型GaN基板の裏面近傍にクラックなどの微細な結晶欠陥が発生するという不都合がある。その結果、n型GaN基板と、n型GaN基板の裏面(窒素面)上に形成されたn側電極とのコンタクト抵抗が増加するという問題点があった。

[0010]

また、n型GaN基板の窒素面は、酸化されやすいので、これによっても、n型GaN 基板の裏面(窒素面)上に形成されたn側電極とのコンタクト抵抗が増加するという問題 点があった。

[0011]

この発明は、上記のような課題を解決するためになされたものであり、この発明の1つの目的は、窒化物系半導体基板などの窒素面と電極とのコンタクト抵抗を低減することが可能な窒化物系半導体素子の製造方法を提供することである。

[0012]

この発明のもう1つの目的は、上記の窒化物系半導体素子の製造方法において、窒化物系半導体基板などの窒素面近傍の結晶欠陥を低減することである。

【課題を解決するための手段】

[0014]

上記目的を達成するために、この発明<u>の</u>窒化物系半導体素子の製造方法は、<u>n型の窒化物系</u>半導体からなる基板の裏面側を研磨することによって基板を所定の厚みにする工程と、基板の裏面側を 0 . 5 μ m以上エッチング除去する工程と、エッチング除去された基板の裏面上に n 側電極を形成する工程とを備えることにより、 n 側電極と基板との間のコンタクト抵抗を 0 . 0 5 c m ² 以下とする。

[0015]

こ<u>の室</u>化物系半導体素子の製造方法では、上記のように、ウルツ鉱構造を有する n 型の窒化物系半導体層および窒化物系半導体基板のいずれかからなる第 1 半導体層の裏面を、エッチングすることによって、研磨工程などに起因して発生した第 1 半導体層の裏面近傍の結晶欠陥を含む領域を除去することができるので、第 1 半導体層の裏面近傍の結晶欠陥を低減することができる。これにより、結晶欠陥による電子キャリアのトラップなどに起因する電子キャリア濃度の低下を抑制することができるので、第 1 半導体層の裏面の電子キャリア濃度を大きくすることができる。その結果、第 1 半導体層と n 側電極とのコンタクト抵抗を低減することができる。また、第 1 半導体層の裏面をエッチングすることによ

10

20

30

40

20

30

40

50

って、機械研磨の場合に比べて、第1半導体層の裏面の平坦性を向上させることができる。これにより、第1半導体層の裏面上に形成されるn側電極の平坦性を向上させることができるので、n側電極を放熱基台に取り付ける構造の場合には、n側電極と放熱基台との密着性を向上させることができる。その結果、良好な放熱特性を得ることができる。また、第1半導体層の裏面上に形成されるn側電極の平坦性を向上させることができるので、n側電極にワイヤボンディングを行う構造の場合には、n側電極に対するワイヤボンディングのボンディング特性を向上させることができる。

[0016]

上記<u>の</u>窒化物系半導体素子の製造方法において、好ましくは、第1半導体層の裏面は、第1半導体層の窒素面を含む。ここで、窒素面とは、全て窒素面である場合のみならず、窒素面が主体の面である場合を含む広い概念である。具体的には、窒素面が50%以上ある面は、本発明の窒素面に含まれる。このように第1半導体層の裏面が窒素面である場合には、裏面が酸化されやすいので、裏面の酸化された部分をエッチングにより除去することができる。これにより、第1半導体層とn側電極とのコンタクト抵抗をより低減することができる。

[0017]

上記<u>の</u>窒化物系半導体素子の製造方法において、好ましくは、エッチングする工程は、第1半導体層の裏面を反応性エッチングによりエッチングする工程を含む。このように構成すれば、反応性エッチングにより、容易に、第1半導体層の裏面の平坦性を向上させることができるとともに、裏面近傍の結晶欠陥を低減することができる。なお、本発明の反応性エッチングは、ドライエッチングとほぼ同じ意味を有する。

[0018]

上記反応性エッチングによりエッチングする工程を含む窒化物系半導体素子の製造方法において、好ましくは、反応性エッチングによりエッチングする工程は、 $C1_2$ ガスとB $C1_3$ ガスとを用いて反応性エッチングによりエッチングする工程を含む。このように構成すれば、容易に、第1半導体層の裏面の平坦性を向上させることができるとともに、裏面近傍の結晶欠陥を低減することができる。この場合、反応性エッチングによりエッチングする工程における $C1_2$ ガスに対する $BC1_3$ ガスの流量比は、30%以上70%以下であるのが好ましい。この $C1_2$ ガスに対する $BC1_3$ ガスの流量比の範囲は、実験により第1半導体層の裏面の平坦性を向上させることができることが確認された範囲であるので、この範囲の流量比を用いれば、確実に第1半導体層の裏面の平坦性を向上させることができる。

[0019]

上記<u>の</u>室化物系半導体素子の製造方法において、好ましくは、n側電極を形成する工程に先立って、エッチングされた第1半導体層の窒素面を、塩素、フッ素、臭素、ヨウ素、イオウおよびアンモニウムの少なくとも1つを含む溶液に浸す工程をさらに備える。このように構成すれば、第1半導体層の窒素面のエッチングによる残留物を容易に除去することができる。これにより、第1半導体層とn側電極とのコンタクト抵抗をより低減することができる。この場合、n側電極を形成する工程に先立って、第1半導体層の裏面をHC1溶液により塩酸処理する工程をさらに備える。このように構成すれば、第1半導体層の裏面のエッチングにより裏面に付着した塩素系残留物を容易に除去することができる。

[0020]

上記<u>の</u>窒化物系半導体素子の製造方法において、好ましくは、エッチングする工程に先立って、第1半導体層の裏面を研磨する工程をさらに備える。このように第1半導体層の裏面を研磨した場合にも、研磨後のエッチング工程により、第1半導体層の裏面の平坦性を向上することができるとともに、研磨に起因して発生した裏面近傍の結晶欠陥を低減することができる。

[0021]

上記<u>の</u>窒化物系半導体素子の製造方法において、好ましくは、エッチングする工程は、 第1半導体層の裏面をウェットエッチングによりエッチングする工程を含む。このように

20

30

40

50

構成すれば、ウェットエッチングにより、容易に、第1半導体層の裏面の平坦性を向上させることができるとともに、裏面近傍の結晶欠陥を低減することができる。この場合、ウェットエッチングによりエッチングする工程は、王水、KOHおよび $K_2S_2O_8$ からなるグループから選択される少なくとも1つのエッチング液を用いてエッチングする工程を含むのが好ましい。また、ウェットエッチングによりエッチングする工程は、約120 に昇温した状態でエッチングする工程を含むのが好ましい。このように構成すれば、ウェットエッチングを室温で行う場合の約10倍のエッチングレートを得ることができる。

[0022]

この発明<u>の</u>窒化物系半導体素子の製造方法は、ウルツ鉱構造を有するn型の窒化物系半 導体層および窒化物系半導体基板のいずれかからなる第1半導体層の窒素面を、反応性エッチングによりエッチングする工程と、その後、エッチングされた第1半導体層の窒素面上に、n側電極を形成する工程とを備えている。

[0023]

この窒化物系半導体素子の製造方法では、上記のように、ウルツ鉱構造を有するn型の 窒化物系半導体層および窒化物系半導体基板のいずれかからなる第1半導体層の窒素面を 、反応性エッチングによりエッチングすることによって、研磨工程などに起因して発生し た第1半導体層の窒素面近傍の結晶欠陥を含む領域を除去することができるので、第1半 導体層の窒素面近傍の結晶欠陥を低減することができる。これにより、結晶欠陥による電 子キャリアのトラップなどに起因する電子キャリア濃度の低下を抑制することができるの で、第1半導体層の窒素面の電子キャリア濃度を大きくすることができる。その結果、第 1半導体層とn側電極とのコンタクト抵抗を低減することができる。また、第1半導体層 の窒素面を反応性エッチングによりエッチングすることによって、機械研磨の場合に比べ て、第1半導体層の窒素面の平坦性を向上させることができる。これにより、第1半導体 層の窒素面上に形成されるn側電極の平坦性を向上させることができるので、n側電極を 放熱基台に取り付ける構造の場合には、n側電極と放熱基台との密着性を向上させること ができる。その結果、良好な放熱特性を得ることができる。また、第1半導体層の窒素面 上に形成されるn側電極の平坦性を向上させることができるので、n側電極にワイヤボン ディングを行う構造の場合には、n側電極に対するワイヤボンディングのボンディング特 性を向上させることができる。

[0024]

この発明の<u>製造方法により製造される</u>窒化物系半導体素子は、ウルツ鉱構造を有するn型の窒化物系半導体層および窒化物系半導体基板のいずれかからなる第1半導体層と、第1半導体層の裏面上に形成されたn側電極とを備え、n側電極と第1半導体層とのコンタクト抵抗は、0.05 cm²以下である。

[0025]

こ<u>の室</u>化物系半導体素子では、n 側電極と第 1 半導体層とのコンタクト抵抗を、0.0 5 c m^2 以下にすることによって、n 側電極と第 1 半導体層とのコンタクト抵抗が低減された良好な素子特性を有する窒化物系半導体素子を得ることができる。

[0026]

上記 \underline{o} 室化物系半導体素子において、好ましくは、第1半導体層の n 側電極との界面近傍における電子キャリア濃度は、1 × 1 0 17 c m $^{-3}$ 以上である。このように構成すれば、容易に、 n 側電極と第1半導体層とのコンタクト抵抗が低減された窒化物系半導体素子を得ることができる。

[0027]

上記 \underline{o} 室化物系半導体素子において、好ましくは、第1半導体層のn側電極との界面近傍における転位密度は、 1×10^9 cm $^{-2}$ 以下である。このように構成すれば、第1半導体層のn側電極との界面近傍における結晶欠陥(転位)を低減することができるので、第1半導体層のn側電極との界面におけるコンタクト抵抗を低減することができる。

[0028]

上記の窒化物系半導体素子において、好ましくは、第1半導体層の裏面は、第1半導体

層の窒素面を含む。

[0029]

上記反応性エッチングによりエッチングする工程を含む窒化物系半導体素子の製造方法において、好ましくは、反応性エッチングによりエッチングする工程におけるエッチング深さとエッチング時間とは、比例関係にある。このように構成すれば、エッチング時間を調整することにより、エッチング深さを精度よく制御することができる。

[0030]

上記<u>の</u>窒化物系半導体素子の製造方法において、好ましくは、エッチングする工程は、第 1 半導体層の裏面をエッチングすることにより、第 1 半導体層の裏面を鏡面にする工程を含む。このように構成すれば、より良好な第 1 半導体層の裏面の平坦性を得ることができる。

[0031]

上記<u>の</u>室化物系半導体素子の製造方法において、好ましくは、n側電極の形成工程の後、熱処理を施す工程をさらに備える。このように構成すれば、第1半導体層とn側電極とのコンタクト抵抗をより低減することができる。

[0032]

上記<u>の</u>室化物系半導体素子の製造方法において、好ましくは、エッチングする工程は、第 1 半導体層の裏面を約 1 μ m以上の厚み分エッチングする工程を含む。このように構成すれば、研磨工程などに起因して発生した第 1 半導体層の裏面近傍の結晶欠陥を含む領域を十分に除去することができるので、第 1 半導体層の裏面近傍の結晶欠陥をより低減することができる。

[0033]

上記 \underline{o} 室化物系半導体素子の製造方法において、第1半導体層は、GaN、BN、A1N、InNおよびT1Nからなるグループより選択される少なくとも1つの材料からなる n 型の室化物系半導体層および窒化物系半導体基板を含んでいてもよい。また、n 側電極は、A1 膜を含んでいてもよい。

[0034]

上記<u>の</u>室化物系半導体素子の製造方法において、好ましくは、窒化物系半導体素子は、 室化物系半導体発光素子である。このように構成すれば、窒化物系半導体発光素子におい て、第1半導体層とn側電極とのコンタクト抵抗を低減することができるので、良好な発 光特性を有する窒化物系半導体発光素子を得ることができる。

[0035]

上記 \underline{o} 室化物系半導体素子において、第1半導体層は、GaN、BN、AlN、InNおよびTlNからなるグループより選択される少なくとも1つの材料からなるn型の室化物系半導体層および窒化物系半導体基板を含んでいてもよい。また、n側電極は、Al膜を含んでいてもよい。

[0036]

上記<u>の</u>窒化物系半導体素子において、好ましくは、窒化物系半導体素子は、窒化物系半導体発光素子である。このように構成すれば、窒化物系半導体発光素子において、第 1 半導体層と n 側電極とのコンタクト抵抗を低減することができるので、良好な発光特性を有する窒化物系半導体発光素子を得ることができる。

【発明の効果】

[0037]

本発明によると、窒化物系半導体基板などの窒素面と電極とのコンタクト抵抗を低減することが可能な窒化物系半導体素子の製造方法を提供することができる。

[0038]

また、本発明によると、上記の窒化物系半導体素子の製造方法において、窒化物系半導体基板などの窒素面近傍の結晶欠陥を低減することができる。

[0039]

さらに、本発明によると、窒化物系半導体基板などの窒素面と電極とのコンタクト抵抗

20

10

30

40

20

30

40

50

を低減することが可能な窒化物系半導体素子を提供することができる。

【発明を実施するための最良の形態】

[0040]

以下、本発明を具体化した実施形態を図面に基づいて説明する。

[0041]

図1~図5は、本発明の一実施形態による窒化物系半導体レ・ザ素子の製造プロセスを説明するための断面図および斜視図である。

[0042]

図 1 ~図 5 を参照して、本発明の一実施形態による窒化物系半導体レーザ素子の製造プロセスについて説明する。まず、本実施形態では、たとえば、特開 2 0 0 0 - 4 4 4 0 0 号公報に開示された方法によりウルツ鉱構造を有する酸素ドープの n 型 G a N 基板 1 を形成する。具体的には、H V P E 法を用いて G a A s 基板(図示せず)上に、酸素ドープの n 型 G a N 層を約 1 2 0 μ m ~約 4 0 0 μ m の厚みで形成する。その後、 G a A s 基板を除去することによって、図 1 に示されるような n 型 G a N 基板 1 を得る。この n 型 G a N 基板 1 のホール効果測定による基板キャリア濃度は、 5 × 1 0 18 c m $^{-3}$ である。また、 n 型 G a N 基板 1 の S I M S (S e c o n d a r y I o n M a s s S p e c t r o s c o p y) 分析による不純物濃度は、 1 × 1 0 19 c m $^{-3}$ である。なお、 n 型 G a N 基板 1 は、本発明の「第 1 半導体層」の一例である。

[0043]

[0044]

なお、MQW活性層 4 は、約 2 0 n mの厚みのG a N からなる 4 層のバリア層と、約 3 . 5 n mの厚みの I n $_{0.15}$ G a $_{0.85}$ N からなる 3 層の井戸層とを交互に積層することにより形成する。また、原料ガスとしては、G a (C H $_3$) $_3$ と、I n (C H $_3$) $_3$ と、A 1 (C H $_3$) $_3$ と、N H $_3$ とを用い、キャリアガスとしては、H $_2$ とN $_2$ とを用いる。本実施形態では、これらの原料ガスの供給量を変化させることにより、各層 2 ~ 6 の組成を調整している。また、n型バッファ層 2 および n 型クラッド層 3 の n 型ドーパントとしては、S i H $_4$ ガス (S i) を用いる。 p 型クラッド層 5 および p 型コンタクト層 6 の p 型ドーパントとしては、C D $_2$ M g ガス (M g) を用いる。

[0045]

次に、フォトリソグラフィ技術およびエッチング技術を用いて、 p型コンタクト層 6 および p型クラッド層 5 の一部の領域をエッチングする。これにより、図 2 に示すように、p型クラッド層 5 の凸部と p型コンタクト層 6 とからなる約 2 μ mの幅を有する凸部 (リッジ部)を形成する。次に、p型コンタクト層 6 の上面上に、下から上に向かって、約 1 n mの厚みを有する P t 膜と、約 1 0 n mの厚みを有する P d 膜と、約 3 0 0 n mの厚みを有する N i 膜とからなる p 側電極 7 を形成する。これにより、図 2 に示したような複数の素子が形成される領域を含む窒化物系半導体レーザ素子構造 2 0 が形成される。

[0046]

この後、図3および図4に示すように、n型GaN基板1の(000-1)面である裏面(窒素面)を機械研磨する。この研磨工程に用いる機械研磨装置30は、図3に示すように、平坦な表面を有するガラス基板11と、上下に移動可能で、かつ、R方向に回転可能に支持されたホルダ12と、バフ13とから構成されている。バフ13上には、約0.2 μ m~約1 μ mの粒子粗さのダイヤモンド、酸化ケイ素またはアルミナなどからなる研磨剤(図示せず)が配置されている。この研磨剤の粒子粗さは、約0.2 μ m~約0.5 μ mの範囲であれば、特に良好に裏面研磨を行うことができる。また、ホルダ12の下面

20

30

40

50

には、図3および図4に示すように、窒化物系半導体レーザ素子構造20が、ワックス14により、ホルダ12と直接接触することのないように間隔を隔てて取り付けられている。これにより、機械研磨に際して、窒化物系半導体レーザ素子構造20が破損するのを防止する。なお、ガラス基板11などに代えて、金属などからなる平坦な研磨盤を用いてもよい。

[0047]

図3に示した機械研磨装置30を用いて、n型GaN基板1の裏面(窒素面)をn型GaN基板1の厚みが約120μm~約180μmになるまで研磨する。具体的には、ホルダ12の下面に取り付けられた窒化物系半導体レーザ素子構造20のn型GaN基板1の裏面(図4参照)を、研磨剤が配置されているバフ13の上面に、一定の負荷で押圧する。そして、バフ13(図3参照)に水またはオイルを流しながら、ホルダ12をR方向に回転する。このようにして、n型GaN基板1の厚みが約120μm~約180μmになるまで機械研磨を行う。なお、n型GaN基板1の厚みを、約120μm~約180μmの範囲に加工するのは、この範囲の厚みであれば、後述する劈開工程を良好に行うことができるためである。

[0048]

[0049]

ここで、上記したエッチングによる効果を確認するために、エッチング前後における n型 GaN基板 1 の裏面の結晶欠陥(転位)密度を、TEM(Transmission Electron Microscope)分析により測定した。その結果、エッチング前には、結晶欠陥密度は、 1×10^{10} cm⁻²以上であったのに対して、エッチング後には、結晶欠陥密度は、 1×10^{6} cm⁻²以下にまで減少していることが判明した。また、エッチング後の n型 GaN基板 1 の裏面近傍の電子キャリア濃度を、エレクトロケミカル C-V測定濃度プロファイラーにより測定した。その結果、n型 GaN基板 1 の裏面近傍の電子キャリア濃度は、 1.0×10^{18} cm⁻³以上であった。これにより、RIE法によるエッチングによって、裏面近傍の電子キャリア濃度を、n型 GaN基板 1 の基板キャリア濃度(5×10^{18} cm⁻³)と同程度にできることがわかった。

[0050]

また、上記したエッチング条件では、エッチング時間とエッチング深さとは比例関係になる。したがって、エッチング時間を調整することにより、エッチング深さを精度よく制御することができる。また、エッチングガスの組成により、エッチングレートおよび表面状態は変化する。図 6 は、R I E 法のエッチングガスを変化させた場合のエッチングレートの変化を示したグラフである。この場合、C 1_2 ガス流量を 1 0 s c c mに固定するとともに、B C 1_3 ガス流量を変化させた場合のエッチングレートを測定した。その結果、図 6 に示すように、C 1_2 ガスに対する B C 1_3 ガスの流量比が、 3 0 %以上 7 0 %以下の範囲であれば、エッチングされた面が平坦な鏡面になることが判明した。なお、C 1_2 ガスに対する B C 1_3 ガスの流量比が、 5 %未満の場合または 8 5 %を越える場合には、エッチングされた面の平坦性が損なわれるとともに、白濁した面となった。

[0051]

上記のようなエッチング工程を行った後、窒化物系半導体レーザ素子構造 2 0 を、室温の H C 1 溶液 (濃度 1 0 %)に 1 分間浸漬することにより塩酸処理を行う。これにより、

RIE法によるエッチング時に、n型GaN基板1の裏面に付着した塩素系残留物が除去される。

[0052]

この後、スパッタリング法または真空蒸着法などを用いて、窒化物系半導体レーザ素子構造 2 0 の n 型 G a N 基板 1 の裏面(窒素面)上に、 n 型 G a N 基板 1 の裏面に近い方から順に、 6 n m の厚みを有する A 1 膜と、 2 n m の厚みを有する S i 膜と、 1 0 n m の厚みを有する N i 膜と、 3 0 0 n m の厚みを有する A u 膜とからなる n 側電極 8 を形成する

[0053]

最後に、劈開により、素子分離および共振器端面の形成を行うことによって、図 5 に示すような本実施形態による窒化物系半導体レーザ素子が完成される。

[0054]

本実施形態による窒化物系半導体レーザ素子の製造プロセスでは、上記したように、 n型 G a N基板 1 の裏面(窒素面)を、 R I E 法によりエッチングすることによって、 研磨工程に起因して発生した n型 G a N基板 1 の裏面近傍の結晶欠陥を含む領域を除去することができる。 これにより、 結晶欠陥による電子キャリアのトラップなどに起因する電子・ vリア濃度の低下を抑制することができる。また、 n型 G a N基板 1 の裏面が窒素面である場合には、 n型 G a N基板 1 の裏面が酸化されやすいので、 その酸化された部分をエッチングにより除去することができる。 これらの結果、 n型 G a N基板 1 と n 側電極 8 とのコンタクト抵抗を T L M 法 (T r a n s m i s s i o n L i n e M o d e 1)により測定したところ、 コンタクト抵抗は、 2 . 0 × 10 · 4 c m 2以下であった。また、 n型 G a N基板 1 の裏面(窒素面)上に n 側電極 8 を形成した後、 さらに 5 0 0 の窒素ガス雰囲気中で 1 0 分間の熱処理を行った場合には、 コンタクト抵抗はさらに低い 1 . 0 × 10 · 5 c m 2 であった。

[0055]

また、本実施形態による窒化物系半導体レーザ素子の製造プロセスでは、上記したように、n型GaN基板1の裏面を、RIE法によりエッチングすることによって、機械研磨の場合に比べて、n型GaN基板1の裏面の平坦性をより向上させることができる。これにより、n型GaN基板1の裏面上に形成されたn側電極8の平坦性を向上させることができる。その結果、窒化物系半導体レーザ素子をジャンクションダウンで取り付ける構造の場合には、n側電極8に対するワイヤボンディングのボンディング特性を向上させることができる。また、n側電極8を放熱基台(サブマウント)に取り付ける構造の場合には、n側電極8と放熱基台との密着性を向上させることができるので、良好な放熱特性を得ることができる。

[0056]

次に、RIE法を用いてn型GaN基板の裏面(窒素面)のエッチングを行う本発明の効果をより詳細に確認するため、以下の表1に示すような実験を行った。

10

20

40

50

【表1】

試料	電極形成方法(裏面処理条件)	コンタクト抵抗値 (Ω c m²)	電子キャリア濃度 (c m ⁻³)	
1	GaN基板裏面研磨→n側電極形成	2 0	2. 0×10 ¹⁶	
2	GaN基板裏面研磨→塩酸処理 →n側電極形成	0.1	5. 0×10 ¹⁶	
3	G a N 基板裏面研磨→R I E法(C I 2ガス) による 0. 5 μ m エッチング→ n 側電極形成	0.05	1. 0x10 ¹⁷	10
4	G a N 基板裏面研磨→R I E 法(C I 2ガス) による 1 μ mエッチング→ n 側電極形成	7. 0×1 0 ⁻⁴	7. 1×10 ¹⁷	
5	G a N基板裏面研磨→R I E法(C I 2 + B C I 3 ガス)による 1 μ mエッチング → n 側電極形成	3. 0×10 ⁻⁴	1. 7×10 ¹⁸	
6	G a N基板裏面研磨→R I E法(C I 2 + B C I 3 ガス)による 1 μ mエッチング →塩酸処理→ n 側電極形成	2. 0 _× 10 ⁻⁴	2. 5×10 ¹⁸	20
7	G a N基板裏面研磨→R I E法(C I 2 + B C I 3ガス)による I μ mエッチング →塩酸処理→ n 側電極形成→熱処理	1. 0×10 ⁻⁵	5. 0×10 ¹⁸	

[0057]

上記表1を参照して、ウルツ鉱構造を有するn型GaN基板からなる試料1~7に、種々の窒素面(裏面)処理を施した後、n型GaN基板の裏面近傍の電子キャリア濃度を、エレクトロケミカルC・V測定濃度プロファイラーにより測定した。また、電子キャリア濃度測定後の試料1~7のn型GaN基板の裏面上に、n側電極を形成した後、n型GaN基板とn側電極とのコンタクト抵抗を、TLM法により測定した。

[0058]

なお、試料1~7のn側電極は、上記した一実施形態と同様、A1膜とSi膜とNi膜とAu膜とにより形成した。また、基板研磨、RIE法によるエッチングおよび塩酸処理のその他の条件は、上記した一実施形態と同様である。なお、試料6は、上記した一実施形態の製造プロセスを用いて作製した。

[0059]

結果としては、RIE法を用いてn型GaN基板の裏面のエッチングを行った本発明による試料3~7では、従来と同様の方法により作製された試料1よりもコンタクト抵抗が大きく低減された。具体的には、試料1のコンタクト抵抗は、20 cm²であったのに対して、本発明による試料3~7のコンタクト抵抗は、0.05 cm²以下であった。これは以下の理由によると考えられる。すなわち、本発明による試料3~7では、機械研磨により発生した結晶欠陥を含むn型GaN基板の裏面近傍の領域が、RIE法によるエッチングにより除去されたと考えられる。このため、n型GaN基板の裏面近傍における結晶欠陥に起因して電子キャリア濃度が低下するのが抑制されたためであると考えられる

[0060]

また、本発明による試料 3 ~ 7 では、従来例に対応する試料 1 よりも、 n 型 G a N 基板の裏面近傍の電子キャリア濃度が高かった。具体的には、従来例に対応する試料 1 の電子キャリア濃度は、 2 . 0 × 1 0 16 c m 10 16 m 10 m 10

電子キャリア濃度は、1.0×10¹⁷ c m⁻³以上であった。

[0061]

また、C 1_2 ガスを用いたR I E 法により、 n 型 G a N 基板の裏面を約 1 μ m の厚み分だけ除去した試料 4 では、C 1_2 ガスを用いたR I E 法により、 n 型 G a N 基板の裏面を約 0 . 5 μ m の厚み分だけ除去した試料 3 よりも、低いコンタクト抵抗を得ることができた。これは、約 0 . 5 μ m の厚み分の除去では、機械研磨により発生した結晶欠陥を含む n 型 G a N 基板の裏面近傍の領域を十分に除去することができなかったためであると考えられる。これらの試料において、 n 型 G a N 基板の裏面の結晶欠陥(転位)密度を、 T E M 分析により測定したところ、試料 3 の結晶欠陥密度は 1 \times 1 0 9 c m $^{-2}$ であった。一方、試料 4 では、観察した視野中に結晶欠陥は観察されず、結晶欠陥密度は 1 \times 1 0 6 c m $^{-2}$ 以下であった。したがって、 R I E 法により n 型 G a N 基板の裏面を約 1 . 0 μ m 以上の厚み分除去するのが好ましい。

[0062]

また、C 1_2 ガスおよび B C 1_3 ガスを用いた R I E 法によるエッチングを行った試料 5 では、C 1_2 ガスのみを用いた R I E 法によって n 型 G a N 基板の裏面のエッチングを行った試料 4 に比べて、さらに低いコンタクト抵抗を得ることができた。

[0063]

また、 $C1_2$ ガスおよび $BC1_3$ ガスを用いた RIE法により n型 GaN基板の裏面をエッチングした後、塩酸処理を行った上記一実施形態に対応する試料 6、および、さらに 500 の窒素雰囲気中で 10 分間の熱処理を行った試料 7 では、塩酸処理および熱処理を行わない試料 5 に比べて、さらに低いコンタクト抵抗を得ることができた。また、試料 6 と試料 7 との比較から、熱処理によって、n型 GaN基板とn 側電極とのコンタクト抵抗をさらに減少することができるとともに、n型 GaN基板の裏面近傍の電子キャリア濃度をさらに向上させることが判明した。

[0064]

なお、RIE法によるエッチングを行わずに、10%の濃度のHCl溶液による約10分間の浸漬処理(塩酸処理)を行った試料2では、塩酸処理を行わなかった従来例に対応する試料1よりも、低いコンタクト抵抗を得ることができた。具体的には、試料1のコンタクト抵抗は、20 cm²であったのに対して、試料2のコンタクト抵抗は、0.1 cm²であった。これは、塩酸処理により、n型GaN基板の裏面が清浄化されたためであると考えられる。

[0065]

[0066]

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

[0067]

たとえば、上記一実施形態では、n型 G a N基板 1 を用いて窒化物系半導体レーザ素子を形成した場合について説明したが、本発明はこれに限らず、ウルツ鉱構造を有するn型の窒化物系半導体基板または窒化物系半導体層を用いた場合であってもよい。たとえば、B N (窒化ホウ素)、A 1 N (窒化アルミニウム)、I n N (窒化インジウム)またはI 1 N (窒化タリウム)などからなる窒化物系半導体基板または窒化物系半導体層が考えられる。また、これらの混晶からなる窒化物系半導体基板または窒化物系半導体層であってもよい。

[0068]

10

20

30

また、上記一実施形態では、 n 型 G a N 基板 1 の裏面 (窒素面)を R I E 法によりエッチングしたが、本発明はこれに限らず、他のドライエッチング (反応性エッチング)を用いてもよい。たとえば、反応性イオンビームエッチングや、ラジカルエッチングや、プラズマエッチングを用いてもよい。

[0069]

また、上記一実施形態では、n型GaN基板1の裏面(窒素面)を、 $C1_2$ ガスと $BC1_3$ ガスとを用いて、RIE法によりエッチングを行ったが、本発明はこれに限らず、他のエッチングガスを用いてもよい。たとえば、 $C1_2$ と $SiC1_4$ との混合ガスや $C1_2$ と CF_4 との混合ガスや $C1_2$ がスを用いてもよい。

[0070]

また、上記一実施形態では、RIE法によるエッチング後、窒化物系半導体レーザ素子構造 2 0 を HC 1 溶液に浸漬(塩酸処理)することにより、 n型 GaN基板 1 の裏面に付着した塩素系残留物を除去したが、本発明はこれに限らず、塩素、フッ素、臭素、ヨウ素、イオウおよびアンモニアの少なくとも 1 つを含む溶液に浸漬してもよい。

[0071]

また、上記一実施形態では、n型GaN基板1の上面(Ga面)上に各層2~6を成長した後、n型GaN基板1の裏面(窒素面)を機械研磨した場合について説明したが、本発明はこれに限らず、n型GaN基板1の裏面(窒素面)をあらかじめ所定の厚みに機械研磨した後、n型GaN基板1の上面(Ga面)上に各層2~6を形成する場合であってもよい。また、n型GaN基板1の窒素面の機械研磨を行わない場合であってもよい。

[0072]

また、上記一実施形態では、各層2~6を形成する際のn型ドーパントおよびp型ドーパントとして、それぞれ、SiおよびMgを用いたが、本発明はこれに限らず、他のn型またはp型のドーパントを用いてもよい。たとえば、n型ドーパントして、SeやGeなどを用いてもよい。また、p型ドーパントして、BeやZnなどを用いてもよい。また、上記一実施形態では、常圧MOCVD法により、n型GaN基板1上に各層2~6を形成したが、本発明はこれに限らず、他の成長法により、各層2~6を形成してもよい。たとえば、減圧MOCVD法により、各層2~6を形成してもよい。

[0073]

また、上記一実施形態では、 n型 G a N 基板 1 上に、 n型バッファ層 2 を形成した場合について説明したが、本発明はこれに限らず、 n型バッファ層 2 を形成しない場合であってもよい。この場合、各層 3 ~ 6 の結晶性は若干低下するが、製造プロセスを簡略化することができる。

[0074]

[0075]

また、上記一実施形態では、電流狭窄構造または横方向光閉じ込め構造として、リッジ構造を用いた場合について説明したが、本発明はこれに限らず、高抵抗のブロック層または n 型のブロック層を用いた埋め込み構造により電流狭窄を行ってもよい。また、イオン注入法などにより、電流狭窄層または横方向光閉じ込め構造としての光吸収層を形成してもよい。

[0076]

また、上記一実施形態では、本発明を窒化物系半導体レーザ素子に適用する場合について説明したが、本発明はこれに限らず、ウルツ鉱構造を有するn型の窒化物系半導体層または窒化物系半導体基板を用いた半導体素子であればよい。たとえば、表面の平坦性が要

10

20

30

求されるMESFET (Metal Semiconductor Field Effect Transistor)、HEMT (High Electron Mobility Transistor)、発光ダイオード素子(LED)または面発光レーザ素子(VCSEL(Vertical Cavity Surface Emitting Laser))などに本発明を適用してもよい。

[0077]

また、上記一実施形態では、所定の厚みを有する p 側電極 7 および n 側電極 8 を用いたが、本発明はこれに限らず、他の厚みを有する電極であってもよい。たとえば、電極の各層の厚みを薄くして、電極が透光性を有するように形成することによって、面発光レーザ素子や発光ダイオード素子として用いてもよい。特に、 n 側の電極は透光性を有するような薄い厚みに形成しても、本発明により、 n 側電極のコンタクト抵抗を十分に低くすることができる。

[0078]

また、上記一実施形態では、n型GaN基板1の裏面(窒素面)を、RIE法によりドライエッチングを行ったが、本発明はこれに限らず、n型GaN基板1の裏面(窒素面)をウェットエッチングするようにしてもよい。n型GaN基板1の裏面の窒素面をウェットエッチングする場合には、ウェットエッチング液として、王水、KOHや $K_2S_2O_8$ などを用いる。たとえば、0.1Molo濃度のKOHを用いてn型GaN基板1の裏面の窒素面を室温でウェットエッチングすればよい。なお、この場合、約120 に昇温すれば、室温の場合に比べて、エッチングレートを約10倍にすることができる。

[0079]

[0800]

また、上記一実施形態では、裏面が全て窒素面であるn型GaNジャスト基板を用いる場合について説明したが、本発明はこれに限らず、n型GaN基板の裏面に少しGa面が存在するn型GaNオフ基板を用いてもよい。このn型GaNオフ基板の場合にも、裏面は本発明の窒素面に含まれる。

【図面の簡単な説明】

[0081]

- 【図1】本発明の一実施形態による窒化物系半導体レーザ素子の製造プロセスを説明する ための断面図である。
- 【図2】本発明の一実施形態による窒化物系半導体レーザ素子の製造プロセスを説明する ための断面図である。
- 【図3】本発明の一実施形態による窒化物系半導体レ・ザ素子の製造プロセスを説明する ための断面図である。
- 【図4】図3に示したプロセスにおける拡大断面図である。
- 【図5】本発明の一実施形態による窒化物系半導体レーザ素子の製造プロセスを説明する ための斜視図である。
- 【図6】RIE法のエッチングガスを変化させた場合のエッチングレートの変化を示した グラフである。
- 【図7】従来の窒化物系半導体レーザ素子を示した断面図である。

【符号の説明】

50

40

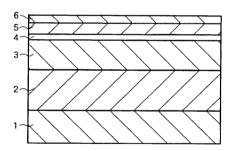
10

20

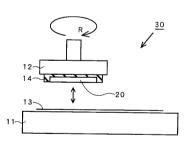
[0082]

- 1 n型GaN基板(第1半導体層)
- 8 n側電極

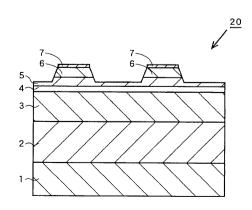
【図1】



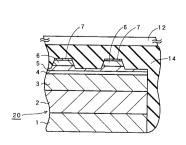
【図3】



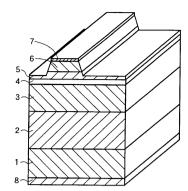
【図2】



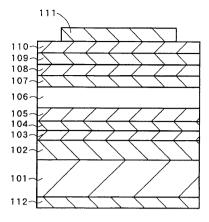
【図4】



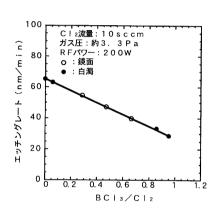
【図5】



【図7】



【図6】



フロントページの続き

(72)発明者 山口 勤

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 野村 康彦

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

審査官 橿本 英吾

(56)参考文献 特開2001-176823(JP,A)

特開平11-330622(JP,A)

特開2001-322899(JP,A)

特開2000-332343(JP,A)

特開2000-068553(JP,A)

(58)調査した分野(Int.CI., DB名)

H01S 5/00-5/50

H01L 33/00

JSTPlus(JDreamII)