



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2017년02월24일  
 (11) 등록번호 10-1710060  
 (24) 등록일자 2017년02월20일

(51) 국제특허분류(Int. Cl.)  
 H01M 10/04 (2015.01) H01M 10/0583 (2010.01)  
 H01M 2/16 (2006.01)  
 (21) 출원번호 10-2014-0105264  
 (22) 출원일자 2014년08월13일  
 심사청구일자 2015년11월04일  
 (65) 공개번호 10-2016-0020204  
 (43) 공개일자 2016년02월23일  
 (56) 선행기술조사문헌  
 KR1020110112241 A  
 WO2006025662 A1  
 KR1020080005629 A  
 KR1020110037781 A

(73) 특허권자  
 주식회사 엘지화학  
 서울특별시 영등포구 여의대로 128 (여의도동)  
 (72) 발명자  
 최정석  
 대전광역시 유성구 문지로 188(문지동, LG화학기  
 술연구원)  
 김지현  
 대전광역시 유성구 문지로 188(문지동, LG화학기  
 술연구원)  
 이재현  
 대전광역시 유성구 문지로 188(문지동, LG화학기  
 술연구원)  
 (74) 대리인  
 특허법인필앤은지

전체 청구항 수 : 총 11 항

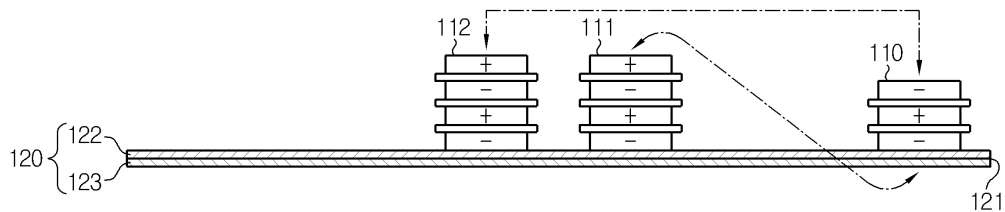
심사관 : 노석철

(54) 발명의 명칭 **스택-폴딩형 전극조립체 및 그 제조방법**

**(57) 요약**

폴딩 횟수 감소가 가능하고 전지 제조 효율성이 높은 스택-폴딩형 전극조립체 및 그 제조방법을 제공한다. 본 발명에 따른 스택-폴딩형 전극조립체는 양극/분리막/음극/분리막/양극/분리막/음극 구조의 쿼드셀(quad cell)들이 중첩되어 있고, 각각의 중첩부에는 연속적인 폴딩 분리막 시트가 개재되는 구조의 전극조립체로서, 권취 개시점인 중앙부에는 음극/분리막/양극/분리막/음극 구조의 C 타입 바이셀이 위치하고, 상기 폴딩 분리막 시트는 양쪽 표면의 성질이 다른 비대칭 분리막이다.

**대표도 - 도5**



**명세서**

**청구범위**

**청구항 1**

양극/분리막/음극/분리막/양극/분리막/음극 구조의 쿼드셀(quad cell)들이 중첩되어 있고, 각각의 중첩부에는 연속적인 폴딩 분리막 시트가 개재되는 구조의 전극조립체로서, 권취 개시점인 중앙부에는 음극/분리막/양극/분리막/음극 구조의 C 타입 바이셀이 위치하고, 상기 폴딩 분리막 시트는 양쪽 표면의 성질이 다른 비대칭 분리막인 스택-폴딩형 전극조립체.

**청구항 2**

제1항에 있어서, 전극조립체 최외각에 음극이 위치하는 것을 특징으로 하는 스택-폴딩형 전극조립체.

**청구항 3**

제1항에 있어서, 상기 폴딩 분리막 시트는 상기 쿼드셀들을 감쌀 수 있는 단위길이를 가지며, 단위길이마다 내측으로 꺾여서 중앙 C 타입 바이셀로부터 시작되어 최외곽의 쿼드셀까지 연속하여 감싸고 있는 것을 특징으로 하는 스택-폴딩형 전극조립체.

**청구항 4**

제1항에 있어서,

상기 중앙 C 타입 바이셀을 중심으로 상하에 각각 위치하는 쿼드셀들은 그것의 전극방향이 서로 대칭을 이루고 있는 것을 특징으로 하는 스택-폴딩형 전극조립체.

**청구항 5**

제1항에 있어서, 상기 폴딩 분리막 시트는

분리막 원단;

상기 분리막 원단의 한쪽 표면에 형성된 음극용 무기물과 바인더를 포함하는 코팅층; 및

상기 분리막 원단의 다른쪽 표면에 형성된 양극용 무기물과 바인더를 포함하는 코팅층을 포함하고,

상기 음극용 무기물과 바인더를 포함하는 코팅층에 상기 C 타입 바이셀과 쿼드셀들의 음극이 놓이고, 상기 양극용 무기물과 바인더를 포함하는 코팅층에 상기 C 타입 바이셀과 쿼드셀들의 양극이 놓이는 것을 특징으로 하는 스택-폴딩형 전극조립체.

**청구항 6**

제1항에 있어서, 상기 폴딩 분리막 시트는

제1 분리막과 제2 분리막의 적층 구조이고,

상기 제1 분리막과 제2 분리막 중 어느 하나에 상기 C 타입 바이셀과 쿼드셀들의 음극이 놓이고, 상기 제1 분리막과 제2 분리막 중 다른 하나에 상기 C 타입 바이셀과 쿼드셀들의 양극이 놓이는 것을 특징으로 하는 스택-폴딩형 전극조립체.

**청구항 7**

제1항에 따른 스택-폴딩형 전극조립체를 포함하는 것을 특징으로 하는 이차전지.

**청구항 8**

제1항에 따른 스택-폴딩형 전극조립체를 제조하는 방법으로서,

폴딩 분리막 시트의 첫번째 단에 중앙 C 타입 바이셀을 위치시키고 소정의 간격으로 쿼드셀들을 연속하여 위치

시키는 단계; 및

상기 중앙 C 타입 바이셀을 상기 폴딩 분리막 시트로 1회 권취한 후, 인접하는 쿼드셀이 위치하는 외측으로 상기 폴딩 분리막 시트를 접어서 각각의 쿼드셀을 중첩하여 폴딩하는 단계;를 포함하는 스택-폴딩형 전극조립체 제조방법.

**청구항 9**

제8항에 있어서, 전극조립체 최외각에 음극이 위치하는 것을 특징으로 하는 스택-폴딩형 전극조립체 제조방법.

**청구항 10**

제8항에 있어서, 상기 폴딩 분리막 시트는 분리막 원단;

상기 분리막 원단의 한쪽 표면에 형성된 음극용 무기물과 바인더를 포함하는 코팅층; 및

상기 분리막 원단의 다른쪽 표면에 형성된 양극용 무기물과 바인더를 포함하는 코팅층을 포함하고,

상기 음극용 무기물과 바인더를 포함하는 코팅층에 상기 C 타입 바이셀과 쿼드셀들의 음극을 위치시켜 권취하는 것을 특징으로 하는 스택-폴딩형 전극조립체 제조방법.

**청구항 11**

제8항에 있어서, 상기 폴딩 분리막 시트는

제1 분리막과 제2 분리막의 적층 구조이고,

상기 제1 분리막과 제2 분리막 중 어느 하나에 상기 C 타입 바이셀과 쿼드셀들의 음극을 위치시켜 권취하는 것을 특징으로 하는 스택-폴딩형 전극조립체 제조방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 스택-폴딩형 전극조립체 및 그 제조방법에 관한 것으로, 더욱 상세하게는 폴딩 횟수를 감소시킬 수 있는 스택-폴딩형 전극조립체 및 그 제조방법에 관한 것이다.

**배경 기술**

[0002] 모바일 기기에 대한 기술 개발과 수요의 증가로, 이차전지의 수요 또한 급격히 증가하고 있으며, 그 중에서도 에너지 밀도와 작동전압이 높고 보존과 수명 특성이 우수한 리튬 이차전지는 각종 모바일 기기는 물론 다양한 전자제품의 에너지원으로 널리 사용되고 있다.

[0003] 이차전지는 외부 및 내부의 구조적 특징에 따라 대략 원통형 전지, 각형 전지 및 파우치형 전지로 분류되며, 그 중에서도 높은 집적도로 적층될 수 있고, 길이 대비 작은 폭을 가진 각형 전지와 파우치형 전지가 특히 주목받고 있다.

[0004] 이차전지를 구성하는 양극/분리막/음극 구조의 전극조립체는 그것의 구조에 따라 크게 젤리-롤형(권취형)과 스택형(적층형)으로 구분된다. 젤리-롤형 전극조립체는, 집전체로 사용되는 금속 호일에 전극 활물질 등을 코팅하고 건조 및 프레스한 후, 소망하는 폭과 길이의 밴드 형태로 재단하고 분리막을 사용하여 음극과 양극을 격막한 후 나선형으로 감아 제조된다. 젤리-롤형 전극조립체는 원통형 전지에는 적합하지만, 각형 또는 파우치형 전지에 적용함에 있어서는 전극 활물질의 박리 문제, 낮은 공간 활용성 등의 단점이 있다. 반면에, 스택형 전극조립체는 다수의 양극 및 음극 단위셀들을 순차적으로 적층한 구조로서, 각형의 형태를 얻기가 용이한 장점이 있지만, 제조과정이 번잡하고 충격이 가해졌을 때 전극이 밀려서 단락이 유발되는 단점이 있다.

[0005] 이러한 문제점을 해결하기 위하여 상기 젤리-롤형과 스택형의 혼합 형태 전극조립체로서, 일정한 단위 크기의 양극/분리막/음극 구조의 풀셀(full cell) 또는 양극(음극)/분리막/음극(양극)/분리막/양극(음극) 구조의 바이셀(bicell)을 긴 길이의 연속적인 폴딩 분리막 시트를 사용하여 폴딩한 구조의 스택-폴딩형 전극조립체가 개발되었다.

- [0006] 도 1 및 도 2에는 이러한 스택-폴딩형 전극조립체의 예시적인 구조 및 제조과정이 모식적으로 도시되어 있다.
- [0007] 이들 도면을 참조하면, 단위 셀로서 순차적으로 음극/분리막/양극/분리막/음극 구조의 C 타입 바이셀(10, 13, 14)과 양극/분리막/음극/분리막/양극 구조의 A 타입 바이셀(11, 12)이 번갈아 중첩되어 있고, 각각의 중첩부에는 폴딩 분리막 시트(20)가 개재되어 있다. 폴딩 분리막 시트(20)는 바이셀을 감쌀 수 있는 단위길이를 갖고, 단위길이마다 내측으로 꺾여서 중앙의 바이셀(10)로부터 시작되어 최외각의 바이셀(14)까지 연속하여 각각의 바이셀을 감싸는 구조로 바이셀의 중첩부에 개재되어 있다. 폴딩 분리막 시트(20)의 말단부는 열융착하거나 접착 테이프(25) 등을 붙여서 마무리한다.
- [0008] 이러한 스택-폴딩형 전극조립체는, 예를 들어, 긴 길이의 폴딩 분리막 시트(20) 상에 바이셀들(10, 11, 12, 13, 14)을 배열하고 폴딩 분리막 시트(20)의 일 단부(21)에서 시작하여 순차적으로 권취함으로써 제조된다.
- [0009] 이 때, 단위 셀인 바이셀들(10, 11, 12, 13, 14)의 배열 조합을 살펴보면, 제1 바이셀(10)과 제2 바이셀(11)은 적어도 한 개의 바이셀에 대응하는 폭 간격으로 이격된 거리에 위치되어 있어서, 권취 과정에서 제1 바이셀(10)의 외면이 폴딩 분리막 시트(20)로 완전히 도포된 후 제1 바이셀(10)의 하단면 전극(음극, -)이 제2 바이셀(11)의 상단면 전극(양극, +)에 접하게 된다. 제2 바이셀(11) 이후의 바이셀들(12, 13, 14)은 권취에 의한 순차적인 적층 과정에서 폴딩 분리막 시트(20)의 도포 길이가 증가하게 되므로, 권취 방향으로 그들 사이의 간격이 순차적으로 늘어나도록 배치되어 있다. 또한, 이러한 바이셀들(10, 11, 12, 13, 14)은 권취시 적층된 계면에서 양극과 음극이 대면하도록 구성되어야 하는 바, 제1 바이셀(10)은 상단면 전극이 음극인 바이셀이고, 제2 바이셀(11)과 제3 바이셀(12)은 상단면 전극이 양극인 바이셀이고, 제4 바이셀(13)과 제5 바이셀(14)은 상단면 전극이 음극인 바이셀로 이루어져 있다. 즉, 바이셀이 두 개의 단위로 교번되는 배열로 탑재되게 된다.
- [0010] 이러한 스택-폴딩형 전극조립체는 상기 젤리-롤과 스택형 전극조립체의 단점들을 보완하고 있지만, 고에너지 밀도를 위해 바이셀 스택수를 증가시키면 폴딩 횟수가 늘어남으로써 전극조립체 셀 치수 변화/불량률 증가와 공정 시간 증가의 문제가 발생한다. 그리고, 도 2에서 보는 바와 같이 폴딩 분리막 시트에 놓이는 전극의 종류가 주기적으로 바뀌므로 셀 유형(A 타입 바이셀, C 타입 바이셀)의 교환에 따른 시간 손실이 발생되어 전지 제조 효율성이 떨어진다.
- [0011] 따라서, 폴딩 횟수 감소가 가능하고 전지 제조 효율성이 높은 스택-폴딩형 전극조립체 및 그 제조방법이 요구된다.

**발명의 내용**

**해결하려는 과제**

- [0012] 본 발명이 해결하고자 하는 과제는 폴딩 횟수 감소가 가능하고 전지 제조 효율성이 높은 스택-폴딩형 전극조립체 및 그 제조방법을 제공하는 것이다.

**과제의 해결 수단**

- [0013] 상기 과제를 해결하기 위한 본 발명에 따른 스택-폴딩형 전극조립체는 양극/분리막/음극/분리막/양극/분리막/음극 구조의 쿼드셀(quad cell)들이 중첩되어 있고, 각각의 중첩부에는 연속적인 폴딩 분리막 시트가 개재되는 구조의 전극조립체로서, 권취 개시점인 중앙부에는 음극/분리막/양극/분리막/음극 구조의 C 타입 바이셀이 위치하고, 상기 폴딩 분리막 시트는 양쪽 표면의 성질이 다른 비대칭 분리막이다.
- [0014] 전극조립체 최외각에는 음극이 위치할 수 있다. 상기 폴딩 분리막 시트는 상기 쿼드셀들을 감쌀 수 있는 단위길이를 가지며, 단위길이마다 내측으로 꺾여서 중앙 C 타입 바이셀로부터 시작되어 최외각의 쿼드셀까지 연속하여 감싸고 있는 것일 수 있다. 상기 중앙 C 타입 바이셀을 중심으로 상하에 각각 위치하는 쿼드셀들은 그것의 전극 방향이 서로 대칭을 이루고 있을 수 있다.
- [0015] 바람직한 실시예에서, 상기 폴딩 분리막 시트는 분리막 원단; 상기 분리막 원단의 한쪽 표면에 형성된 음극용 무기물과 바인더를 포함하는 코팅층; 및 상기 분리막 원단의 다른쪽 표면에 형성된 양극용 무기물과 바인더를 포함하는 코팅층을 포함하고, 상기 음극용 무기물과 바인더를 포함하는 코팅층에 상기 C 타입 바이셀과 쿼드셀들의 음극이 놓이고, 상기 양극용 무기물과 바인더를 포함하는 코팅층에 상기 C 타입 바이셀과 쿼드셀들의 양극이 놓인다.
- [0016] 다른 바람직한 실시예에서, 상기 폴딩 분리막 시트는 제1 분리막과 제2 분리막의 적층 구조이고, 상기 제1 분리

막과 제2 분리막 중 어느 하나에 상기 C 타입 바이셀과 쿼드셀들의 음극이 놓이고, 상기 제1 분리막과 제2 분리막 중 다른 하나에 상기 C 타입 바이셀과 쿼드셀들의 양극이 놓인다.

[0017] 본 발명에서는 이러한 스택-폴딩형 전극조립체를 포함하는 이차전지도 제공한다.

[0018] 본 발명에서는 또한, 이러한 스택-폴딩형 전극조립체를 제조하는 방법을 제공한다. 이 방법은, 폴딩 분리막 시트의 첫번째 단에 중앙 C 타입 바이셀을 위치시키고 소정의 간격으로 쿼드셀들을 연속하여 위치시키는 단계, 및 상기 중앙 C 타입 바이셀을 상기 폴딩 분리막 시트로 1회 권취한 후, 인접하는 쿼드셀이 위치하는 외측으로 상기 폴딩 분리막 시트를 접어서 각각의 쿼드셀을 중첩하여 폴딩하는 단계를 포함한다.

[0019] 이와 같은 스택-폴딩형 전극조립체 제조시, 상기 폴딩 분리막 시트의 특정 면에 상기 C 타입 바이셀과 쿼드셀들의 음극을 위치시켜 권취할 수 있다.

**발명의 효과**

[0020] 본 발명에 따르면, 바이셀보다 전극이 많은 쿼드셀을 사용함에 따라 기존 대비 동일한 전극수에서 단위 조립체를 감소시킬 수 있으므로 폴딩 횟수를 감소시킬 수 있다. 이에 따라, 폴딩 치수 공차, 불량률을 감소시킬 수 있고, 라미네이션(lamination), 폴딩 공정 시간을 감소시킬 수 있다.

[0021] 그리고, 종래 A 타입 바이셀 및 C 타입 바이셀 두 종류를 제조한 후 각각의 바이셀들을 교번식으로 권취하는 제조방법에 비해, 셀 유형(A 타입 바이셀, C 타입 바이셀)의 교환에 따른 시간 손실을 감소시킬 수 있으므로, 전지 제조 효율성을 극대화할 수 있다. 단위셀들의 전극 배향 방향을 교번 배향 방식에 의해 배열할 필요 없이, 모든 단위셀들의 음극이 폴딩 분리막 시트 상에 놓이도록 배열한 후 권취하여 제조할 수 있으므로, 제조 공정을 단순화시켜 생산 효율을 크게 향상시킬 수 있다.

[0022] 특히 비대칭 분리막의 특정면을 단위셀들의 양·음극에 선택적으로 접촉함으로써 전지 성능을 개선할 수 있다.

**도면의 간단한 설명**

[0023] 도 1은 종래 스택-폴딩형 전극조립체의 예시적인 구조에 대한 모식도이다.

도 2는 도 1의 스택-폴딩형 전극조립체의 제조 공정에서 단위셀들의 배열 조합을 예시적으로 도시한 모식도이다.

도 3은 본 발명에 따른 스택-폴딩형 전극조립체의 단위셀을 구성하는 C 타입 바이셀과 쿼드셀을 도시한다.

도 4는 본 발명의 일 실시예에 따른 스택-폴딩형 전극조립체 구조에 대한 모식도이다.

도 5는 도 4의 스택-폴딩형 전극조립체의 제조 공정에서 단위셀들의 배열 조합을 도시한 모식도이다.

도 6은 본 발명에 따른 스택-폴딩형 전극조립체의 단위셀을 구성하는 C 타입 바이셀과 쿼드셀의 다른 예를 도시한다.

도 7은 본 발명의 다른 실시예에 따른 스택-폴딩형 전극조립체 구조에 대한 모식도이다.

도 8은 도 7의 스택-폴딩형 전극조립체의 제조 공정에서 단위셀들의 배열 조합을 도시한 모식도이다.

도 9는 본 발명에 따른 전극조립체에서 스택수가 3 이상인 경우에 가능한 예들을 도시한 것으로, (a) 내지 (d)는 셀 내부 적층 구조를 간략히 나타낸 것이고, 특히 (b)의 폴딩 방식도 함께 도시한 것이다.

**발명을 실시하기 위한 구체적인 내용**

[0024] 이하에서 첨부된 도면들을 참조하여 본 발명의 바람직한 실시예에 대해 상세하게 설명한다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예는 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다.

[0025] 또한, 본 발명에 포함되는 전지 또는 전극조립체는 특별히 그 형태를 한정하지 아니하고 다양한 형태가 모두 포함될 수 있음을 물론이며, 예를 들어, 다수의 적층형 단위셀들을 길게 재단된 폴딩 분리막 시트로 권취한 스택-폴딩형 전극조립체, 적층형 단위셀들을 폴딩 분리막 시트로 권취하는 경우, 지그재그 방향으로 폴딩하는 Z형 스택-전극조립체 등이 모두 포함될 수 있다.

- [0026] 도 3은 본 발명에 따른 스택-폴딩형 전극조립체의 단위셀을 구성하는 C 타입 바이셀과 쿼드셀을 도시한다.
- [0027] C 타입 바이셀은 음극/분리막/양극/분리막/음극 구조를 가지며, 쿼드셀은 양극/분리막/음극/분리막/양극/분리막/음극 구조를 갖는다. 단위셀 양극은, 예를 들어 양극 집전체의 양면에 양극 활물질, 도전재, 및 바인더의 혼합물을 도포한 후 건조 및 프레싱하여 제조되며, 필요에 따라서는 상기 혼합물에 충전제를 더 첨가하기도 한다. 단위셀 음극은 음극 집전체 상에 음극활물질을 도포, 건조 및 프레싱하여 제조되며, 필요에 따라 상기와 같은 도전재, 바인더, 충전제 등이 선택적으로 더 포함될 수 있다. 이와 같이 양극 및 음극들은 각각의 집전체(전극시트) 양면에 양극 활물질 또는 음극 활물질이 도포되어 있을 수 있으나, 편의상 도시하지 않았다.
- [0028] 도 4는 본 발명의 일 실시예에 따른 스택-폴딩형 전극조립체 구조에 대한 모식도이다.
- [0029] 도 4를 참조하면, 스택-폴딩형 전극조립체는 단위셀(110, 111, 112)이 복수 개 중첩되어 있고, 각각의 중첩부에서는 폴딩 분리막 시트(120)가 개재되어 있다. 폴딩 분리막 시트(120)는 단위셀(110, 111, 112)을 감쌀 수 있는 단위길이를 갖고, 단위길이마다 내측으로 꺾어서 중앙의 단위셀(110)로부터 시작되어 최외각의 단위셀(112)까지 연속하여 각각의 단위셀(110, 111, 112)을 감싸는 구조로 단위셀(110, 111, 112)의 중첩부에 개재되어 있다. 또한 폴딩 분리막 시트(120)의 말단부는 열융착하거나 접착 테이프(125) 등을 붙여서 마무리된다.
- [0030] 단위셀 중 권취 개시점인 중앙부에는 C 타입 바이셀(110)이 위치하고, 다른 단위셀들은 모두 쿼드셀(111, 112)이다. 중앙 C 타입 바이셀(110)을 중심으로 상하에 각각 위치하는 쿼드셀(111, 112)들은 전극이 서로 대칭 구조를 갖게 된다. 전극조립체 최외각에는 음극이 위치하게 된다.
- [0031] 다수의 단위셀들이 양극/음극 대면 구조로 적층되었을 때, 가능하면 음극이 많은 면적을 차지하도록 구성함으로써, 예를 들어 리튬 이차전지에 사용되는 경우, 충방전시 리튬 금속 등이 음극에서 수지상 성장(dendrite)하는 현상을 최대한 억제할 수 있다. 이에 따라 양극보다 음극을 더 넓은 면적으로 형성하거나 및/또는 전극조립체 최외각을 음극으로 구성할 수 있다.
- [0032] 특히 도 4에 도시한 전극조립체에서는 폴딩 분리막 시트(120)가 양쪽 표면의 성질이 다른 비대칭 분리막이다. 구체적으로는 제1 분리막(122)과 제2 분리막(123)의 적층 구조이고, 제1 분리막(122)에 C 타입 바이셀(110)과 쿼드셀들(111, 112)의 음극이 놓이고, 제2 분리막(123)에 C 타입 바이셀(110)과 쿼드셀들(111, 112)의 양극이 놓이는 구조이다. 예를 들어, 제1 분리막(122)과 제2 분리막(123)은 기공의 크기, 분포, 두께 등의 설계 구조가 다른 막일 수 있다. 이러한 설계는 양·음극 특성에 최적화되게 변경할 수 있다. 그러므로, 본 발명에 따르면, 비대칭 분리막의 특정면을 단위셀들의 양·음극에 선택적으로 접촉함으로써 전지 성능을 개선할 수 있다.
- [0033] 도 5는 도 4의 스택-폴딩형 전극조립체의 제조 공정에서 단위셀들의 배열 조합을 도시한 모식도이다.
- [0034] 이러한 스택-폴딩형 전극조립체 제조방법을 살펴보면, 먼저 양극과 음극을 분리막이 개재된 상태로 적층하고, 소정 크기로 절단하여 복수개의 쿼드셀, 바이셀을 제조하여 단위셀들(110, 111, 112)을 마련한다. 폴딩 분리막 시트(120)를 길게 재단하여 준비한 후, 단위셀들(110, 111, 112)을 도 4와 같이 배열한다. 폴딩 분리막 시트(120)는 단위셀들(110, 111, 112)의 전극(미도시)을 노출시키면서 단위셀들(110, 111, 112)보다 약간 큰 폭을 가지고 있으며, 권취 후 전극조립체를 한차례 감싸는 연장된 길이를 가질 수 있고, 폴딩 분리막 시트(120)의 최외곽 말단은 열융착되거나 테이프가 붙여져 고정될 수 있다. 예를 들어, 열융접기 또는 열판 등을 마무리되는 폴딩 분리막 시트(120)에 접촉시켜 폴딩 분리막 시트(120) 자체가 열에 의해 용융되어 접착 고정되도록 할 수 있고, 접착 테이프(125) 등에 의해 마무리할 수도 있다.
- [0035] 이러한 스택-폴딩형 전극조립체는, 긴 길이의 폴딩 분리막 시트(120) 상에 단위셀들(110, 111, 112)을 배열하고 폴딩 분리막 시트(120)의 일 단부(121)에서 시작하여 순차적으로 권취함으로써 제조된다. 이 때, 중앙 단위셀(110)을 폴딩 분리막 시트(120)로 1회 권취한 후, 인접하는 단위셀(111, 112)이 위치하는 외측으로 폴딩 분리막 시트(120)를 접어서 각각의 단위셀(111, 112)을 중첩하여 폴딩한다.
- [0036] 단위셀들(110, 111, 112)의 배열 조합을 살펴보면, 폴딩 분리막 시트(120)의 첫번째 단에 중앙 단위셀(110)인 C 타입 바이셀을 위치시키고 소정의 간격으로 단위셀들(111, 112)을 연속하여 위치시킨다. 제1 단위셀, 즉 중앙 단위셀(110)과 제2 단위셀(111)은 적어도 한 개의 단위셀에 대응하는 폭 간격으로 이격된 거리에 위치되어 있어서, 권취 과정에서 중앙 단위셀(110)의 외면이 폴딩 분리막 시트(120)로 완전히 도포된 후 중앙 단위셀(110)의 하단면 전극(음극)이 제2 단위셀(111)의 상단면 전극(양극)에 접하게 된다.
- [0037] 폴딩 분리막 시트(120) 상에 위치된 상태로 권취되는 단위셀들의 수는 각 쿼드셀, 바이셀 등 단위셀의 구조와 최종 제조되는 전지의 소망하는 용량 등 다양한 요소들에 의하여 결정될 수 있다. 도시의 편의상 도 3에서 단위

셀은 3개를 나타내었으나 스택-폴딩형 전극조립체에 포함되는 단위셀 개수는 그보다 적거나 많을 수 있으며, 특히 HEV 용도로 사용될 전극조립체는 스택수가 10 이상이다.

- [0038] 폴딩 분리막 시트(120)는 제1 분리막(122)과 제2 분리막(123)의 적층 구조여서 양쪽 표면의 성질이 다른 비대칭 분리막이다. 본 실시예에서는 제1 분리막(122)에 C 타입 바이셀(110)과 쿼드셀들(111, 112)의 음극을 위치시켜 라미네이션한 후 권취함에 따라, 종래 A 타입 바이셀 및 C 타입 바이셀 두 종류를 제조한 후 각각의 바이셀들을 교번식으로 권취하는 제조방법에 비해, 셀 유형(A 타입 바이셀, C 타입 바이셀)의 교환에 따른 시간 손실을 감소시킬 수 있으므로, 전지 제조 효율성을 극대화할 수 있다. 단위셀들의 전극 배향 방향을 교번 배향 방식에 의해 배열할 필요 없이, 모든 단위셀들의 음극이 폴딩 분리막 시트 상에 놓이도록 배열한 후 권취하여 제조할 수 있으므로, 제조 공정을 단순화시켜 생산 효율을 크게 향상시킬 수 있다.
- [0039] 폴딩 분리막 시트(120)는 단위셀을 구성하는 분리막과 동일한 소재일 수 있다. 이 경우 단위셀인 C 타입 바이셀과 쿼드셀은 도 6에 도시한 바와 같은 구조를 가질 수 있다.
- [0040] 상기 폴딩 분리막 시트 또는 분리막은 미세 기공을 포함하는 폴리에틸렌 필름, 폴리프로필렌 필름, 또는 이들 필름의 조합에 의해서 제조되는 다층 필름, 및 폴리비닐리덴 플루오라이드, 폴리에틸렌 옥사이드, 폴리아크릴로니트릴, 또는 폴리비닐리덴 플루오라이드 헥사플루오로프로필렌 공중합체의 고분자 전해질용 고분자 필름으로 이루어진 균으로부터 선택되는 어느 한 개 이상의 재질로 이루어진 것일 수 있으며, 상기 재질을 이용하여 제조된 이중층 이상의 다층으로 이루어진 폴딩 분리막 시트 또는 분리막일 수 있다.
- [0041] 이후의 전지 제조 공정은 다음과 같다. 제작된 스택-폴딩형 전극조립체의 전극탭 부분에 양극과 음극 리드를 웰딩한다. 이 때 상기 양극으로는 알루미늄, 음극으로는 구리를 사용하는 것이 효과적이다. 상기 웰딩한 셀을 알루미늄 파우치로 패키징(packing) 작업 후 전해액을 주입한다.
- [0042] 상기 전해액으로는 당분야에서 사용하는 것으로 그 성분을 특별히 한정하지 않는다. 구체적으로 DMC(dimethyl carbonate), EC(ethylene carbonate), EMC(ethyl methyl carbonate), PC(propylene carbonate), DEC(diethylene carbonate), EC(ethylene carbonate), DMC(dimethyl carbonate), DMA(dimethyl acetamide), DMF(N,N-dimethylformamide), NMP(N-methyl-2-pyrrolidinone), DMSO(dimethyl sulfoxide), THF(tetrahydrofuran), PC(propylene carbonate) 및 DEC(diethylene carbonate) 등 중에서 선택한 1 종 이상을 사용한다.
- [0043] 본 발명에 따르면, 바이셀보다 전극이 많은 쿼드셀을 사용함에 따라 기존 대비 동일한 전극수에서 단위 조립체를 감소시킬 수 있으므로 폴딩 횟수를 감소시킬 수 있다. 이에 따라, 폴딩 치수 공차, 불량률을 감소시킬 수 있고, 라미네이션(lamination), 폴딩 공정 시간을 감소시킬 수 있다.
- [0044] 그리고, 비대칭 분리막을 사용함에 전지 성능을 개선할 수 있다. 예를 들어 본 실시예에서 제1 분리막(122)은 음극과 분리막간의 접촉면을 선택적으로 개질하기 위한 조성 및/또는 두께를 적용하고 제2 분리막(123)은 양극과 분리막간의 접촉면을 선택적으로 개질하기 위한 조성 및/또는 두께를 적용함으로써 비대칭 분리막면에 양·음극을 선택적으로 접촉하여 전지 성능을 개선하는 것이 가능하다.
- [0045] 도 1 및 도 2를 참조하여 설명한 종래의 경우에는 폴딩 분리막 시트에 놓이는 전극이 교번적으로 극성이 바뀌게 되므로 이러한 비대칭 분리막 구조를 적용할 수가 없다.
- [0046] 도 7은 본 발명의 다른 실시예에 따른 스택-폴딩형 전극조립체 구조에 대한 모식도이고, 도 8은 도 7의 스택-폴딩형 전극조립체의 제조 공정에서 단위셀들의 배열 조합을 도시한 모식도이다.
- [0047] 도 7과 도 8에 도시된 예는 도 4 및 도 5에 도시된 예와 비교시 폴딩 분리막 시트(120')가 변경된 것이다.
- [0048] 도시한 바와 같이, 폴딩 분리막 시트(120')는 분리막 원단(127), 분리막 원단(127)의 한쪽 표면에 형성된 음극용 무기물과 바인더를 포함하는 코팅층(126), 및 분리막 원단(127)의 다른쪽 표면에 형성된 양극용 무기물과 바인더를 포함하는 코팅층(128)을 포함한다. 이 때, 음극용 무기물과 바인더를 포함하는 코팅층(126)에는 C 타입 바이셀(110)과 쿼드셀들(111, 112)의 음극이 놓이고, 양극용 무기물과 바인더를 포함하는 코팅층(128)에는 C 타입 바이셀(110)과 쿼드셀들(111, 112)의 양극이 놓인다.
- [0049] 분리막 원단(127)은 섬유, 바람직하게는 폴리아미드, 폴리아크릴로니트릴, 폴리에스테르[예: 폴리에틸렌 테레프탈레이트(PET)] 및/또는 폴리올레핀[예: 폴리에틸렌(PE) 또는 폴리프로필렌(PP)], 유리 섬유 또는 세라믹 섬유로부터 선택된 섬유를 포함한다. 바람직하기로는 용융 온도가 100℃를 초과하고 용점이 110℃를 초과하는 중합체 섬유를 포함할 수도 있다. 또한, 분리막 원단(127) 및/또는 코팅층(126, 128)은 바람직하게는 Li<sub>2</sub>CO<sub>3</sub>, Li<sub>3</sub>N

또는 LiAlO<sub>3</sub>을 포함할 수 있다. 폴딩 분리막 시트(120')를 통한 이온 전도율을 바람직하게는 이로써 증가시킬 수 있다. 코팅층(126, 128)을 형성하는 무기물은 SiO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, ZrO<sub>2</sub> 또는 SiC를 포함할 수 있다.

[0050] 이와 같이 본 발명에 따르면, 도 8에 도시한 바와 같이, 종래에 비해 단위셀들의 전극 배향 방향을 교번 배향 방식에 의해 배열할 필요 없이, 한 개의 C 타입 바이셀과 두 개 이상의 쿼드셀을 포함하는 모든 단위셀들의 음극이 폴딩 분리막 시트(120')의 음극용 무기물과 바인더를 포함하는 코팅층(126) 상에 놓이도록 배열한 후 권취 하여 제조할 수 있으므로, 제조 공정을 단순화시켜 생산 효율을 크게 향상시킬 수 있다.

[0051] 폴딩 분리막 시트(120')는 이차전지 셀 성능을 개선하기 위해 바인더와 무기물을 코팅한 분리막으로서, 음극용 무기물과 바인더를 포함하는 코팅층(126)에는 항상 단위셀들의 음극이 놓이고, 양극용 무기물과 바인더를 포함하는 코팅층(128)에는 항상 단위셀들의 양극이 놓이게 되므로 비대칭 분리막 효과를 극대화시킬 수 있다.

[0052] 이상 설명한 바와 같이, 본 발명에 따른 스택-폴딩 전극조립체는 단위셀로서 양극/분리막/음극/분리막/양극/분리막/음극 구조의 쿼드셀을 두 개 이상 포함하게 되고 권취 개시점인 중심부에는, 음극/분리막/양극/분리막/음극 구조의 C 타입 바이셀을 한 개 포함한다. 동일 전극수에서 단위조립체 총 개수가 감소함에 따라 라미네이션 횟수를 감소시킬 수 있고, 단위조립체 감소에 의해 폴딩 횟수가 감소하고 설계 자유도는 증가된다.

[0053] 이하에서는 본 발명의 설계 자유도 증가 효과 및 셀 설계 단계에 대해 더 상세히 설명한다.

[0054] 도 9는 본 발명에 따른 전극조립체에서 스택수가 3 이상인 경우에 가능한 예들을 도시한 것이다. (a)에서 (d)로 갈수록 쿼드셀의 개수가 2개씩 증가한다. 이것은 (a)와 같이 두 개의 쿼드셀과 한 개의 C 타입 바이셀을 포함하는 전극조립체를 기본으로 하여 쿼드셀을 2개씩 추가하면서 전극수가 8개씩 증가하는 셀 설계를 한 결과에 따른 것이다. 표 1은 이와 같은 본 발명에 따른 전극조립체에서 스택수와 전극수를 나타낸다.

표 1

[0055]

스택수(실시예)	3	5	7	9
전극수(실시예)	11	19	27	35
기존 전극조립체로 환산한 스택수	3.67(*)	6.33(*)	9.00	11.67(*)

[0056] 본 발명에서 (a) 내지 (d)를 기존 스택-폴딩 전극조립체의 스택수로 환산한 경우를 보면 표 2에서와 같이 3.67, 6.33, 9.00, 11.67이다. 별표(\*) 표시한 바와 같이, 3.67, 6.33, 11.67은 기존에 바이셀로만 구성된 스택-폴딩 전극조립체(도 1 및 도 2)에서는 구현 불가능한 스택수이다. 이와 같이 본 발명에 따르면 셀 설계 자유도가 증가한다.

[0057] 이상 살펴본 바와 같이, 본 발명에 따르면 기존 방법으로는 구현할 수 없는 스택수가 구현되므로 설계 자유도가 높을 뿐 아니라, 같은 전극수를 갖더라도 실제로는 스택수가 더 적게 되어 라미네이션 및 폴딩 횟수가 줄어드는 이점이 있다(상기 표 1에서 실제 스택수는 7인 경우 기존 구조로 환산한 스택수는 이보다 큰 9임). 이에 따라, 폴딩 치수 공차, 불량률을 감소시킬 수 있고, 라미네이션, 폴딩 공정 시간을 감소시킬 수 있다. 뿐만 아니라, 전극조립체를 구성하는 단위셀들이 C 타입 바이셀은 한 개이고 나머지는 쿼드셀이므로 종래와 같이 셀 타입 변경을 고려하는 제조방법에 비해서는 셀 제조 효율이 높아진다. 비대칭 분리막을 적용하여 전지 특성을 더욱 개선할 수 있는 효과도 뛰어나다.

[0058] 이상, 본 발명의 바람직한 실시예에 대해 도시하고 설명하였으나, 본 발명은 상술한 특징의 바람직한 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변형 실시가 가능한 것은 물론이고, 그와 같은 변경은 청구범위 기재의 범위 내에 있게 된다.

**부호의 설명**

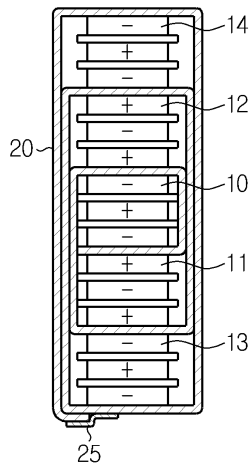
[0059]

- 110...C 타입 바이셀
- 111, 112...쿼드셀
- 120, 120'...폴딩 분리막 시트
- 125...테이프

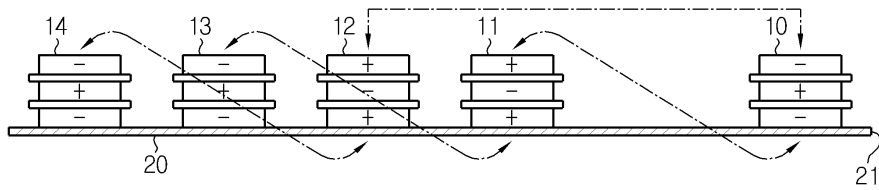


도면

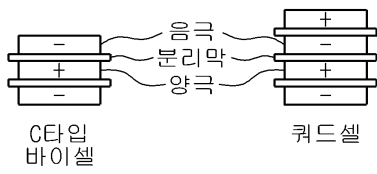
도면1



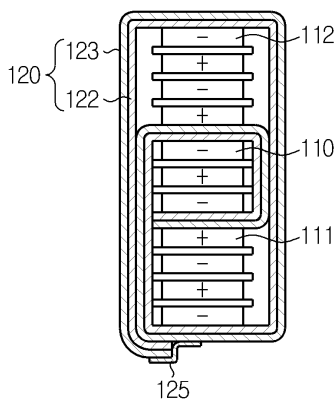
도면2



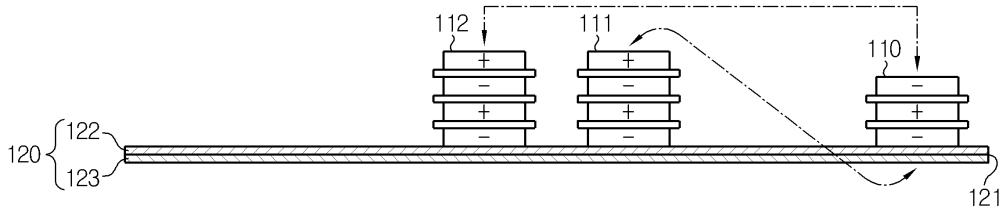
도면3



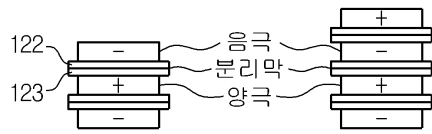
도면4



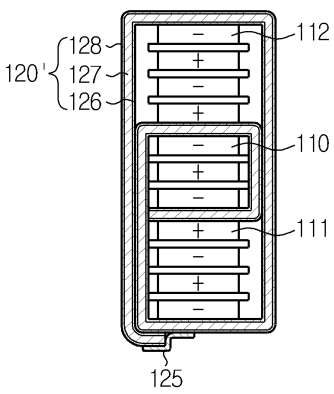
도면5



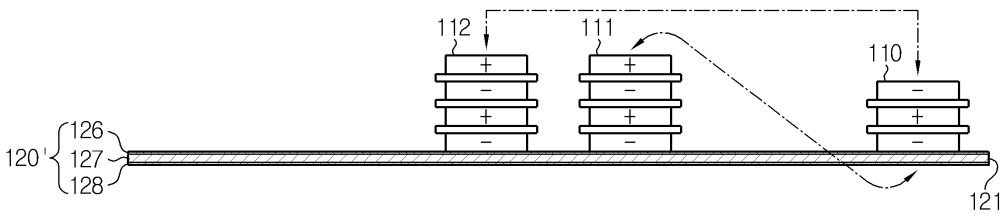
도면6



도면7



도면8



도면9

