

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-157071  
(P2007-157071A)

(43) 公開日 平成19年6月21日(2007.6.21)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G05F 1/56 (2006.01)</b>	G05F 1/56 310C	5H430
<b>B60R 16/03 (2006.01)</b>	B60R 16/02 670T	

審査請求 未請求 請求項の数 15 O L (全 19 頁)

(21) 出願番号	特願2005-355150 (P2005-355150)	(71) 出願人	000116024 ローム株式会社 京都府京都市右京区西院溝崎町2 1 番地
(22) 出願日	平成17年12月8日 (2005.12.8)	(74) 代理人	100105924 弁理士 森下 賢樹
		(72) 発明者	猪上 浩樹 京都府京都市右京区西院溝崎町2 1 番地 ローム株式会社内
		F ターム (参考)	5H430 BB01 BB09 BB11 EE04 FF07 FF12 GG01 HH03

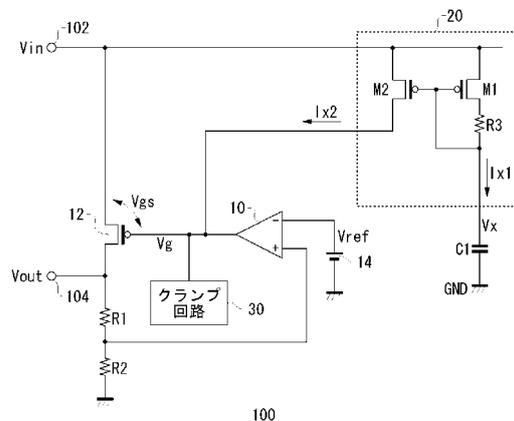
(54) 【発明の名称】 レギュレータ回路およびそれを搭載した自動車

(57) 【要約】

【課題】 入力電圧変動にともなうオーバーシュート、アンダーシュートを抑制する。

【解決手段】 出力トランジスタ12は、入力端子102と出力端子104の間に設けられる。誤差増幅器10は、出力電圧Voutに応じた電圧が所定の基準電圧Vrefに近づくように、出力トランジスタ12のゲート電圧Vgを調節する。変動検出キャパシタC1は、入力端子102から接地端子GNDに至る経路上に設けられ、一端の電位が固定される。電流帰還回路20は、変動検出キャパシタC1に流れる電流Ix1に応じた電流Ix2を、出力トランジスタ12のゲートに供給する。クランプ回路30は、出力トランジスタ12のゲート電圧Vgをクランプする。クランプ回路30は、出力トランジスタ12のゲートと入力端子102の電圧差が、所定のクランプ電圧Vclamp以上となるように、出力トランジスタ12のゲート電圧Vgをクランプする。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

入力端子に印加された入力電圧を安定化し、出力端子から出力電圧を出力するレギュレータ回路であって、

前記入力端子と前記出力端子の間に設けられた出力トランジスタと、

前記出力電圧に応じた電圧が所定の基準電圧に近づくように、前記出力トランジスタの制御端子の電圧を調節する誤差増幅器と、

前記入力端子から接地端子に至る経路上に設けられ、一端の電位が固定された変動検出キャパシタと、

前記変動検出キャパシタに流れる電流に応じた電流を、前記出力トランジスタの制御端子に供給する電流帰還回路と、

前記出力トランジスタの制御端子の電圧をクランプするクランプ回路と、

を備えることを特徴とするレギュレータ回路。

10

## 【請求項 2】

前記クランプ回路は、前記出力トランジスタの制御端子と前記入力端子の電圧差が、所定のクランプ電圧以上となるように、前記出力トランジスタの制御端子の電圧をクランプすることを特徴とする請求項 1 に記載のレギュレータ回路。

## 【請求項 3】

前記クランプ回路は、前記変動検出キャパシタに電流が流れる期間、動作することを特徴とする請求項 2 に記載のレギュレータ回路。

20

## 【請求項 4】

前記出力トランジスタは、Pチャンネル電界効果トランジスタであって、前記クランプ電圧は、前記出力トランジスタのしきい値電圧より小さく設定されることを特徴とする請求項 2 または 3 に記載のレギュレータ回路。

## 【請求項 5】

前記クランプ回路は、前記電流帰還回路から前記出力トランジスタの制御端子への電流供給経路上に、カソードが前記出力トランジスタの制御端子側に、アノードが前記電流帰還回路側となるように配置されたダイオードを含むことを特徴とする請求項 1 から 4 のいずれかに記載のレギュレータ回路。

## 【請求項 6】

前記クランプ回路は、前記電流帰還回路から前記出力トランジスタの制御端子への電流供給経路上に設けられた抵抗を含むことを特徴とする請求項 1 から 4 のいずれかに記載のレギュレータ回路。

30

## 【請求項 7】

前記電流帰還回路は、前記入力端子から前記変動検出キャパシタの他端に至る経路上に設けられた第 1 トランジスタと、

前記第 1 トランジスタとカレントミラー回路を構成する第 2 トランジスタと、

を含み、前記第 2 トランジスタに流れる電流を、前記クランプ回路を介して前記出力トランジスタの制御端子に供給することを特徴とする請求項 5 または 6 に記載のレギュレータ回路。

40

## 【請求項 8】

前記クランプ回路は、前記出力電圧より差分電圧だけ低い電圧を、クランプ電圧に設定し、前記出力トランジスタの制御端子の電圧を、前記クランプ電圧以上となるようにクランプすることを特徴とする請求項 1 に記載のレギュレータ回路。

## 【請求項 9】

前記クランプ回路は、前記出力トランジスタに流れる出力電流に応じて大きくなる電圧を前記差分電圧として、前記クランプ電圧を設定することを特徴とする請求項 8 に記載のレギュレータ回路。

## 【請求項 10】

前記クランプ回路は、

50

前記出力トランジスタに流れる出力電流に応じた検出電流を生成する電流検出回路と、  
前記出力電圧より前記検出電流に比例した電圧だけ低いクランプ基準電圧を生成するク  
ランプ基準電圧生成回路と、

前記クランプ基準電圧生成回路により生成されるクランプ基準電圧よりも、さらに所定  
の電圧だけ低い電圧を、前記クランプ電圧に設定し、前記出力トランジスタの制御端子の  
電圧をクランプするクランプ実行回路と、

を含むことを特徴とする請求項 9 に記載のレギュレータ回路。

【請求項 11】

前記クランプ基準電圧生成回路は、

一端が前記出力端子に接続され、前記電流検出回路により生成される検出電流の経路上  
に設けられた抵抗を含み、当該抵抗の他端に現れる電圧を、前記クランプ基準電圧として  
出力することを特徴とする請求項 10 に記載のレギュレータ回路。

10

【請求項 12】

前記クランプ実行回路は、

前記クランプ基準電圧生成回路の出力端子から、前記出力トランジスタの制御端子に至  
る経路上に、カソード端子が前記出力トランジスタの制御端子側となるように設けられた  
ダイオードを含むことを特徴とする請求項 10 に記載のレギュレータ回路。

【請求項 13】

前記クランプ実行回路は、

ゲートに前記クランプ基準電圧が印加された N チャンネル電界効果トランジスタと、  
アノードが、前記 N チャンネル電界効果トランジスタのソースに接続され、カソードが  
前記出力トランジスタの制御端子に接続されたダイオードと、  
を含むことを特徴とする請求項 10 に記載のレギュレータ回路。

20

【請求項 14】

ひとつの半導体基板上に一体集積化されたことを特徴とする請求項 1 から 13 のいずれ  
かに記載のレギュレータ回路。

【請求項 15】

バッテリーと、

前記バッテリーの電圧を安定化して負荷に供給する請求項 1 から 14 のいずれかに記載の  
レギュレータ回路と、

30

を備えることを特徴とする自動車。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、出力電圧を安定化するレギュレータ回路に関する。

【背景技術】

【0002】

電子回路を安定に動作させるために、その電源電圧を一定の値に安定化させたい場合が  
ある。また、各電子回路が必要とする電源電圧は、必ずしも電子回路が搭載される機器に  
用意されているとは限らない。例えば、車載機器の 5 V マイコンなどは、電源電圧として  
5 V を必要とするが、自動車のバッテリーから供給される電圧は 12 V であり、なおかつ不  
安定である。このような場合に、電子回路が必要とする電源電圧を簡易かつ安定に生成す  
るために、レギュレータ回路が広く用いられている。

40

【0003】

このレギュレータ回路は一般的に、誤差増幅器と出力トランジスタとフィードバック抵  
抗を備えている。誤差増幅器は、フィードバック抵抗により帰還した出力電圧と所望の基  
準電圧値とを比較し、2つの電圧が近づくよう出力トランジスタの制御端子の電圧を制  
御する。従って、入力電圧や負荷が変動した場合には、その変動に応じて出力トランジ  
スタの制御端子の電圧を変化させなければならない。

【0004】

50

ここで、出力トランジスタとして低消費電流化のために、M O S F E T ( M e t a l O x i d e S e m i c o n d u c t o r F i e l d E f f e c t T r a n s i s t o r ) を使用する場合があります。M O S F E T を使用した場合、電流許容量を大きくとるためにトランジスタサイズを大きくすると、それに伴ってゲート容量が大きくなり、誤差増幅器によって制御されるゲート電圧の応答が、入力電圧あるいは負荷の変動に対して遅れることになる。この遅れは、出力電圧のオーバーシュートやアンダーシュートを引き起こす。また、負荷変動すなわち出力電流が変動する際にも、オーバーシュートやアンダーシュートが発生する。

【0005】

このような問題を解決するために、出力トランジスタから負荷に流れる電流をモニタし、その電流に応じて誤差増幅器のバイアス電流を増やすことによりレギュレータの応答速度を速める手法が提案されている。

【0006】

【特許文献1】特開2001-34351号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

上記文献に記載の技術を用いた場合には、負荷に多くの電流が流れる場合には、誤差増幅器にも大きなバイアス電流が流れ応答速度が高速化される。しかしながら、負荷に流れる電流が急激に減少した時には、それに伴い応答速度が遅くなってしまうため、出力電圧が変動するおそれがある。また、入力電圧の変動に起因する出力電圧の変動を抑制することが困難である。

【0008】

本発明はこうした課題に鑑みてなされたものであり、その目的は、安定状態における消費電力を増加を抑えつつ、入力電圧や出力電流が変動した時の出力電圧の変動を抑制することができるレギュレータ回路の提供にある。

【課題を解決するための手段】

【0009】

本発明のある態様は、入力端子に印加された入力電圧を安定化し、出力端子から出力電圧を出力するレギュレータ回路に関する。このレギュレータ回路は、入力端子と出力端子の間に設けられた出力トランジスタと、出力電圧に応じた電圧が所定の基準電圧に近づくように、出力トランジスタの制御端子の電圧を調節する誤差増幅器と、入力端子から接地端子に至る経路上に設けられ、一端の電位が固定された変動検出キャパシタと、変動検出キャパシタに流れる電流に応じた電流を、出力トランジスタの制御端子に供給する電流帰還回路と、出力トランジスタの制御端子の電圧をクランプするクランプ回路と、を備える。

【0010】

入力電圧が上昇すると、電圧変動量の時間微分に比例した電流が変動検出キャパシタに流れる。変動検出キャパシタに流れる電流に応じた電流を、出力トランジスタの制御端子に供給することにより、出力トランジスタの制御端子の電圧を強制的に上昇させることができ、オーバーシュートが抑制される。この態様においては、クランプ回路を設けて、出力トランジスタの制御端子をクランプし、出力トランジスタのゲートソース、あるいはベースエミッタ間電圧（以下、ゲートソース間電圧およびベースエミッタ間電圧を、ゲートソース間電圧と総称する）の上限値、あるいは下限値、もしくはその両方を設定することにより、必要以上に、出力トランジスタの制御端子の電圧が変化することを抑制し、オーバーシュートやアンダーシュートをさらに抑制することができる。

【0011】

クランプ回路は、出力トランジスタの制御端子と入力端子の電圧差が、所定のクランプ電圧以上となるように、出力トランジスタの制御端子の電圧をクランプしてもよい。

出力トランジスタの制御端子と入力端子の間の電圧差、すなわち、ゲートソース間電圧

10

20

30

40

50

に下限値を設定することにより、出力トランジスタが完全にオフするのを防止することができる。この態様によれば、入力電圧が非常に速い速度で変化しても、アンダーシュートを抑制することができる。

**【0012】**

クランプ回路は、変動検出キャパシタに電流が流れる期間、動作してもよい。この場合、変動検出キャパシタに電流が流れない期間、すなわち、回路が定常状態にある期間は、クランプ回路が動作しないため、ゲートソース間電圧がクランプされず、出力電圧を基準電圧に一致するように安定化することができる。

**【0013】**

出力トランジスタは、Pチャンネル電界効果トランジスタであって、クランプ電圧は、出力トランジスタのしきい値電圧より小さく設定されてもよい。

10

**【0014】**

クランプ回路は、電流帰還回路から出力トランジスタの制御端子への電流供給経路上に、カソードが出力トランジスタの制御端子側に、アノードが電流帰還回路側となるように配置されたダイオードを含んでもよい。この場合、クランプ回路を、ダイオードに電流が流れる期間、すなわち、変動検出キャパシタに電流が流れる期間、アクティブとすることができ、さらに、出力トランジスタのゲートソース間電圧を、少なくとも、ダイオードの順方向電圧以上にクランプすることができる。

**【0015】**

クランプ回路は、電流帰還回路から出力トランジスタの制御端子への電流供給経路上に設けられた抵抗を含んでもよい。この場合、クランプ回路を、抵抗に電流が流れる期間、すなわち、変動検出キャパシタに電流が流れる期間、アクティブとすることができ、さらに、出力トランジスタのゲートソース間電圧を、少なくとも、抵抗に発生する電圧降下以上にクランプすることができる。

20

**【0016】**

電流帰還回路は、入力端子から変動検出キャパシタの他端に至る経路上に設けられた第1トランジスタと、第1トランジスタとカレントミラー回路を構成する第2トランジスタと、を含み、第2トランジスタに流れる電流を、クランプ回路を介して出力トランジスタの制御端子に供給してもよい。

**【0017】**

クランプ回路は、出力電圧より差分電圧だけ低い電圧を、クランプ電圧に設定し、出力トランジスタの制御端子の電圧を、クランプ電圧以上となるようにクランプしてもよい。入力電圧が変動し、出力電圧の目標値である基準電圧に近接し、あるいはそれより低くなると（以下、本明細書において、入力電圧低下状態という）、誤差増幅器は、出力トランジスタがフルオンするように、出力トランジスタの制御端子の電圧を低下させて、ゲートソース間電圧を増大させる。この態様では、出力トランジスタの制御端子の電圧に、下限値を設定することにより、出力トランジスタのゲートソース間電圧がある電圧でクランプされるため、入力電圧低下状態から、入力電圧が急激に上昇した場合において、出力電圧がオーバーシュートするのを抑制することができる。

30

**【0018】**

クランプ回路は、出力トランジスタに流れる出力電流に応じて大きくなる電圧を差分電圧として、クランプ電圧を設定してもよい。

差分電圧を、出力電流に応じて増大させることにより、重負荷となるに従って、出力トランジスタの制御端子の下限値は低くなる。その結果、負荷電流に応じて、出力トランジスタのオンの程度の上限を設定することができ、より好適に出力電圧のオーバーシュートを抑制することができる。

40

**【0019】**

クランプ回路は、出力トランジスタに流れる出力電流に応じた検出電流を生成する電流検出回路と、出力電圧より検出電流に比例した電圧だけ低いクランプ基準電圧を生成するクランプ基準電圧生成回路と、クランプ基準電圧生成回路により生成されるクランプ基準

50

電圧よりも、さらに所定の電圧だけ低い電圧を、クランプ電圧に設定し、出力トランジスタの制御端子の電圧をクランプするクランプ実行回路と、を含んでもよい。

この場合、出力トランジスタに流れる出力電流に比例した電圧と、所定の電圧の和を、差分電圧として設定することができる。

【0020】

クランプ基準電圧生成回路は、一端が出力端子に接続され、電流検出回路により生成される検出電流の経路上に設けられた抵抗を含み、当該抵抗の他端に現れる電圧を、クランプ基準電圧として出力してもよい。

【0021】

クランプ実行回路は、クランプ基準電圧生成回路の出力端子から、出力トランジスタの制御端子に至る経路上に、カソード端子が出力トランジスタの制御端子側となるように設けられたダイオードを含んでもよい。

10

【0022】

クランプ実行回路は、ゲートにクランプ基準電圧が印加されたNチャンネル電界効果トランジスタと、アノードが、Nチャンネル電界効果トランジスタのソースに接続され、カソードが出力トランジスタの制御端子に接続されたダイオードと、を含んでもよい。

【0023】

レギュレータ回路は、ひとつの半導体基板上に一体集積化されてもよい。「一体集積化」とは、回路の構成要素のすべてが半導体基板上に形成される場合や、回路の主要構成要素が一体集積化される場合が含まれ、回路定数の調節用に一部の抵抗やキャパシタなどが半導体基板の外部に設けられていてもよい。

20

【0024】

本発明の別の態様は、自動車である。この自動車は、バッテリーと、バッテリーの電圧を安定化して負荷に供給する上述のレギュレータ回路と、を備える。

【0025】

この態様によると、バッテリーの電圧が変動しても、負荷に供給される電圧のオーバーシュートやアンダーシュートを抑制することができ、負荷を安定に駆動することができる。

【0026】

なお、以上の構成要素の任意の組合せや、本発明の構成要素や表現を、方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

30

【発明の効果】

【0027】

本発明に係るレギュレータ回路によれば、安定状態における消費電力の増加を抑えつつ、入力電圧の変動にともなうアンダーシュートを抑制することができる。

【発明を実施するための最良の形態】

【0028】

(本発明の実施の形態の概要)

はじめに、本発明の実施の形態に係るレギュレータ回路100の構成および動作の概略を、図1の回路図をもとに説明する。図1は、本実施の形態に係るレギュレータ回路100の構成を示すブロック図である。以降の図において、同一の構成要素には同一の符号を付し、適宜説明を省略する。以下の説明において、電圧信号、電流信号あるいは抵抗、容量などに付された符号は、必要に応じてそれぞれの電圧値、電流値あるいは抵抗値、容量値を表すものとして用いることとする。

40

【0029】

本実施の形態にかかるレギュレータ回路100は、入力端子102に印加された入力電圧 $V_{in}$ を安定化し、出力端子104から出力電圧 $V_{out}$ を出力する。このレギュレータ回路100は、誤差増幅器10、出力トランジスタ12、第1抵抗 $R_1$ 、第2抵抗 $R_2$ 、基準電圧源14に加えて、変動検出キャパシタ $C_1$ 、電流帰還回路20、クランプ回路30を備える。

【0030】

50

誤差増幅器10、出力トランジスタ12、第1抵抗R1、第2抵抗R2は一般的なりニアレギュレータを構成する。出力トランジスタ12は、入力端子102と出力端子104間に設けられており、出力電圧Voutが所望の電圧となるように入力電圧Vinを電圧降下させる。本実施の形態において出力トランジスタ12はPチャンネルMOSFETであって、そのソースがレギュレータ回路100の入力端子102に接続され、ドレインがレギュレータ回路100の出力端子104に接続される。また、制御端子であるゲートには、誤差増幅器10の出力が接続され、この誤差増幅器10によってゲート電圧Vgが制御される。

#### 【0031】

誤差増幅器10は、反転入力端子-に基準電圧源14から出力される基準電圧Vrefが10 入力されている。誤差増幅器10の非反転入力端子+には、出力電圧Voutが第1抵抗R1、第2抵抗R2により抵抗分割され、 $R2 / (R1 + R2)$ 倍して帰還入力される。誤差増幅器10は、反転、非反転入力端子の電圧が等しくなるように入力トランジスタ12のゲート電圧Vgを調節する。その結果、出力電圧Voutは、入力電圧Vinの値に関わらず、 $Vout = (R1 + R2) / R2 \times Vref$ が成り立つように安定化される。

#### 【0032】

変動検出キャパシタC1は、入力端子102から接地端子GNDに至る経路上に設けられ、一端が接地されて電位が固定される。電流帰還回路20は、変動検出キャパシタC1に流れる電流Ix1に応じた電流Ix2を、出力トランジスタ12のゲートに供給する。20 変動検出キャパシタC1および電流帰還回路20は、入力端子102に印加される入力電圧Vinが急激に変動した場合において、出力電圧Voutがオーバーシュートするのを抑制するものである。

#### 【0033】

電流帰還回路20は、入力端子102から変動検出キャパシタC1の他端に電流が流れ込むとき、出力トランジスタ12のゲート電圧Vgを強制的に上昇せしめる。電流帰還回路20は、入力端子102から変動検出キャパシタC1の他端に流れ込む電流Ix1に応じた電流Ix2を、出力トランジスタ12のゲートに供給する。

#### 【0034】

電流帰還回路20は、たとえばカレントミラー回路を用いて構成することができる。本30 実施の形態において、電流帰還回路20は、第1トランジスタM1、第2トランジスタM2、利得調整抵抗R3を含む。第1トランジスタM1および利得調整抵抗R3は、入力端子102から変動検出キャパシタC1の他端に至る経路上に直列に接続される。第1トランジスタM1は、PチャンネルMOSFETであって、ソースが入力端子102に接続され、ドレインが利得調整抵抗R3に接続される。第2トランジスタM2も、PチャンネルMOSFETであって、ソースが入力端子102に接続され、ゲートが第3トランジスタM3のゲートに接続される。第2トランジスタM2は、第1トランジスタM1とともにカレントミラー回路を構成する。第1トランジスタM1、第2トランジスタM2は、入力端子102から変動検出キャパシタC1に流れ込む電流Ix1を定数倍した電流Ix2を、出力トランジスタ12のゲートに供給し、ゲート電圧Vgを強制的に上昇せしめる。40

#### 【0035】

回路が安定状態にある場合には、第1トランジスタM1にはほとんど電流は流れず、そのドレインソース間の電位差はほぼ0Vとなり、さらに、利得調整抵抗R3での電圧降下もほぼ0Vとなる。したがって、変動検出キャパシタC1の一端には、入力電圧Vinがほぼそのまま入力され、 $Vx = Vin$ が成り立っている。また、第1トランジスタM1のドレインソース間電圧および利得調整抵抗R3での電圧降下の和電圧は、第2トランジスタM2のゲートソース間電圧に相当するが、上述のようにいずれの電圧も非常に小さいため、第2トランジスタM2はオフ状態となる。

#### 【0036】

入力端子102に印加されている入力電圧Vinが上昇すると、変動検出キャパシタC 50

1の高電位側の電圧が入力電圧 $V_{in}$ に伴って上昇する。この結果、変動検出キャパシタ $C_1$ を充電するために、第1トランジスタ $M_1$ および利得調整抵抗 $R_3$ を介して、過渡的に電流 $I_{x1}$ が流れる。

【0037】

電流帰還回路20は、この電流 $I_{x1}$ を増幅して電流 $I_{x2}$ として出力トランジスタ12の制御端子であるゲートに帰還する。ここでの増幅には、利得が1より低い場合も含まれる。電流 $I_{x1}$ と電流 $I_{x2}$ の比は、第1トランジスタ $M_1$ 、第2トランジスタ $M_2$ のサイズ比および利得調整抵抗 $R_3$ によって調節することができる。すなわち電流利得を大きくするには、サイズ比を大きく、あるいは利得調整抵抗 $R_3$ を大きく設定すればよい。

【0038】

クランプ回路30は、出力トランジスタ12の制御端子の電圧、すなわちゲート電圧 $V_g$ をクランプする。クランプ回路30は、出力トランジスタ12のゲート電圧 $V_g$ をクランプすることにより、出力トランジスタ12のゲートソース間電圧 $V_{gs}$ の上限値、あるいは下限値、もしくはその両方を設定する。

【0039】

次に、図1のレギュレータ回路100の動作のオーバーシュート抑制機能について図2をもとに説明する。図2は、入力電圧 $V_{in}$ が急激に上昇したときのレギュレータ回路100の動作波形図である。以降の図において、縦軸および横軸は、見やすさおよび理解の容易化のために、適宜拡大、縮小されており、実際のスケールとは異なって示されている。

【0040】

本実施の形態にかかるレギュレータ回路100のオーバーシュートの抑制機能をより理解するため、はじめに、変動検出キャパシタ $C_1$ および電流帰還回路20を使用しない場合の動作について説明する。図2に破線で示されるゲート電圧 $V_g'$ および出力電圧 $V_{out}'$ がこのときの電圧波形を示している。

【0041】

時刻 $t_0 \sim t_1$ においては、入力電圧 $V_{in}$ は一定値をとっており、回路は安定状態であって、出力電圧は $V_{out} = (R_1 + R_2) / R_2 \times V_{ref}$ となるようにレギュレートされている。時刻 $t_1$ に、入力電圧 $V_{in}$ が急激に上昇する場合を考える。

【0042】

ゲート電圧 $V_g'$ は、ゲート容量によって形成される時定数回路によって応答が遅れ、ソース電圧である入力電圧 $V_{in}$ の急激な上昇に追従できない。したがって、出力トランジスタ12のゲートソース間電圧は一時的に大きくなる。その結果、ドレイン電圧である出力電圧 $V_{out}'$ は一時的に上昇し、オーバーシュートが発生してしまう。

【0043】

次に、本発明の実施形態にかかるレギュレータ回路100について、オーバーシュートを防止するために変動検出キャパシタ $C_1$ 、電流帰還回路20を動作させた場合の動作について図2に、実線で示される電圧波形 $V_g$ 、 $V_{out}$ をもとに説明する。

【0044】

時刻 $t_0 \sim t_1$ において回路は安定状態にあり、時刻 $t_1$ に入力電圧 $V_{in}$ が上昇する。入力電圧 $V_{in}$ が上昇すると、入力端子102から変動検出キャパシタ $C_1$ に電流 $I_{x1}$ が流れることになる。電流 $I_{x1}$ は、変動検出キャパシタ $C_1$ の容量値を用いて、 $I_{x1} = C_1 \times dV_{in} / dt$ で与えられる。従って、図2において、電流 $I_{x1}$ は、入力電圧 $V_{in}$ を時間微分した波形にほぼ比例し、入力電圧 $V_{in}$ が変化したときに流れる。

【0045】

電流 $I_{x1}$ は、電流帰還回路20によって増幅され、電流 $I_{x2}$ が生成される。この増幅率は先述のように第1トランジスタ $M_1$ 、第2トランジスタ $M_2$ および利得調整抵抗 $R_3$ により決定される。電流帰還回路20によって増幅された電流 $I_{x2}$ は、出力トランジスタ12のゲートに供給され、出力トランジスタ12のゲート容量 $C_g$ は、この電流 $I_{x2}$ によって充電される。これは $dV_g / dt = I / C_g$ の関係において、充電電流 $I$ が電

10

20

30

40

50

流  $I \times 2$  だけ増加することによってゲート電圧  $V_g$  の時間変化率が大きくなることを意味する。その結果、ゲート電圧  $V_g$  は、図 2 に実線で示すように破線で示した  $V_g'$  よりも素早く立ち上がることになる。

【0046】

その結果、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  は、ソース電圧である入力電圧  $V_{in}$  が変動した場合でも適切な値に調節され、出力電圧  $V_{out}$  は実線で示すようにオーバーシュートが抑制されて、安定化することができる。

【0047】

このように、本実施形態にかかるレギュレータ回路 100 では、電流帰還回路 20 によって入力電圧  $V_{in}$  が変動する期間に過渡的に流れる電流  $I \times 1$  を検出し、その電流を増幅して出力トランジスタ 12 のゲート端子に供給することによりゲート電圧  $V_g$  を強制的に上昇させてオーバーシュートを防止することができる。

10

【0048】

また、このオーバーシュート抑制機能によって、通常、出力端子 104 と接地端子間に設けられるキャパシタ（図示せず）の容量値を小さくすることができる。

【0049】

さらに、電流  $I \times 1$ 、 $I \times 2$  は、上述のように入力電圧  $V_{in}$  の時間微分に比例するため、入力電圧  $V_{in}$  が時間的に変動した期間にのみ流れる。従って、本実施形態に係るレギュレータ回路 100 は、安定状態にあるときの消費電流を増やすことなく、出力電圧  $V_{out}$  のオーバーシュートを抑制することができる。

20

【0050】

このように、本実施の形態に係るレギュレータ回路 100 は、変動検出キャパシタ  $C_1$  および電流帰還回路 20 によって、入力電圧  $V_{in}$  の変動時に、出力トランジスタ 12 のゲート電圧  $V_g$  を強制的に変化させ、オーバーシュートを抑制する。クランプ回路 30 は、上述のように、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  の上限値、あるいは下限値、もしくはその両方を設定するものである。以下、ゲートソース間電圧  $V_{gs}$  の下限値を設定する場合、上限値を設定する場合それぞれについて、第 1、第 2 の実施の形態にもとづいて、順に説明する。

【0051】

（第 1 の実施の形態）

第 1 の実施の形態では、図 1 のクランプ回路 30 によって、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  の下限値を設定する場合について説明する。はじめにその動作について説明し、次いでその具体的な構成例について説明する。

30

【0052】

上述のように、電流帰還回路 20 により出力トランジスタ 12 のゲートに供給される電流は、入力電圧  $V_{in}$  の時間変化率に比例する。したがって、入力電圧  $V_{in}$  がきわめて速い速度で変動すると、過剰な電流が出力トランジスタ 12 のゲートに供給されることになる。その結果、出力トランジスタ 12 のゲートソース間電圧が小さくなり過ぎ、ひいては、ドレインソース間電圧  $V_{ds}$  が大きくなり過ぎて、アンダーシュートが発生する場合があった。本実施の形態において、図 1 のクランプ回路 30 は、以下のように、このアンダーシュートを抑制する機能を果たす。

40

【0053】

図 3 は、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  の下限値を設定した場合の、図 1 のレギュレータ回路 100 の動作波形図である。はじめに、クランプ回路 30 の効果をより明確とするため、クランプ回路 30 を設けない場合の動作について説明する。図 3 に破線で示されるゲート電圧  $V_g'$  および出力電圧  $V_{out}'$  がこのときの電圧波形を示している。

【0054】

時刻  $t_0 \sim t_1$  においては、入力電圧  $V_{in}$  は一定値をとっており、回路は安定状態であって、出力電圧は  $V_{out} = (R_1 + R_2) / R_2 \times V_{ref}$  となるようにレギュレー

50

トされている。時刻  $t_1$  に、入力電圧  $V_{in}$  が急激に上昇する場合を考える。このときの入力電圧  $V_{in}$  の変動速度は、図 2 の場合よりも速いものとする。

【0055】

このとき、変動検出キャパシタ  $C_1$  には、入力電圧  $V_{in}$  の時間変化率  $dV_{in}/dt$  に比例した電流  $I_{x1}$  が流れる。その結果、出力トランジスタ 12 のゲートに供給される電流  $I_{x2}$  は、図 2 の場合に比べて非常に大きくなる。出力トランジスタ 12 のゲート容量に、過剰な電流が供給されると、ゲート電圧  $V_g$  は、所望の出力電圧を与える安定すべき電圧  $V_{gr}$  を超えて上昇する。その結果、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  が非常に小さくなり、出力トランジスタ 12 のドレインソース間電圧  $V_{ds}$  が大きくなるため、出力電圧  $V_{out}$  が、破線で示すようにアンダーシュートする。

10

【0056】

次に、本発明の実施形態にかかるレギュレータ回路 100 について、クランプ回路 30 を設けて、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  の下限値（以下、クランプ電圧  $V_{clmp}$  という）を設定した場合の動作について、図 3 に、実線で示される電圧波形  $V_g$ 、 $V_{out}$  をもとに説明する。

【0057】

時刻  $t_1$  に、入力電圧  $V_{in}$  が急激に上昇し、その時間変化率に比例した電流  $I_{x2}$  が、出力トランジスタ 12 のゲートに供給され、ゲート電圧  $V_g$  が急速に上昇する。時刻  $t_1$  に、ゲートソース間電圧  $V_g$  が、クランプ電圧  $V_{clmp}$  まで小さくなると、クランプ回路 30 によってゲート電圧  $V_g$  がクランプされる。このとき、出力トランジスタ 12 は完全にオフせず、したがって、ドレインソース間電圧  $V_{ds}$  が必要以上に大きくなならないため、出力電圧  $V_{out}$  のアンダーシュートを抑制することができる。

20

【0058】

次に、クランプ回路 30 の構成例について説明する。図 4 は、本実施の形態に係るレギュレータ回路 100 a の構成例を示す回路図である。本実施の形態に係るレギュレータ回路 100 a のクランプ回路 30 a は、第 1 ダイオード  $D_1$  を含む。第 1 ダイオード  $D_1$  は、電流帰還回路 20 から出力トランジスタ 12 のゲートへの電流供給経路上に、カソードが出力トランジスタ 12 のゲート側に、アノードが電流帰還回路 20 側となるように配置される。この第 1 ダイオード  $D_1$  は、PN 接合を有するダイオード素子、ベースコレクタ間を接続したバイポーラトランジスタ、あるいは MOSFET のボディダイオードなどを利用して形成してもよい。

30

【0059】

本実施の形態に係るレギュレータ回路 100 a のクランプ回路 30 a は、出力トランジスタ 12 のゲートと、入力端子 102 の電圧差、すなわち、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  が、第 1 ダイオード  $D_1$  の順方向電圧  $V_f$ （ $0.7V$ ）以上となるようにクランプすることができる。より厳密には、本実施の形態に係るレギュレータ回路 100 a では、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  は、ダイオードの順方向電圧  $V_f$  と、第 2 トランジスタ  $M_2$  のドレインソース間電圧  $V_{ds}$  の和電圧以上となるようにクランプされる。

【0060】

なお、クランプ回路 30 a は、第 1 ダイオード  $D_1$  を抵抗に置換して構成しても良い。この場合、この抵抗には、電流  $I_{x2}$  に、抵抗値を乗じた電圧降下をクランプ電圧  $V_{clmp}$  に設定することができる。この場合、抵抗値の選択によって、クランプ電圧  $V_{clmp}$  を調節することができる。また、クランプ回路 30 a は、ダイオードと抵抗を直列に接続して構成してもよい。

40

【0061】

このクランプ回路 30 a は、変動検出キャパシタ  $C_1$  に電流  $I_{x1}$  が流れる期間、アクティブとなって動作するように構成されている。すなわち、変動検出キャパシタ  $C_1$  に電流  $I_{x1}$  が流れない期間は、第 1 トランジスタ  $M_1$ 、第 2 トランジスタ  $M_2$  はオフとなるため、電流  $I_{x2}$  も流れず、クランプ回路 30 a は無視できる。入力電圧  $V_{in}$  が変動し

50

、電流  $I_{x1}$ 、 $I_{x2}$  が流れると、第 1 ダイオード  $D1$  のアノードカソード間に電位差が発生し、クランプ回路 30 は出力トランジスタ 12 のゲート電圧  $V_g$  をクランプする。

【0062】

このように、クランプ回路 30 a を入力電圧  $V_{in}$  の変動時のみ動作させることにより、定常状態においては、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  はクランプされないため、出力トランジスタ 12 のオン抵抗を、クランプ回路 30 a によって制約を受けることなく自由に制御し、出力電圧  $V_{out}$  を所望の電圧に安定化することができる。

【0063】

さらに、出力トランジスタ 12 のゲートソースしきい値電圧  $V_{th}$  は、プロセスにも依存するが、典型的には  $1V \sim 2V$  の範囲である。一方、本実施の形態に係るレギュレータ回路 100 a において、クランプ電圧  $V_{clmp} = 0.7V$  である。このように、クランプ電圧  $V_{clmp}$  を、出力トランジスタ 12 のしきい値電圧  $V_{th}$  より小さく設定することにより、変動検出キャパシタ  $C1$  および電流帰還回路 20 によるオーバーシュート抑制機能と、クランプ回路 30 によるアンダーシュート抑制機能をバランス良く実現することができる。

【0064】

(第 2 の実施の形態)

第 2 の実施の形態では、クランプ回路 30 によって、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  の上限値を設定する場合について説明する。はじめにその動作について説明し、次いでその具体的な構成例について説明する。

【0065】

本実施の形態において、クランプ回路 30 は、出力トランジスタ 12 のゲート電圧  $V_g$  を、クランプ電圧  $V_{clmp}$  以上となるようにクランプする。

【0066】

図 5 は、第 2 の実施の形態に係るレギュレータ回路 100 の動作波形図である。はじめに、クランプ回路 30 の効果をより明確とするため、クランプ回路 30 を機能させない場合の動作について説明する。図 5 に破線で示されるゲート電圧  $V_{g'}$  および出力電圧  $V_{out'}$  がこのときの電圧波形を示している。

【0067】

時刻  $t_0 \sim t_1$  の期間、入力電圧  $V_{in}$  が、出力電圧  $V_{out}$  の目標電圧（たとえば  $5V$ ）より低い電圧（たとえば  $4.7V$ ）まで低下しているものとする。このとき、出力トランジスタ 12 は、フルオンしており、出力電圧  $V_{out}$  は、入力電圧  $V_{in}$  よりわずかに低い電圧に安定化される。このときの出力トランジスタ 12 のゲート電圧  $V_{g'}$  は、出力トランジスタ 12 をフルオンするために、 $0V$  付近まで低下している。

【0068】

この状態で、時刻  $t_1$  に入力電圧  $V_{in}$  が急激に上昇する。入力電圧  $V_{in}$  の変動によって、その時間変化率に比例した電流  $I_{x2}$  が、出力トランジスタ 12 のゲートに供給され、ゲート電圧  $V_{g'}$  が上昇し始める。しかしながら、ゲート電圧  $V_{g'}$  が  $0V$  付近まで低下しているため、出力トランジスタ 12 のドレインソース間電圧  $V_{ds}$  が  $0V$  に近いフルオンした状態で入力電圧  $V_{in}$  が上昇することになる。その結果、出力電圧  $V_{out}$  は、入力電圧  $V_{in}$  の上昇にともない、目標電圧を超える電圧まで上昇してしまう。かかる状況においては、クランプ回路 30 を機能させないと、オーバーシュートが発生する場合があった。

【0069】

次に、本発明の実施形態にかかるレギュレータ回路 100 について、クランプ回路 30 を機能させた場合の動作について、図 5 に、実線で示される電圧波形  $V_g$ 、 $V_{out}$  をもとに説明する。

【0070】

時刻  $t_0 \sim t_1$  の入力電圧低下状態において、出力トランジスタ 12 のゲート電圧  $V_g$  は、クランプ回路 30 によってクランプ電圧  $V_{clmp}$  以上となるようにクランプされる

10

20

30

40

50

。ゲート電圧  $V_g$  の下限値が設定されることは、出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  に上限値が設定されることと等価である。ゲートソース間電圧  $V_{gs}$  に上限値が設定されると、出力トランジスタ 12 はフルオンしなくなるため、時刻  $t_0 \sim t_1$  の間の出力電圧  $V_{out}$  は、破線の出力電圧  $V_{out}'$  よりも低くなる。

【0071】

時刻  $t_1$  に、入力電圧  $V_{in}$  が上昇すると、電流  $I_{x2}$  によって出力トランジスタ 12 のゲート容量が充電され、ゲート電圧  $V_g$  が上昇する。このときの出力トランジスタ 12 のゲートソース間電圧  $V_{gs}$  は、クランプ回路 30 を機能させない場合のゲートソース間電圧  $V_{gs}$  に比べて、概ねクランプ電圧  $V_{clmp}$  分だけ小さくなる。その結果、出力トランジスタ 12 はフルオンせず、ドレインソース間電圧  $V_{ds}$  をある程度以上の値に保ちつつ、入力電圧  $V_{in}$  が上昇ことになる。その結果、出力電圧  $V_{out}$  が、入力電圧  $V_{in}$  に追従して上昇するのを防止し、オーバーシュートを抑制することができる。

10

【0072】

図 6 は、第 2 の実施の形態に係るレギュレータ回路 100b の構成例を示す回路図である。このレギュレータ回路 100b のクランプ回路 30b は、出力電圧  $V_{out}$  より差分電圧  $V$  だけ低い電圧を、クランプ電圧  $V_{clmp}$  に設定し、出力トランジスタ 12 のゲート電圧  $V_g$  を、クランプ電圧  $V_{clmp}$  以上となるようにクランプする。本実施の形態において、差分電圧  $V$  は、出力トランジスタ 12 に流れる出力電流  $I_{out}$  に応じて大きくなる電圧である。差分電圧  $V$  は、出力トランジスタ 12 に流れる出力電流  $I_{out}$  に比例して大きくなる成分  $V_1$  と、所定の固定電圧  $V_2$  の和となるように設定してもよい。

20

【0073】

クランプ回路 30b は、電流検出回路 32、クランプ基準電圧生成回路 34、クランプ実行回路 36 を含む。電流検出回路 32 は、出力トランジスタ 12 に流れる出力電流  $I_{out}$  に応じた検出電流  $I_{det}$  を生成する。クランプ基準電圧生成回路 34 は、出力電圧  $V_{out}$  よりも、検出電流  $I_{det}$  に比例した電圧  $V_1$  だけ低いクランプ基準電圧  $V_{clmpref}$  を生成する。 $V_{clmpref} = V_{out} - V_1$  が成り立つ。

【0074】

クランプ実行回路 36 は、クランプ基準電圧生成回路 34 により生成されるクランプ基準電圧  $V_{clmpref}$  よりも、さらに所定の電圧  $V_2$  だけ低い電圧を、クランプ電圧  $V_{clmp}$  に設定し、出力トランジスタ 12 のゲート電圧  $V_g$  をクランプする。

30

【0075】

図 7 は、図 6 のレギュレータ回路 100b のより詳細な回路図である。図 7 において、変動検出キャパシタ  $C_1$  および電流帰還回路 20 は省略している。

【0076】

電流検出回路 32 は、トランジスタ  $M_3$ 、 $M_4$ 、 $M_5$  を含む。トランジスタ  $M_3$  は、出力トランジスタ 12 とゲート、ソースが共通に接続された P チャンネル MOSFET である。出力トランジスタ 12 およびトランジスタ  $M_3$  のサイズ比は、たとえば 1000 : 1 程度に設定する。トランジスタ  $M_3$  には、出力トランジスタ 12 に流れる出力電流  $I_{out}$  に比例した電流  $I_{out}'$  が流れる。トランジスタ  $M_4$  は、N チャンネル MOSFET であって、電流  $I_{out}'$  の経路上に設けられる。トランジスタ  $M_5$  は、トランジスタ  $M_4$  とともにカレントミラー回路を構成しており、電流  $I_{out}'$  を定数倍した検出電流  $I_{det}$  を生成する。

40

【0077】

本実施の形態において、クランプ基準電圧生成回路 34 は抵抗  $R_4$  を含んで構成される。この抵抗  $R_4$  は、一端が出力端子 104 に接続され、電流検出回路 32 により生成される検出電流  $I_{det}$  の経路上に設けられる。この抵抗  $R_4$  には、検出電流  $I_{det}$  に、抵抗値  $R_4$  を乗じた電圧降下  $V_1$  が発生する。すなわち、抵抗  $R_4$  の他端の電圧には、出力電圧  $V_{out}$  より検出電流  $I_{det}$  に比例した電圧  $V_1$  だけ低いクランプ基準電圧  $V_{clmpref} (= V_{out} - V_1 = V_{out} - I_{det} \times R_4)$  が現れる。

50

## 【0078】

クランプ実行回路36には、クランプ基準電圧 $V_{clmpref}$ および出力電圧 $V_{out}$ が入力される。図7のクランプ実行回路36は、トランジスタM6、M7、第2ダイオードD2を含む。トランジスタM6は、NチャンネルMOSFETであって、ゲートにクランプ基準電圧 $V_{clmpref}$ が印加される。第2ダイオードD2は、アノードがトランジスタM6のソースに接続され、カソードが出力トランジスタ12のゲートに接続される。また、トランジスタM6のドレインには、ドレインソースが接続されたPチャンネルMOSFETであるトランジスタM7が接続される。トランジスタM7のソースは、出力端子104と接続され、出力電圧 $V_{out}$ が印加される。トランジスタM7は、出力トランジスタ12とペアリングして構成することが望ましい。

10

## 【0079】

第2ダイオードD2は、クランプ基準電圧生成回路34の出力端子から、出力トランジスタ12のゲートに至る経路上に、カソード端子が出力トランジスタ12のゲート側となるように設けられる。

## 【0080】

このように構成したクランプ実行回路36は、クランプ基準電圧 $V_{clmpref}$ よりも、電圧 $V_2$ だけ低い電圧をクランプ電圧 $V_{clmp}$ に設定する。ここで電圧 $V_2$ は、トランジスタM6のゲートソースしきい値電圧 $V_{th}$ と、第2ダイオードD2の順方向電圧 $V_f$ の和となる。また、トランジスタM7は、出力トランジスタ12とペアリングして形成されるため、2つのトランジスタのゲートソースしきい値電圧 $V_{th}$ はほぼ等しくなる。したがって、トランジスタM6のゲートソースしきい値電圧 $V_{th}$ がばらついた場合においても、電圧 $V_2$ は、トランジスタM7のゲートソースしきい値電圧 $V_{th}$ と、第2ダイオードD2の順方向電圧 $V_f$ の和に設定される。

20

## 【0081】

以上のように構成されたレギュレータ回路100bによれば、出力電圧 $V_{out}$ が低下するに従って、クランプ電圧 $V_{clmp}$ を低下させることができる。その結果、入力電圧 $V_{in}$ が出力電圧 $V_{out}$ の目標値を下回るような場合、入力電圧 $V_{in}$ に応じてクランプ電圧 $V_{clmp}$ を設定することができ、幅広い入力電圧 $V_{in}$ の範囲において、より好適にオーバーシュートを抑制することができる。

## 【0082】

図8は、本実施の形態に係るレギュレータ回路100bの、出力電流 $I_{out}$ と、クランプ電圧 $V_{clmp}$ ならびにクランプ基準電圧 $V_{clmpref}$ の関係を示す。上述のようにクランプ基準電圧 $V_{clmpref}$ は、出力電圧 $V_{out}$ から、差分電圧 $V_1$ だけ低い値に設定される。ここで、 $V_1 = I_{det} \times R_4$ であるから、出力電流 $I_{out}$ が増加するにしたがい、クランプ基準電圧 $V_{clmpref}$ は低下する。

30

## 【0083】

クランプ電圧 $V_{clmp}$ は、クランプ基準電圧 $V_{clmpref}$ よりも、差分電圧 $V_2$ だけ低い電圧に設定される。ここで、差分電圧 $V_2$ は、 $V_2 = V_{th} + V_f$ である。本実施の形態に係るレギュレータ回路100bでは、負荷に流れる出力電流 $I_{out}$ が大きくなるに従って、クランプ電圧 $V_{clmp}$ が低く設定される。

40

## 【0084】

あるドレインソース間電圧 $V_{ds}$ を得るために必要なゲートソース間電圧 $V_{gs}$ は、出力電流 $I_{out}$ が大きいほど大きくなる。本実施の形態に係るレギュレータ回路100によれば、軽負荷時には、ゲート電圧 $V_g$ の下限値を高く（すなわちゲートソース間電圧 $V_{gs}$ の上限値を低く）設定し、重負荷となるに従って、ゲート電圧 $V_g$ の下限値を低く（すなわちゲートソース間電圧 $V_{gs}$ の上限値を高く）設定することができる。その結果、負荷の状態に応じて、より好適にオーバーシュートを抑制することができる。

## 【0085】

図9は、本実施の形態に係るレギュレータ回路の電流検出回路32、クランプ基準電圧生成回路34の変形例である。図9の電流検出回路32は、トランジスタM3～M5、抵

50

抗 R 5、トランジスタ Q 1、Q 2、定電流源 C C S 1、C C S 2、を含む。

【 0 0 8 6 】

トランジスタ M 3 は、出力トランジスタ 1 2 とゲートおよびソースが共通に接続されており、カレントミラー回路を構成する。出力トランジスタ 1 2 およびトランジスタ M 3 のそれぞれのドレイン間には、抵抗 R 5 が設けられる。トランジスタ Q 1 および Q 2 は、サイズの異なる P N P 型のバイポーラトランジスタである。たとえば、トランジスタ Q 1 と Q 2 のサイズ比を、3 : 2 に設定する。トランジスタ Q 1、Q 2 のベースは共通に接続され、トランジスタ Q 1 のベースとコレクタは接続される。トランジスタ Q 1 のエミッタは、出力トランジスタ 1 2 のドレインに接続され、トランジスタ Q 2 のエミッタは、トランジスタ M 3 のドレインに接続される。トランジスタ Q 1、Q 2 のコレクタには、それぞれ定電流源 C C S 1、C C S 2 が負荷として接続される。定電流源 C C S 1、C C S 2 は、等しい定電流  $I_c$  を生成する。この定電流  $I_c$  は、数十 n A から数  $\mu$  A の非常に低い電流値に設定することが望ましい。

10

【 0 0 8 7 】

このように構成された電流検出回路 3 2 の動作について説明する。はじめに、出力トランジスタ 1 2 に流れる出力電流  $I_{out}$  が流れないあるいは非常に小さい無負荷状態について説明する。トランジスタ Q 1 と、Q 2 には、等しい定電流  $I_c$  が流れるが、そのサイズ比が異なっているため、それぞれのエミッタ間、すなわち抵抗 R 5 の両端には電位差が生ずる。出力電流  $I_{out}$  が流れないとき、トランジスタ Q 2 には、定電流源 C C S 2 により生成される定電流  $I_c$  のみが流れる。その結果、トランジスタ M 4 には電流が流れず、検出電流  $I_{det}$  は 0 A となる。

20

【 0 0 8 8 】

レギュレータ回路 1 0 0 b から負荷に出力電流  $I_{out}$  が流れ始めると、トランジスタ M 3 にも、出力電流  $I_{out}$  に比例した電流  $I_{out}'$  が流れる。この電流  $I_{out}'$  は、その一部が、抵抗 R 5 を介して負荷に供給され、その残りがトランジスタ Q 2 に供給される。トランジスタ Q 2 の経路に流れる電流を  $I_{q2}$  とすると、トランジスタ M 4 には、電流 ( $I_{q2} - I_c$ ) が流れることになる。上述のように定電流  $I_c$  の値を非常に小さく設定しておけば、トランジスタ M 4 に流れる電流は、出力電流  $I_{out}$  にほぼ比例した電流とみなすことができる。トランジスタ M 4 に流れる電流は、トランジスタ M 5 により複製され、抵抗 R 4 によって電圧変換される。

30

【 0 0 8 9 】

図 9 の電流検出回路 3 2 によれば、第 3 トランジスタ M 3 に流れる電流の大部分は負荷に供給され、定電流源 C C S 2 およびトランジスタ M 4 を介して接地に流れる電流は、非常に小さくなる。その結果、検出電流  $I_{det}$  を低減することができ、回路の消費電流を低減することができる。

【 0 0 9 0 】

図 1 0 は、クランプ実行回路 3 6 の別の変形例を示す回路図である。図 1 0 のクランプ実行回路 3 6 は、図 7 のクランプ実行回路 3 6 に加えて、さらにトランジスタ M 8、M 9 を備える。トランジスタ M 8、M 9 は、いずれも、ゲートドレインを接続した P チャンネル M O S F E T であり、第 2 ダイオード D 2 のアノードと出力端子 1 0 4 との間に、直列に接続される。すなわち、トランジスタ M 8 のドレインは、第 2 ダイオード D 2 のアノードに接続され、そのソースは、トランジスタ M 9 のドレインに接続される。トランジスタ M 9 のソースは、出力端子 1 0 4 と接続され、出力電圧  $V_{out}$  が印加される。

40

【 0 0 9 1 】

図 1 1 は、図 1 0 のクランプ実行回路 3 6 における、出力電流  $I_{out}$  と、クランプ電圧  $V_{clmp}$  の関係を示す図である。図 8 と同様に、クランプ基準電圧  $V_{clmpref}$  は、出力電流  $I_{out}$  の増加にともない、低下していく。クランプ電圧  $V_{clmp}$  は、クランプ基準電圧  $V_{clmpref}$  よりも、差分電圧  $V_2$  低い電圧に設定されるため、出力電流  $I_{out}$  の増加にともない、一定の傾きで低下する。出力電流  $I_{out}$  が、所定レベル (図 1 1 の  $I_z$ ) まで増加すると、トランジスタ M 8、M 9 および第 2 ダイオード D

50

2によってゲート電圧 $V_g$ がクランプされる。その結果、クランプ電圧 $V_{clmp}$ は、最低クランプ電圧 $V_{clmpmin}$ 以下にはならない。この最低クランプ電圧 $V_{clmpmin}$ は、出力電圧 $V_{out}$ から、トランジスタM8、M9のゲートソースしきい値電圧 $V_{th}$ および第2ダイオードD2の順方向電圧 $V_f$ だけ低下した電圧 $V_{out} - (V_{th} \times 2 + V_f)$ に設定される。

【0092】

このように、図10のクランプ実行回路36を用いることにより、クランプ電圧 $V_{clmp}$ に、出力電圧 $V_{out}$ に応じた下限値を設定することができる。

【0093】

最後に、上述のレギュレータ回路100の用途について説明する。レギュレータ回路100は、たとえば、自動車に搭載される。図12は、レギュレータ回路100を搭載した自動車300の電気システムのブロック図である。自動車300は、バッテリー310、レギュレータ回路100、電装機器320を備える。バッテリー310は、13V程度のバッテリー電圧 $V_{bat}$ を出力する。このバッテリー電圧 $V_{bat}$ は、リレーを介して出力されるため、時間的に変動が大きい。一方、電装機器320は、たとえば、カーステレオやカーナビゲーションシステム、インテリアパネルの照明用LEDなどであって、時間的に変動しない安定した電源電圧を必要とする負荷である。レギュレータ回路100は、バッテリー電圧 $V_{bat}$ を所定の電圧に降圧して電装機器320に出力する。

【0094】

上述したように、実施形態で説明したレギュレータ回路100は、入力電圧 $V_{in}$ や出力電圧 $V_{out}$ の急峻な変動に対して、高速に追従し、出力電圧 $V_{out}$ のアンダーシュート、オーバーシュートを小さく抑えることができる。したがって、自動車に搭載されるバッテリーなどのように、電圧が大きく変動するような電源を安定化する用途に好適に用いることができる。

【0095】

もっとも、実施形態で説明したレギュレータ回路100は、車載用途に限らず、入力電圧を安定化して負荷に供給するさまざまな用途に用いることができる。

【0096】

上述の実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

【0097】

各実施の形態に係るレギュレータ回路100の各構成要素は、単独で用いた場合には、上述の作用および効果を有するが、任意に組み合わせてもよい。この場合、より好適にアンダーシュートやオーバーシュートを好適に抑圧することができる。たとえば、図1のクランプ回路30が、図4のクランプ回路30aと、図6あるいは図7に示されるクランプ回路30bの両方を含む構成となってもよい。

【0098】

実施の形態において、クランプ回路30、さらには電流検出回路32、クランプ基準電圧生成回路34、クランプ実行回路36の構成について、好ましい形態について例示したが、本発明はこれらに限定されるものではない。たとえば、クランプ実行回路36については、ある電圧を基準として対象電圧をクランプする回路を用いることができる。

【0099】

実施の形態においてMOSFETとして例示されたトランジスタは、バイポーラトランジスタで構成してもよく、また、バイポーラトランジスタで例示されたトランジスタは、MOSFETで構成してもよい。また、天地反転にともなうPチャンネルとNチャンネル、PNP型とNPN型の置換や、抵抗の挿入などによる回路の変形例は、当然に本発明の技術的範囲に含まれる。いずれのトランジスタを用いるかは、レギュレータ回路に要求される設計仕様、使用する半導体製造プロセスなどによって決めればよい。

【0100】

実施の形態において、レギュレータ回路 100 を構成する素子はすべて一体集積化されていてもよく、その一部がディスクリート部品で構成されていてもよい。どの部分を集積化するかは、コストや占有面積などによって決めればよい。

【図面の簡単な説明】

【0101】

【図1】実施の形態に係るレギュレータ回路の構成を示すブロック図である。

【図2】入力電圧が急激に上昇したときの、図1のレギュレータ回路の動作波形図である。

【図3】第1の実施の形態に係るレギュレータ回路の動作波形図である。

【図4】第1の実施の形態に係るレギュレータ回路の構成例を示す回路図である。

10

【図5】第2の実施の形態に係るレギュレータ回路の動作波形図である。

【図6】第2の実施の形態に係るレギュレータ回路の構成例を示す回路図である。

【図7】図6のレギュレータ回路のより詳細な回路図である。

【図8】本実施の形態に係るレギュレータ回路の、出力電流と、クランプ電圧ならびにクランプ基準電圧の関係を示す図である。

【図9】レギュレータ回路の電流検出回路、クランプ基準電圧生成回路の変形例を示す回路図である。

【図10】クランプ実行回路の別の変形例を示す回路図である。

【図11】図10のクランプ実行回路における、出力電流と、クランプ電圧ならびにクランプ基準電圧の関係を示す図である。

20

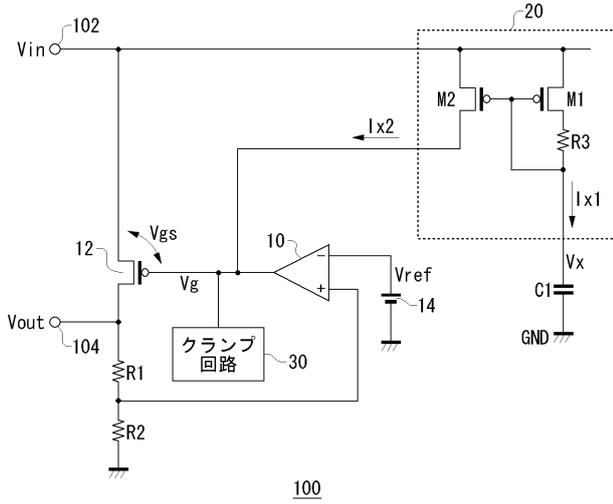
【図12】レギュレータ回路を搭載した自動車の電気システムのブロック図である。

【符号の説明】

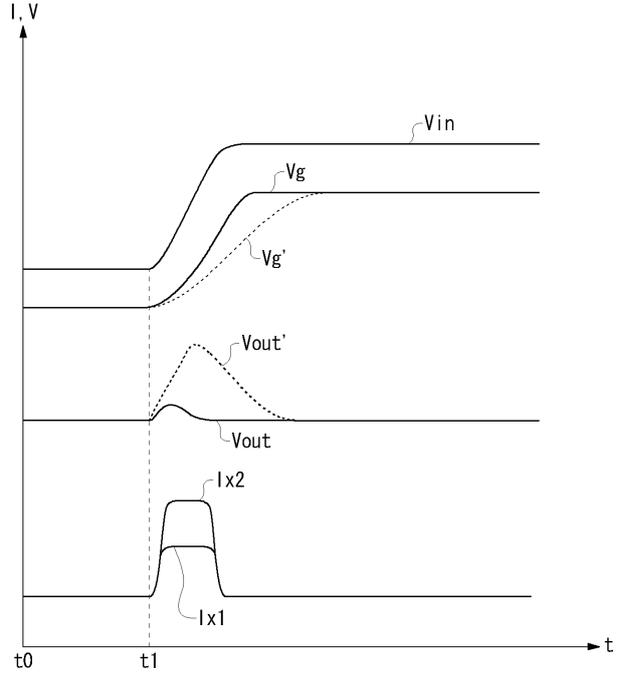
【0102】

100 レギュレータ回路、 102 入力端子、 104 出力端子、 10 誤差増幅器、 12 出力トランジスタ、 14 基準電圧源、 R1 第1抵抗、 R2 第2抵抗、 R3 利得調整抵抗、 C1 変動検出キャパシタ、 D1 第1ダイオード、 20 電流帰還回路、 30 クランプ回路、 32 電流検出回路、 34 クランプ基準電圧生成回路、 36 クランプ実行回路、 D2 第2ダイオード、 50 オーバーシュート抑制回路、 M1 第1トランジスタ、 M2 第2トランジスタ。

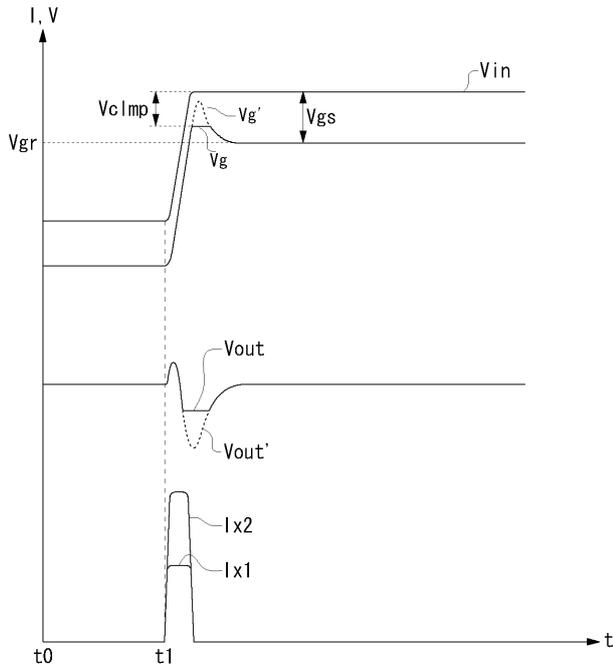
【 図 1 】



【 図 2 】



【 図 3 】



【 図 4 】

