(19) **日本国特許庁(JP)**

(12) 特 許 公 報(B2)

(11)特許番号

特許第6515666号 (P6515666)

(45) 発行日 令和1年5月22日(2019.5.22)

(24) 登録日 平成31年4月26日(2019.4.26)

(51) Int. Cl.

HO3F 3/45 (2006.01)

HO3F 3/45

FL

請求項の数 4 (全 20 頁)

(21) 出願番号

特願2015-95410 (P2015-95410)

(22) 出願日 (65) 公開番号 平成27年5月8日 (2015.5.8) 特開2016-213651 (P2016-213651A)

(43) 公開日 審査請求日 平成28年12月15日 (2016.12.15) 平成29年11月21日 (2017.11.21) ||(73)特許権者 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

||(74)代理人 100088155

弁理士 長谷川 芳樹

||(74)代理人 100113435

弁理士 黒木 義樹

|(74)代理人 100136722

弁理士 ▲高▼木 邦夫

(74)代理人 100174399

弁理士 寺澤 正太郎

(74)代理人 100171583

弁理士 梅景 篤

最終頁に続く

(54) 【発明の名称】 増幅回路

(57)【特許請求の範囲】

【請求項1】

入力信号を増幅して差動信号を出力する増幅回路であって、

第1の電流源と、一対の第1のトランジスタと、を有し、前記入力信号を前記一対の第1のトランジスタの一方のベースにて受け、基準信号を前記一対の第1のトランジスタの他方のベースにて受け、前記入力信号と前記基準信号との差に応じて前記第1の電流源を流れる<u>直流</u>電流を前記一対の第1のトランジスタのそれぞれのエミッタを流れる電流に配分し、前記一対の第1のトランジスタのそれぞれのコレクタの電位の差に応じて前記差動信号を生成する差動増幅回路と、

第2のトランジスタと、前記第2のトランジスタのコレクタと前記第2のトランジスタのベースとの間に電気的に接続された抵抗素子と、一端が前記第2のトランジスタのコレクタに電気的に接続され、他端が直流電圧に電気的に接続された第2の電流源と、前記第2のトランジスタのエミッタに電気的に接続され、前記第2のトランジスタのエミッタ電流が内部に流れ込むことによってバイアス電圧を発生するバイアス回路と、を有し、前記抵抗素子の抵抗値と前記直流電圧の電圧値と前記第2の電流源が供給する直流電流の電流値と前記バイアス電圧とを調整することによって前記第2のトランジスタのコレクタ電流が増加する場合に前記第2のトランジスタの消費電力を減少させ、前記第2のトランジスタのコレクタ電流が減少する場合に前記第2のトランジスタの消費電力を増加させるように前記第2のトランジスタのバイアス点および負荷曲線が設定され、前記第2のトランジスタのベースの電位を前記基準信号として生成する補償回路と、を備える増幅回路。

【請求項2】

前記補償回路は、

前記入力信号の周波数が所定の値よりも低いときに、前記基準信号の電圧値を、前記入力信号の周波数が前記所定の値よりも高いときの前記基準信号の電圧値よりも減少させる、請求項1に記載の増幅回路。

【請求項3】

前記バイアス回路は、カソードが接地されたダイオードを有し、前記ダイオードのアノードにて前記第2のトランジスタのエミッタ電流を受けて前記バイアス電圧を発生させる、請求項1又は2に記載の増幅回路。

【請求項4】

前記第2のトランジスタは、前記第1のトランジスタと同じ半導体プロセスによって同じ半導体チップ上に製作される、請求項1~3のいずれか1項に記載の増幅回路。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、増幅回路に関する。

【背景技術】

[0002]

光通信において使用される光受信モジュールでは、入力される入力信号を差動増幅する 差動増幅回路が用いられる。この差動増幅回路を用いた構成としては、下記特許文献 1~ 3に記載のものがある。

[0003]

下記の特許文献1には、カップリングコンデンサを介して入力される入力信号を差動増幅する差動増幅部を備える半導体差動増幅器であって、差動増幅部から出力される差動出力信号より所定の低域カットオフ周波数以下の電圧を検出する低域通過フィルタと、その低域通過フィルタから出力される電圧に応じて差動増幅部の入力直流バイアスを調整するバイアス調整回路とを有するオフセット補償回路をさらに備える半導体差動増幅器が記載されている。

[0004]

下記の特許文献 2 には、電流信号を電圧信号に変換する前置増幅回路であって、差動対で構成された増幅部を有する差動型増幅器と、電流信号が差動型増幅器に入力される前に、電流信号の一部をバイパス電流としてバイパスさせるバイパス回路と、を備える前置増幅回路が記載されている。このバイパス回路は、所定の大きさを越える電流信号があった場合、回路の飽和を防ぐために、電流信号の一部をバイパス電流としてバイパスさせる。また、差動型増幅器により、消費電流を一定に保ちつつ、大きい電流信号の入力があった場合に利得を下げ、回路の発振を防止する。

[0005]

下記の特許文献3には、受光素子によって生成された電流信号が片側の入力端子に入力される差動増幅器と、差動増幅器のもう一方の入力端子に接続され差動増幅器の閾値電圧を発生させる閾値電圧発生器と、差動増幅器と閾値電圧発生器との間に接続され、2つ以上の異なった時定数をもつ多重フィルタ回路とを備える前置増幅器が記載されている。

【先行技術文献】

【特許文献】

[0006]

【特許文献1】特開平7-240640号公報

【特許文献 2 】特開 2 0 0 0 - 3 4 9 5 7 1 号公報

【特許文献 3 】特開 2 0 1 0 - 1 3 6 1 6 9 号公報

【発明の概要】

【発明が解決しようとする課題】

[0007]

30

20

10

40

ところで、光通信分野において広く用いられる差動増幅回路および差動トランスインピ ーダンスアンプ (TIA: Transimpedance Amplifier)において、低域カットオフ周波 数付近の低い周波数帯域で、数dB程度のピーキングが見られることが知られている。こ れは、これらの回路中に用いられているヘテロ接合バイポーラトランジスタ (HBT: He terojunction Bipolar Transistor)などのバイポーラトランジスタ(BJT:Bipolar Junction Transistor)の自己発熱に起因する。このような利得の非平坦性は、回路の 性能を損ない、感度向上の妨げになる。

[00008]

本発明の一態様は、周波数特性の非平坦性を低減することが可能な増幅回路を提供する

10

【課題を解決するための手段】

[0009]

本発明の一態様に係る増幅回路は、入力信号を増幅して差動信号を出力する増幅回路で あって、第1の電流源と、一対の第1のトランジスタと、を有し、入力信号を一対の第1 のトランジスタの一方のベースにて受け、基準信号を一対の第1のトランジスタの他方の ベースにて受け、入力信号と基準信号との差に応じて第1の電流源を流れる電流を一対の 第1のトランジスタのそれぞれのエミッタを流れる電流に配分し、一対の第1のトランジ スタのそれぞれのコレクタの電位の差に応じて差動信号を生成する差動増幅回路と、第2 のトランジスタと、第2のトランジスタのコレクタと第2のトランジスタのベースとの間 に接続された帰還回路と、を有し、第2のトランジスタのコレクタ電流が増加する場合に 第2のトランジスタの消費電力を減少させ、第2のトランジスタのコレクタ電流が減少す る場合に第2のトランジスタの消費電力を増加させ、第2のトランジスタのベースの電位 を基準信号として生成する補償回路と、を備える。

【発明の効果】

[0010]

本発明によれば、差動利得の周波数特性の非平坦性を低減することができる。

【図面の簡単な説明】

[0011]

- 【図1】差動増幅回路の構成の一例を示す図である。
- 【図2】補償回路の構成の一例を示す図である。
- 【図3】バイポーラトランジスタの静特性の一例を示す図である。
- 【図4】バイポーラトランジスタの伝達特性の一例を示す図である。
- 【図5】差動増幅回路の利得の周波数特性の一例を示す図である。
- 【図6】補償回路のインピーダンスの周波数特性の一例を示す図である。
- 【図7】補償回路の構成の一例を示す図である。
- 【図8】差動増幅回路の利得の周波数特性の一例を示す図である。
- 【図9】バイアス回路の構成の一例を示す図である。
- 【図10】補償回路の構成の一例を示す図である。
- 【図11】差動増幅回路の構成の一例を示す図である。
- 【図12】差動増幅回路の利得の周波数特性の一例を示す図である。

【発明を実施するための形態】

[0012]

「本願発明の実施形態の説明]

最初に本願発明の実施形態の内容を列記して説明する。

[0013]

本発明の一態様に係る増幅回路は、入力信号を増幅して差動信号を出力する増幅回路で あって、第1の電流源と、一対の第1のトランジスタと、を有し、入力信号を一対の第1 のトランジスタの一方のベースにて受け、基準信号を一対の第1のトランジスタの他方の ベースにて受け、入力信号と基準信号との差に応じて第1の電流源を流れる電流を一対の 第1のトランジスタのそれぞれのエミッタを流れる電流に配分し、一対の第1のトランジ 20

30

40

スタのそれぞれのコレクタの電位の差に応じて差動信号を生成する差動増幅回路と、第2のトランジスタと、第2のトランジスタのコレクタと第2のトランジスタのベースとの間に接続された帰還回路と、を有し、第2のトランジスタのコレクタ電流が増加する場合に第2のトランジスタの消費電力を減少させ、第2のトランジスタのコレクタ電流が減少する場合に第2のトランジスタの消費電力を増加させ、第2のトランジスタのベースの電位を基準信号として生成する補償回路と、を備える。

[0014]

この増幅回路において、差動増幅回路が有する一対の第1のトランジスタにたとえばバイポーラトランジスタが用いられると、低周波数帯域においてピーキング、つまり差動利得の増加が生じ得る。第1のトランジスタの他方のベースが受ける基準信号は、補償回路が有する第2のトランジスタのベース電位として生成される。補償回路が有する第2のトランジスタのボースが受ける基準信号は、補償の路が有する第2のトランジスタの出度によって変化する。は「たとえば伝達コンダクタンス」は、第2のトランジスタの温度によって変化する。具体的に、低周波数帯域では消費電力の瞬時値の変化に追従するように温度が変化するる一方で、高周波数帯域とでは温度変化の態様が異なるので、第2のトランジスタの伝達コンダクタンスは、低周波数帯域と高周波数帯域とで、変化の態様が異なる。ここのように流域では消費電力を減少する場合に第2のトランジスタのコレクタ電流が増加する場合に第2のトランジスタの消費電力を増加させる。このように第2のトランジスタを動作させた場合には、低周波数帯域における第2のトランジスタの伝達コンダクタンスよりも小さくなる。

[0015]

さらに、補償回路は、第2のトランジスタのコレクタと第2のトランジスタのベースとの間に接続された帰還回路を有する。この場合、第2のトランジスタの伝達コンダクタンスが大きいほど、補償回路のインピーダンスは小さくなる。上述のように、第2のトランジスタは低周波数帯域において伝達コンダクタンスが小さくなるので、補償回路のインピーダンスが大きいと、補償回路を流れる電流によって生じる電圧降下も大きくなる。この電圧降下が大きいほど第2のトランジスタのベース電圧、つまり一対の第1のトランジスタの他方のベースが受ける基準信号の電圧レベルが低下するので、差動増幅回路の利得(差動利得)も低下する。これにより、低周波数帯域におけるピーキングを抑制することができる。

[0016]

補償回路は、第2のトランジスタのコレクタに一端が接続された第2の電流源と、第2のトランジスタのエミッタ電流が自身を流れることによってバイアス電圧を発生するバイアス回路と、をさらに備え、第2のトランジスタのベースとエミッタとの間の電圧とバイアス電圧との和を基準信号として出力してもよい。この場合、バイアス回路によって発生したバイアス電圧に第2のトランジスタのベース・エミッタ間電圧を加えた電圧を基準電圧として出力することができる。これにより、基準信号の電圧を、一対の第1のトランジスタの他方のトランジスタの動作に十分なレベルの電圧とすることができる。

[0017]

バイアス回路は、カソードが接地されたダイオードを有し、ダイオードのアノードにて第2のトランジスタのエミッタ電流を受けてバイアス電圧を発生させてもよい。この場合、ダイオードの順方向電圧を利用して、バイアス電圧を発生させることができる。さらに、第2のトランジスタのエミッタから見たバイアス回路のインピーダンスを、広帯域にわたって低くすることができる。これにより、バイアス回路のインピーダンスの周波数特性の変動による、補償回路のインピーダンス特性への影響を低減することができる。

[0018]

第2のトランジスタは、第1のトランジスタと同じ半導体プロセスによって同じ半導体 チップ上に製作されてもよい。この場合、第2のトランジスタを含む補償回路の温度特性 10

20

30

40

を、一対の第1のトランジスタの温度特性に適合させることができる。たとえば、各素子の熱時定数が同様となることによって、熱時定数が異なることによる調整(たとえば補償する周波数を合わせるための調整)を不要とすることができる。

[0019]

「本願発明の実施形態の詳細]

本発明の実施形態に係る増幅回路の具体例を、以下に図面を参照しつつ説明する。なお、本発明はこれらの例示に限定されるものではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

[0020]

[第1実施形態]

図1は、第1実施形態に係る増幅回路の構成の一例を示す図である。増幅回路100は、入力信号である信号 Vinを差動信号に変換して出力する。信号 Vinは単相信号である。また、差動信号は、互いに位相が逆である2つの相補信号を含む。図1に示す例では、信号 Vout1が2つの相補信号のうちの一方の相補信号であり、信号 Vout2が2つの相補信号のうちの他方の相補信号である。増幅回路100は、たとえば光通信において使用される光受信モジュールに設けられる。その場合、信号 Vinは、光受信モジュールが受信した光信号に基づいて生成される。

[0021]

図1に示すように、増幅回路100は、差動増幅回路15と、補償回路40とを備える。差動増幅回路15は、一対のトランジスタ10,20と、電流源30と、抵抗素子RC1,RC2とを有する。

[0022]

トランジスタ10は、ベース10b、コレクタ10c、およびエミッタ10eを有する一方のトランジスタである。ベース10bは、信号Vinを受ける。コレクタ10cは、信号Vout1を出力する。エミッタ10eは、電流源30に接続される。

[0023]

トランジスタ20は、ベース20bと、コレクタ20cと、エミッタ20eとを有する他方のトランジスタである。ベース20bは、基準信号である信号Vrefを受ける。コレクタ20cは、信号Vout2を出力する。エミッタ20eは、電流源30に接続される。

[0024]

差動増幅回路15において、トランジスタ10,20は、バイポーラトランジスタであり、たとえばヘテロ接合バイポーラトランジスタである。

[0025]

電流源30は、定電流I1が流れるように構成された第1の定電流回路である。電流源30は、トランジスタ10,20のエミッタ10e,20eからグランド(GND)に向かって定電流I1が流れるように、エミッタ10e,20eとグランドとの間に接続される。電流源30は、たとえば、トランジスタ、ダイオードおよび抵抗素子などによって構成される。ただし、電流源30の構成は特に限定されるものではない。

[0026]

抵抗素子RC1は、トランジスタ10のコレクタ10cと、ノードN1との間に接続される。ノードN1は、トランジスタ10の動作に必要な電圧(たとえば5V)を有する。抵抗素子RC2は、トランジスタ20のコレクタ20cと、ノードN2との間に接続される。ノードN2は、トランジスタ20の動作に必要な電圧(たとえば5V)を有する。

[0027]

差動増幅回路15は、信号Vinをトランジスタ10のベース10bにて受け、信号Vrefをトランジスタ20のベース20bにて受け、信号Vinと信号Vrefとの差に応じて電流源30を流れる定電流I1をトランジスタ10,20のそれぞれのエミッタ10e,20eを流れるエミッタ電流Ie1,Ie2に配分し、トランジスタ10,20のそれぞれのコレクタ10c,20cの電位の差に応じて差動信号(信号Vout1,Vo

10

20

30

40

u t 2) を生成する。

[0028]

補償回路40は、信号Vrefを生成し、トランジスタ20のベース20bに供給する。また、補償回路40は、トランジスタ20のベース20bにベース電流Ib2を供給する。補償回路40は、増幅素子41(後述の図2のトランジスタ42)と、帰還回路47とを有する。帰還回路47は、抵抗素子Rfによって実現される。

[0029]

図2は、補償回路の構成の一例を示す図である。図2に示すように、補償回路40は、より具体的には、トランジスタ42(増幅素子41)と、抵抗素子Rfと、電流源43と、バイアス回路44とを有する。

[0030]

トランジスタ42は、ベース42b、コレクタ42cおよびエミッタ42eを有する第2のトランジスタである。トランジスタ42も、トランジスタ10,20(図1)と同様に、バイポーラトランジスタであり、たとえばヘテロ接合バイポーラトランジスタである。トランジスタ42は、トランジスタ10,20と同じ半導体プロセスによって同じ半導体チップ上に製作されてもよい。その場合、たとえば、増幅回路100が1つの半導体チップとして実現されてもよい。ベース42bは、トランジスタ20のベース20bに接続される。コレクタ42cは、電流源43に接続される。エミッタ42eは、バイアス回路44に接続される。

[0031]

抵抗素子Rfは、トランジスタ42のコレクタ42c側で発生した出力を、トランジスタ42のベース42bに帰還させる。補償回路40では、抵抗素子Rfは、コレクタ42cと、ベース42bとの間に接続される。

[0032]

電流源43は、定電流 I 2 が流れるように構成された第 2 の定電流回路である。電流源4 3 は、トランジスタ42のコレクタ42 c に一端が接続され、ノードN 3 からトランジスタ42のコレクタ42 c に電流が流れるように、ノードN 3 とコレクタ42 c との間に接続される。ノードN 3 は、トランジスタ42の動作に必要な電圧を有する。なお、電流源4 3 の構成は、電流源30(図1)と同様の構成としてもよい。また、電流源43からの定電流 I 2 の一部は、抵抗素子R f を介して、トランジスタ42のベース42 b に流れる。すなわち、トランジスタ42と抵抗素子R f とによって、負帰還増幅回路が構成される。また、電流源43からの定電流 I 2 の一部は、抵抗素子R f を介して、トランジスタ20のベース20 b に流れる。これにより、補償回路40は、上述の負帰還増幅回路を介して、電流源43からトランジスタ20のベース20 b にベース電流 I b 2 を供給する。

[0033]

バイアス回路44は、トランジスタ42のエミッタ電流Ie4が自身を流れることによって、バイアス電圧である信号Vbiasを発生する。バイアス回路44は、トランジスタ42のエミッタ42eと、グランド(GND)との間に接続される。これにより、信号Vbiasにトランジスタ42のベース・エミッタ間電圧を加えた電圧が、信号Vrefとして、トランジスタ20のベース20bに供給される。つまり、補償回路40は、トランジスタ42のベース42bとエミッタ42eとの間の電圧と信号Vbiasの電圧との和を、信号Vrefとして出力する。たとえば、トランジスタ42のエミッタ42eがバイアス回路44を介さずにグランドに接続されると、トランジスタ42のベース・エミッタ間電圧が、信号Vrefとしてトランジスタ20のベース20bに供給される。信号Vrefの電圧レベルが、トランジスタ20の動作に十分な大きさに至らない可能性がある。バイアス回路44があることによって、トランジスタ20の動作に十分な電

[0034]

ここで、補償回路40においては、トランジスタ42の動作条件が、コレクタ電流が増加すると消費電力が減少するように設定される。このようなトランジスタ42の動作条件

10

20

30

40

20

30

40

50

は、バイポーラトランジスタのバイアス点および負荷線を適切に定めることによって、設定される。バイアス点は、バイアス電圧が印加された状態のバイポーラトランジスタの静特性における(たとえばコレクタ・エミッタ間電圧とコレクタ電流との関係を示すグラフ上の)動作点である。負荷線は、さらにバイポーラトランジスタが交流駆動された場合に、バイポーラトランジスタの静特性における動作点の変化を示す線である。

[0035]

図3は、バイポーラトランジスタの静特性の一例を示す図である。図3のグラフの横軸はコレクタ・エミッタ間電圧Vceを示し、縦軸はコレクタ電流Icを示す。

[0036]

図3のグラフでは、曲線P1~P8の8つの曲線が示される。曲線P1~P8は、バイポーラトランジスタの消費電力の等電力線を示す。バイポーラトランジスタの消費電力は、コレクタ・エミッタ間電圧Vceとコレクタ電流Icとの積によって求められる。等電力線は、同じ消費電力となるコレクタ・エミッタ間電圧Vceおよびコレクタ電流Icの組み合わせを示す。たとえば、曲線P1は、消費電力が約2.5mWの等電力線である。曲線P8は、消費電力が約20mWの等電力線である。それ以外の曲線P2~P7は、消費電力が2.5mWよりも大きく20mWよりも小さい等電力線であり、曲線P2~P7の順に消費電力が約2.5mWの間隔で大きくなる。

[0037]

曲線 P 1 ~ P 8 においては、コレクタ・エミッタ間電圧 V c e が比較的小さい領域(たとえば 1 . 7 V 未満)では、コレクタ・エミッタ間電圧 V c e の変化に対するコレクタ電流 I c の変化が比較的大きくなる。一方、コレクタ・エミッタ間電圧 V c e が比較的大きい領域(たとえば 1 . 7 V 以上)では、コレクタ・エミッタ間電圧 V c e の変化に対するコレクタ電流 I c の変化が比較的小さくなる。

[0038]

バイポーラトランジスタが交流駆動されると、バイポーラトランジスタの動作点は、バイアス点を通る負荷線上を移動する。図3においては、バイアス点A1,A2,B1,B2を通る負荷線が、負荷線LA1,LA2,LB1,LB2として図示される。

[0039]

[0040]

バイアス点 A 2 およびバイアス点 B 2 は、いずれも曲線 P 4 上 (消費電力が約 1 0 m W) にある。バイアス点 A 2 では、バイアス点 B 2 と比較して、コレクタ・エミッタ間電圧 V c e が大きく、コレクタ電流 I c が小さい。また、バイアス点 A 2 を通る負荷線 L A 2 の傾きの大きさは、バイアス点 B 2 を通る負荷線 L B 2 の傾きの大きさよりも大きい。

[0041]

たとえば、バイポーラトランジスタの動作条件が、バイアス点A1および負荷線LA1で設定される場合、コレクタ電流Icが増加すると、消費電力も増加する(曲線P3から曲線P4に近づく)。逆に、コレクタ電流Icが減少すると、消費電力も減少する(曲線P3から曲線P2に近づく)。一方、バイポーラトランジスタの動作条件が、バイアス点B1および負荷線LB1で設定される場合、コレクタ電流Icが増加すると、消費電力は減少する(曲線P3から曲線P2に近づく)。逆に、コレクタ電流Icが減少すると、消費電力は増加する(曲線P3から曲線P4に近づく)。このことは、バイアス点A2および負荷線LA2と、バイアス点B2および負荷線LB2との関係においても同様である。

[0042]

以上説明したように、バイポーラトランジスタの動作条件としては、コレクタ電流Ic

20

30

40

50

の増加に対して消費電力が増加する動作条件(「第1の動作条件」という)、およびコレクタ電流 I c の増加に対して消費電力が減少する動作条件(「第2の動作条件」という)の2つの動作条件がある。バイアス点および負荷線が適切に定められることによって、バイポーラトランジスタの動作条件は、いずれかの動作条件に設定される。補償回路40(図2)においては、トランジスタ42の動作条件が第2の動作条件に設定されるように、トランジスタ42のバイアス点および負荷線が定められる。なお、増幅回路100(図1)においては、トランジスタ10,20の動作条件が第1の動作条件に設定されるように、トランジスタ10,20のバイアス点および負荷線が定められる。

[0043]

たとえば、トランジスタ42のバイアス点および負荷線は、補償回路40(図2)において、抵抗素子Rfの抵抗値、電流源43の定電流I2の大きさ、ノードN3の有する電圧、およびバイアス回路44が発生する信号Vbias(バイアス電圧)などを調節することによって定めることができる。なお、トランジスタ10,20のバイアス点および負荷線は、差動増幅回路15(図1)において、抵抗素子RC1,RC2の抵抗値、電流源30の定電流I3の大きさ、ノードN1,N2の有する電圧レベル、および信号Vin,Vrefの電圧レベルなどを調節することによって定められる。

[0044]

ここで、消費電力の発生によって、バイポーラトランジスタには自己発熱が生じる。ある消費電力における温度を基準としたとき、消費電力が大きくなればバイポーラトランジスタの温度は上昇し、消費電力が小さくなればバイポーラトランジスタの温度は低下する。そして、温度が変化すると、バイポーラトランジスタの伝達コンダクタンス(相互コンダクタンスとも呼ばれる)も変化する。この変化は、低周波数帯域と高周波数帯域とで異なる。

[0045]

たとえば、低周波数帯域においてバイポーラトランジスタが駆動されると、消費電力の瞬時値の変化に追従するようにバイポーラトランジスタの温度が変化する。一方、高周波数帯域においてバイポーラトランジスタが駆動されると、バイポーラトランジスタの温度は、消費電力の瞬時値の変化に追従できなくなり、消費電力の平均値に応じた温度(一定温度)となる。このように、バイポーラトランジスタの温度は、低周波数帯域と高周波数帯域とでは変化の態様が異なる。そのため、バイポーラトランジスタの伝達コンダクタンスも、低周波数帯域と高周波数帯域とでは変化の態様が異なる。これについて、次に、図4を参照して説明する。

[0046]

図4は、バイポーラトランジスタの伝達特性の一例を示す図である。図4のグラフの横軸はベース・エミッタ間電圧 V b e を示し、縦軸はコレクタ電流 I c を示す。図4のグラフでは、曲線S1~S3の3つの曲線が示される。曲線S1~S3は、バイポーラトランジスタの温度がT(),T+ T(),T- T()である場合の伝達特性をそれぞれ示す。バイポーラトランジスタは、バイアス電圧 Vop1で駆動されるものとする。

[0047]

まず、バイポーラトランジスタの温度 T () で一定である場合について説明する。この場合、バイポーラトランジスタのベースに入力される信号電圧が + V から + V の範囲で変化すると、バイポーラトランジスタの伝達特性は、曲線 S 1 によって示される特性となる。このときのバイポーラトランジスタの伝達コンダクタンスを g m 1 (+ d I c / d V b e) とすると、伝達コンダクタンス g m 1 は、近似的に、曲線 S 1 においてベース・エミッタ間電圧 V b e が V o p 2 (+ V o p - V) となる点 Q 1 と、曲線 S 1 においてベース・エミッタ間電圧 V b e が V o p 3 (V o p + V) となる点 Q 2 とを結ぶ直線の傾きで与えられる。

[0048]

一方、バイポーラトランジスタの自己発熱によりバイポーラトランジスタの温度が刻一 刻と変化する場合には、バイポーラトランジスタは、次に説明するように動作する。

[0049]

まず、低周波数帯域において、第1の動作条件でバイポーラトランジスタを動作させる場合について説明する。このような条件でバイポーラトランジスタを動作させると、ベース・エミッタ間電圧VbeがVop1よりも高くなるにつれてコレクタ電流が(平均値から)増加し、バイポーラトランジスタの消費電力が増加する。これにより、バイポーラトランジスタの伝達特性は、曲線S2によってでいる特性に近づく。一方、ベース・エミッタ間電圧VbeがVop1よりも低くなるにつれてコレクタ電流が減少し、バイポーラトランジスタの消費電力が減少する。これにより、バイポーラトランジスタの温度が低下し、バイポーラトランジスタの伝達特性は、曲線S3によって示される特性に近づく。このように動作するバイポーラトランジスタの伝達特性は、曲線S3によって示される特性に近づく。このように動作するバイポーラトランジスタの伝達特性は、由線S3においてベース・エミッタ間電圧VbeがVop2となる点Q5と、曲線S2においてベース・エミッタ間電圧VbeがVop2とを結ぶ直線の傾きで与えられる。このときの伝達コンダクタンスgm2は、先に説明した伝達コンダクタンスgm1(近似的に点Q1とQ2とを結ぶ直線の傾きで与えられる)よりも大きい。

[0050]

次に、高周波数帯域において、第1の動作条件でバイポーラトランジスタを動作させる場合について説明する。この場合、先に説明したように、バイポーラトランジスタの温度は、消費電力の瞬時値の変化に追従できなくなり、消費電力の平均値に応じた温度(図4に示す例では温度 T ())となる。したがって、このときのバイポーラトランジスタの伝達コンダクタンスは、先に説明した g m 1 となる。

[0051]

以上説明したように、第1の動作条件でバイポーラトランジスタを動作させる場合には、低周波数帯域における伝達コンダクタンスgm2の方が、高周波数帯域における伝達コンダクタンスgm1よりも大きくなる。これが、従来より知られている、バイポーラトランジスタの自己発熱に起因して生じる、差動増幅回路などにおける低周波数帯域でのピーキングの原因であると考えられる。

[0052]

次に、低周波数帯域において、第2の動作条件でバイポーラトランジスタを動作させる場合について説明する。このように動作するバイポーラトランジスタを動作させると、ベース・エミッタ間電圧VbeがVop1よりも高くなるにつれてコレクタ電流が(平均ラトランジスタの消費電力が減少する。これにより、バイポーラトランジスタの活費電力が減少する。これにより、バイポーラトランジスタの伝達特性は、曲線S3によくなるにつれてコレクタ電流が減少し、バイポーラトランジスタの消費電力が増加する。これにより、バイポーラトランジスタの温度が上昇し、バイポーラトランジスタの伝達特性に近づく。このような動作条件におけるバイポーラトランジスタの温度が上昇し、バイポーラトランジスタの伝達特性に近づく。このような動作条件におけるバイポーラトランジスタの伝達コンダクタンスをgm3とすると、伝達コンダクタンスgm3は、曲線S2においてベース・エミッタ間電圧VbeがVop2となる点Q3と、曲線S1においてベース・エミッタ間電圧VbeがVop2となる点Q3と、曲線S1においてベース・エミッタ間電圧VbeがVop3となる点Q6とを結ぶ直線の傾きでスgm1よりも小さい。

[0053]

次に、高周波数帯域において、第2の動作条件でバイポーラトランジスタを動作させる場合について説明する。この場合、バイポーラトランジスタの温度は、消費電力の瞬時値の変化に追従できなくなり、温度 T () となる。したがって、このときのバイポーラトランジスタの伝達コンダクタンスは g m 1 となる。

[0054]

以上説明したように、第2の動作条件でバイポーラトランジスタを動作させる場合には 、低周波数帯域における伝達コンダクタンスgm3の方が、高周波数帯域における伝達コ 10

20

30

40

20

30

40

50

ンダクタンスgm1よりも小さくなる。

[0055]

図2に再び戻り、先に説明したように、増幅回路100では、トランジスタ42の動作条件は、第2の動作条件、つまりコレクタ電流Icが増加すると、消費電力が減少するように設定される。なお、トランジスタ10,20(図1)の動作条件は、従来と同様に、第1の動作条件、つまりコレクタ電流Icが増加すると、消費電力も増加するように設定される。

[0056]

具体的に、トランジスタ42を第2の動作条件で動作させるには、負荷線の傾き(ここでは傾きの大きさ、つまり絶対値とする)を、そのバイアス点における等電力線(たとえば図3の曲線 P 1 ~ P 8)の傾きよりも小さくなるように定めるとよい。とくに、トランジスタ42のコレクタ・エミッタ間電圧Vceをたとえば1.7V未満(下限はたとえば0.7V以上)となるようにすると、等電力線の傾きが大きくなるので、その分、負荷線の傾きを、等電力線の傾きよりも小さくすることが容易となる。たとえば、図2に示し、の傾きを、等電力線の傾きよりも小さくすることが容易となる。たとえば、図2に示す構成において、電流源43の定電流 I 2を6mAとし、抵抗素子Rfの抵抗値を48k とし、ノードN3の有する電圧を5Vとし、バイアス回路44が発生する信号Vbiasのレベルを0.9V程度とすることによって、トランジスタ42のバイアス点および負荷線レベルを0.9V程度とすることによって、トランジスタ42のがバイアス点および負荷線レークであり、それ以外にも、トランジスタ42を第2の動作条件で動作させることはは一例であり、それ以外にも、トランジスタ42を第2の動作条件で動作させることは、が、図3に示すバイアス点 B 2 および負荷線 L B 2 のような数値範囲として、電流源43の定電流 I 2 は、たとえば1 k ~100k とするとよい。バイアス回路44が発生する信号Vbiasのレベルは、たとえば0.5V~3Vとするとよい。

[0057]

なお、トランジスタ10,20(図1)を第1の動作条件で動作させるには、負荷線の 傾きを、そのバイアス点における等電力線の傾きよりも大きくなるように定めるとよい。 とくに、トランジスタ42のコレクタ・エミッタ間電圧Vceをたとえば1.7V以上(上限はたとえば3.5V以下)となるようにすると、等電力線の傾きが小さくなるので、 その分、負荷線の傾きを、等電力線の傾きよりも大きくすることが容易となる。たとえば 、図1に示す構成において、電流源30の定電流I1を3mAとし、抵抗素子RC1およ び抵抗素子RC2の抵抗値をいずれも200 とし、ノードN1およびノードN2の有す る電圧をいずれも5Vとし、トランジスタ10,20のベース10b,20bに入力され る信号の電圧のレベルを1.8V以下とすることによって、トランジスタ10,20の動 作条件が、図3に示すバイアス点A2および負荷線LA2のように定められる。上記の各 数値は一例であり、それ以外にも、トランジスタ10,20を第1の動作条件で動作させ ることは可能である。そのような数値範囲として、電流源30の定電流Ⅰ1は、たとえば 1mA~10mAとするとよい。抵抗素子RC1および抵抗素子Rc2の抵抗値は、たと えば10 ~1k とするとよい。ノードN1およびノードN2の有する電圧は、たとえ ば3V~10Vとするとよい。トランジスタ10,20のベース10b,20bに入力さ れる信号の電圧のレベルは、たとえば0.5V~3Vとするとよい。

[0058]

ここで、補償回路40において、トランジスタ42の伝達コンダクタンスが変化すると、補償回路40のインピーダンスも変化する。先に説明したように、補償回路40では、トランジスタ42と抵抗素子Rfとによって、負帰還増幅回路が構成される。この場合、トランジスタ20のベース20bから見た補償回路40のインピーダンスをRin(ここでは抵抗成分で表すこととする)とすると、Rin=Rf/(+1)となる。Rfは、抵抗素子Rfの抵抗値である。 は、トランジスタ42と電流源43で構成される増幅器の利得であり、たとえばトランジスタ42の伝達コンダクタンスgmに比例する。そして、トランジスタ42の伝達コンダクタンスgmは、低周波数帯域における伝達コンダクタンスよりも小さくなる。そのため、補

償回路40のインピーダンスRinは、低周波数帯域におけるインピーダンスの方が、高周波数帯域におけるインピーダンスよりも大きくなる。

[0059]

次に、図1および図2を再び参照して、増幅回路100の動作について説明する。入力信号である信号Vinがトランジスタ10のベース10bに入力されると、信号Vinに応じてトランジスタ10のエミッタ電流が変化する。トランジスタ10のエミッタ電流が変化すると、電流源30を流れる定電流I1が一定に保たれるように、トランジスタ20のエミッタ電流が変化する。これにより、トランジスタ10のエミッタ電流と、トランジスタ20のエミッタ電流とは、互いに位相が逆になる。同様に、トランジスタ10のコレクタ電流とトランジスタ20のコレクタ電流によって抵抗素子RC1およびトランジスタ20のコレクタ電流によって抵抗素子RC1および抗素子RC2で生じる電圧降下も、互いに位相が逆になる。したがって、互いに位相が逆の相補信号(差動信号)が、信号Vout1および信号Vout2として、トランジスタ10のコレクタ10cおよびトランジスタ20のコレクタ20cから出力される。このようにして、増幅回路100は、単相信号(信号Vin)を差動信号(信号Vout1および信号Vout2)に変換して出力する。

[0060]

増幅回路100では、トランジスタ10,20(図1)の動作条件は、第1の動作条件、つまりコレクタ電流が増加すると、消費電力も増加するように設定される。したがって、上述した増幅回路100では、低周波数帯域においてピーキング、つまり差動利得の増加が生じ得る。

[0061]

ここで、増幅回路100では、トランジスタ20のベース電流Ib2は、補償回路40から供給される。具体的に、トランジスタ42および抵抗素子Rfによって構成される負帰還増幅回路を介して、電流源43の定電流I2の一部が、ベース電流Ib2として、トランジスタ20のベース20bに供給される。先に説明したように、補償回路40のインピーダンスRinは、低周波数帯域において大きくなる。補償回路40のインピーダンスRinは、低周波数帯域において大きくなる。補償回路40のインピーダンスス電流Ib2が、補償回路40を流れることによって生じる電圧降下も大きくなる。電圧降下が大きくなると、トランジスタ20のベース20bの電圧(ベース電圧)が低下するので、トランジスタ10およびトランジスタ20による差動利得も低下する。このようにして、増幅回路100は、低周波数帯域におけるピーキングを抑制することができる

[0062]

次に、図5および図6を参照して、増幅回路100の効果について説明する。

[0063]

図5は、増幅回路100(図1)の利得の周波数特性の一例を示す図である。図5のグラフの横軸は周波数を示し、縦軸は相対利得を示す。相対利得は、高周波数帯域(たとえば10MHz以上の周波数帯域)における利得を基準(0dB)とした値である。

[0064]

図5において、曲線 G1は増幅回路 100の利得の周波数特性を示し、曲線 GEは比較例としての利得の周波数特性を示す。曲線 G1によって示される特性は、図1の増幅回路 100において、各素子の特性、ノード電圧および電流源の電流値などの種々のパラメータが適切に設定された条件のもとで行われたシミュレーションの結果を示す。曲線 GEによって示される特性は、同じ条件のもとで、増幅回路 100において補償回路 40が無い場合(ただし、トランジスタ 20のベース 20 aには定電圧が印加されている)の差動増幅回路の利得の周波数特性を示す。

[0065]

図 5 に示すように、比較例としての曲線 G E によって示される特性では、低周波数帯域 (たとえば 1 0 M H z 未満の周波数帯域)において、最大で 2 . 5 d B 程度のピーキング 10

20

30

40

(利得増加)が見られる。つまり、周波数特性が非平坦となっている。これに対し、曲線 G 1 によって示される特性では、ピーキングが生じていない。つまり、周波数特性が平坦 となっている。これは、低周波数帯域において、補償回路 4 0 による利得補償が行われた ためである。

[0066]

図6は、補償回路40(図2)のインピーダンスの周波数特性と、トランジスタ42および抵抗素子Rfによって構成される負帰還増幅回路の利得の周波数特性とのシミュレーション結果を示すグラフである。グラフの横軸は周波数を示す。グラフの左側の縦軸はインピーダンスの大きさを示し、グラフの右側の縦軸は負帰還増幅回路の利得Aを示す。図6において、曲線G2は負帰還増幅回路の利得の周波数特性を示し、曲線Zは、インピーダンスRinの周波数特性を示す。

[0067]

まず、インピーダンスRinの周波数特性について説明すると、曲線 Z によって示されるように、周波数が低下するにつれてインピーダンスRinが大きくなる。高周波数帯域においては、インピーダンスRinは、最大でも200 程度であり(たとえば10MHz付近)、さらに、50 程度しかない帯域もある(たとえば100MHz付近)。これに対し、低周波数帯域においては、インピーダンスRinは、少なくとも200 よりも大きく、さらに、800 を上回るような帯域もある(たとえば700kHz以下)。

[0068]

このことは、負帰還増幅回路の利得Aの周波数特性によって説明される。曲線G2によって示されるように、周波数が低下するにつれて利得Aは小さくなる。高周波数帯域においては、利得Aは少なくとも200よりも大きく(たとえば10MHz付近)、さらに、1600程度に至る帯域もある(たとえば100MHz付近)。これに対し、低周波数帯域においては、利得Aは、最大でも200程度であり、さらに、100を下回る帯域もある(たとえば3MHz以下)。

[0069]

以上説明したように、補償回路 4 0 を含む増幅回路 1 0 0 によれば、差動利得の周波数特性の非平坦性を低減することができる。

[0070]

図7は、補償回路の構成の別の例を示す図である。図7に示す補償回路40Aは、補償回路40(図2)と比較して、さらに、トランジスタ45と、電流源46とを含む点、および各要素の接続関係において相違する。

[0071]

補償回路40Aにおいて、トランジスタ42のコレクタ42cは、電流源43だけでなく、トランジスタ45のベース45bにも接続されている。また、抵抗素子Rfは、トランジスタ45のエミッタ45eと、トランジスタ42のベース42bとの間に接続されている。電流源46は、トランジスタ45のエミッタ45eからグランドに定電流I3が流れるように、エミッタ45eとグランドとの間に接続される。ノードN4は、トランジスタ45の動作に必要な電圧を有し、トランジスタ45のコレクタ45cに接続される。補償回路40Aでは、トランジスタ45および電流源46によるエミッタフォロワ回路が実現されている。

[0072]

補償回路40Aにおいては、トランジスタ42のコレクタ42c側の出力は、トランジスタ45および電流源46によるエミッタフォロワ回路を介した後、抵抗素子Rfによってトランジスタ42のベース42bに帰還する。つまり、抵抗素子Rf、トランジスタ45および電流源46によって、トランジスタ42のベース42bとコレクタ42cとの間に接続された帰還回路47Aが実現される。これにより、トランジスタ42のコレクタ42cの電圧から、トランジスタ45のベース・エミッタ間電圧だけ差し引いた(シフトさせた)電圧が、抵抗素子Rfを介してトランジスタ42のベース42bに帰還する。

[0073]

10

20

30

40

20

30

40

50

図8は、補償回路40に替えて補償回路40Aを用いた場合の増幅回路100(図1)の利得の周波数特性の一例を示す図である。曲線G3は増幅回路100の利得の周波数特性を示し、曲線GEは先に図5を参照して説明した比較例としての利得の周波数特性を示す。曲線G3によって示される特性も、先に図5を参照して説明した曲線G1によって示される特性と同様に、その周波数特性が平坦となっている。すなわち、補償回路40Aによっても、低周波数帯域におけるピーキングを抑制することができる。

[0074]

図 9 は、バイアス回路 4 4 (図 2 など)の構成の一例を示す図である。図 9 に示す例では、バイアス回路 4 4 は、ダイオード 4 4 1 である。ダイオード 4 4 1 は、トランジスタ 4 2 のエミッタ 4 2 e に接続されるアノード 4 4 1 a およびグランドに接続される(つまり接地された)カソード 4 4 1 b を有する。

[0075]

図9に示す構成では、電流源43からの定電流I2の一部が、トランジスタ42を介してダイオード441のアノード441aからカソード441bに流れる。このようにダイオード441に順方向の電流が流れることによって、ダイオード441の順方向電圧が、バイアス電圧である信号Vbiasとして発生する。つまり、バイアス回路44は、ダイオード441のアノード441aにてトランジスタ42のエミッタ電流Ie4を受けて信号Vbiasを発生させる。

[0076]

トランジスタ42のエミッタ42eから見たバイアス回路(ここではダイオード441)のインピーダンスは、広帯域にわたって低い(小さい)ことが望ましい。図9に示す例では、ダイオード441のアノード441aが、トランジスタ42のエミッタ42eに接続されているので、トランジスタ42のエミッタ42eから見たインピーダンスは、広帯域にわたって小さくなる。このインピーダンスが周波数特性を有すると、その周波数特性の変動が補償回路40に影響する可能性もあるが、ダイオード441を用いればその可能性が低減される。また、インピーダンスが大きいと、高周波数帯域での利得(トランジスタ42および抵抗素子Rfによる負帰還増幅回路の利得)が十分大きなものとならず、補償回路のインピーダンスRin(図2など)が大きくなってしまう可能性もあるが、ダイオード441を用いればその可能性が低減される。

[0077]

ここで、ダイオード441は、トランジスタ42と同様に、トランジスタ10,20(図1)と同じ半導体プロセスによって同じ半導体チップ上に製作されてもよい。このように、補償回路40に含まれる素子をトランジスタ10,20と同じプロセスで製作することによって、補償回路40の温度特性をトランジスタ10,20の温度特性(たとえばトランジスタ10,20による差動増幅利得の温度特性)に適合させることができる。具体的に、増幅回路100における補償回路40の各素子(トランジスタ42、ダイオード441など)の熱時定数が、増幅回路100における他の部分の素子の熱時定数と同様になるため、熱時定数が異なることによる調整(たとえば補償する周波数を合わせるための調整)を不要とすることができる。

[0078]

図10は、補償回路の構成の別の例を示す図である。図10に示す補償回路40Bは、補償回路40(図9)と比較して、電流源43に替えて電流源43Aを含む点において相違する。

[0079]

電流源43Aは、電流値が調整可能に構成された可変電流回路である。電流源43Aの構成は特に限定されるものではない。たとえば、トランジスタ、ダイオードおよび抵抗素子などで構成される電流回路において、抵抗素子の値を調節可能とすることによって、可変電流回路を構成してもよい。

[0800]

電流源43Aの電流値を調整することによって、製造ばらつきなどによる低周波数帯域

での特性変化量の変動に対しても補償可能である。

[0081]

なお、電流源43Aの電流値を調整する代わりに、抵抗素子Rfの抵抗値を調整するようにしてもよい。たとえば、抵抗素子Rfを、スイッチの切り替えを利用して、複数の抵抗素子を組み合わせて構成することで、抵抗素子Rfの抵抗値を調整してもよい。

[0082]

[第2実施形態]

図11は、第2実施形態に係る増幅回路の構成の一例を示す図である。増幅回路200は、入力信号である信号Vin1と信号Vin2との差によって定義される差動入力信号(信号Vin1‐信号Vin2)を増幅する。信号Vin1および信号Vin2は互いに位相が180°異なる相補信号で、いずれか一方が増加する時には他方が減少し、たとえば、信号Vin1と信号Vin2との差が差動信号となる。増幅回路200も、先に図1を参照して説明した増幅回路100と同様に、たとえば光通信において使用される光受信モジュールに設けられる。その場合、信号Vin1および信号Vin2は、光受信モジュールが受信した光信号に基づいて生成される。また、増幅回路200も、増幅回路100と同様に、1つの半導体チップによって実現され得る。

[0083]

図11に示すように、増幅回路200は、増幅回路100(図1)と比較して、差動増幅回路15に替えて差動増幅回路16を備える点において相違する。差動増幅回路16は、差動増幅回路15と比較して、さらにトランジスタ50,60と、電流源70とを備える点、および各要素の接続関係において相違する。また、増幅回路200は、2つの補償回路40を備える。

[0084]

トランジスタ50は、ベース50b、コレクタ50cおよびエミッタ50eを有する第4のトランジスタである。ベース50bは、基準信号である信号Vrefを受ける。コレクタ50cは、トランジスタ10のコレクタ10cに接続され、信号Vout1を出力する。エミッタ50eは、電流源70に接続される。

[0085]

トランジスタ60は、ベース60b、コレクタ60cおよびエミッタ60eを有する第5のトランジスタである。ベース60bは、信号Vin2を受ける。コレクタ60cは、トランジスタ20のコレクタ20cに接続され、信号Vout2を出力する。エミッタ60eは、電流源70に接続される。

[0086]

トランジスタ50,60は、トランジスタ10,20と同様に、バイポーラトランジスタであり、たとえばヘテロ接合バイポーラトランジスタである。増幅回路200において、トランジスタ50,60の動作条件は、トランジスタ10,20と同様に、第1の動作条件、つまりコレクタ電流が増加すると、消費電力も増加するように設定される。

[0087]

電流源70は、定電流 I 4 が流れるように構成された第4の定電流回路である。電流源70は、トランジスタ50,60のエミッタ50e,60eからグランドに向かって定電流 I 4 が流れるように、エミッタ50e,60eとグランドとの間に接続される。電流源70は、先に図1を参照して説明した電流源30と同様に構成してもよい。

[0088]

増幅回路200において、抵抗素子RC1は、トランジスタ10,50のコレクタ10c,50cと、ノードN1との間に接続される。ノードN1は、トランジスタ10,50の動作に必要な電圧を有する。抵抗素子RC2は、トランジスタ20,60のコレクタ20c,60cと、ノードN2との間に接続される。ノードN2は、トランジスタ20,60の動作に必要な電圧を有する。

[0089]

差動増幅回路16は、信号Vin1,Vin2をトランジスタ10,60のベース10

10

20

30

40

20

30

40

50

b , 6 0 bにて受け、 2 つの信号 V r e f をそれぞれトランジスタ 2 0 , 5 0 のベース 2 0 b , 5 0 bにて受ける。トランジスタ 1 0 , 2 0 は、信号 V i n 1 と 2 つの信号 V r e f のうちの一方との差に応じて電流源 3 0 を流れる定電流 I 1 をトランジスタ 1 0 のエミッタ 1 0 e を流れるエミッタ電流 I e 1 とトランジスタ 2 0 のエミッタ 2 0 e を流れるエミッタ電流 I e 2 に配分する。また、トランジスタ 5 0 , 6 0 は、信号 V i n 2 と 2 つの信号 V r e f のうちの他方との差に応じて電流源 7 0 を流れる定電流 I 4 をトランジスタ 5 0 のエミッタを流れるエミッタ電流 I e 5 とトランジスタ 6 0 のエミッタを流れるエミッタ電流 I e 5 とトランジスタ 6 0 のエミッタを流れるエミッタ電流 I e 5 とトランジスタ 6 0 のコレクタ 5 0 c と接続され、トランジスタ 1 0 のコレクタ 2 0 c はトランジスタ 5 0 のコレクタ 6 0 c と接続される。差動増幅回路 1 6 は、コレクタ 1 0 c , 5 0 c の電位と コレクタ 2 0 c , 6 0 c の電位との差に応じて差動信号 (例えば、 V o u t 1 - V o u t 2) を生成する。

[0090]

[0091]

[0092]

信号 Vin 1, Vin 2 は互いに位相が逆であるので、トランジスタ 1 0 , 5 0 のコレクタ電流と、トランジスタ 2 0 , 6 0 のコレクタ電流とは、互いに位相が逆になる。それらのコレクタ電流によって抵抗素子 R C 1 および抵抗素子 R C 2 で生じる電圧降下も、互いに位相が逆になる。これにより、トランジスタ 1 0 , 5 0 のコレクタ 1 0 c , 5 0 c から信号 V o u t 1 が出力され、トランジスタ 2 0 , 6 0 のコレクタ 2 0 c , 6 0 c から信号 V o u t 2 が出力される。このようにして、増幅回路 2 0 0 は、差動信号(信号 V i n 1 および V i n 2) を受けて、差動信号(信号 V o u t 1 および信号 V o u t 2) を出力する。

[0093]

増幅回路200では、トランジスタ10,20,50,60の動作条件は、第1の動作条件に設定される。したがって、低周波数帯域においてピーキング(利得増加)が生じ得る。

[0094]

ここで、増幅回路 2 0 0 では、トランジスタ 2 0 , 5 0 のベース電流は、 2 つの補償回路 4 0 からそれぞれ供給される。そのため、先に図 1 および図 2 を参照して説明したように、低周波数帯域においては、トランジスタ 2 0 , 5 0 のベース 2 0 b , 5 0 b の電圧(ベース電圧)が低下する。これにより、増幅回路 2 0 0 は、増幅回路 1 0 0 (図 1)と同様に、低周波数帯域におけるピーキングを抑制することができる。トランジスタ 1 0 , 2 0 およびトランジスタ 5 0 , 6 0 は、それぞれ 2 つのトランジスタが対となって差動増幅動作を行う。例えば、トランジスタ 1 0 , 2 0 による差動増幅動作では、トランジスタ 1 0 のベースに信号 V i n 1 が入力されている時に、低周波数領域(数 M H z 以下)で補償回路(2 つのうちの一方)の入力インピーダンスが高くなってトランジスタ 2 0 のベース

が信号 Vin1の動きに応じて動くことで増幅利得を下げるように補償作用が働く。また、トランジスタ 5 0 ,6 0 による差動増幅動作では、トランジスタ 6 0 のベースに信号 Vin2が入力されている時に、低周波数領域(数 M H z 以下)で補償回路(2 つのうちの他方)の入力インピーダンスが高くなってトランジスタ 5 0 のベースが信号 Vin2の動きに応じて動くことで増幅利得を下げるように補償作用が働く。信号 Vin1,Vin2は互いに位相が 1 8 0 °異なる(逆相で動作する)相補信号であるため、トランジスタ 2 0 のベース電圧とトランジスタ 5 0 のベース電圧も互いに逆相で動作する。仮に、補償回路を1つだけ用意して、そこからトランジスタ 2 0 のベースとトランジスタ 5 0 のベースとに共通に信号 Vrefおよびベース電流を供給すると、補償作用に必要な低周波数領域におけるそれぞれのベース電圧の動きが互いに相殺されて補償効果は得られなくなってしまう。従って、トランジスタ 2 0 ,5 0 のベース電流は 2 つの補償回路 4 0 から別々に供給される構成をとる必要がある。

[0095]

なお、増幅回路 2 0 0 においても、増幅回路 1 0 0 と同様に、補償回路 4 0 に含まれる素子をトランジスタ 1 0 , 2 0 , 5 0 , 6 0 と同じ半導体プロセスによって同じ半導体チップ上に製作することによって、補償回路 4 0 の温度特性をトランジスタ 1 0 , 2 0 , 5 0 , 6 0 の温度特性に適合させることができる。

[0096]

図12は、増幅回路200の利得の周波数特性の一例を示す図である。曲線G4は増幅回路200の利得の周波数特性を示し、曲線GEは先に図5を参照して説明した比較例としての利得の周波数特性を示す。曲線G4によって示される特性も、先に図5を参照して説明した曲線G1によって示される特性と同様に、その周波数特性が平坦となっている。すなわち、増幅回路200によっても、低周波数帯域におけるピーキングを抑制することができる。

[0097]

なお、本発明に係る差動増幅器は上記実施形態に限定されない。各実施形態の特徴部分を適宜組み合わせた構成についても、本発明に係る差動増幅器の実施形態とすることができる。たとえば、増幅回路200(図11)において、補償回路40に代えて補償回路40A(図7)または補償回路40B(図10)を採用した構成も、本発明に係る差動増幅器の実施形態に含まれる。また、静特性の一例(図3)について、トランジスタ10,20,42等の動作条件の設定について、電流源の電流値や抵抗の抵抗値等の数値範囲を示したが、それらは図3の静特性を例として説明したものである。従って、例えば、別の静特性の一例について必要な動作条件を考える場合には、上述した技術的思想に従った結果として上述の数値範囲以外の別の数値を選んでも良い。

【符号の説明】

[0098]

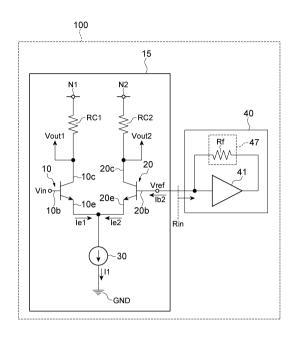
10,20,42,45,50,60…トランジスタ、15,16…差動増幅回路、30,43,43A,46,70…電流源、40,40A,40B…補償回路。44…バイアス回路、47,47A…帰還回路、441…ダイオード、Rf,RC1,RC2…抵抗素子、100,200…増幅回路。

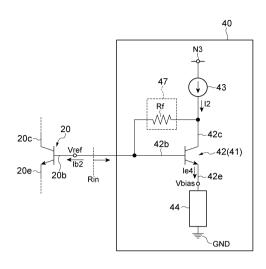
10

20

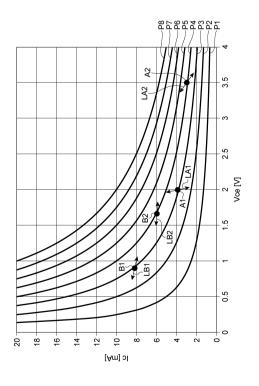
30

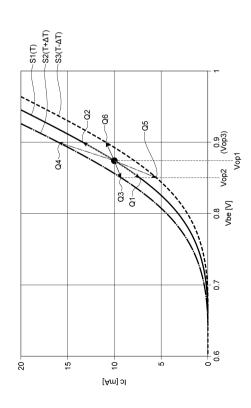
【図1】 【図2】



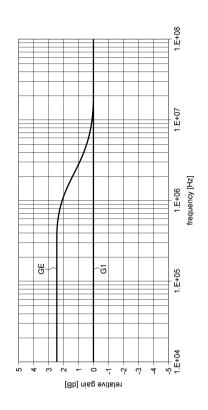


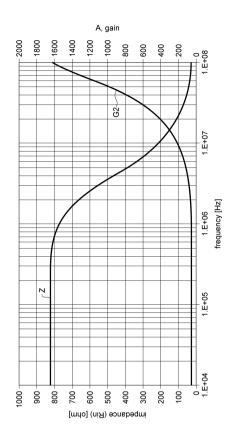
【図3】 【図4】



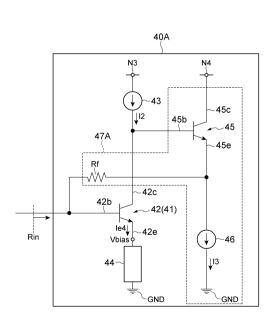


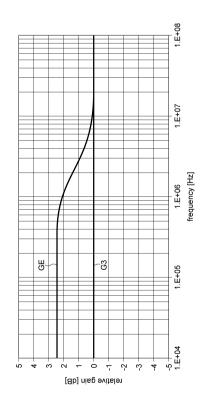
【図5】 【図6】



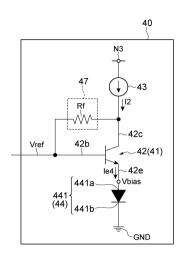


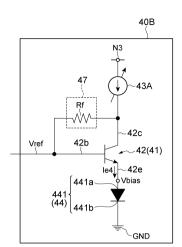
【図7】 【図8】



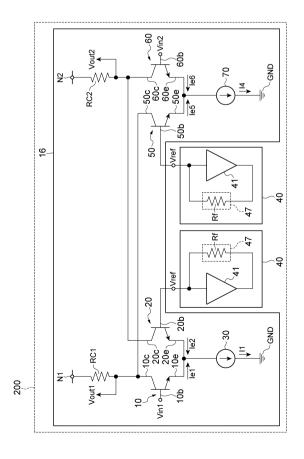


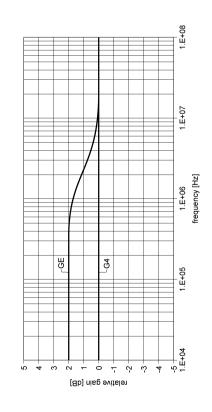
【図9】 【図10】





【図11】 【図12】





フロントページの続き

(72)発明者 田中 啓二

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

(72)発明者 杉本 良之

神奈川県横浜市栄区田谷町 1 番地 住友電気工業株式会社横浜製作所内

審査官 石田 昌敏

(56)参考文献 特開2013-138400(JP,A)

特開2013-183359(JP,A)

特表2008-530884(JP,A)

(58)調査した分野(Int.CI., DB名)

H03F 1/00-3/72