



## 【特許請求の範囲】

## 【請求項 1】

第 1 層および第 2 層を有する基板を備え、  
 前記第 1 層は、第 1 電源パターンを有し、  
 前記第 2 層は、前記第 1 電源パターンと電氣的に接続された第 2 電源パターンを有し、  
 前記基板の厚さ方向に見た場合に、前記第 1 電源パターンの半分以上が前記第 2 電源パターンと重なるか、または前記第 1 電源パターンの少なくとも一部が前記第 2 層に設けられた信号ラインと重なる、電子機器。

## 【請求項 2】

前記第 1 電源パターンは、前記第 1 電源パターンの第 1 長手方向に第 1 長さ  $l_1$  だけ延びており、

前記第 2 電源パターンは、前記第 2 電源パターンの第 2 長手方向に第 2 長さ  $l_2$  だけ延びており、

前記第 1 長さ  $l_1$  および前記第 2 長さ  $l_2$  は、下記条件式：

## 【数 1】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_1} > 1 \text{ GHz}$$

20

## 【数 2】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_2} > 1 \text{ GHz}$$

を満たす（ $\mu$ ：前記基板の透磁率、 $\varepsilon$ ：前記基板の誘電率）、請求項 1 に記載の電子機器。

## 【請求項 3】

前記基板の前記厚さ方向に見た場合に、前記第 1 電源パターンの全体が前記第 2 電源パターンと重なるか、または前記第 2 電源パターンの全体が前記第 1 電源パターンと重なる、請求項 1 または請求項 2 に記載の電子機器。

## 【請求項 4】

前記第 1 電源パターンは、第 1 長手方向に延びており、

前記第 2 電源パターンは、第 2 長手方向に延びており、

前記第 1 長手方向および前記第 2 長手方向は互いに交差する、請求項 1 または請求項 2 に記載の電子機器。

## 【請求項 5】

電源パターンを有する基板を備え、

前記電源パターンは、前記電源パターンの長手方向と交差する方向に延びる複数のスリットを有し、

前記長手方向から前記電源パターンを見た場合に、前記電源パターンのすべての位置に前記複数のスリットの少なくとも 1 つが配置されている、電子機器。

## 【請求項 6】

前記長手方向における前記電源パターンの外縁と前記複数のスリットのうち任意のスリットとの間の最大長さ  $l_{ps}$  および前記長手方向における前記複数のスリットのうち任意の二つのスリットの間の最大長さ  $l_{ss}$  は、下記条件式：

【数 3】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_{ps}} > 1 \text{ GHz}$$

【数 4】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_{ss}} > 1 \text{ GHz}$$

10

を満たす（ $\mu$ ：前記基板の透磁率、 $\varepsilon$ ：前記基板の誘電率）、請求項 5 に記載の電子機器。

【請求項 7】

前記複数のスリットのうち少なくとも 1 つが、前記電源パターンの外縁から離間して前記電源パターンの内側に設けられている、請求項 5 または請求項 6 に記載の電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明の実施形態は、電子機器に関する。

【背景技術】

【0002】

電源パターンを有する基板を備える電子機器が知られている。ところで、電子機器は、信号品質の向上が期待されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】米国特許第 7 5 3 0 0 4 3 号明細書

【発明の概要】

30

【発明が解決しようとする課題】

【0004】

本発明が解決しようとする課題は、信号品質が向上した電子機器を提供することである。

【課題を解決するための手段】

【0005】

実施形態の電子機器は、第 1 層および第 2 層を有する基板を備えている。前記第 1 層は、第 1 電源パターンを有する。前記第 2 層は、前記第 1 電源パターンと電気的に接続された第 2 電源パターンを有する。前記基板の厚さ方向に見た場合に、前記第 1 電源パターンの半分以上が前記第 2 電源パターンと重なるか、または前記第 1 電源パターンの少なくとも一部が前記第 2 層に設けられた信号ラインと重なる。

40

【図面の簡単な説明】

【0006】

【図 1】第 1 の実施形態の電子機器を示す斜視図。

【図 2】図 1 に示された回路基板の F 2 - F 2 線に沿った断面図。

【図 3】第 1 の実施形態の回路基板を示す斜視図。

【図 4】第 1 電源パターンの第 1 長手長さに対する第 1 共振周波数の関係の一例を示す図。

【図 5】第 1 の実施形態の回路基板の第 1 の変形例を示す斜視図。

【図 6】第 1 の実施形態の回路基板の第 2 の変形例を示す斜視図。

50

【図 7】第 2 の実施形態の回路基板を示す斜視図。

【図 8】第 2 の実施形態の回路基板の変形例を示す斜視図。

【発明を実施するための形態】

【0007】

以下、実施形態の電子機器を、図面を参照して説明する。なお以下の説明では、同一または類似の機能を有する構成に同一の符号を付す。そして、それら構成の重複する説明は省略する場合がある。

【0008】

(第 1 の実施形態)

図 1 から図 6 を参照して、第 1 の実施形態について説明する。図 1 は、第 1 の実施形態の電子機器 1 を示す斜視図である。 10

電子機器 1 は、筐体 10 と、筐体 10 の内部に収容された回路基板 20 と、を含む。電子機器 1 は、例えばソリッドステートドライブ (SSD) などであるが、これに限定されない。

【0009】

筐体 10 は、回路基板 20 を収容する箱形の剛性部材である。筐体 10 は、例えば薄い直方体の形状である。筐体 10 は、例えばプラスチック製または金属製である。

【0010】

回路基板 20 は、例えば複数の電子部品が実装されたプリント回路基板である。回路基板 20 は、リジッド基板であってもよく、フレキシブル基板であってもよい。回路基板 20 は、「基板」の一例である。 20

【0011】

ここで、説明の便宜上、x 方向、y 方向、および z 方向について定義する。x 方向および y 方向は、例えば、回路基板 20 の主面に沿う方向である。ここで、「主面」とは、回路基板 20 の表面の中で最も面積が広い面を意味する (例えば、回路基板 20 は、互いに反対側を向く 2 つの主面を有する。)。y 方向は、x 方向とは交差する (例えば略直交する) 方向である。z 方向は、x 方向および y 方向とは交差する (例えば略直交する) 方向であり、例えば回路基板 20 の主面の法線方向である。例えば、z 方向は、回路基板 20 の厚さ方向である。なお、電子機器 1、筐体 10、および回路基板 20 の形状は、図 1 に示すような直方体に限定されない。 30

【0012】

以下、図 2 および図 3 を参照して、回路基板 20 の構成について説明する。図 2 は、図 1 に示された回路基板 20 の F2 - F2 線に沿った断面図である。図 3 は、第 1 の実施形態の回路基板 20 を示す斜視図である。

【0013】

回路基板 20 は、いわゆる多層基板である。回路基板 20 は、第 1 内層 21、第 2 内層 22、第 3 内層 (グラウンド層) 23、第 1 外層 24、および第 2 外層 25、ならびに第 1 絶縁層 31、第 2 絶縁層 32、第 3 絶縁層 33、および第 4 絶縁層 34 を含む。これらの層は、回路基板 20 の一方の主面から他方の主面へ、第 1 外層 24、第 1 絶縁層 31、第 1 内層 21、第 2 絶縁層 32、第 2 内層 22、第 3 絶縁層 33、グラウンド層 23、第 4 絶縁層 34、および第 2 外層 25 の順番に積層されている。ただし、層の順番や数、種類は、上記例に限定されない。第 1 内層 21 は、「第 1 層」の一例である。第 2 内層 22 は、「第 2 層」の一例である。 40

なお、図 3 では、上記の各層のうち第 1 内層 21、第 2 内層 22、およびグラウンド層 23 のみが図示されている。

【0014】

第 1 内層 21 には、第 1 電源パターン 41 と、複数の第 1 信号ライン 43 a から成る第 1 信号パターン 43 とが形成されている。第 2 内層 22 には、第 2 電源パターン 42 と、複数の第 2 信号ライン 44 a から成る第 2 信号パターン 44 とが形成されている。第 1 電源パターン 41 および第 2 電源パターン 42 は、ビア 51 により互いに電氣的に接続され 50

ている。なお、図3には2つのビア51のみが図示されているが、それ以外にも適宜ビアが形成される(図示せず)。また、第1電源パターン41および第2電源パターン42の少なくとも一方は、外部電源(図示せず)に接続され得る。

【0015】

ここで、「電源パターン」とは、外部電源などから給電を受けて、回路基板の他の素子(電気部品)などに対して給電を行う導電性のパターンである。「信号パターン」とは、回路基板に設けられた各電気部品を互いに接続する複数の信号ラインから成る導電性のパターンである。

【0016】

第1電源パターン41は、例えばx方向に長い矩形であり、長手方向(例えばx方向)に第1長手長さ $l_1$ だけ延びており、短手方向(例えばy方向)に第1短手長さ $l_1'$ だけ延びている(図3参照)。ここで、 $l_1$ は $l_1'$ より大きい。ただし、第1電源パターン41の形状は上記例に限定されない。

なお、「長手方向」や「短手方向」との語は、電源パターンのある方向における長さか別の方向における長さよりも大きいことを含意する。「長手長さ」とは、電源パターンの最も離れた平行な2つの縁の間の距離を意味し、「長手方向」とは、「長手長さ」に沿った方向を意味する。また、「短手長さ」とは、電源パターンの最も近い平行な2つの縁の間の距離を意味し、「短手方向」とは、「短手長さ」に沿った方向を意味する。

【0017】

第1電源パターン41と同様に、第2電源パターン42も、例えばx方向に長い矩形であり、長手方向(例えばx方向)に第2長手長さ $l_2$ だけ延びており、短手方向(例えばy方向)に第2短手長さ $l_2'$ だけ延びている。ここで、 $l_2$ は $l_2'$ より大きい。ただし、第2電源パターン42の形状は上記例に限定されない。

【0018】

第1電源パターン41のxy平面内の面積( $l_1 \times l_1'$ )と第2電源パターン42のxy平面内の面積( $l_2 \times l_2'$ )は、例えば、互いに略等しい。ただし、第1電源パターン41の面積は、第2電源パターン42の面積と異なってもよい。また、第1電源パターン41および第2電源パターン42は、z方向に見た場合に、互いに少なくとも部分的に重なるように形成されている。例えば、z方向に見た場合に、第1電源パターン41の半分以上が、第2電源パターン42と重なっていてもよい。ここで、「半分以上」とは、xy平面上で電源パターンが形成されている領域の面積を基準としている。例えば、z方向に見た場合に、第1電源パターン41の全体が、第2電源パターン42と重なっていてもよい。逆に、z方向に見た場合に、第2電源パターン42の全体が、第1電源パターン41と重なっていてもよい。

【0019】

第1信号パターン43は、任意の形状の第1信号ライン43aから成る。第2信号パターン44は、任意の形状の第2信号ライン44aから成る。第1信号ライン43aおよび第2信号ライン44aの配置の一例が図3に示されている。

【0020】

第3内層(グランド層)23は、層全体がグランドとして機能するプレーン層として設けられている。グランド層23は、ビアを介して第1外層24および第2外層25に配置された各電子部品(図示せず)と電気的に接続され得る。なお、本実施形態では、電源パターンが形成された第2内層22に隣接してグランド層23が設けられているが、第2内層22とグランド層23との間に別の内層がさらに形成されてもよい。

【0021】

なお、本実施形態では、グランド層23はプレーン層として設けられているが、グランドパターンが層の一部のみに形成されていてもよい。この場合、当該グランドパターンは、例えば、z方向に見た場合に、第1電源パターン41および第2電源パターン42の少なくとも一方と重なるように配置されてもよく、z方向に見た場合に、第1電源パターン41および第2電源パターン42から離間して、任意の電源パターンと重ならないように

10

20

30

40

50

配置されてもよい。

【0022】

第1外層24は、回路基板20の主面の一方において外部に露出した表層である。第1外層24には、任意の形状の第3信号ライン45aから成る第3信号パターン45が形成される。第3信号ライン45aは、第1外層24に設けられた各電子部品（図示せず）を互いに接続する。第3信号ライン45aは、ビアを介して第1内層21の第1信号ライン43aなどと電氣的に接続されてもよい。

【0023】

第2外層25は、第1外層24の反対側の回路基板20の主面において外部に露出した表層である。第2外層25には、任意の形状の第4信号ライン46aから成る第4信号パターン46が形成される。第4信号ライン46aは、第2外層25に設けられた各電子部品（図示せず）を互いに接続する。第4信号ライン46aは、ビアを介して第2内層22の第2信号ライン44aなどと電氣的に接続されてもよい。

10

【0024】

第1絶縁層31、第2絶縁層32、第3絶縁層33、および第4絶縁層34は、上記の各層を物理的かつ電氣的に分離する。第1絶縁層31は、第1外層24と第1内層21との間に位置する。第2絶縁層32は、第1内層21と第2内層22との間に位置する。第3絶縁層33は、第2内層22とグランド層23との間に位置する。第4絶縁層34は、グランド層23と第2外層25との間に位置する。これらの絶縁層は、例えばFR-4（Flame Retardant Type 4）グレードのガラス布基材エポキシ樹脂から成るものであってよいが、これに限定されない。

20

【0025】

なお、図3には、第1外層24、第2外層25、第1絶縁層31、第2絶縁層32、第3絶縁層33、および第4絶縁層34は図示されていない。

【0026】

次に、第1電源パターン41および第2電源パターン42の寸法について詳述する。

上記のとおり、第1電源パターン41は、第1長手長さ $l_1$ および第1短手長さ $l_1'$ を有する。また、第2電源パターン42は、第2長手長さ $l_2$ および第2短手長さ $l_2'$ を有する。

【0027】

一般に、回路基板の電源パターンが短辺の長さが $a$ 、長辺の長さが $b$ の長方形の形状を有する場合（ $a < b$ ）、電源パターンに起因する共振現象によりシステムの信号周波数への干渉が起こり、回路基板の信号系に対して、下記の数式で表される共振周波数 $f_{mn}$ を有するノイズがもたらされ得る。

30

【数1】

$$f_{mn} = \frac{1}{2\pi\sqrt{\mu\varepsilon}} \sqrt{\left(\frac{m\pi}{a}\right)^2 + \left(\frac{n\pi}{b}\right)^2}$$

$$= \frac{c_0}{2\pi\sqrt{\mu_r\varepsilon_r}} \sqrt{\left(\frac{m\pi}{a}\right)^2 + \left(\frac{n\pi}{b}\right)^2}$$

40

ここで、 $\mu$ は回路基板の透磁率、 $\varepsilon$ は回路基板の誘電率、 $c_0$ は真空の光速、 $\mu_r$ は回路基板の比透磁率、 $\varepsilon_r$ は回路基板の比誘電率、 $m$ および $n$ は0以上の整数である。

【0028】

$f_{mn}$ を小さい値から並べると、 $m = n = 0$ の場合、 $f_{mn} = f_{00} = 0$ である。次に、 $m = 0$ 、 $n = 1$ の場合、 $f_{mn}$ は次のようになる。

【数 2】

$$f_{01} = \frac{1}{2\pi\sqrt{\mu\varepsilon}} \sqrt{\left(\frac{\pi}{b}\right)^2} = \frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{b}$$

また、 $m = 1$ 、 $n = 0$  の場合、 $f_{m n}$  は次のようになる。

【数 3】

$$f_{10} = \frac{1}{2\pi\sqrt{\mu\varepsilon}} \sqrt{\left(\frac{\pi}{a}\right)^2} = \frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{a}$$

10

ここで、 $a < b$  より  $1/a > 1/b$  であるので、 $f_{01} < f_{10}$  である。また、 $m = 1$ 、 $n = 1$  の場合の  $f_{m n}$  の値は、 $f_{01}$  および  $f_{10}$  より大きい。従って、 $f_{00}$  を除く最小の  $f_{m n}$  は  $f_{01}$  である（以下では、 $f_{00}$  は考慮せず、 $f_{01}$  を最小の  $f_{m n}$  という。）。

【0029】

本実施形態では、第 1 電源パターン 41 の第 1 長手長さ  $l_1$  および第 1 短手長さ  $l_1'$  が、それぞれ上記  $b$  および  $a$  に対応している。従って、第 1 電源パターン 41 の最小の共振周波数  $f_{m n} = f_{01}$  に相当する第 1 共振周波数  $f_1$  は、第 1 長手長さ  $l_1$  を用いて下記のように表される。

20

【数 4】

$$f_1 = \frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_1}$$

【0030】

また、第 2 電源パターン 42 の第 2 長手長さ  $l_2$  および第 2 短手長さ  $l_2'$  が、それぞれ上記  $b$  および  $a$  に対応している。従って、第 2 電源パターン 42 の最小の共振周波数  $f_{m n} = f_{01}$  に相当する第 2 共振周波数  $f_2$  は、第 2 長手長さ  $l_2$  を用いて下記のように表される。

30

【数 5】

$$f_2 = \frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_2}$$

【0031】

本実施形態では、第 1 電源パターン 41 の第 1 長手長さ  $l_1$  は、 $f_1 > 1 \text{ GHz}$  となるように選択される。また、第 2 電源パターン 42 の第 2 長手長さ  $l_2$  は、 $f_2 > 1 \text{ GHz}$  となるように選択される。従って、第 1 長手長さ  $l_1$  および第 2 長手長さ  $l_2$  は、それぞれ下記条件式を満たす。

40

【数 6】

$$f_1 = \frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_1} > 1 \text{ GHz}$$

50

【数 7】

$$f_2 = \frac{1}{2\sqrt{\mu\epsilon}} \cdot \frac{1}{l_2} > 1 \text{ GHz}$$

【0032】

これらの条件式は、以下のように書き換えることもできる。

【数 8】

$$l_1, l_2 < \frac{1}{(2 \text{ GHz}) \times \sqrt{\mu\epsilon}} = \frac{c_0}{(2 \text{ GHz}) \times \sqrt{\mu_r \epsilon_r}} \doteq \frac{150 \text{ mm}}{\sqrt{\mu_r \epsilon_r}}$$

10

【0033】

このような条件を満たす電源パターンの寸法について、第 1 電源パターン 41 を例にとり、図 4 を参照して具体的に説明する。

図 4 は、第 1 電源パターン 41 の第 1 長手長さ  $l_1$  に対する第 1 共振周波数  $f_1$  の関係の一例を示す。

ここでは、FR-4 基板が用いられている例を考え、簡単に基板の比透磁率  $\mu_r = 1$ 、基板の比誘電率  $\epsilon_r = 4.3$  として計算した。この場合、第 1 共振周波数  $f_1$  と第 1 長手長さ  $l_1$  との関係は、以下ようになる。

20

【数 9】

$$f_1 = (7.2 \times 10^7 \text{ m/s}) \times \frac{1}{l_1}$$

【0034】

上記より、 $l_1 = 72 \text{ mm}$  の場合に  $f_1 = 1 \text{ GHz}$  ( $= 1 \times 10^9 / \text{s}$ ) となる。従って、この例では、 $f_1 > 1 \text{ GHz}$  を満たすためには、第 1 長手長さ  $l_1$  は、 $l_1 < 72 \text{ mm}$  を満たさなければならない。逆に、 $l_1 < 72 \text{ mm}$  であれば、第 1 電源パターン 41 の最小の共振周波数  $f_1$  は  $1 \text{ GHz}$  より大きい。

30

【0035】

同様に、 $f_2 > 1 \text{ GHz}$  を満たすためには、第 2 長手長さ  $l_2$  は、 $l_2 < 72 \text{ mm}$  を満たさなければならない。逆に、 $l_2 < 72 \text{ mm}$  であれば、第 2 電源パターン 42 の最小の共振周波数  $f_2$  は  $1 \text{ GHz}$  より大きい。

【0036】

従って、この例では、第 1 電源パターン 41 の第 1 長手長さ  $l_1$  は、 $f_1 > 1 \text{ GHz}$  となるように、 $72 \text{ mm}$  より小さい長さが選択される。また、第 2 電源パターン 42 の第 2 長手長さ  $l_2$  は、 $f_2 > 1 \text{ GHz}$  となるように、 $72 \text{ mm}$  より小さい長さが選択される。

40

【0037】

回路基板 20 を構成する材料が上記例と異なる場合には、回路基板 20 の透磁率および誘電率が異なるので、第 1 長手長さ  $l_1$  および第 2 長手長さ  $l_2$  の許容範囲も上記例とは異なる。そのような場合でも、第 1 長手長さ  $l_1$  および第 2 長手長さ  $l_2$  は、上記例と同様に、上記数式 6 および数式 7 を満たすように選択される。

【0038】

次に、図 5 および図 6 を参照して、本実施形態の変形例について説明する。

【0039】

図 5 は、第 1 の実施形態の回路基板の第 1 の変形例を示す斜視図である。

50

図5に示す第1の変形例は、第1電源パターン41がy方向に延びている点で、図1から図3を参照して説明した上記例と異なる。なお、以下に説明する以外の構成は、上記例と同様である。

【0040】

第1の変形例では、図5に示すように、第1電源パターン41は、y方向に延びた矩形であり、長手方向(y方向)に第1長手長さ $l_1$ だけ延びており、短手方向(x方向)に第1短手長さ $l_1'$ だけ延びている( $l_1 > l_1'$ )。第2電源パターン42は、例えばx方向に長い矩形であり、長手方向(x方向)に第2長手長さ $l_2$ だけ延びており、短手方向(y方向)に第2短手長さ $l_2'$ だけ延びている( $l_2 > l_2'$ )。すなわち、第1電源パターン41の長手方向(y方向)と第2電源パターン42の長手方向(x方向)とが互いに交差している(例えば、互いに略直交している)。

10

【0041】

z方向に見た場合に、第1電源パターン41および第2電源パターン42は、それぞれ的一端で部分的に重なっている。この重なり部分には、第1電源パターン41と第2電源パターン42とを電氣的に接続するビア51が形成されている。また、第1電源パターン41のうち第2電源パターン42と重なっていない他端では、第1電源パターン41の一部が、第2内層22の第2信号パターン44の第2信号ライン44aと重なっている。

【0042】

図6は、第1の実施形態の回路基板の第2の変形例を示す斜視図である。図6に示す第2の変形例は、z方向に見た場合に、第1電源パターン41の位置と第2電源パターン42の位置とがx方向にずれている点で、図1から図3を参照して説明した上記例と異なる。なお、以下に説明する以外の構成は、上記例と同様である。

20

【0043】

第2の変形例では、図6に示すように、第1電源パターン41は、図3に示した第1電源パターン41と比較すると、第2電源パターン42に対してx方向にずれて配置されている。

【0044】

z方向に見た場合に、第1電源パターン41および第2電源パターン42は、それぞれ的一端で部分的に重なっている。この重なり部分には、第1電源パターン41と第2電源パターン42とを電氣的に接続するビア51が形成されている。

30

【0045】

第1電源パターン41のうち第2電源パターン42と重なっていない他端では、第1電源パターン41の一部が、第2内層22の第2信号パターン44の第2信号ライン44aと重なっている。同様に、第2電源パターン42のうち第1電源パターン41と重なっていない他端では、第2電源パターン42の一部が、第1内層21の第1信号パターン43の第1信号ライン43aと重なっている。

【0046】

以上のような構成によれば、電源品質(パワーインテグリティ)および信号品質(シグナルインテグリティ)の少なくとも一方(例えば両方)が向上した電子機器を提供することができる。

40

【0047】

例えば、本実施形態の電子機器1は、第1内層21および第2内層22を有する回路基板20を備え、回路基板20の電源パターンは、複数の電源パターン(ここでは、第1内層21の第1電源パターン41および第2内層22の第2電源パターン42)に分割されている。

一般に、電源パターンに起因する基板共振が発生すると、システムの信号周波数への干渉により、回路基板の信号系に対してノイズがもたらされ得る。しかしながら、本実施形態では、電源パターンが小さなサイズに分割されることにより、基板共振の共振周波数が大きくなる。このように共振周波数が大きい場合、基板共振に起因するノイズの減衰が早いので、信号に対する悪影響が小さくなることが多い。このため、電源パターンの分割に

50

より、信号品質が向上し得る。

【 0 0 4 8 】

一方、電源パターンの寸法を小さくすることにより電源パターンの面積が減少すると、インピーダンスが増加し、電源の電圧にノイズが生じるなど電源品質が劣化する場合がある。

しかしながら、本実施形態の電子機器 1 は、分割された複数の電源パターンを有する回路基板 20 を備えるので、電源パターンが分割されずに長く伸びる回路基板と比較して、電源パターンの面積を全体として同程度に保ちながら、共振周波数を大きくするために電源パターンの長さを短くすることが可能である。電源パターンの面積の減少が抑制されることにより、インピーダンスの増加が抑制され得るので、電源品質が向上し得る。

10

【 0 0 4 9 】

このように、本実施形態では、電源パターンを複数に分割することにより、電子機器の回路基板において、電源品質および信号品質の少なくとも一方（例えば両方）の向上を図ることが可能である。

【 0 0 5 0 】

上記のような基板共振の影響を抑制するために、電源パターンと電氣的に接続されたコンデンサ（バイパスコンデンサとも呼ばれる。）が回路基板の表層などに設けられることもある。しかしながら、その場合、別途のコンデンサおよび当該コンデンサを配置する領域が必要となる。本実施形態によれば、このようなコンデンサやコンデンサ用の領域を必要とすることなく、領域の増加を最小限に抑えながら電源品質および信号品質の向上を図ることができる。これにより、作業工数やコストを低減するとともにコンデンサなどの部品を調達する手間を軽減することができる。また、電子部品や信号ラインなどの配置の自由度が向上し得る。

20

【 0 0 5 1 】

本実施形態では、第 1 電源パターン 41 は、第 1 電源パターン 41 の第 1 長手方向に第 1 長さ  $l_1$  だけ延びており、第 2 電源パターン 42 は、第 2 電源パターン 42 の第 2 長手方向に第 2 長さ  $l_2$  だけ延びており、第 1 長さ  $l_1$  および第 2 長さ  $l_2$  は、下記条件式：

【 数 1 0 】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_1} > 1 \text{ GHz}$$

30

【 数 1 1 】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_2} > 1 \text{ GHz}$$

を満たす（ $\mu$ ：回路基板 20 の透磁率、 $\varepsilon$ ：回路基板 20 の誘電率）。

40

このような構成によれば、回路基板 20 全体として、電源パターンの最小の共振周波数が 1 GHz より大きいので、1 GHz 以下の周波数において電源パターンに起因する共振現象を抑制することが可能である。

【 0 0 5 2 】

共振周波数が 1 GHz 以下の場合、共振周波数が 1 GHz より大きい場合に比べて、電源パターンの共振に起因する電源のノイズが信号系に対して大きな影響を及ぼすことが多い。逆に、共振周波数が 1 GHz より大きい場合、基板共振に起因する電源のノイズは特に減衰しやすいので、信号系に対する悪影響が小さいことが多い。本実施形態では、電源パターンの共振周波数が 1 GHz より大きくなるように電源パターンの寸法が選択されることにより、基板共振の信号系に対する影響が特に抑制され得るので、信号品質がさらに

50

向上し得る。

【0053】

上記の基板共振以外にも、電源パターンとグランド層との共振により、特定の共振周波数を有する電磁波が放射され得る。その結果、この電磁波が別の電子機器の動作に影響を及ぼすことがある。また逆に、回路基板の共振周波数と同じ周波数の外部電磁波が存在する場合に、この外部電磁波により回路基板が影響を受けることもある。

【0054】

本実施形態によれば、このような干渉が生じやすい共振周波数を避けるように電源パターンの長さを選択することも可能である。例えば、無線通信用の周波数帯（例えば2.4GHz帯）との干渉を避けるために、基板の共振周波数が当該周波数帯に含まれないように電源パターンの長さを選択することが可能である。このように電磁放射の周波数を必要に応じて移動させることにより、電磁波の干渉による影響を抑制することができる。

【0055】

上記例では電源パターンが2つに分割されているが、電源パターンが3つ以上に分割されてもよい。例えば、第1電源パターンが第1内層に形成され、第2電源パターンが第2内層に形成され、第3電源パターンが第3内層に形成され、これらがビアを介して互いに電氣的に接続されてもよい。

【0056】

上記例では、第1内層21および第2内層22は、第2絶縁層32を挟んで互いに隣り合うように配置されているが、第1内層21と第2内層22との間にさらに別の層が介在してもよい。例えば、第1内層21と第2内層22との間にグランド層23が配置されていてもよい。

【0057】

(第2の実施形態)

次に、図7および図8を参照して、第2の実施形態について説明する。第2の実施形態では、電源パターンが複数の層に分かれておらず、代わりに電源パターンにスリットが形成されている点で、第1の実施形態とは異なる。なお、以下に説明する以外の構成は、第1の実施形態と同様である。

【0058】

図7は、第2の実施形態の回路基板20を示す斜視図である。

回路基板20は、第1の実施形態における第1内層21および第2内層22の代わりに、電源パターンが形成された1つの第1内層61を含む。図7では、第1内層61および第2内層(グランド層)62のみが図示されており、外層や絶縁層は省略されている。

【0059】

第1内層61には、電源パターン71と、信号ライン72aから成る信号パターン72とが形成されている。

電源パターン71は、例えばx方向に長い矩形である。ただし、電源パターン71の形状は上記例に限定されない。

電源パターン71は、外部電源(図示せず)に接続されている。

【0060】

電源パターン71には、第1スリット81および第2スリット82が形成されている。言い換えると、第1スリット81および第2スリット82の位置には、電源パターンが形成されていない。第1スリット81および第2スリット82は、電源パターン71の長手方向(例えばx方向)と交差する方向(例えば略直交する方向)に延びている。ただし、電源パターン71は、第1スリット81および第2スリット82によって完全には分断されない。すなわち、第1スリット81および第2スリット82のいずれも、電源パターン71の一端から他端まで電源パターン71を横断しない。第1スリット81は、電源パターン71の短手方向の一端から電源パターン71の短手方向の中央部を越えて延びている。第2スリット82は、電源パターン71の短手方向の他端から電源パターン71の短手方向の中央部を越えて延びている。ただし、第1スリット81および第2スリット82の

10

20

30

40

50

一方は、短手方向の中央部を越えて延びていなくてもよい。

【0061】

電源パターン71の長手方向(x方向)から電源パターン71を見た場合に、電源パターン71のどの位置にも第1スリット81および第2スリット82の少なくとも一方が配置されている。言い換えると、電源パターン71の長手方向の一端から他端まで長手方向に平行な直線を引いた場合、この直線は、第1スリット81および第2スリット82の少なくとも一方と交差する。

【0062】

信号パターン72は、任意の形状の信号ライン72aから成る。信号ライン72aの配置の一例が図7に示されている。

10

【0063】

次に、電源パターン71における第1スリット81および第2スリット82の配置について詳述する。

図7の長さ $l_{ps}$ は、電源パターン71の長手方向における電源パターン71の外縁と第1スリット81または第2スリット82との間の最大長さを示す(以下、「パターン外縁-スリット間の最大長さ $l_{ps}$ 」という。)。ここでは、電源パターン71の長手方向の一端(図7では左端)と第2スリット82との間の長手方向長さが、パターン外縁-スリット間の最大長さ $l_{ps}$ である。

また、図7の長さ $l_{ss}$ は、電源パターン71の長手方向におけるスリット間の(ここでは、第1スリット81と第2スリット82との間の)最大長さを示す(以下、「スリット-スリット間の最大長さ $l_{ss}$ 」という。)。ここでは、第1スリット81および第2スリット82は電源パターン71の長手方向に対して略直交しているため、第1スリット81と第2スリット82との間の長手方向長さはすべて一定であり、これがスリット-スリット間の最大長さ $l_{ss}$ である。

20

【0064】

スリットを有する電源パターン71は、パターン外縁-スリット間の最大長さ $l_{ps}$ およびスリット-スリット間の最大長さ $l_{ss}$ に対応する共振周波数で共振を生じ得る。第1の実施形態に関して説明したように、これらの長さ $l_{ps}$ および $l_{ss}$ に対応する共振周波数 $f_{ps}$ および $f_{ss}$ は下記のように表され、かつ第1の実施形態と同様に下記条件式を満たす。

30

【数12】

$$f_{ps} = \frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_{ps}} > 1 \text{ GHz}$$

【数13】

$$f_{ss} = \frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_{ss}} > 1 \text{ GHz}$$

40

【0065】

第1の実施形態と同様の式変形により、上記条件式を満たすための $l_{ps}$ および $l_{ss}$ の条件は下記のように表される。

【数 1 4】

$$l_{ps}, l_{ss} < \frac{1}{(2 \text{ GHz}) \times \sqrt{\mu\epsilon}} = \frac{c_0}{(2 \text{ GHz}) \times \sqrt{\mu_r \epsilon_r}} \doteq \frac{150 \text{ mm}}{\sqrt{\mu_r \epsilon_r}}$$

【0066】

次に、図 8 を参照して、第 2 の実施形態の変形例について説明する。

【0067】

図 8 は、第 2 の実施形態の回路基板 20 の変形例を示す斜視図である。

10

図 8 に示す変形例は、電源パターン 71 に形成されたスリットの数 が 3 つである点で、図 7 を参照して説明した上記例と異なる。なお、以下に説明する以外の構成は、上記例と同様である。

【0068】

図 8 では、電源パターン 71 には、第 1 スリット 81、第 2 スリット 82、および第 3 スリット 83 が形成されている。第 1 スリット 81 は、電源パターン 71 の短手方向の一端から電源パターン 71 の短手方向の中央部に向かって延びている。第 2 スリット 82 は、電源パターン 71 の短手方向の他端から電源パターン 71 の短手方向の中央部に向かって延びている。第 3 スリット 83 は、長手方向において第 1 スリット 81 と第 2 スリット 82 との間に（例えば、電源パターン 71 の長手方向の中央部の近傍に）位置し、電源パターン 71 の外縁から離間して、電源パターン 71 の短手方向の中央部の近傍を中心として延びている。

20

ただし、これらのスリットの配置は上記例に限定されない。例えば、第 3 スリット 83 も電源パターン 71 の短手方向のいずれかの端から延びていてもよい。また、例えば、第 3 スリット 83 が電源パターン 71 の短手方向の一端から電源パターン 71 の短手方向の中央部に向かって延び、代わりに第 1 スリット 81 または第 2 スリット 82 が電源パターン 71 の外縁から離間して、短手方向の中央部の近傍を中心として延びていてもよい。

【0069】

図 8 では、パターン外縁 - スリット間の最大長さ  $l_{ps}$  は、電源パターン 71 の長手方向の一端（図 8 では左端）と第 2 スリット 82 との間の長手方向長さである。スリット - スリット間の最大長さ  $l_{ss}$  は、第 3 スリット 83 と第 2 スリット 82 との間の長手方向長さである。

30

【0070】

図 7 の例と同様に、パターン外縁 - スリット間の最大長さ  $l_{ps}$  およびスリット - スリット間の最大長さ  $l_{ss}$  は、数式 12 から数式 14 を満たす。

【0071】

本実施形態では、回路基板 20 の電源パターン 71 が、電源パターン 71 の長手方向と交差する方向に延びる複数のスリットを有し、長手方向から電源パターン 71 を見た場合に、電源パターン 71 のすべての位置に複数のスリットの少なくともいずれかが配置されている。

40

このような構成によれば、電源パターンにスリットを形成することにより、電源パターンの共振周波数を大きくすることができる。これにより、第 1 の実施形態と同様に、信号品質が向上し得る。

【0072】

また、本実施形態では、同じ大きさの電源パターンを有する回路基板と比較して、電源パターンの面積を全体として同程度に保ちながら、スリットの形成により共振周波数を大きくすることが可能である。電源パターンの面積の減少が抑制されることにより、インピーダンスの増加が抑制され得るので、電源品質が向上し得る。

【0073】

このように、本実施形態では、電源パターンに複数のスリットを形成することにより、

50

電子機器の回路基板において、電源品質および信号品質の少なくとも一方（例えば両方）の向上を図ることが可能である。また、第1の実施形態と比較すると、2層にわたって電源パターンを設ける必要がないので、電源パターンが形成される層が1層省略され得る。これにより、製造コストが軽減され得る。

【0074】

本実施形態では、長手方向における電源パターン71の外縁と複数のスリットのうち任意のスリットとの間の最大長さ $l_{ps}$ および長手方向における複数のスリットのうち任意の二つのスリットの間の最大長さ $l_{ss}$ は、下記条件式：

【数15】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_{ps}} > 1 \text{ GHz}$$

10

【数16】

$$\frac{1}{2\sqrt{\mu\varepsilon}} \cdot \frac{1}{l_{ss}} > 1 \text{ GHz}$$

20

を満たす（ $\mu$ ：回路基板20の透磁率、 $\varepsilon$ ：回路基板20の誘電率）。

このような構成によれば、電源パターンの共振周波数が1GHzより大きくなるように電源パターンの寸法が選択されることにより、基板共振の信号系に対する影響が特に抑制され得るので、信号品質がさらに向上し得る。

【0075】

本実施形態では、複数のスリットのうち少なくとも1つが、電源パターン71の外縁から離間して電源パターン71の内側に設けられている。

このような構成によれば、すべてのスリットが電源パターンの短手方向の一端から延びている場合に比べて、電源パターンを流れる電流がスリット位置において通過する部分を増やすことができる。これにより、スリット位置を電流が通過することにより電源パターンが損傷する可能性を低減し、ひいては、流すことのできる電流量を増加させることが可能である。

30

【0076】

上記例では、電源パターン71に2つまたは3つのスリットが形成されているが、4つ以上のスリットが形成されてもよい。スリットの数が増加すると、スリットが少ない場合に比べて各スリットの長さを短くすることができるので、電源パターンのスリット位置におけるスリットが形成されていない部分の幅を相対的に増加させることができる。これにより、スリット位置を電流が通過することにより電源パターンが損傷する可能性を低減し、ひいては、流すことのできる電流量を増加させることが可能である。

【0077】

上記例では、回路基板20は多層構造であるが、第1内層61のみを有する単層構造であってもよい。この場合、グランドパターンも第1内層61に形成され得る。

【0078】

以下、第1の実施形態および第2の実施形態に共通する変形例について説明する。

【0079】

上記例では、電源パターンの長手方向はx方向またはy方向に対して略平行であるが、x方向およびy方向に対して傾いた方向であってもよい。例えば、第1の実施形態において、第1電源パターン41の長手方向がx方向に対して略平行で、第2電源パターン42の長手方向がx方向に対して45度の角度をなす方向であってもよい。

【0080】

50

上記例では、電源パターンが形成される層が回路基板 20 の内部の層として設けられているが、回路基板 20 の外部に露出する表層として設けられてもよい。

【0081】

上記例では、第 1 外層 24 および第 2 外層 25 は、回路基板 20 の外部に露出する表層として形成されているが、第 1 外層 24 および第 2 外層 25 の少なくとも一部がシールド層やバリア層などでカバーされていてもよい。

【0082】

上記例では、基板の全層を貫通しないビアを介して層間の電氣的接続が行われているが、基板の全層を貫通するビアが利用されてもよい。

【0083】

第 1 の実施形態および第 2 の実施形態を分けて説明したが、両実施形態が組み合わせられてもよい。例えば、第 1 の実施形態における第 2 電源パターン 42 に第 2 の実施形態のようなスリットが形成されてもよい。この場合、第 2 電源パターン 42 は、第 1 の実施形態よりも電源パターン全体の長手方向長さが長くなってもよい。

【0084】

以上説明した少なくとも 1 つの実施形態によれば、電源パターンの分割またはスリットの形成によって当該電源パターンにおける長手方向の寸法を調整することにより、信号品質が向上した電子機器を提供することができる。

【0085】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

【符号の説明】

【0086】

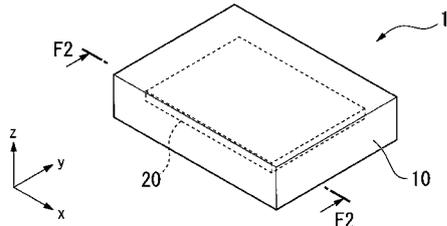
1 ... 電子機器、20 ... 回路基板（基板）、21 ... 第 1 内層（第 1 層）、22 ... 第 2 内層（第 2 層）、41 ... 第 1 電源パターン、42 ... 第 2 電源パターン、43 ... 第 1 信号パターン、43 a ... 第 1 信号ライン、44 ... 第 2 信号パターン、44 a ... 第 2 信号ライン、61 ... 第 1 内層、71 ... 電源パターン、72 ... 信号パターン、72 a ... 信号ライン、81 ... 第 1 スリット、82 ... 第 2 スリット、83 ... 第 3 スリット。

10

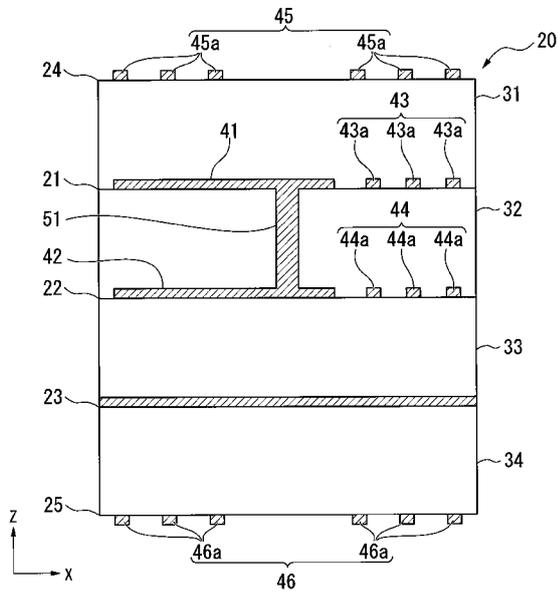
20

30

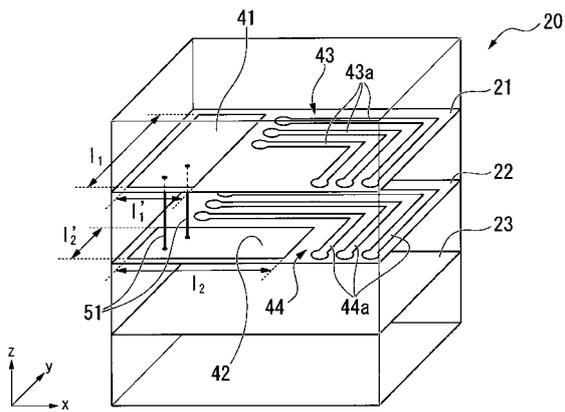
【図1】



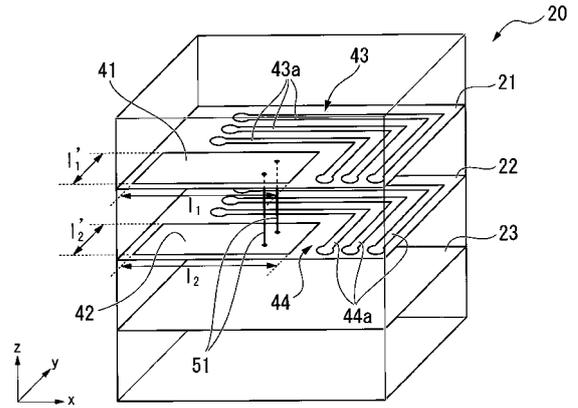
【図2】



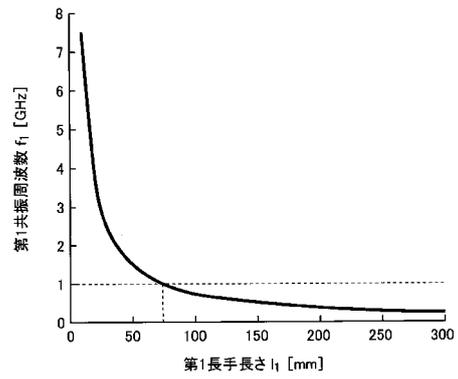
【図5】



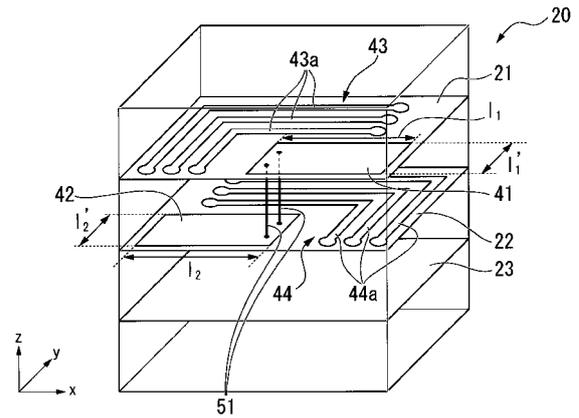
【図3】



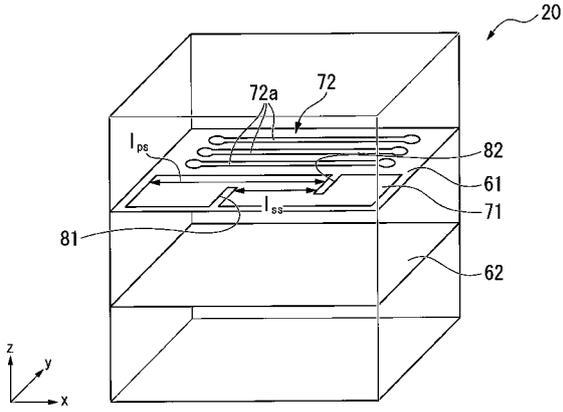
【図4】



【図6】



【 図 7 】



【 図 8 】

