

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号

特表2024-531529

(P2024-531529A)

(43)公表日 令和6年8月29日(2024.8.29)

(51)国際特許分類		F I			
G 0 6 F 13/12 (2006.01)		G 0 6 F 13/12		3 4 0 G	
G 0 6 F 13/42 (2006.01)		G 0 6 F 13/42		3 1 0	
G 0 6 F 13/38 (2006.01)		G 0 6 F 13/38		3 3 0 Z	
		G 0 6 F 13/12		3 3 0 D	

審査請求 未請求 予備審査請求 未請求 (全22頁)

(21)出願番号	特願2024-513778(P2024-513778)	(71)出願人	591025439 ザイリンクス インコーポレイテッド X I L I N X I N C O R P O R A T E D アメリカ合衆国 カリフォルニア州 9 5 1 2 4 - 3 4 0 0 サン ホセ ロジック ドライブ 2 1 0 0
(86)(22)出願日	令和4年5月26日(2022.5.26)	(74)代理人	110001195 弁理士法人深見特許事務所
(85)翻訳文提出日	令和6年2月29日(2024.2.29)	(72)発明者	スリニバサン, クリシュナン アメリカ合衆国、9 5 1 2 4 カリフォ ルニア州、サン・ノゼ、ロジック・ドラ イブ、2 1 0 0
(86)国際出願番号	PCT/US2022/031208	(72)発明者	アーマド, サグヒーア アメリカ合衆国、9 5 1 2 4 カリフォ ルニア州、サン・ノゼ、ロジック・ドラ イブ、2 1 0 0
(87)国際公開番号	WO2023/033887		
(87)国際公開日	令和5年3月9日(2023.3.9)		
(31)優先権主張番号	17/464,642		
(32)優先日	令和3年9月1日(2021.9.1)		
(33)優先権主張国・地域又は機関	米国(US)		
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA ,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,A T,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR ,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC, 最終頁に続く		最終頁に続く

(54)【発明の名称】 チップ間インターフェースのためのオンデマンドパケット化

(57)【要約】

本明細書の実施形態は、チップ間チップ(C2C)インターフェース(140)のためのデータワード(DW)(130)に直接変換するには大きすぎるデータ(115)が代わりにパケット化されるオンデマンドパケット化を記載する。プロトコル層(120a)は、C2Cインタフェース(140)のDW(130)よりも大きいプロトコルワード(115)を識別するときに、複数のプロトコルワード(115)がパケット化されて転送として送信されるパケット化を実行することができる。一実施形態では、プロトコル層(120a)は、プロトコルワードがもはやDW(130)のサイズを超えないように、プロトコルワード(120a)内の制御データ又は信号の一部又は全部を除去する。次いで、これらの短縮されたプロトコルワード(115)は、DW(130)にマッピングされ、C2C(140)上で別個のパケットとして伝送され得る。次いで、プロトコル層(120a)は、プロトコルワード(115)から除去された制御データの部分を収集し、このデータを別個のパケットとしてC2Cインタフェース(140)上で伝送

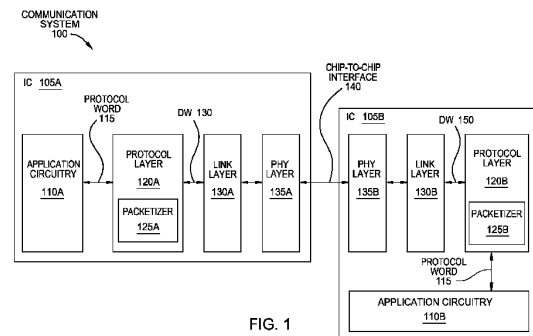


FIG. 1

【特許請求の範囲】

【請求項 1】

集積回路であって、
アプリケーション回路構成と、
チップ間チップ（C2C）インターフェースと、
前記アプリケーション回路構成と前記C2Cインターフェースとの間に接続されたプロトコル層と、を備え、前記プロトコル層が、
前記C2Cインターフェース上で伝送される複数のプロトコルワードを前記アプリケーション回路構成から受信することであって、前記複数のプロトコルワードの各々が、前記C2Cインターフェースによってサポートされるデータワード（DW）のサイズを超える、受信することと、
前記複数のプロトコルワードを、
前記複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、前記サブ部分の各々が、前記DWの前記サイズ以下である、マッピングすることと、
前記サブ部分に含まれない前記複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うことによって、パケット化することと、を行うように構成されている、集積回路。

【請求項 2】

前記複数のプロトコルワードの前記残りの部分が、前記複数のプロトコルワード内の制御データを含み、前記サブ部分が、ユーザデータを含む、請求項1に記載の集積回路。

【請求項 3】

前記少なくとも1つのDWが、前記複数のプロトコルワードの各々からの制御データを含むが、前記複数のプロトコルワードからのユーザデータを含まない、請求項2に記載の集積回路。

【請求項 4】

前記DWの前記サイズが、前記C2Cインターフェースにおけるワイヤの数に制限される、請求項1に記載の集積回路。

【請求項 5】

リンク層と、
物理（PHY）層と、を更に備え、前記リンク層及び前記PHY層が、前記プロトコル層と前記C2Cインターフェースとの間に結合される、請求項1に記載の集積回路。

【請求項 6】

前記プロトコル層は、前記複数のプロトコルワードをパケット化する前に、前記複数のプロトコルワードのうちの少なくとも1つのサイズが、前記DWの前記サイズ以下となるように、前記複数のプロトコルワードのうちの前記少なくとも1つの前記サイズを低減するように符号化することができない制御データを前記複数のプロトコルワードのうちの前記少なくとも1つが含むと判定するように構成されている、請求項1に記載の集積回路。

【請求項 7】

前記プロトコル層が、
前記アプリケーション回路構成から第1のプロトコルワードを受信することと、
前記第1のプロトコルワードの前記サイズが前記DWの前記サイズ以下になるように前記第1のプロトコルワードの前記サイズを低減するように前記第1のプロトコルワード内の制御データが符号化され得ると判定することと、
前記符号化された制御データを含む前記第1のプロトコルワードを、パケット化することなく前記C2Cインターフェース上で伝送することと、を行うように構成されており、前記符号化された制御データは、前記第1のプロトコルワード内の識別可能なパターンの位置を示す、請求項1に記載の集積回路。

【請求項 8】

システムであって、
チップ間（C2C）インターフェースを介して第2の集積回路に接続された第1の集積

回路と、

前記第 1 の集積回路が、アプリケーション回路構成と前記 C 2 C インターフェースとの間に接続されたプロトコル層を備え、前記プロトコル層が、

前記 C 2 C インターフェース上で伝送される複数のプロトコルワードを前記アプリケーション回路構成から受信することと、前記複数のプロトコルワードの各々が、前記 C 2 C インターフェースによってサポートされるデータワード (D W) のサイズを超える、受信することと、

前記複数のプロトコルワードを、

前記複数のプロトコルワードのサブ部分を別個の D W にマッピングすることと、前記サブ部分の各々が、前記 D W の前記サイズ以下である、マッピングすることと、

前記サブ部分に含まれない前記複数のプロトコルワードの残りの部分を含む少なくとも 1 つの D W を生成することと、を行うこととによって、パケット化することと、を行うように構成されている、システム。

【請求項 9】

前記複数のプロトコルワードの前記残りの部分が、前記複数のプロトコルワード内の制御データを含み、前記サブ部分が、ユーザデータを含み、前記少なくとも 1 つの D W が、前記複数のプロトコルワードの各々からの制御データを含むが、前記複数のプロトコルワードからのユーザデータを含まない、請求項 8 に記載のシステム。

【請求項 10】

前記 D W の前記サイズが、前記 C 2 C インターフェースにおけるワイヤの数に制限される、請求項 8 に記載のシステム。

【請求項 11】

リンク層と、

物理 (P H Y) 層と、を更に備え、前記リンク層及び前記 P H Y 層が、前記プロトコル層と前記 C 2 C インターフェースとの間に結合される、請求項 8 に記載のシステム。

【請求項 12】

前記プロトコル層が、前記複数のプロトコルワードをパケット化する前に、前記複数のプロトコルワードのうちの少なくとも 1 つのサイズが、前記 D W の前記サイズ以下となるように、前記複数のプロトコルワードのうちの前記少なくとも 1 つの前記サイズを低減するように符号化することができない制御データを前記複数のプロトコルワードのうちの前記少なくとも 1 つが含むと判定するように構成されている、請求項 8 に記載のシステム。

【請求項 13】

前記プロトコル層が、

前記アプリケーション回路構成から第 1 のプロトコルワードを受信することと、

前記第 1 のプロトコルワードの前記サイズが前記 D W の前記サイズ以下になるように前記第 1 のプロトコルワードの前記サイズを低減するように前記第 1 のプロトコルワード内の制御データが符号化され得ると判定することと、

前記符号化された制御データを含む前記第 1 のプロトコルワードを、パケット化することなく前記 C 2 C インターフェース上で伝送することと、を行うように構成されている、請求項 8 に記載のシステム。

【請求項 14】

前記符号化された制御データは、前記第 1 のプロトコルワード内の識別可能なパターンの位置を示す、請求項 13 に記載のシステム。

【請求項 15】

方法であって、

集積回路内のプロトコル層において、C 2 C インターフェース上で伝送される複数のプロトコルワードを受信することと、前記複数のプロトコルワードの各々が、前記 C 2 C インターフェースによってサポートされるデータワード (D W) のサイズを超える、受信することと、

前記複数のプロトコルワードを、

10

20

30

40

50

前記複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、前記サブ部分の各々が、前記DWの前記サイズ以下である、マッピングすることと、

前記サブ部分に含まれない前記複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うことによって、パケット化することと、を含む、方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示の例は、概して、転送されるデータワードがインターフェースにおけるワイヤの数を超える、チップ間インターフェースにわたってデータを転送するためのオンデマンドパケット化に関する。

10

【背景技術】

【0002】

コンピュータシステムがより密に集積されるにつれて、チップ間(chip-to-chip、C2C)インターフェースがより広く使用されるようになってきている。1つのそのようなコンピューティングシステムは、アンカーチップ(例えば、プロセッサ、特定用途向け集積回路(application specific integrated circuit、ASIC)、フィールドプログラマブルゲートアレイ(field programmable gate array、FPGA)、又はC2Cインターフェースを使用して1つ以上のチップレット(例えば、高速I/O又は高帯域幅メモリ(high bandwidth memory、HBM))と通信するシステムオンチップ(system on a chip、SOC)である。チップレットベースのアーキテクチャを達成するために、C2Cインターフェースは明確に定義されなければならない。C2Cインターフェースは、インターフェースを通過することができる信号及びワイヤの数を制限するビーチフロント(例えば、アンカーチップの側面)のエリアによって制約される。したがって、必要とされる帯域幅は、高いデータレートでインターフェースを動作させることによって達成される。

20

【0003】

しかしながら、チップ内で実行するアプリケーション回路構成によって使用されるデータプロトコルは、C2Cインターフェースによってサポートされるデータワード(data word、DW)のサイズとは異なるワードサイズを有し得る。データプロトコルが、C2Cインターフェースによって使用されるDWよりも大きいワードサイズを有する場合、チップは、プロトコルワードとDWとの間の1対1マッピングを行うことができない。代わりに、単一のプロトコルワードが細分化され、複数のDWとしてC2Cインターフェースを介して送信され得る。しかしながら、プロトコルワードは、DWよりもわずかに大きいだけであり得、これは、C2Cの帯域幅の多くが浪費されることを意味する。別の手法は、より少ないデータがC2Cを介して送信されなければならないように、バスインターフェースの機能を制限することであるが、機能を低減することは選択肢ではない可能性がある。

30

【発明の概要】

【課題を解決するための手段】

40

【0004】

一実施形態は、アプリケーション回路構成と、チップ間(C2C)インターフェースと、アプリケーション回路構成とC2Cインターフェースとの間に接続されたプロトコル層とを含む集積回路を記載する。プロトコル層が、C2Cインターフェース上で伝送される複数のプロトコルワードをアプリケーション回路構成から受信することであって、複数のプロトコルワードの各々が、C2Cインターフェースによってサポートされるデータワード(DW)のサイズを超える、受信することと、複数のプロトコルワードを、複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、サブ部分の各々が、DWのサイズ以下である、マッピングすることと、サブ部分に含まれない複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うことによ

50

って、パケット化することと、を行うように構成されている。

【0005】

本明細書に記載される別の実施形態は、チップ間(C2C)インターフェースを介して第2の集積回路に接続された第1の集積回路を含むシステムであり、第1の集積回路は、アプリケーション回路構成とC2Cインターフェースとの間に接続されたプロトコル層を含む。プロトコル層が、C2Cインターフェース上で伝送される複数のプロトコルワードをアプリケーション回路構成から受信することであって、複数のプロトコルワードの各々が、C2Cインターフェースによってサポートされるデータワード(DW)のサイズを超える、受信することと、複数のプロトコルワードを、複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、サブ部分の各々が、DWのサイズ以下である、マッピングすることと、サブ部分に含まれない複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うこととによって、パケット化することと、を行うように構成されている。

10

【0006】

本明細書に記載される別の実施形態は、集積回路内のプロトコル層において、C2Cインターフェース上で伝送される複数のプロトコルワードを受信することであって、複数のプロトコルワードの各々が、C2Cインターフェースによってサポートされるデータワード(DW)のサイズを超える、受信することと、複数のプロトコルワードを、複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、サブ部分の各々が、DWのサイズ以下である、マッピングすることと、サブ部分に含まれない複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うこととによって、パケット化することと、を含む、方法である。

20

【0007】

上記の特徴が詳細に理解され得るように、上記で簡潔に要約されたより具体的な説明が、例示的な実装形態を参照することによって行われ得、それらの実装形態のうちのいくつかは添付の図面に例解される。しかしながら、添付の図面は、典型的な例示の実装形態のみを例解しており、したがって、その範囲を限定するものとみなされるべきではないことに留意されたい。

【図面の簡単な説明】

【0008】

【図1】一実施例による、チップ間インターフェースのためのオンデマンドパケット化を行うためのパケタイザを有する通信システムのブロック図である。

30

【図2】一実施例による、オンデマンドパケット化を行うためのフローチャートである。

【図3】一実施例による、C2Cインターフェースを介して伝送されるデータのパケット化を例解する。

【図4】一実施例による、パケット化を回避するために制御信号を符号化するためのフローチャートである。

【図5】一実施例による、符号化され得る制御信号及び符号化され得ない制御信号を例解する。

【図6】一実施例による、制御信号を復号し、C2Cインターフェースにおいて受信されたデータワードに対して逆パケット化を行うためのフローチャートである。

40

【発明を実施するための形態】

【0009】

様々な特徴が、図面を参照して以下に記載される。図面は縮尺どおりに描かれている場合もあるが、描かれていない場合もあり、同様の構造又は機能の要素は図面全体を通して同様の参照番号によって表されていることに留意されたい。図面は、特徴の説明を容易にすることのみを意図していることに留意されたい。それらは、特徴の網羅的な説明として、又は特許請求の範囲の範囲に対する限定として意図されていない。加えて、例解された例は、示された全ての態様又は利点を有する必要はない。特定の実施例に関連して説明される態様又は利点は、必ずしもその実施例に限定されず、そのように例解されていない場

50

合、又はそのように明示的に説明されていない場合であっても、任意の他の実施例において実施することができる。

【0010】

本明細書の実施形態は、C2CインターフェースのためのDWに直接変換するには大きすぎるデータが、その代わりにパケット化されるオンデマンドパケット化を記載する。例えば、制限されたワイヤのために、C2Cは、288ビットのみのDWをサポートすることが可能であり得るが、プロトコル（例えば、データストリーミングプロトコル）は、300ビットであるワードを生成し得る。プロトコルワードは、C2Cインターフェース上で送信されるときに2つのDWにマッピングされ得るが、それは、C2Cインターフェースの576ビットが300ビットのみを伝送するために使用されることを意味し、C2C
10
インターフェースの帯域幅の52%の利用をもたらす。代わりに、プロトコル層は、C2CインターフェースのDWよりも大きいプロトコルワードを識別するとき、複数のプロトコルワードがパケット化されて転送として送信されるパケット化を行うことができる。一実施形態では、プロトコル層は、プロトコルワードがもはやDWのサイズを超えないように、プロトコルワード内の制御データ又は信号（例えば、ストローブ信号、冗長ビット、誤り訂正ビット、フラグなど）のいくつか又は全てを除去する。次いで、これらの短縮されたプロトコルワードは、DWにマッピングされ、別個のパケットとしてC2C上で伝送され得る。次いで、プロトコル層は、プロトコルワードから除去された制御データの部分を収集し、このデータを別個のパケットとしてC2Cインターフェース上で伝送することができる。これは、いくらかのレイテンシを導入することがあるが（受信チップは、プロトコルワードを再構築することができる前に制御ビットが受信されるのを待たなければ
20
ならないため）、C2Cインターフェースにおいて浪費される帯域幅の量を低減する。

【0011】

別の実施形態では、大きいプロトコルワードをパケット化する代わりに、プロトコル層は、プロトコルワードがDWのサイズ以下となるように、プロトコルワードのサイズを低減するように制御データを符号化することができる。例えば、制御データは、一連の連続する1又はゼロを有し得る。各1又はゼロを記憶する代わりに、プロトコル層は、一連のものがどこで始まるか又はどこで終わるかを示すためにプロトコルワードを符号化するだけでよい。しかしながら、プロトコル層が、プロトコルワードがDWよりも小さくなるように、プロトコルワードを符号化することができない場合、パケット化が使用され得る。
30

【0012】

図1は、一実施例による、C2Cインターフェース140のためのオンデマンドパケット化を行うためのパケタイザ125を有する通信システム100のブロック図である。示すように、システム100は、集積回路（IC又はチップ）105A及び105Bを含む。通信システム100は、アンカーチップレットシステム、又は2つのICがC2Cインターフェースを使用して直接通信する任意の他のシステムとすることができる。IC105は、ASIC、FPGA、SoC、CPU、メモリなどであり得る。一方のIC105が一次ICであり、他方が二次ICであり得るか、又はIC105がピアであり得る。一実施形態では、IC105は、同じ基板上に並んで配設されてもよく、又は積層形態で配置されてもよい。
40

【0013】

この例では、各IC105は、同様の構成要素、すなわち、アプリケーション回路構成110、プロトコル層120、リンク層130、及び物理（physical、PHY）層135を含む。アプリケーション回路構成110は、ユーザ機能を行う任意の回路構成を表す。回路構成110は、プロセッサコア、データ処理エンジン、グラフィックス処理ユニットなどの非プログラマブル（強化）回路構成を含むことができる。又は、回路構成110は、構成可能な論理ブロック（configurable logic block、CLB）又はユーザによってオンザフライでカスタマイズされ得る他のタイプのプログラマブル論理などのプログラマブル回路構成を含むことができる。いずれの場合も、アプリケーション回路構成110は、C2Cインターフェース140を使用して他のIC105に転送されるデータを生
50

成する。

【 0 0 1 4 】

アプリケーション回路構成 1 1 0 は、特定のプロトコルを使用して、IC 1 0 5 内の他のハードウェア要素（例えば、プロトコル層 1 2 0）にデータを伝送する。プロトコルは、多くの場合、C 2 C インターフェース 1 4 0 上でデータを伝送するために使用されるプロトコルとは異なる。プロトコル層 1 2 0 は、アプリケーション回路構成 1 1 0 から受信されたデータを C 2 C インターフェース 1 4 0 上で伝送するとき、アプリケーション回路構成 1 1 0 によって使用されるプロトコルと互換性のあるプロトコルワード 1 1 5 を、C 2 C インターフェース 1 4 0 と互換性のある DW 1 5 0 にマッピングするための変換を行う。本明細書における実施形態は、いかなる特定のタイプのプロトコルにも限定されず、むしろ、内部回路構成が、C 2 C インターフェース 1 4 0 とは異なる、又は互換性のない通信プロトコルを使用する、任意の IC に適用することができる。例えば、アプリケーション回路構成 1 1 0 は、AXI (Advanced eXtensible Interface)、AXI ストリーミング、AMBA - CXS (Advanced Microcontroller Bus Architecture) 又は PCIe (Peripheral Component Interconnect Express) などのデータプロトコルを使用してもよい。

10

【 0 0 1 5 】

プロトコル層 1 2 0 は、プロトコルワード 1 1 5 を DW 1 5 0 に変換し、DW 1 5 0 をプロトコルワード 1 1 5 に変換するためのパケタイザ 1 2 5 を含む。以下でより詳細に考察されるが、一般に、パケタイザ 1 2 5（例えば、プロトコル層 1 2 0 内の回路構成）は、プロトコルワード 1 1 5 の制御データの一部又は全部を除去し、そのため、得られた短縮されたプロトコルワード 1 1 5 を DW 1 5 0 に 1 対 1 でマッピングすることができる。除去された制御データは、次いで、別個のパケット（例えば、別の DW 1 5 0）において送信され得る。次いで、受信 IC 1 0 5 内のパケタイザ 1 2 5 は、パケット（例えば、DW 1 5 0）からプロトコルワード 1 1 5 を再構築し、プロトコルワード 1 1 5 をアプリケーション回路構成に伝送することができる。このようにして、C 2 C インターフェース 1 4 0 の帯域幅は、1 つのプロトコルワード 1 1 5 を 2 つ以上の DW 1 5 0 にマッピングすることに対して、より効率的に使用されてもよい。

20

【 0 0 1 6 】

IC 1 0 5 はまた、C 2 C インターフェース 1 4 0 に沿って通信するためのリンク層 1 3 0 及び PHY 層 1 3 5 を含む。上述したように、C 2 C インターフェース 1 4 0 は、IC 1 0 5 間のワイヤ接続を形成するために限られた領域を有し得る。結果として、DW 1 5 0 におけるサイズ（例えば、ビット数）は、プロトコルワード 1 1 5 のサイズよりも小さくなり得る。しかし、パケット化は、C 2 C インターフェースの帯域幅を最大化するために効率的な方式でプロトコルワード 1 1 5 のサイズを低減するために実行され得る。

30

【 0 0 1 7 】

図 2 は、一実施例による、オンデマンドパケット化を行うための方法 2 0 0 のフローチャートである。ブロック 2 0 5 において、プロトコル層内のパケタイザは、アプリケーション回路構成から受信したプロトコルワードが、C 2 C インターフェースを介してデータを伝送するために使用される DW のサイズを超えるかどうかを判定する。この実施形態では、プロトコルワードは DW よりも大きい場合もあるが、そうでない場合もある。例えば、いくつかのプロトコルワードは、他のプロトコルワードよりも多くのデータ、又は多くの制御ビットを有し得る。別の例では、アプリケーション回路構成は、プロトコル層にデータを伝送するために 2 つの異なるプロトコルを使用し得、一方のプロトコル（例えば、ストリーミングプロトコル）は、DW のサイズを超えるプロトコルワードを有するが、他方のプロトコル（例えば、メモリマップトプロトコル）は有さない。

40

【 0 0 1 8 】

プロトコルワードが DW のサイズを超えない場合、ブロック 2 1 0 において、パケタイザは、プロトコルワードの DW への 1 対 1 マッピングを行う。すなわち、プロトコルワー

50

ド内の全てのビットが、DW内の対応するビットにマッピングすることができる。その結果、プロトコルワードは、C2Cインターフェースを介して単一のDWで伝送することができる。

【0019】

しかしながら、プロトコルワードがDWのサイズを超える場合、ブロック215において、パケタイザは複数のプロトコルワードをパケット化する。すなわち、パケタイザは、短縮されたプロトコルワードが対応するDWにマッピングされ、C2Cインターフェース上で伝送され得るように、ワード内の制御データ/ビットの全て又は一部分を除去することによってプロトコルワードを短縮する。

【0020】

このパケット化は、2つのブロックで表すことができ、ブロック220において、パケタイザは、プロトコルワードのデータ部分を別々のDWパケットにマッピングする。例えば、パケタイザは、プロトコルワードがデータビット（例えば、ユーザ又はアプリケーションデータ）のみを含み、DW以下になるように、プロトコルワードから制御ビットの全部を除去することができる。その結果、これらのプロトコルワードは、DWと1対1にマッピングすることができる。

【0021】

別の例では、パケタイザは、プロトコルワードがデータビット又はユーザデータだけではなく制御ビットの残りの部分を含むように、一部分のみの制御ビット（例えば、ストローブ信号）を除去するが、他のタイプの制御ビット（例えば、誤り冗長ビット）を残すことができる。再び、これは、一部分の制御ビットを除去することが、プロトコルワードがDW以下になるようにプロトコルワードを十分に縮小すると仮定する。全部の制御データ/ビットが除去されるか、又は一部分のみの制御データ/ビットが除去されるかにかかわらず、次いで、短縮されたプロトコルワードは、DWにマッピングされ、それぞれのパケットとして送信することができる。

【0022】

ブロック225において、パケタイザは、ブロック220において複数のプロトコルワードの各々から除去された制御データを含むDWパケットを生成する。すなわち、パケタイザは、ブロック220において、全てのプロトコルワードから除去された制御データ/ビットを収集し、次いで、この制御データをそれ自体のパケット（例えば、DW）においてC2Cインターフェースを介して伝送することができる。ブロック220及び225が図3に例解されている。

【0023】

図3は、一実施例による、C2Cインターフェースを介して伝送されるデータのパケット化を例解する。この例では、送信機（例えば、図1のIC105のうちの1つ）は、8つのプロトコルワード115を受信機（例えば、図1のIC105のうちの他の1つ）に伝送することを望む。プロトコルワード115の各々は、制御データ及びユーザデータを含む。各プロトコルワード115（制御データ+ユーザデータ）の合計サイズが、C2CインターフェースによってサポートされるDWのサイズを超えると仮定する。

【0024】

プロトコルワード115がDWにマッピングされ得るようにプロトコルワード115のサイズを低減するために、パケタイザは、プロトコルワード115の各々から制御データを除去する。図3の左下に示されるように、パケタイザは、プロトコルワード115のユーザデータ（例えば、データ部分）を別個のDW（すなわち、DW150B~DW150I）として送信する。パケタイザはまた、プロトコルワード115から除去された制御データを収集し、それを別個のパケット（すなわち、DW150A）として伝送する。このようにして、8つのプロトコルワード115がパケット化され、C2Cインターフェース上で9つのDW150A~DW150Iとして伝送される。

【0025】

図3は、上述したように、全ての制御データを除去することを例解しているが、パケタ

10

20

30

40

50

イザは、プロトコルワード 1 1 5 のサイズを十分に低減して DW との 1 対 1 マッピングを実行するために、いくつかの制御データを除去するだけでもよい。更に、グループとしてパケット化されるプロトコルワード 1 1 5 の数（それらの制御データが収集される）は、ユーザ設定属性とすることができる。図 3 は、8 つのプロトコルワード 1 1 5 をパケット化することを例解しているが、他の実施形態では、4 つ又は 1 6 個のプロトコルワード 1 1 5 が収集され、パケット化され得る。例えば、パケタイザは、4 つのプロトコルワードを受信し、それらのワードから全て又は一部の制御データを除去し、C 2 C インターフェース上で 5 つ（又は 6 つ）の DW を伝送し得る（それらの 5 つの DW のうちの 1 つ（又は 6 つの DW のうちの 2 つ）が制御データを含む）。

【 0 0 2 6 】

図 3 の右側は、プロトコル層において 9 つの DW 1 5 0 A ~ DW 1 5 0 I を受信する受信機を例解する。DW 1 5 0 を送信機によって生成された同じプロトコルワード 1 1 5 に変換して戻すために、パケタイザは、制御データを含む DW 1 5 0 A を受信しなければならない。このパケットが受信されると、パケタイザは、DW 1 5 0 A 内の制御データを DW 1 5 0 B ~ DW 1 5 0 I 内の対応するユーザデータと組み合わせることによって、プロトコルワード 1 1 5 を再構築することができる。

【 0 0 2 7 】

パケット化を実行することは、例えば、プロトコルワードの各々を 2 つの DW にマッピングすることに対して改善された帯域幅利用をもたらすことができる。その場合、C 2 C インターフェースは、8 つのプロトコルワード 1 1 5 に対して 1 6 個の DW を伝送しなければならない。パケット化は、（パケタイザは、DW 1 5 0 B ~ I をプロトコルワード 1 1 5 に変換して戻すために、制御データを含む DW 1 5 0 A を待たなければならないため）いくらかの追加のレイテンシを注入する可能性があるが、C 2 C インターフェースは、9 つの DW を伝送するだけでよく、これは、他のプロトコルワード（例えば、8 つのプロトコルワードの別のバッチ）を伝送するために使用され得る帯域幅を節約する。

【 0 0 2 8 】

図 4 は、一実施例による、パケット化を回避するために制御信号を符号化するための方法 4 0 0 のフローチャートである。パケット化は、プロトコルワードを複数の DW にマッピングすることに対して性能を改善することができるが、レイテンシを追加する。したがって、プロトコルワードのサイズが DW のサイズ以下となるように、プロトコルワード内の制御データを符号化することは、そのようにすることが 1 対 1 マッピングを許容し、パケット化に関連付けられたレイテンシを回避するため、有利であり得る。方法 4 0 0 は、制御データを符号化することができるパケタイザを例解する。

【 0 0 2 9 】

ブロック 4 0 5 において、パケタイザは、プロトコルワードが DW のサイズを超えるかどうかを判定する。これは、方法 2 0 0 におけるブロック 2 0 5 と同様とすることができる。いくつかの場合には、プロトコルワードが DW よりも大きくなり得るが、他の場合には、プロトコルワードが DW 以下になり得る。プロトコルワードが DW 以下である場合、方法 4 0 0 は方法 2 0 0 のブロック 2 1 0 に進み、プロトコルワードは 1 対 1 マッピングを使用して伝送される。そうでない場合、方法 4 0 0 はブロック 4 1 0 に進み、パケタイザは、制御信号にホールがあるかどうかを判定する。別の言い方をすれば、パケタイザは、プロトコルワード内の制御データをより小さいサイズに符号化することができるかどうかを判定する。一般に、制御データがホールを含む場合、例えば、両側がゼロで境界された一連の 1 であるか、両側が 1 で境界された一連のゼロであるか、一連の 1 が複数のプロトコルワードの転送の最後でないワードで終わるか、又は一連の 1 が複数のプロトコルワードの転送の最後のワードで始まる場合、これは、制御データを符号化することができないことを意味する。その場合、方法 4 0 0 は方法 2 0 0 のブロック 2 1 5 に進み、図 3 に示されるようにパケット化が行われる。

【 0 0 3 0 】

図 5 は、一実施例による、符号化され得る制御データ及び符号化され得ない制御データ

10

20

30

40

50

を例解する。すなわち、図5は、ホールを有するプロトコルワードの転送における制御データと、ホールを有しない制御データとを例解する。図5の制御データは、AXIストリーミングにおけるストロブ信号であるが、本明細書における実施形態は、一連の1又はゼロ（例えば、識別可能なパターン）を有する制御データを有する任意のプロトコルに適用することができる。この例では、制御データの斜線部分が「1」（有効ビット）を示し、制御データの空白部分が「ゼロ」（無効ビット）を示す。更に、実施形態は、他のタイプの識別可能なパターンを有する制御データを有する任意のプロトコルにも適用することができる。例えば、制御データは、より少ないビットを使用して符号化され得る1及びゼロの1つ以上のパターン（例えば、0011001100）を有し得る。したがって、実施形態は、一連の1又はゼロを含む制御データに限定されない。

10

【0031】

図5の上の4つの例は、ホールを有さないプロトコルワードの転送のための制御データを例解する。これらの例では、制御データは符号化又は圧縮され得る。例えば、制御データ内の全てのビットを伝送する代わりに、DWは、転送内の最後でないプロトコルワード内の最初の有効バイト位置の位置（すなわち、TLASTが0であるとき）、又は転送内の最後のプロトコルワード内の最初の無効バイトの位置（すなわち、TLASTが1であるとき）だけを示すことができる。フラグビットを使用して、転送のための制御データ内のデータの全てのバイトがいつ有効であることを示すことができる。このようにして、ストロブ信号にホールが存在しないとき、DWは、制御データの全てを符号化するか又は表すために数ビット（例えば、32ビット以下）のみを必要とする。制御データのこの符号化又は圧縮は、符号化されたプロトコルワードとDWとの間で1対1のマッピングが行われ得るように、プロトコルワードのサイズを低減するのに十分であり得る。例えば、プロトコルワードが300ビットであるが、DWが288である場合、プロトコルワード中の制御データを符号化することは、各ビットがDWの対応するビットにマッピングされ得るように、それを288ビット以下に低減し得る。

20

【0032】

図5の下の6つの例は、制御データにホールが存在する実施例を例解し、これは、制御データを符号化又は圧縮することができないことを意味する。一実施例としてAXIストリーミングを使用すると、プロトコルワードの転送は、以下の条件のうちの一つ以上が偽である場合にホールを有する。すなわち、

30

TLAST = 0であり、かつTKEEP[W - 1] = 0であること

TKEEP[N - 1 : 0]は、全て1であり、TKEEP[M - 1 : N + K]は、全て1であり、かつTKEEP[N + K - 1 : N]は、全て0であり、式中、K ≥ 1、M > N + 1、M ≤ Wである、こと

TKEEP[N - 1 : 0]は、全て0であり、TKEEP[M - 1 : N + K]は、全て0であり、かつTKEEP[N + K - 1 : N]は、全て1であり、式中、K ≥ 1、M > N + 1、M ≤ Wである、こと

TLAST = 1であり、かつTKEEP[0] = 0であり、式中、Wは、AXI-5インターフェースにおけるTKEEP信号の幅であり、Mは、プロトコルワード内のデータビットであり、Nは、プロトコルワード内の制御ビットである。

40

【0033】

方法400に戻ると、転送（例えば、プロトコルワードのグループ）にホールがないと仮定すると、方法400はブロック415に進み、パケタイザは、符号化されたプロトコルワードのサイズがDWのサイズを超えないように制御データを符号化する。図5の例を使用すると、DWのいくつかのビットは、転送における最後ではないプロトコルワード内の最初の有効バイト位置の位置、又は転送における最後のプロトコルワード内の最初の無効バイト位置を示すために使用される。フラグビットを使用して、転送のための制御データ内のデータの全てのバイトがいつ有効であることを示すことができる。

【0034】

ブロック420において、パケタイザは、それぞれのDWへの転送において、符号化さ

50

れたプロトコルワードに対して1対1のマッピングを実行することができる。その結果、符号化されたプロトコルワードは、元がDWのサイズを超えなかったプロトコルワードと同じ効率でC2C上で伝送することができる。したがって、プロトコルワードの符号化は、パケット化によって導入されるレイテンシを回避する。

【0035】

プロトコルワードを符号化することは、数学的に記載することができる。プロトコル(例えば、バスインターフェース)が、M個のデータビット(例えば、ユーザデータ)及びN個の制御ビットを含むワードをプロトコル層に伝送すると仮定する。DWが、利用可能なD本のワイヤを有すると想定する。この問題は以下の通りである。すなわち、 $M + N > D$ 、 $M < D$ 、 $N < D$ であるとすると、 $M + K < D$ となるように制限された機能の下でNをKに制限する方法を定義し、NをKに制限することができないときにNをパケット化する方法を定義し、帯域幅とレイテンシとの間の所望のトレードオフを達成することができるようにすることである。NをKに圧縮することができないような転送が到着すると、パケタイザは、ブロック410の「はい」の結果によって示されるように転送をパケット化する。パケット化は以下のように表される。すなわち、Rを、 $N * R < D - 1 < N * (R + 1)$ となるような正の整数とする。パケタイザは、R個の転送を蓄積し、N個の制御ビットを剥ぎ取り、それらを別個にレジスタに蓄積する。R個の転送が蓄積されると、パケタイザは、R個の制御ビットとなる「ヘッダ」フリットを送信し、その後R個の転送が続く。これは上記の図3に例解されている。

10

【0036】

そうではなく、NをKに圧縮することができる場合、パケタイザは、これらの符号化されたワードをDWと1対1でマッピングすることができるように、プロトコルワードを圧縮する。これは、方法400のブロック415及び420によって例解される。

20

【0037】

更に、方法400は、DWのサイズを超えるプロトコルワードを常に生成するプロトコルとともに使用されるように修正され得る。その場合、プロトコルワードは常にDWより大きいため、ブロック405の論理は省略することができる。しかしながら、パケタイザが、プロトコルワードが符号化又は圧縮され得るかどうかが(例えば、制御データがホールを有しないとき)をオンザフライで判定することができるので、そうである場合、パケット化を実行せずに符号化されたプロトコルワードを伝送することができるので、パケット化は依然として「オンデマンド」である。しかしながら、プロトコルワードのサイズがDWのサイズ以下に低減されるようにプロトコルワードを圧縮又は符号化することができない場合、パケット化が行われる。

30

【0038】

図6は、一実施例による、制御信号を復号し、チップ間インターフェースにおいて受信されたデータワードに対して逆パケット化を行うための方法600のフローチャートである。方法400は、送信機IC内のパケタイザ内の論理を記載するが、方法600は、受信機IC内のパケタイザ内の論理を記載する。

【0039】

ブロック605において、パケタイザは、C2Cインターフェースを介して伝送された後にPHY層及びリンク層からDWを受信する。ブロック610において、パケタイザは、符号化された制御データを使用して、又はパケット化によって、DWが普通に(すなわち、符号化又はパケット化されることなく)送信されたかどうかを判定する。例えば、転送における第1のDWは、送信側パケタイザがプロトコルワードをどのように処理したか(例えば、DWとの直接1対1マッピング、制御データ符号化の実行、又はパケット化)を示すために使用される1つ以上のビットを有し得る。

40

【0040】

DWが普通に(すなわち、元のプロトコルワードがDWのサイズを超えなかった)送信された場合、方法600はブロック615に進み、パケタイザがDWを変換してプロトコルワードに戻す。

50

【 0 0 4 1 】

しかしながら、送信側パケタイザが制御データを符号化した場合、方法 6 0 0 はブロック 6 2 0 に進み、受信側パケタイザが DW 内の制御データを復号する。すなわち、パケタイザは、符号化されたデータを評価し、転送中の最後ではないプロトコルワード内の最初の有効バイト位置の位置、又は転送中の最後のプロトコルワード内の最初の無効バイト位置を判定することができる。あるいは、パケタイザは、フラグビットを評価して、転送のための制御データ内のデータの全てのバイトがいつ有効であるかを判定し得る。

【 0 0 4 2 】

ブロック 6 2 5 において、復号されると、パケタイザは、この情報を使用して、復号された DW を元のプロトコルワードに変換することができる。

【 0 0 4 3 】

DW がパケット化された場合、方法 6 0 0 は、ブロック 6 3 0 に進み、受信側パケタイザは、パケット転送全体を受信するまで待つ。例えば、図 3 に示されるように、パケタイザは、各パケット化転送が 9 つの DW を含むことを知ってもよく、したがって、DW が転送における最初のワードであることを検出すると、パケタイザは、その転送における 9 つ全ての DW を受信するまで待つ。

【 0 0 4 4 】

ブロック 6 3 5 において、パケタイザは、除去された制御データをマージして、プロトコルワードに戻す。このようにして、パケット化プロセスは、元のプロトコルワードが図 3 の最後のステップによって示されるように再構成されるように、逆にされる。

【 0 0 4 5 】

前述では、本開示において提示される実施形態が参照される。しかしながら、本開示の範囲は、特定の記載された実施形態に限定されない。代わりに、説明される特徴及び要素の任意の組み合わせは、異なる実施形態に関連するか否かにかかわらず、企図される実施形態を実装及び実践するために企図される。更に、本明細書に開示される実施形態は、他の可能な解決策又は従来技術に勝る利点を達成し得るが、特定の利点が所与の実施形態によって達成されるか否かは、本開示の範囲を限定するものではない。したがって、前述の態様、特徴、実施形態、及び利点は、単に例示的なものであり、特許請求の範囲に明示的に列挙されている場合を除き、添付の特許請求の範囲の要素又は限定とはみなされない。

【 0 0 4 6 】

当業者によって理解されるように、本明細書に開示される実施形態は、システム、方法、又はコンピュータプログラム製品として具現化され得る。したがって、態様は、完全にハードウェアの実施形態、完全にソフトウェアの実施形態（ファームウェア、常駐ソフトウェア、マイクロコードなどを含む）、又は本明細書では全て一般に「回路」、「モジュール」、若しくは「システム」と称され得るソフトウェア態様とハードウェア態様とを組み合わせた実施形態の形態をとり得る。更に、態様は、コンピュータ可読プログラムコードが具現化された 1 つ以上のコンピュータ可読媒体において具現化されたコンピュータプログラム製品の形態をとり得る。

【 0 0 4 7 】

1 つ以上のコンピュータ可読媒体の任意の組み合わせを利用し得る。コンピュータ可読媒体は、コンピュータ可読信号媒体又はコンピュータ可読記憶媒体であり得る。コンピュータ可読記憶媒体は、例えば、電子、磁気、光学、電磁気、赤外線、若しくは半導体のシステム、装置、若しくはデバイス、又は前述の任意の好適な組み合わせであり得るが、これらに限定されない。コンピュータ可読記憶媒体のより具体的な例（非網羅的なリスト）は、1 つ以上のワイヤを有する電気接続、ポータブルコンピュータディスク、ハードディスク、ランダムアクセスメモリ（random access memory、RAM）、読み取り専用メモリ（read-only memory、ROM）、消去可能プログラマブル読み取り専用メモリ（erasable programmable read-only memory、EPROM 又はフラッシュメモリ）、光ファイバ、ポータブルコンパクトディスク読み取り専用メモリ（portable compact disc read-only memory、CD-ROM）、光記憶デバイス、磁気記憶デバ

10

20

30

40

50

イス、又は前述の任意の好適な組み合わせを含む。本明細書の文脈では、コンピュータ可読記憶媒体は、命令実行システム、装置、又はデバイスによって、又はそれに関連して使用するためのプログラムを含むか、又は記憶することができる任意の有形媒体である。

【0048】

コンピュータ可読信号媒体は、例えば、ベースバンドにおいて、又は搬送波の一部として、コンピュータ可読プログラムコードが具現化された伝搬データ信号を含み得る。そのような伝搬信号は、電磁気、光学、又はそれらの任意の好適な組み合わせを含むが、それらに限定されない、種々の形態のうちのいずれかをとり得る。コンピュータ可読信号媒体は、コンピュータ可読記憶媒体ではなく、命令実行システム、装置、若しくはデバイスによって、又はそれに関連して使用するためのプログラムを通信、伝搬、若しくは移送することができる任意のコンピュータ可読媒体であり得る。

10

【0049】

コンピュータ可読媒体上に具現化されたプログラムコードは、ワイヤレス、ワイヤライン、光ファイバケーブル、RFなど、又は前述の任意の好適な組み合わせを含むが、それらに限定されない、任意の適切な媒体を使用して伝送され得る。

【0050】

本開示の態様の動作を実行するためのコンピュータプログラムコードは、例えば、Java（登録商標）、Smalltalk、C++などのオブジェクト指向プログラミング言語、及び「C」プログラミング言語又は同様のプログラミング言語などの従来の手続き型プログラミング言語を含む、1つ以上のプログラミング言語の任意の組み合わせで書き込まれ得る。プログラムコードは、ユーザのコンピュータ上で完全に、ユーザのコンピュータ上で部分的に、スタンドアロンソフトウェアパッケージとして、ユーザのコンピュータ上で部分的に、リモートコンピュータ上で部分的に、又はリモートコンピュータ若しくはサーバ上で完全に実行し得る。後者のシナリオでは、リモートコンピュータは、ローカルエリアネットワーク（local area network、LAN）若しくは広域ネットワーク（wide area network、WAN）を含む任意のタイプのネットワークを介してユーザのコンピュータに接続され得るか、又は外部コンピュータ（例えば、インターネットサービスプロバイダを使用するインターネットを介して）に接続され得る。

20

【0051】

本開示の態様は、本開示に提示された実施形態による方法、装置（システム）、及びコンピュータプログラム製品のフローチャート例解図及び/又はブロック図を参照して以下に記載されている。フローチャート例解図及び/又はブロック図の各ブロック、並びにフローチャート例解図及び/又はブロック図におけるブロックの組み合わせは、コンピュータプログラム命令によって実装することができることが理解されよう。これらのコンピュータプログラム命令は、コンピュータ又は他のプログラム可能なデータ処理装置のプロセッサを介して実行される命令が、フローチャート及び/又はブロック図のブロックで指定された機能/行為を実装するための手段を作成するような機械をもたらすように、汎用コンピュータ、専用コンピュータ、又は他のプログラム可能なデータ処理装置のプロセッサに提供され得る。

30

【0052】

これらのコンピュータプログラム命令はまた、コンピュータ可読記憶媒体に記憶された命令が、フローチャート及び/又はブロック図のブロックで指定された機能/行為の態様を実装する命令を含む製品を生産するように、コンピュータ、プログラマブルデータ処理装置、及び/又は他のデバイスに、特定の様式で機能するように指示することができる、コンピュータ可読記憶媒体に記憶され得る。

40

【0053】

コンピュータプログラム命令はまた、コンピュータ、他のプログラマブルデータ処理装置、又は他のデバイスにロードされて、一連の動作ステップを、コンピュータ、他のプログラマブル装置、又は他のデバイス上で実行させて、コンピュータ実装プロセスを生成し得、そのため、コンピュータ、又は他のプログラマブル装置上で実行される命令は、フロ

50

ーチャート及び/又はブロック図のブロックに指定される機能/行為を実装するためのプロセスを提供する。

【0054】

図中のフローチャート及びブロック図は、本発明の様々な実施例によるシステム、方法、及びコンピュータプログラム製品の可能な実装形態のアーキテクチャ、機能、及び動作を例解する。これに関して、フローチャート又はブロック図の各ブロックは、指定された論理機能を実装するための1つ以上の実行可能命令を含む、命令のモジュール、セグメント、又は部分を表し得る。いくつかの代替的な実装形態では、ブロックに記載されている機能は、図に記載された順序から外れて発生する場合がある。例えば、連続して示される2つのブロックは、実際には実質的に同時に実行され得るか、又はブロックは、関与する機能に応じて、逆の順序で実行され得る。ブロック図及び/又はフローチャート例解図の各ブロック、並びにブロック図及び/又はフローチャート例解図におけるブロックの組み合わせは、指定された機能若しくは行為を行うか、又は専用ハードウェアとコンピュータ命令との組み合わせを実行する、専用ハードウェアベースのシステムによって実装することができることにも留意されたい。

10

【0055】

開示の技術のいくつかの非限定的な例は、以下のように表すことができる。

【0056】

実施例1．集積回路であって、
アプリケーション回路構成と、
チップ間チップ(C2C)インターフェースと、
アプリケーション回路構成とC2Cインターフェースとの間に接続されたプロトコル層と、を備え、プロトコル層が、

20

C2Cインターフェース上で伝送される複数のプロトコルワードをアプリケーション回路構成から受信することであって、複数のプロトコルワードの各々が、C2Cインターフェースによってサポートされるデータワード(DW)のサイズを超える、受信することと

、
複数のプロトコルワードを、

複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、サブ部分の各々が、DWのサイズ以下である、マッピングすることと、

30

サブ部分に含まれない複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うことによって、パケット化することと、を行うように構成されている、集積回路。

【0057】

実施例2．複数のプロトコルワードの残りの部分が、複数のプロトコルワード内の制御データを含み、サブ部分が、ユーザデータを含む、実施例1に記載の集積回路。

【0058】

実施例3．少なくとも1つのDWが、複数のプロトコルワードの各々からの制御データを含むが、複数のプロトコルワードからのユーザデータを含まない、実施例2に記載の集積回路。

40

【0059】

実施例4．DWのサイズが、C2Cインターフェースにおけるワイヤの数に制限される、実施例1に記載の集積回路。

【0060】

実施例5．

リンク層と、

物理(PHY)層と、を更に備え、リンク層及びPHY層が、プロトコル層とC2Cインターフェースとの間に結合される、実施例1に記載の集積回路。

【0061】

実施例6．プロトコル層は、複数のプロトコルワードをパケット化する前に、複数のプ

50

ロトコルワードのうちの少なくとも1つのサイズが、DWのサイズ以下となるように、複数のプロトコルワードのうちの少なくとも1つのサイズを低減するように符号化することができない制御データを複数のプロトコルワードのうちの少なくとも1つが含むと判定するように構成されている、実施例1に記載の集積回路。

【0062】

実施例7．プロトコル層が、

アプリケーション回路構成から第1のプロトコルワードを受信することと、

第1のプロトコルワードのサイズがDWのサイズ以下になるように第1のプロトコルワードのサイズを低減するように第1のプロトコルワード内の制御データが符号化され得ると判定することと、

符号化された制御データを含む第1のプロトコルワードを、パケット化することなくC2Cインターフェース上で伝送することと、を行うように構成されている、実施例1に記載の集積回路。

【0063】

実施例8．符号化された制御データは、第1のプロトコルワード内の識別可能なパターンの位置を示す、実施例7に記載の集積回路。

【0064】

実施例9．システムであって、

チップ間(C2C)インターフェースを介して第2の集積回路に接続された第1の集積回路と、

第1の集積回路が、アプリケーション回路構成とC2Cインターフェースとの間に接続されたプロトコル層を備え、プロトコル層が、

C2Cインターフェース上で伝送される複数のプロトコルワードをアプリケーション回路構成から受信することであって、複数のプロトコルワードの各々が、C2Cインターフェースによってサポートされるデータワード(DW)のサイズを超える、受信することと、

複数のプロトコルワードを、

複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、サブ部分の各々が、DWのサイズ以下である、マッピングすることと、

サブ部分に含まれない複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うことによつて、パケット化することと、を行うように構成されている、システム。

【0065】

実施例10．複数のプロトコルワードの残りの部分が、複数のプロトコルワード内の制御データを含み、サブ部分が、ユーザデータを含む、実施例9に記載のシステム。

【0066】

実施例11．少なくとも1つのDWが、複数のプロトコルワードの各々からの制御データを含むが、複数のプロトコルワードからのユーザデータを含まない、実施例10に記載のシステム。

【0067】

実施例12．DWのサイズが、C2Cインターフェースにおけるワイヤの数に制限される、実施例9に記載のシステム。

【0068】

実施例13．

リンク層と、

物理(PHY)層と、を更に備え、リンク層及びPHY層が、プロトコル層とC2Cインターフェースとの間に結合される、実施例9に記載のシステム。

【0069】

実施例14．プロトコル層が、複数のプロトコルワードをパケット化する前に、複数のプロトコルワードのうちの少なくとも1つのサイズが、DWのサイズ以下となるように、

10

20

30

40

50

複数のプロトコルワードのうちの少なくとも1つのサイズを低減するように符号化することができない制御データを複数のプロトコルワードのうちの少なくとも1つが含むと判定するように構成されている、実施例9に記載のシステム。

【0070】

実施例15．プロトコル層が、

アプリケーション回路構成から第1のプロトコルワードを受信することと、

第1のプロトコルワードのサイズがDWのサイズ以下になるように第1のプロトコルワードのサイズを低減するように第1のプロトコルワード内の制御データが符号化され得ると判定することと、

符号化された制御データを含む第1のプロトコルワードを、パケット化することなくC2Cインターフェース上で伝送することと、を行うように構成されている、実施例9に記載のシステム。

10

【0071】

実施例16．符号化された制御データは、第1のプロトコルワード内の識別可能なパターンの位置を示す、実施例15に記載のシステム。

【0072】

実施例17．方法であって、

集積回路内のプロトコル層において、C2Cインターフェース上で伝送される複数のプロトコルワードを受信することであって、複数のプロトコルワードの各々が、C2Cインターフェースによってサポートされるデータワード(DW)のサイズを超える、受信することと、

20

複数のプロトコルワードを、

複数のプロトコルワードのサブ部分を別個のDWにマッピングすることであって、サブ部分の各々が、DWのサイズ以下である、マッピングすることと、

サブ部分に含まれない複数のプロトコルワードの残りの部分を含む少なくとも1つのDWを生成することと、を行うことによって、パケット化することと、を含む、方法。

【0073】

実施例18．複数のプロトコルワードの残りの部分が、複数のプロトコルワード内の制御データを含み、サブ部分が、ユーザデータを含む、実施例17に記載の方法。

【0074】

実施例19．少なくとも1つのDWが、複数のプロトコルワードの各々からの制御データを含むが、複数のプロトコルワードからのユーザデータを含まない、実施例18に記載の方法。

30

【0075】

実施例20．DWのサイズが、C2Cインターフェースにおけるワイヤの数に制限される、実施例17に記載の方法。

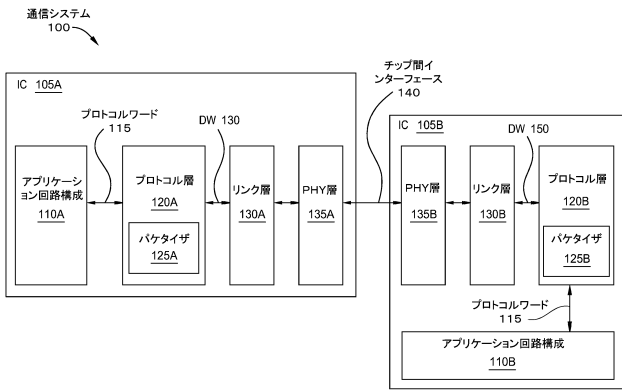
【0076】

上記は特定の例を対象とするが、他の例及び更なる例が、その基本的な範囲から逸脱することなく考案され得、その範囲は、以下の「特許請求の範囲」によって決定される。

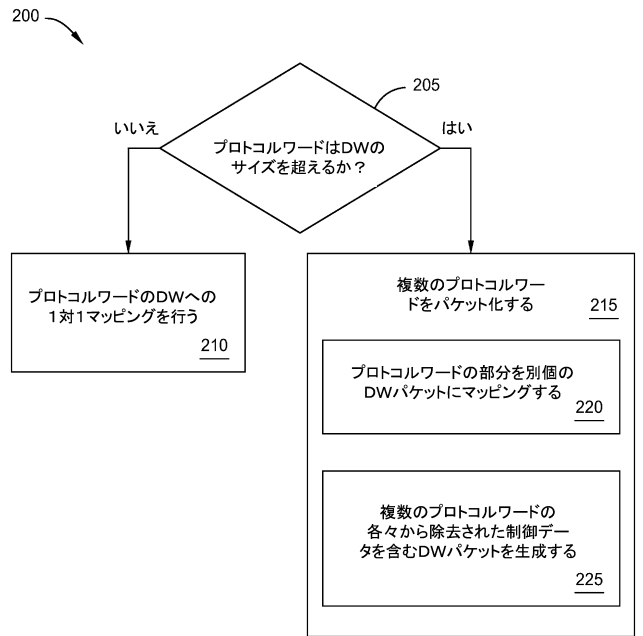
40

【図面】

【図1】



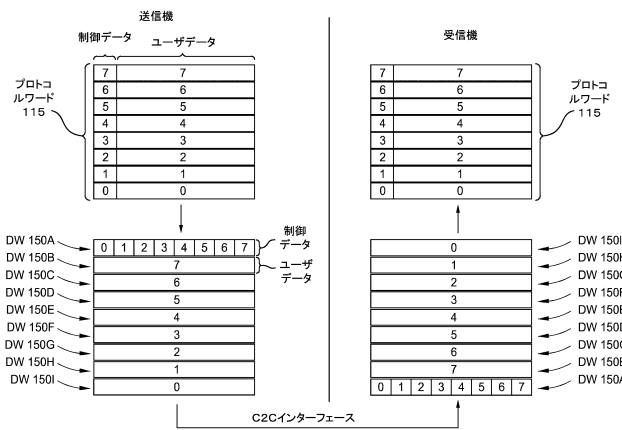
【図2】



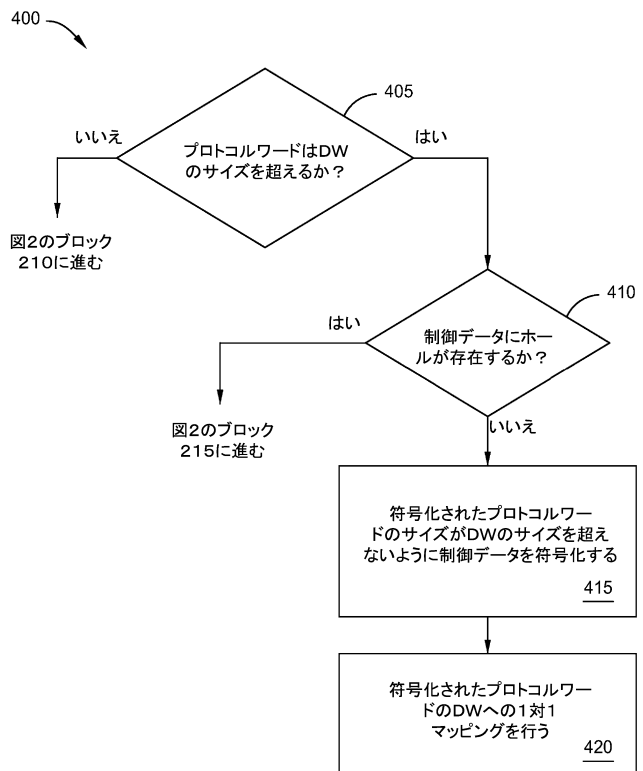
10

20

【図3】



【図4】

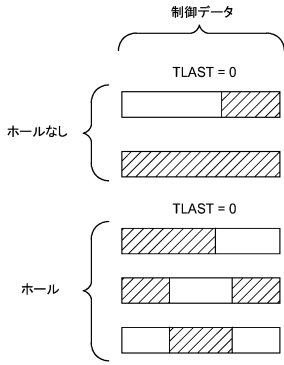


30

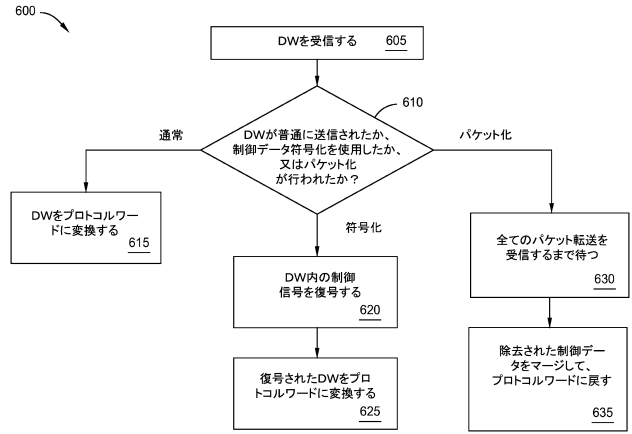
40

50

【図5】



【図6】



10

20

30

40

50

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2022/031208

A. CLASSIFICATION OF SUBJECT MATTER
INV. C06F13/38 H04L49/9057 G06F13/40 H04L47/36 H04L49/00
H04L67/565 H04L25/14 G06F13/42
ADD.
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
G06F H04L
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	US 2015/180799 A1 (LOVETT THOMAS D [US] ET AL) 25 June 2015 (2015-06-25) figures 2, 4, 18a, 20, 21, 29 paragraph [0006] paragraph [0062] paragraph [0126] - paragraph [0128] paragraph [0129] paragraph [0181] - paragraph [0185] paragraph [0194]	1, 2, 4-8, 10-15 3, 9
A	US 2005/055464 A1 (WELLER SCOTT W [US]) 10 March 2005 (2005-03-10) figure 3 paragraph [0008] - paragraph [0011] paragraph [0032]	1-15

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search 24 August 2022	Date of mailing of the international search report 05/09/2022
--	---

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Nold, Michael
--	--

Form PCT/ISA/210 (second sheet) (April 2005)

10

20

30

40

1

50

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2022/031208

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2020/012555 A1 (DAS SHARMA DEBENDRA [US]) 9 January 2020 (2020-01-09) figure 16 paragraph [0063] - paragraph [0067] paragraph [0088] - paragraph [0095] -----	1-15

10

20

30

40

1

50

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2022/031208

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2015180799 A1	25-06-2015	CN 105359471 A	24-02-2016
		EP 3028421 A1	08-06-2016
		JP 6311149 B2	18-04-2018
		JP 6548756 B2	24-07-2019
		JP 2016527790 A	08-09-2016
		JP 2018082500 A	24-05-2018
		KR 20160014680 A	11-02-2016
		US 2015180799 A1	25-06-2015
		WO 2015094918 A1	25-06-2015
US 2005055464 A1	10-03-2005	CN 1592272 A	09-03-2005
		US 2005055464 A1	10-03-2005
		US 2007299988 A1	27-12-2007
		US 2009319630 A1	24-12-2009
US 2020012555 A1	09-01-2020	CN 111641474 A	08-09-2020
		EP 3702927 A1	02-09-2020
		EP 3869349 A1	25-08-2021
		US 2020012555 A1	09-01-2020
		US 2022147417 A1	12-05-2022

10

20

30

40

50

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,N
E,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,
CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,JM,J
O,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,M
Z,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,
TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

イブ、 2 1 0 0

(72)発明者 アーベル、イガル

アメリカ合衆国、 9 5 1 2 4 カリフォルニア州、サン・ノゼ、ロジック・ドライブ、 2 1 0 0

【要約の続き】

することができる。