



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년05월23일
 (11) 등록번호 10-1739133
 (24) 등록일자 2017년05월17일

(51) 국제특허분류(Int. Cl.)
 G09G 3/36 (2006.01)
 (21) 출원번호 10-2010-0120350
 (22) 출원일자 2010년11월30일
 심사청구일자 2015년11월23일
 (65) 공개번호 10-2012-0058852
 (43) 공개일자 2012년06월08일
 (56) 선행기술조사문헌
 JP2000276093 A
 (뒷면에 계속)

(73) 특허권자
 엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
 김민기
 경상북도 칠곡군 석적읍 석적로 955-19, 110동 508호 (우방신천지아파트)
 김진성
 경상북도 구미시 옥계북로 69, 109동 905호 (옥계동, 현진에버빌)
 지하영
 경상북도 구미시 옥계북로 69, 111동 2407호 (옥계동, 현진에버빌)
 (74) 대리인
 특허법인로알

전체 청구항 수 : 총 8 항

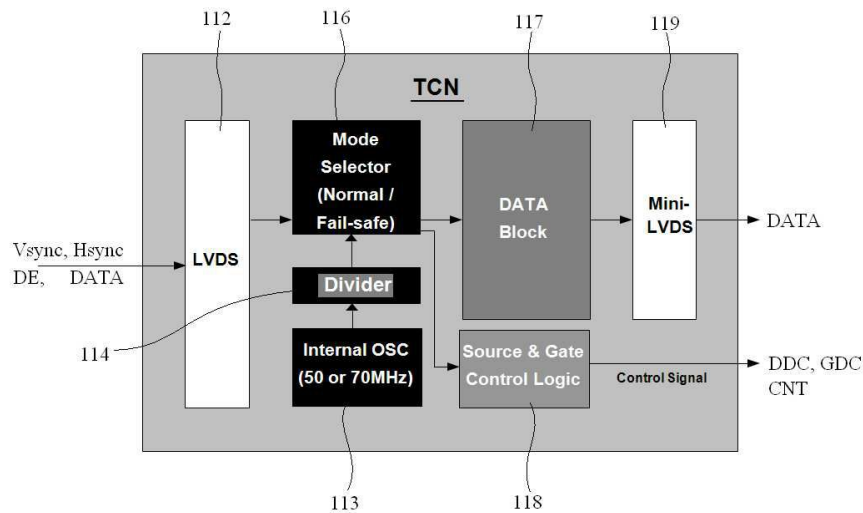
심사관 : 이승민

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명의 실시예는, 타이밍제어부; 타이밍제어부에 포함되며 클럭 주파수를 생성하는 발진기; 타이밍제어부에 포함되며 발진기로부터 공급된 클럭 주파수를 적어도 2분주로 감소시키는 분주기; 및 타이밍제어부에 포함되며 분주기로부터 공급된 분주된 클럭 주파수를 이용하여 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 모드선택부를 포함하는 액정표시장치를 제공한다.

대표도 - 도5



(56) 선행기술조사문헌

KR1020030081773 A

JP2006039337 A

KR1020070069283 A

KR1020030081773 A*

KR1020070069283 A*

JP2006039337 A*

JP2000276093 A*

JP2001282164 A*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

타이밍제어부;

상기 타이밍제어부에 포함되며 클록 주파수를 생성하는 발진기;

상기 타이밍제어부에 포함되며 상기 발진기로부터 공급된 상기 클록 주파수를 적어도 2분주로 감소시키는 분주기; 및

상기 타이밍제어부에 포함되며 상기 분주기로부터 공급된 분주된 클록 주파수를 이용하여 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 모드선택부를 포함하고,

상기 모드선택부는,

상기 분주기로부터 공급된 분주된 클록 주파수를 수직 동기신호로 생성하고 상기 수직 동기신호를 카운트한 카운트값을 상기 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 제어신호로 이용하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 타이밍제어부는,

상기 타이밍제어부에 공급된 데이터신호를 무신호 영상과 일반 영상으로 판별하고 상기 데이터신호가 상기 무신호 영상이면 상기 내부 로직회로들 중 적어도 하나의 구동모드가 변경되는 액정표시장치.

청구항 3

제2항에 있어서,

상기 타이밍제어부는,

상기 일반 영상에 대응하여 상기 내부 로직회로들을 구동시키는 노말모드와,

상기 무신호 영상에 대응하여 상기 내부 로직회로들을 구동시키는 페일 세이프모드 중 하나로 동작하는 액정표시장치.

청구항 4

제2항에 있어서,

상기 모드선택부는,

상기 데이터신호가 상기 무신호 영상일 경우, 상기 분주기로부터 공급된 분주된 클록 주파수를 이용하여 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 액정표시장치.

청구항 5

제2항에 있어서,

상기 모드선택부는,

상기 데이터신호가 상기 무신호 영상일 경우, 상기 타이밍제어부로부터 출력되는 극성제어신호가 2도트 인버전 상태에서 프레임 인버전상태로 변환되도록 구동모드를 변경하는 액정표시장치.

청구항 6

제2항에 있어서,

상기 모드선택부는,

상기 데이터신호가 상기 무신호 영상일 경우, 상기 타이밍제어부로부터 출력되는 차지웨어제어신호가 활성화상태에서 비활성화상태로 변환되도록 구동모드를 변경하는 액정표시장치.

청구항 7

제2항에 있어서,

상기 모드선택부는,

상기 데이터신호가 상기 무신호 영상일 경우, 상기 타이밍제어부로부터 출력되는 전원제어신호가 노말과위상태에서 상기 노말과위상태보다 더 낮은 울트라로우과위상태로 변환되도록 구동모드를 변경하는 액정표시장치.

청구항 8

삭제

청구항 9

제1항에 있어서,

상기 모드선택부는,

상기 카운트값이 "0"이면 상기 내부 로직회로들 중 적어도 하나의 구동모드를 비변경하고,

상기 카운트값이 "1"이면 상기 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예는 액정표시장치에 관한 것이다.

배경 기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 액정표시장치(Liquid Crystal Display: LCD), 유기전계 발광소자(Organic Light Emitting Diodes: OLED) 및 플라즈마 디스플레이 패널(Plasma Display Panel: PDP) 등과 같은 평판 표시장치(Flat Panel Display: FPD)의 사용이 증가하고 있다. 그 중 고해상도를 구현할 수 있고 소형화뿐만 아니라 대형화가 가능한 액정 표시장치가 널리 사용되고 있다.

[0003] 액정표시장치는 타이밍제어부로부터 공급된 데이터신호와 제어신호 등에 의해 데이터구동부와 게이트구동부가 구동을 하게 된다. 그리고 데이터구동부와 게이트구동부로부터 데이터신호와 게이트신호 등이 액정패널에 공급되면 공통전압과의 차에 따른 전계가 형성된다.

[0004] 액정패널에는 트랜지스터, 스토리지 커패시터 및 화소전극 등이 형성된 트랜지스터기판과 컬러필터 및 블랙매트릭스 등이 형성된 컬러필터기판 사이에 위치하는 액정층이 포함된다. 액정패널은 화소전극과 트랜지스터기판 또는 컬러필터기판에 형성된 공통전극에 의해 형성된 전계로 액정층의 배열을 방향을 조절하여 백라이트유닛으로부터 제공된 광량의 변화를 일으키는 방식으로 영상을 표시한다.

[0005] 한편, 종래 타이밍제어부는 고정된 오실레이터 클록의 사용으로 무신호 영상 구동시와 일반 영상 구동시 동일한 클록 주파수로 각종 로직회로들을 구동한다. 이에 따라, 종래 액정표시장치는 무신호 영상 구동시에도 일반 영상 구동시와 같은 전력을 소비하고 있어 이의 개선이 요구된다.

발명의 내용

해결하려는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 무신호 영상 입력시 구동 주파수를 변경하고

데이터구동부의 소비 전력과 관계되는 타이밍제어부의 내부 로직회로들의 구동모드를 변경하여 일반 영상 구동 대비 소비 전력을 감소시킬 수 있는 액정표시장치를 제공하는 것이다.

과제의 해결 수단

- [0007] 상술한 과제 해결 수단으로 본 발명의 실시예는, 타이밍제어부; 타이밍제어부에 포함되며 클록 주파수를 생성하는 발진기; 타이밍제어부에 포함되며 발진기로부터 공급된 클록 주파수를 적어도 2분주로 감소시키는 분주기; 및 타이밍제어부에 포함되며 분주기로부터 공급된 분주된 클록 주파수를 이용하여 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 모드선택부를 포함하는 액정표시장치를 제공한다.
- [0008] 타이밍제어부는, 타이밍제어부에 공급된 데이터신호를 무신호 영상과 일반 영상으로 판별하고 데이터신호가 무신호 영상이면 내부 로직회로들 중 적어도 하나의 구동모드가 변경될 수 있다.
- [0009] 타이밍제어부는, 일반 영상에 대응하여 내부 로직회로들을 구동시키는 노말모드와, 무신호 영상에 대응하여 내부 로직회로들을 구동시키는 페일 세이프모드 중 하나로 동작할 수 있다.
- [0010] 모드선택부는, 데이터신호가 상기 무신호 영상일 경우, 분주기로부터 공급된 분주된 클록 주파수를 이용하여 내부 로직회로들 중 적어도 하나의 구동모드를 변경할 수 있다.
- [0011] 모드선택부는, 데이터신호가 상기 무신호 영상일 경우, 타이밍제어부로부터 출력되는 극성제어신호가 2도트 인버전상태에서 프레임 인버전상태로 변환되도록 구동모드를 변경할 수 있다.
- [0012] 모드선택부는, 데이터신호가 상기 무신호 영상일 경우, 타이밍제어부로부터 출력되는 차지쉐어제어신호가 활성화 상태에서 비활성화상태로 변환되도록 구동모드를 변경할 수 있다.
- [0013] 모드선택부는, 데이터신호가 상기 무신호 영상일 경우, 타이밍제어부로부터 출력되는 전원제어신호가 노말과위 상태에서 울트라로우파워상태로 변환되도록 구동모드를 변경할 수 있다.
- [0014] 모드선택부는, 분주기로부터 공급된 분주된 클록 주파수를 수직 동기신호로 생성하고 수직 동기신호를 카운트한 카운트값을 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 제어신호로 이용할 수 있다.
- [0015] 모드선택부는, 카운트값이 "0"이면 내부 로직회로들 중 적어도 하나의 구동모드를 비변경하고, 카운트값이 "1"이면 내부 로직회로들 중 적어도 하나의 구동모드를 변경할 수 있다.

발명의 효과

- [0016] 본 발명의 실시예는, 무신호 영상 입력시 구동 주파수를 변경하고 데이터구동부의 소비 전력과 관계되는 타이밍 제어부의 내부 로직회로들의 구동모드를 변경하여 일반 영상 구동 대비 소비 전력을 감소시킬 수 있는 액정표시장치를 제공하는 효과가 있다.

도면의 간단한 설명

- [0017] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 블록도.
- 도 2는 게이트구동부의 블록도.
- 도 3은 데이터구동부의 블록도.
- 도 4는 차지쉐어부를 나타낸 블록도.
- 도 5는 본 발명의 일 실시예에 따른 타이밍제어부의 블록도.
- 도 6은 도 5에 도시된 타이밍제어부의 일부 블록도.
- 도 7은 내부 로직회로들의 일부를 나타낸 블록도.
- 도 8은 2도트 인버전상태를 나타낸 도면.
- 도 9는 프레임 인버전상태를 나타낸 도면.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0019] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 블록도 이고, 도 2는 게이트구동부의 블록도 이며, 도 3은 데이터구동부의 블록도 이고, 도 4는 차지채우부를 나타낸 블록도이다.
- [0020] 도 1에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치에는 타이밍제어부(TCN), 전원부(PWR), 데이터구동부(DDRV), 게이트구동부(SDRV), 액정패널(PNL) 및 백라이트유닛(BLU)이 포함된다.
- [0021] 타이밍제어부(TCN)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE) 및 데이터신호(DATA)를 공급받는다. 타이밍제어부(TCN)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE) 등의 타이밍신호를 이용하여 데이터구동부(DDRV)와 게이트구동부(SDRV)의 동작 타이밍을 제어한다. 타이밍제어부(TCN)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍제어부(TCN)에서 생성되는 대표적인 제어신호들에는 게이트구동부(SDRV)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(DDRV)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함된다. 게이트 타이밍 제어신호(GDC)에는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등이 포함된다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트신호가 발생하는 게이트 드라이브 IC(Integrated Circuit)에 공급된다. 게이트 시프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로서 게이트 스타트 펄스(GSP)를 시프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이브 IC들의 출력을 제어한다. 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등이 포함된다. 소스 스타트 펄스(SSP)는 데이터구동부(DDRV)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터구동부(DDRV) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터구동부(DDRV)의 출력을 제어한다. 한편, 데이터구동부(DDRV)에 공급되는 소스 스타트 펄스(SSP)는 데이터전송 방식에 따라 생략될 수도 있다.
- [0022] 전원부(PWR)는 시스템보드로부터 공급되는 전압(Vin)을 조정하여 구동전압으로 생성하고 생성된 구동전압을 타이밍제어부(TCN), 데이터구동부(DDRV), 게이트 구동부(SDRV) 및 액정패널(PNL) 중 어느 하나 이상에 공급한다. 또한, 전원부(PWR)는 감마전압(GMA0~GMAn)은 물론 공통전압(Vcom)을 생성하고 이를 데이터구동부(DDRV) 및 액정패널(PNL)에 공급한다. 전원부(PWR)는 외부로부터 공급된 전원제어신호에 따라 노말과워모드(Normal mode), 울트라로우과워모드(Ultra low power mode) 등으로 출력 전압을 생성하는 모드가 조절된다.
- [0023] 액정패널(PNL)은 트랜지스터기판(이하 TFT기판으로 약칭)과 컬러필터 기판 사이에 위치하는 액정층을 포함하며 매트릭스형태로 배치된 서브 픽셀을 포함한다. TFT기판에는 데이터라인, 게이트라인, TFT, 스토리지 커패시터 등이 형성되고, 컬러필터 기판에는 블랙매트릭스, 컬러필터 등이 형성된다. 하나의 서브 픽셀(SP)은 상호 교차하는 데이터라인(DL1)과 게이트라인(SL1)에 의해 정의된다. 서브 픽셀(SP)에는 게이트라인(SL1)을 통해 공급된 게이트신호에 의해 구동하는 TFT, 데이터라인(DL1)을 통해 공급된 데이터신호를 데이터전압으로 저장하는 스토리지 커패시터(Cst), 스토리지 커패시터(Cst)에 저장된 데이터전압에 의해 구동하는 액정셀(C1c)이 포함된다. 액정셀(C1c)은 화소전극(1)에 공급된 데이터전압과 공통전극(2)에 공급된 공통전압(VCOM)에 의해 구동된다. 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 컬러필터 기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극과 함께 TFT기판 상에 형성된다. 액정패널(PNL)의 TFT기판과 컬러필터 기판에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 액정패널(PNL)의 액정모드는 전술한 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드으로도 구현될 수 있다.
- [0024] 백라이트유닛(BLU)은 액정패널(PNL)에 광을 제공한다. 백라이트유닛(BLU)은 직류전원부, 발광부들, 트랜지스터들 및 구동제어부 등을 포함하는 광원회로부와 커버버텀, 도광판 및 광학시트 등을 포함하는 광학기구부를 포함한다. 백라이트유닛(BLU)은 엣지형(edge type), 듀얼형(dual type), 직하형(direct type) 등으로 다양하게 구성될 수 있다. 여기서, 엣지형은 액정패널(PNL)의 일측면에 발광다이오드들이 줄(또는 스트링) 형태로 배치된 것이다. 듀얼형은 액정패널(PNL)의 양측면에 발광다이오드들이 줄(또는 스트링) 형태로 배치된 것이다. 직하형은 액정패널(PNL)의 하부에 발광다이오드들이 블록 또는 매트릭스 형태로 배치된 것이다.
- [0025] 게이트구동부(SDRV)는 타이밍제어부(TCN)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 액정패널(PNL)에 포함된 서브 픽셀들(SP)의 트랜지스터들이 동작 가능한 게이트 구동전압의 스윙폭으로 신호의 레벨을 시프

트시키면서 게이트신호를 순차적으로 생성한다. 게이트구동부(SDRV)에는 게이트라인들(GL)을 통해 생성된 게이트신호를 액정패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 게이트구동부(SDRV)는 도 2에 도시된 바와 같이 게이트 드라이브 IC들로 구성된다. 게이트 드라이브 IC들은 각각 쉬프트레지스터(61), 레벨슈프터(63), 쉬프트레지스터(61)와 레벨슈프터(63) 사이에 접속된 다수의 논리곱 게이트(이하, "AND 게이트"라 함)(62) 및 게이트 출력 인에이블신호(GOE)를 반전시키기 위한 인버터(64) 등을 포함한다. 쉬프트레지스터(61)는 연속적으로 접속된 다수의 D-플립플롭을 이용하여 게이트 스타트 펄스(GSP)를 게이트 쉬프트 클럭(GSC)에 따라 순차적으로 쉬프트시킨다. AND 게이트들(62)은 각각 쉬프트레지스터(61)의 출력신호와 게이트 출력 인에이블신호(GOE)의 반전신호를 논리곱하여 출력을 발생한다. 인버터(64)는 게이트 출력 인에이블신호(GOE)를 반전시켜 AND 게이트들(62)에 공급한다. 레벨슈프터(63)는 AND 게이트(62)의 출력전압 스윙폭을 액정패널(PNL)에 포함된 트랜지스터들이 동작 가능한 게이트전압의 스윙폭으로 쉬프트시킨다. 레벨슈프터(63)로부터 출력되는 게이트신호는 게이트라인들(GL)에 순차적으로 공급된다.

[0026] 데이터구동부(DDRV)는 타이밍제어부(TCN)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍제어부(TCN)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(DDRV)는 병렬 데이터 체계의 데이터로 변환할 때, 데이터신호(DATA)를 감마 기준전압으로 변환한다. 데이터구동부(DDRV)는 데이터라인들(DL)을 통해 변환된 데이터신호(DATA)를 액정패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 데이터구동부(DDRV)는 도 3에 도시된 바와 같이 쉬프트 레지스터(51), 데이터 레지스터(52), 제1래치(53), 제2래치(54), 변환부(55), 출력회로(56) 등을 포함한다. 쉬프트레지스터(51)는 타이밍제어부(TCN)로부터 공급된 소스 샘플링 클럭(SSC)을 쉬프트시킨다. 쉬프트레지스터(51)는 이웃하는 다음 단의 소스 드라이브 IC의 쉬프트레지스터에 캐리신호(CAR)를 전달한다. 데이터레지스터(52)는 타이밍제어부(TCN)로부터 공급된 데이터신호(DATA)를 일시 저장하고 이를 제1래치(53)에 공급한다. 제1래치(53)는 쉬프트레지스터(51)로부터 순차적으로 공급되는 클럭에 따라 직렬로 입력되는 데이터신호(DATA)를 샘플링하여 래치한 다음 래치한 데이터들을 동시에 출력한다. 제2래치(54)는 제1래치(53)로부터 공급되는 데이터들을 래치한 다음 소스 출력 인에이블신호(SOE)에 응답하여 다른 소스 드라이브 IC들의 제2래치(54)와 동기 하여 래치한 데이터들을 동시에 출력한다. 변환부(55)는 극성제어신호(POL)와 수평출력 반전신호(HINV)에 응답하여 제2래치(54)로부터 공급된 디지털 형태의 데이터신호(DATA)를 정극성 감마전압 또는 부극성 감마전압으로 변환하여 아날로그 형태의 데이터전압으로 변환한다. 출력부(56)는 데이터라인들(D1~Dm)로 출력되는 데이터전압의 신호감쇠를 최소화하는 버퍼를 포함한다. 차지웨어부(57)는 소스 출력 인에이블신호(SOE)에 따라 차지웨어구간 동안 차지 웨어전압이나 공통전압(Vcom)을 데이터라인들(DL)에 공급한다. 차지웨어부(57)는 도 4에 도시된 바와 같이 출력부(56)와 대응되어 연결된다. 차지웨어부(57)는 출력부(56)의 출력라인들(OL1~OLm)과 데이터라인들(D1~Dm)의 사이에 위치하는 제1스위치부(SW1~SW1m)와 데이터라인들(D1~Dm) 사이에 위치하는 제2스위치부(SW2~SW2m)를 포함한다. 차지웨어부(57)는 소스 출력 인에이블신호(SOE)로 구성된 차지웨어제어신호에 응답하는 제1스위치부(SW1~SW1m)와 제2스위치부(SW2~SW2m)에 의해 차지웨어구간(CSP) 동안 차지웨어전압이나 공통전압(VCOM)을 데이터라인들(D1~Dm)에 공급한다.

[0027] 이하, 본 발명의 일 실시예에 따른 액정표시장치에 대해 더욱 자세히 설명한다.

[0028] 도 5는 본 발명의 일 실시예에 따른 타이밍제어부의 블록도이고, 도 6은 도 5에 도시된 타이밍제어부의 일부 블록도이며, 도 7은 내부 로직회로들의 일부를 나타낸 블록도이고, 도 8은 2도트 인버전상태를 나타낸 도면이며, 도 9는 프레임 인버전상태를 나타낸 도면이다.

[0029] 도 5에 도시된 바와 같이, 타이밍제어부(TCN)에는 LVDS(Low Voltage Differential Signaling) 인터페이스부(112), 발진기(113), 분주기(114), 모드선택부(116), 데이터블록(117), 콘트롤블록(118) 및 Mini-LVDS 인터페이스부(119)가 포함된다.

[0030] LVDS 인터페이스부(112)는 시스템보드로부터 공급된 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE) 및 데이터신호(DATA)를 수신하는 장치(LVDS)이다.

[0031] 발진기(113)는 타이밍제어부(TCN) 내에 필요한 주파수 클록을 생성하는 장치(Internal OSC)이다. 발진기(113)는 예컨대 50Mhz 나 70Mhz에 해당하는 하나의 주파수 클록을 생성한다.

[0032] 분주기(114)는 발진기(113)로부터 공급된 클록 주파수를 적어도 2분주나 3분주 등으로 감소시키는 장치(Divider)이다.

- [0033] 모드선택부(116)는 분주기(114)로부터 공급된 분주된 클록 주파수를 이용하여 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 장치(Mode selector)이다.
- [0034] 데이터블록(117)은 시스템보드로부터 공급된 데이터신호(DATA) 등을 신호처리하여 출력하는 장치(DATA Block)이다.
- [0035] 콘트롤블록(118)은 시스템보드로부터 공급된 데이터신호(DATA) 등에 따라 데이터구동부(DDRV), 게이트구동부(SDRV) 및 전원부(PWR) 등을 제어하는 데이터 타이밍 제어신호(DDC), 게이트 타이밍 제어신호(GDC) 및 모드선택신호(CNT)를 포함하는 제어신호(Control Signal)를 생성하는 장치(Source & Gate Control Logic)이다.
- [0036] Mini-LVDS 인터페이스부(119)는 데이터블록(117)에 의해 신호처리된 데이터신호(DATA)를 데이터구동부(DDRV)에 전송하는 장치(Mini-LVDS)이다.
- [0037] 도 6에 도시된 바와 같이, 타이밍제어부(TCN)는 분주기(114)로부터 공급된 클록 주파수를 2분주나 3분주($\div 2$ or $\div 3$) 등으로 분주하고 분주된 클록 주파수를 이용하여 데이터블록(117)과 콘트롤블록(118)을 포함하는 내부 로직회로들을 제어한다. 분주기(114)로부터 공급된 클록 주파수를 2분주나 3분주($\div 2$ or $\div 3$) 등으로 분주하고 분주된 클록 주파수를 이용하여 데이터블록(117)과 콘트롤블록(118)을 포함하는 내부 로직회로들을 제어하면 특정 상태에서 발생하는 전력 소비를 감소시킬 수 있게 된다.
- [0038] 타이밍제어부(TCN)는 타이밍제어부(TCN)에 공급된 데이터신호(DATA)를 무신호 영상과 일반 영상으로 판별하고 데이터신호(DATA)가 무신호 영상이면 내부 로직회로들 중 적어도 하나의 구동모드가 변경되도록 모드선택부(116)를 제어한다. 모드선택부(116)는 일반 영상에 대응하여 내부 로직회로들을 구동시키는 노말모드(Normal)와, 무신호 영상에 대응하여 내부 로직회로들을 구동시키는 페일 세이프모드(Fail-safe) 중 하나로 동작한다. 즉, 모드선택부(116)는 데이터신호(DATA)가 무신호 영상일 경우, 분주기(114)로부터 공급된 분주된 클록 주파수를 이용하여 내부 로직회로들 중 적어도 하나의 구동모드가 변경되도록 모드선택신호(CNT)를 제어한다. 여기서, 무신호 영상이라 함은 액정패널(PNL)에 표시할 영상이 없는 상태에 대응되는 신호의 구성을 의미한다.
- [0039] 모드선택부(116)는 데이터신호(DATA)가 무신호 영상일 경우, 타이밍제어부(TCN)로부터 출력되는 극성제어신호(POL)가 2도트 인버전상태에서 프레임 인버전상태로 변환되도록 구동모드를 변경한다. 예컨대, 타이밍제어부(TCN)에 무신호 영상이 공급되는 상태임에도 프레임별로 도 8의 (a) 및 (b)와 같은 형태의 2도트 인버전상태로 구동신호를 생성하게 되면 데이터신호의 도트반전으로 인하여 많은 전력을 소비하게 된다. 그러나, 타이밍제어부(TCN)에 공급되는 신호가 무신호 영상임을 판별하고 도 9의 (a) 및 (b)와 같이 프레임 인버전상태로 구동신호를 생성하면 동일 프레임 내에서의 도트반전을 피할 수 있으므로 전력 소비를 감소시킬 수 있게 된다.
- [0040] 모드선택부(116)는 데이터신호(DATA)가 무신호 영상일 경우, 타이밍제어부(TCN)로부터 출력되는 차지제어신호가 활성화상태에서 비활성화상태로 변환되도록 구동모드를 변경한다. 예컨대, 타이밍제어부(TCN)에 무신호 영상이 공급되는 상태임에도 데이터구동부(DDRV)가 지속적으로 차지제어링을 하게 되면 차지제어링을 하기 위한 스위치부들(SW1~SW1m, SW2~SW2m)의 제어로 많은 전력을 소비하게 된다. 그러나, 타이밍제어부(TCN)에 공급되는 신호가 무신호 영상임을 판별하고 차지제어신호를 비활성화상태로 전환하면 스위치부들(SW1~SW1m, SW2~SW2m)의 제어를 생략할 수 있으므로 전력 소비를 감소시킬 수 있게 된다.
- [0041] 모드선택부(116)는 데이터신호(DATA)가 무신호 영상일 경우, 타이밍제어부(TCN)로부터 출력되는 전원제어신호가 노말파워(Normal power)상태에서 울트라로우파워(Ultra low power)상태로 변환되도록 구동모드를 변경한다. 예컨대, 타이밍제어부(TCN)에 무신호 영상이 공급되는 상태임에도 전원부(PWR)가 지속적으로 일반 영상에 대응되는 구동에 필요한 전원을 생성하게 되면 감마전압, 데이터전압 및 구동부의 구동전압 등을 동일한 조건을 생성해야 하므로 많은 전력을 소비하게 된다. 그러나, 타이밍제어부(TCN)에 공급되는 신호가 무신호 영상임을 판별하고 전원부(PWR)의 출력 전압을 노말파워상태에서 울트라로우파워상태로 전환하면 출력 전압을 최소화할 수 있게 되므로 전력 소비를 감소시킬 수 있게 된다.
- [0042] 한편, 모드선택부(116)는 앞서 설명한 바와 같은 동작을 수행하기 위해, 분주기(114)로부터 공급된 분주된 클록 주파수를 수직 동기신호(Vsync)로 생성하고 수직 동기신호(Vsync)를 카운트한 카운트값을 내부 로직회로들 중 적어도 하나의 구동모드를 변경하는 제어신호(DET)로 이용할 수 있다. 모드선택부(116)는 카운트값이 "0"이면 내부 로직회로들 중 적어도 하나의 구동모드를 비변경하고, 카운트값이 "1"이면 내부 로직회로들 중 적어도 하나의 구동모드를 변경할 수 있다. 따라서, 제어신호(DET)가 "0"이면 극성제어신호(POL), 차지제어신호(CSC) 및 전원제어신호(PWRC)는 POL_NM, CSC_NM 및 PWRC_NM이 선택 출력되어 이와 연동하는 장치들 중 적어도 하나는

노말모드(Mormal)에 대응하여 구동하게 된다. 반면, 제어신호(DET)가 "1"이면 극성제어신호(POL), 차지웨어제어신호(CSC) 및 전원제어신호(PWRC)는 POL_FS, CSC_FS 및 PWRC_FS이 선택 출력되어 이와 연동하는 장치들 중 적어도 하나는 페일 세이프모드(Fail-safe)에 대응하여 구동하게 된다. 다만, 제어신호(DET)의 "0" 과 "1" 의 상태에 따른 구동모드는 위의 설명과 반대로 설정될 수도 있다.

[0043] 이상 본 발명은 무신호 영상 입력시 구동 주파수를 변경하고 데이터구동부의 소비 전력과 관계되는 타이밍제어부의 내부 로직회로들의 구동모드를 변경하여 일반 영상 구동 대비 소비 전력을 감소시킬 수 있는 액정표시장치를 제공하는 효과가 있다. 이상 본 발명은 시뮬레이션 결과 무신호 영상 입력시 구동 주파수의 변경으로 블랙 영상에서의 528mW의 전력 감소와 데이터구동부의 파워 옵션 변경으로 60Hz 블랙 영상에서 총 429mW의 전력 감소 효과를 보였다.

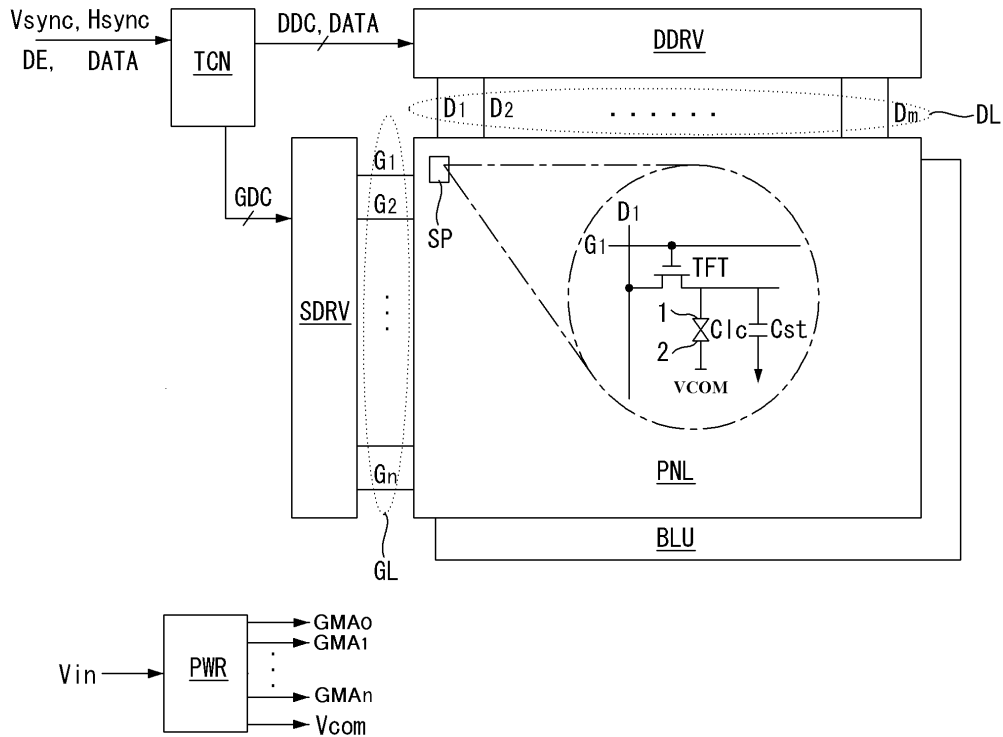
[0044] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

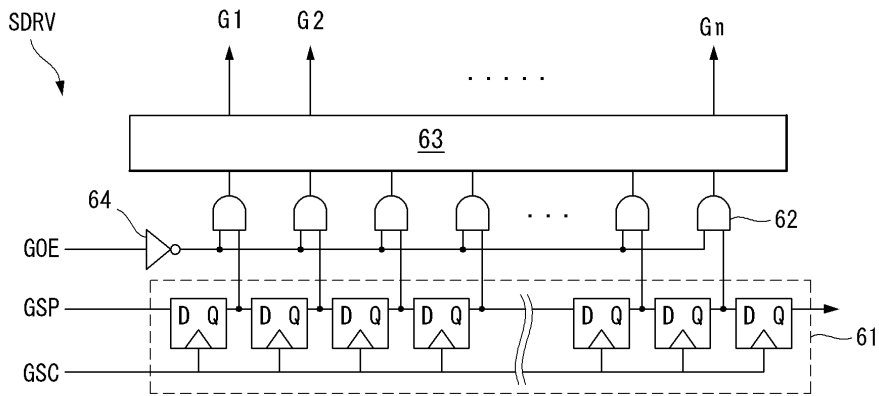
- [0045]
- | | |
|-----------------------|---------------|
| TCN: 타이밍제어부 | PWR: 전원부 |
| DDRV: 데이터구동부 | SDRV: 게이트구동부 |
| PNL: 액정패널 | BLU: 백라이트유닛 |
| 112: LVDS 인터페이스부 | 113: 발진기 |
| 114: 분주기 | 116: 모드선택부 |
| 117: 데이터블록 | 118: 제어블록 |
| 119: Mini-LVDS 인터페이스부 | CSC: 차지웨어제어신호 |
| POL: 극성제어신호 | PWRC: 전원제어신호 |

도면

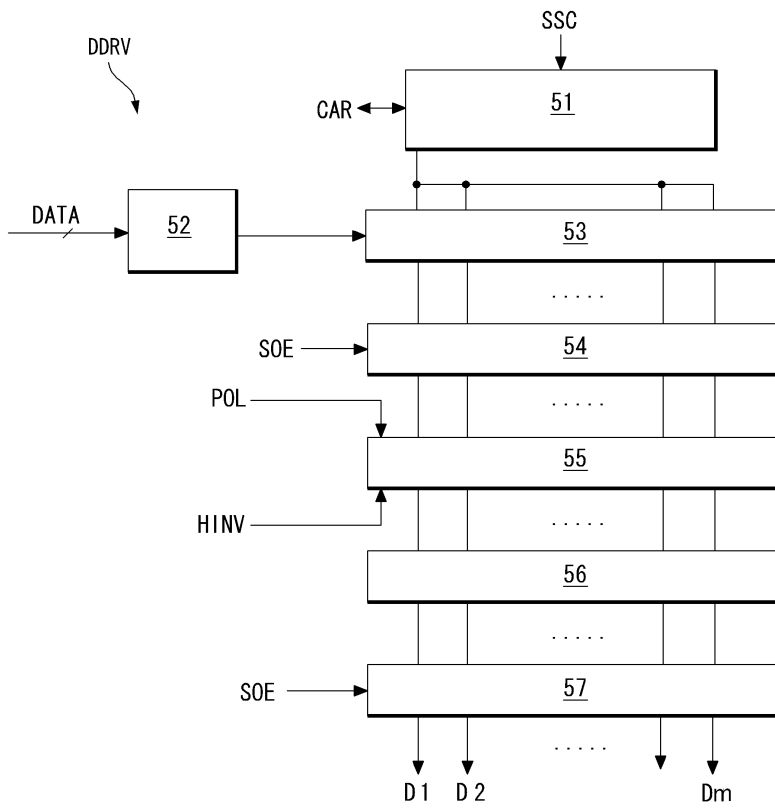
도면1



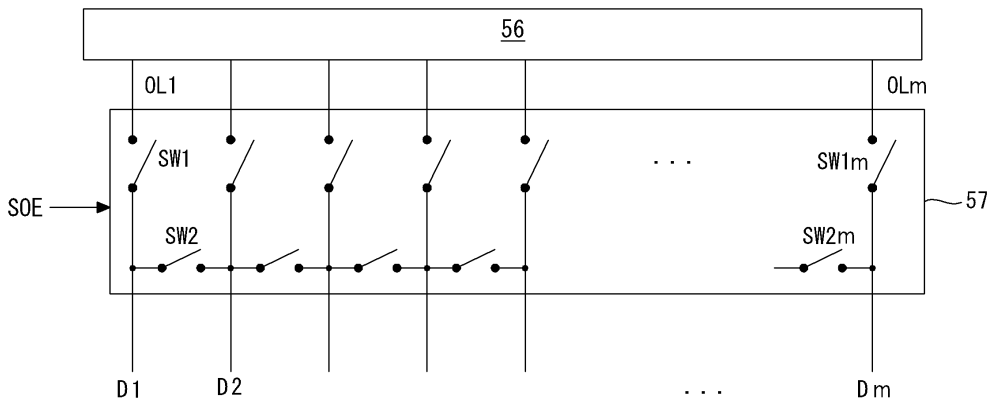
도면2



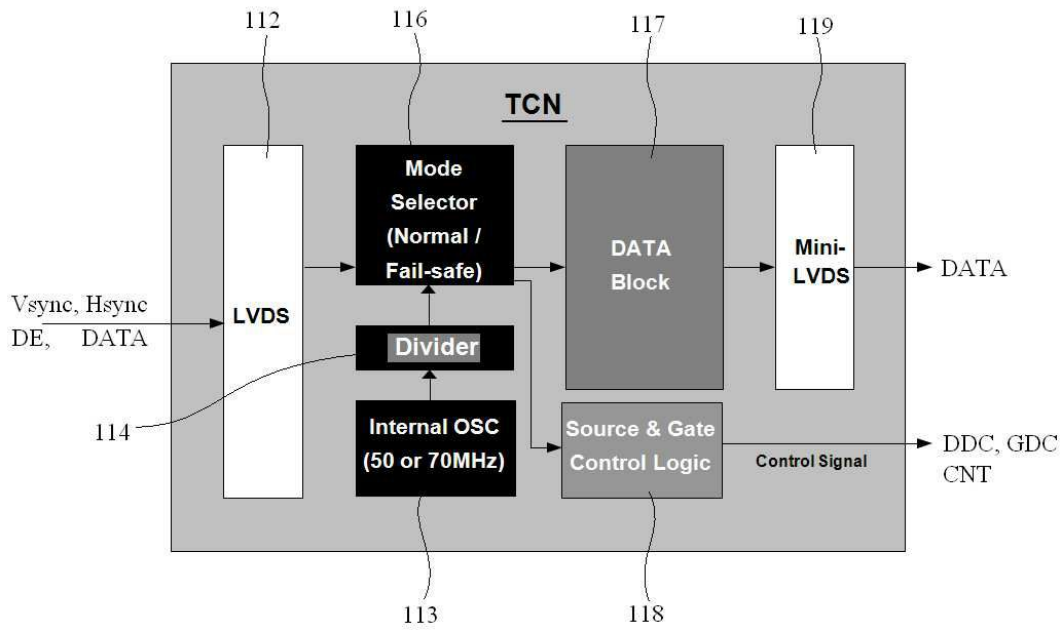
도면3



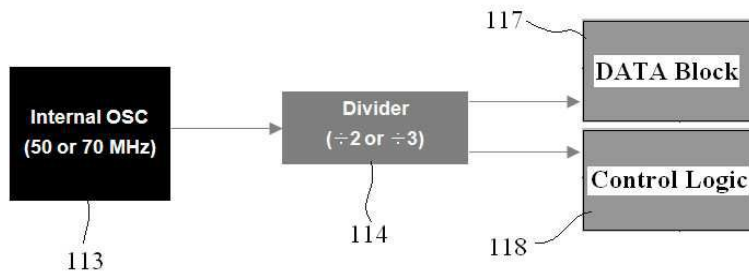
도면4



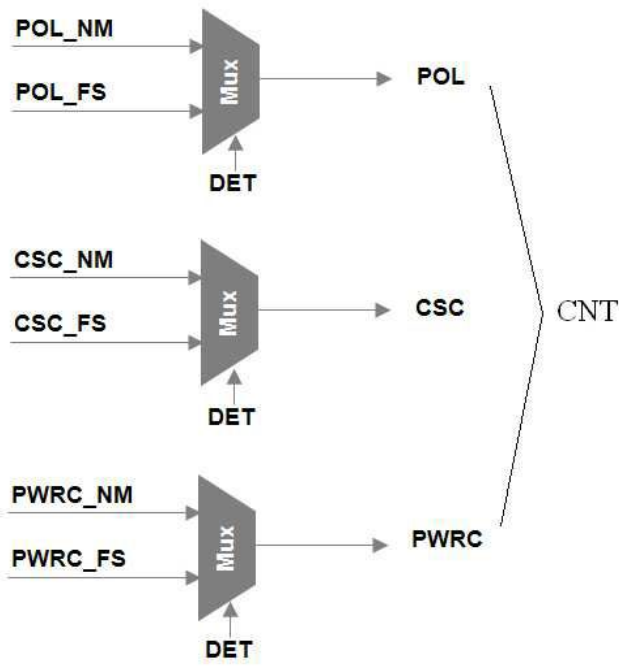
도면5



도면6



도면7



도면8

+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+

(a)

-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-

(b)

도면9

+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+

(a)

-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-

(b)