

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5124137号
(P5124137)

(45) 発行日 平成25年1月23日(2013.1.23)

(24) 登録日 平成24年11月2日(2012.11.2)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 611A
HO1L 51/50 (2006.01)	G09G 3/20 680D
	G09G 3/20 680S
	G09G 3/20 641D
請求項の数 16 (全 17 頁) 最終頁に続く	

(21) 出願番号 特願2006-510962(P2006-510962)
 (86) (22) 出願日 平成17年3月9日(2005.3.9)
 (86) 国際出願番号 PCT/JP2005/004112
 (87) 国際公開番号 W02005/088595
 (87) 国際公開日 平成17年9月22日(2005.9.22)
 審査請求日 平成20年3月7日(2008.3.7)
 (31) 優先権主張番号 特願2004-66821(P2004-66821)
 (32) 優先日 平成16年3月10日(2004.3.10)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2-1番地
 (74) 代理人 100079555
 弁理士 梶山 信是
 (74) 代理人 100079957
 弁理士 山本 富士男
 (72) 発明者 前出 淳
 京都市右京区西院溝崎町2-1番地 ローム
 株式会社内
 (72) 発明者 阿部 真一
 京都市右京区西院溝崎町2-1番地 ローム
 株式会社内

最終頁に続く

(54) 【発明の名称】 有機EL表示装置

(57) 【特許請求の範囲】

【請求項1】

第1および第2の有機ELパネルを有し、選択信号に応じていずれか一方の前記有機ELパネルを選択的に駆動して所定の表示をする有機EL表示装置において、

アクティブマトリックス型の前記第1の有機ELパネルと、

パッシブマトリックス型の前記第2の有機ELパネルと、

前記第1および第2の有機ELパネルのデータ線あるいはカラムピンに対して共通に接続される出力ピンを有しこの出力ピンからこれに接続されている前記データ線あるいは前記カラムピンに有機EL素子を駆動するための駆動電流をそれぞれ出力する多数の電流駆動回路と、

前記第1の有機ELパネルのそれぞれの前記データ線の接続ラインに設けられ前記駆動電流をそれぞれ遮断するための多数の第1のスイッチ回路と、

前記第2の有機ELパネルに対する前記駆動電流を遮断するために前記第2の有機ELパネルの前記有機EL素子の下流に設けられた駆動電流遮断回路とを備え、

前記選択信号に応じて前記第2の有機ELパネルを駆動するときには前記多数の第1のスイッチ回路をOFFにして前記第1の有機ELパネルへの前記駆動電流を遮断して前記第2の有機ELパネルの前記カラムピンに前記駆動電流を出力し、前記選択信号に応じて前記第1の有機ELパネルを駆動するときには前記第2の有機ELパネルに対する前記駆動電流を前記駆動電流遮断回路により遮断しかつ前記多数の第1のスイッチ回路をONにして前記駆動電流を前記第1の有機ELパネルの前記データ線に流す有機EL表示装置。

【請求項 2】

さらに、前記第 1 および第 2 の有機 E L パネルに対応して前記第 1 および第 2 の有機 E L パネルのロー方向あるいは垂直方向の走査対象となる走査線を走査する走査回路をそれぞれ有し、前記選択信号に応じて前記第 1 および第 2 の有機 E L パネルのいずれか一方に対する前記走査回路を動作させてこの一方の有機 E L パネルへ前記駆動電流を流しかつ前記第 2 の有機 E L パネルの前記走査回路の動作そのものを停止させることでこの走査回路が前記駆動電流遮断回路となる請求項 1 記載の有機 E L 表示装置。

【請求項 3】

前記第 1 および第 2 の有機 E L パネルのいずれか一方に対する前記走査回路の走査動作の開始は、前記いずれか他方の前記走査回路の走査動作の停止以降あるいは動作そのものの停止以降である請求項 2 記載の有機 E L 表示装置。

10

【請求項 4】

さらに、前記第 2 の有機 E L パネルの前記有機 E L 素子あるいは前記第 1 の有機 E L パネルのピクセル回路のコンデンサの端子電圧をリセットするリセット回路を有し、このリセット回路は、D/A 変換回路と前記出力ピンにそれぞれ接続された多数のアナログスイッチとからなり、このリセット回路の外部からデータを受けて前記 D/A 変換回路によりアナログ電圧を発生し、リセット期間に前記多数のアナログスイッチを ON にして前記アナログ電圧を前記出力ピンに出力する請求項 2 記載の有機 E L 表示装置。

【請求項 5】

前記第 2 の有機 E L パネルは、前記出力ピンにソース電流が出力されることで駆動され、前記第 1 の有機 E L パネルは、前記出力ピンにシンク電流が出力されることで駆動され、前記電流駆動回路は、前記選択信号に応じて前記ソース電流と前記シンク電流のいずれか一方を選択的に発生する請求項 4 記載の有機 E L 表示装置。

20

【請求項 6】

さらに、この有機 E L 表示装置を備えたある装置の蓋の開閉に応じて ON/OFF する作動スイッチを有し、前記第 1 および第 2 の有機 E L パネルの一方がメインディスプレイとされ、いずれか他方がサブディスプレイとされ、前記作動スイッチの ON/OFF に応じて ON/OFF に応じた前記選択信号が発生する請求項 5 記載の有機 E L 表示装置。

【請求項 7】

前記作動スイッチは、光学センサからの信号に応じて ON/OFF するスイッチであり、前記光学センサが前記ある装置に設けられている請求項 6 記載の有機 E L 表示装置。

30

【請求項 8】

第 1 および第 2 の有機 E L パネルを有し、選択信号に応じていずれか一方の前記有機 E L パネルを選択的に駆動して所定の表示をする有機 E L 表示装置において、

リセット電圧が相違する前記第 1 および第 2 の有機 E L パネルと、

前記第 1 および第 2 の有機 E L パネルのデータ線あるいはカラムピンに対して共通に接続される出力ピンを有しこの出力ピンに接続されている前記データ線あるいは前記カラムピンに有機 E L 素子を駆動するための駆動電流をそれぞれ出力する多数の電流駆動回路と

、
D/A 変換回路とそれぞれの前記出力ピンにそれぞれ接続された多数のアナログスイッチとを有し前記有機 E L 素子あるいはピクセル回路のコンデンサの端子電圧をリセットするリセット回路とを備え、

40

前記リセット回路は、このリセット回路の外部から前記リセット電圧に応じたデータを受けて前記 D/A 変換回路によりアナログ電圧を発生し、リセット期間に前記多数のアナログスイッチを ON にして前記アナログ電圧をリセット電圧として前記出力ピンに出力する有機 E L 表示装置。

【請求項 9】

前記第 1 の有機 E L パネルはアクティブマトリックス型であり、前記第 2 の有機 E L パネルはパッシブマトリックス型であって、前記データは、前記ピクセル回路のコンデンサの端子電圧をリセットするための第 1 のデータと前記有機 E L 素子の端子電圧をリセット

50

する第2のデータとからなり、選択信号に応じて前記第1のデータと前記第2のデータのいずれかが選択的に前記D/A変換回路に加えらるる請求項8記載の有機EL表示装置。

【請求項10】

さらに、この有機EL表示装置を備えたある装置の蓋の開閉に応じてON/OFFする作動スイッチを有し、前記第1および第2の有機ELパネルの一方がメインディスプレイとされ、いずれか他方がサブディスプレイとされ、前記作動スイッチのON/OFFに応じてON/OFFに応じた前記選択信号が発生する請求項9記載の有機EL表示装置。

【請求項11】

第1および第2の有機ELパネルを有し、選択信号に応じていずれか一方の前記有機ELパネルを選択的に駆動して所定の表示をする有機EL表示装置において、

アクティブマトリックス型の前記第1の有機ELパネルと、

アクティブマトリックス型の前記第2の有機ELパネルと、

前記第1の有機ELパネルのデータ線および第2の有機ELパネルのデータ線に対して共通に接続される出力ピンを有しこの出力ピンからこれに接続されている前記データ線に有機EL素子を駆動するための駆動電流をそれぞれ出力する多数の電流駆動回路と、

前記第1の有機ELパネルのそれぞれの前記データ線への接続ラインに設けられ前記駆動電流をそれぞれ遮断するための多数の第1のスイッチ回路と、

前記第2の有機ELパネルに対する前記駆動電流を遮断するために前記第2の有機ELパネルのそれぞれの前記データ線への接続ラインに設けられ前記駆動電流をそれぞれ遮断するための多数の第2のスイッチ回路とを備え、

前記選択信号に応じて前記第2の有機ELパネルを駆動するときには前記多数の第1のスイッチ回路をOFFにして前記第1の有機ELパネルへの前記駆動電流を遮断しかつ前記多数の第2のスイッチ回路をONにして前記第2の有機ELパネルの前記データ線に前記駆動電流を流し、前記選択信号に応じて前記第1の有機ELパネルを駆動するときには前記多数の第2のスイッチ回路をOFFにして前記第2の有機ELパネルに対する前記駆動電流を遮断しかつ前記多数の第1のスイッチ回路をONにして前記第1の有機ELパネルの前記データ線に前記駆動電流を流す有機EL表示装置。

【請求項12】

さらに、前記第1および第2の有機ELパネルのロー方向あるいは垂直方向の走査対象となる走査線を走査するこれらパネルに共通に設けられた走査回路と、前記第1および第2の有機ELパネルに対する前記走査回路の駆動切換をするマルチプレクサとを有し、前記選択信号に応じて前記マルチプレクサを介して前記第1および第2の有機ELパネルのいずれか一方に対して前記走査回路を動作させてこの一方の有機ELパネルへ前記駆動電流を流しかつ残りのいずれか他方に対する前記走査回路の走査動作あるいは動作そのものを停止させる請求項11記載の有機EL表示装置。

【請求項13】

前記第1および第2の有機ELパネルのいずれか一方に対する前記走査回路の走査動作の開始は、前記いずれか他方に対する前記走査回路の走査動作の停止以降あるいは動作そのものの停止以降である請求項12記載の有機EL表示装置。

【請求項14】

さらに、前記第1および第2の有機ELパネルのピクセル回路のコンデンサの端子電圧をリセットするリセット回路を有し、このリセット回路は、D/A変換回路と前記出力ピンにそれぞれ接続された多数のアナログスイッチとからなり、このリセット回路の外部からデータを受けて前記D/A変換回路によりアナログ電圧を発生し、リセット期間に前記多数のアナログスイッチをONにして前記アナログ電圧を前記出力ピンに出力する請求項12記載の有機EL表示装置。

【請求項15】

さらに、この有機EL表示装置を備えたある装置の蓋の開閉に応じてON/OFFする作動スイッチを有し、前記第1および第2の有機ELパネルの一方がメインディスプレイとされ、いずれか他方がサブディスプレイとされ、前記作動スイッチのON/OFFに応

10

20

30

40

50

じてON/OFFに応じた前記選択信号が発生する請求項14記載の有機EL表示装置。

【請求項16】

前記作動スイッチは、光学センサからの信号に応じてON/OFFするスイッチであり、前記光学センサが前記ある装置に設けられている請求項15記載の有機EL表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、有機EL表示装置に関し、詳しくは、メインディスプレイとサブディスプレイとを有する有機EL表示装置において、一方のディスプレイから他方のディスプレイへの表示切換時の消費電力を低減し、小型薄型化に適した有機EL表示装置に関する。

10

【背景技術】

【0002】

有機EL表示装置は、自発光による高輝度表示が可能であることから、小画面での表示に適し、携帯電話機、PHS、DVDプレーヤ、PDA(携帯端末装置)等に搭載される次世代表示装置として現在注目されている。

携帯電話機などでは、メインディスプレイとサブディスプレイとが背中合わせに配置される。サブディスプレイが装置の蓋の表側とされ、蓋を閉めた状態でサブディスプレイに必要な情報を表示し、蓋を開けた状態で蓋の裏面に設けられたメインディスプレイにメニュー等の操作情報を表示する切換表示が行われている。

この場合、メインディスプレイは、高解像度のカラーディスプレイであり、サブディスプレイは、メインディスプレイより画面サイズが小さい白黒のものが使用されている。特に、携帯電話機のサブディスプレイは、時刻の表示や受信があったときにコールのための映像などを表示する。

20

メインディスプレイとサブディスプレイのドライバは、それぞれに仕様が相違し、ディスプレイ基板にONチップされることから通常それぞれが個別に設けられている。

【0003】

有機ELパネルの電流駆動回路は、アクティブマトリクス型でもパッシブマトリクス型のもので端子ピン対応に電流源の駆動回路、例えば、カレントミラー回路による出力回路が設けられている。

アクティブマトリクス型では、表示セル(画素)対応にピクセル回路が設けられていて、各ピクセル回路は、コンデンサに記憶した電圧に応じてトランジスタを駆動し、このトランジスタを介して有機EL素子(以下OEL素子)を電流駆動する。

30

一方、パッシブマトリクス型では、マトリクス状に配置されたOEL素子の陽極が直接電流源の駆動回路の出力ピンにカラムピンを介して接続され、各電流源の駆動回路によりそれぞれのOEL素子が駆動される。

なお、有機ELパネルの駆動回路としては、カラムピン対応にD/A変換回路(以下D/A)を設けたこの出願人の特開2003-234655号の出願が公知である(特許文献1)。これは、カラムピン対応のD/Aが表示データと基準駆動電流とを受けて、基準駆動電流に従って表示データをD/A変換してカラムピン対応に駆動電流あるいはこの駆動電流の元となる電流を生成する回路である。

40

特許文献1：特開2003-234655号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

メインディスプレイとサブディスプレイにはデータ線対応にあるいはカラムピン対応にそれぞれ電流源の駆動回路を有するドライバICがそれぞれ設けられている。そのため、携帯電話機等の小型の電子機器にあっては、その分、メインディスプレイとサブディスプレイを搭載するエリアが大きくなって、それが、例えば、装置の蓋側ケースの薄型化の障害になっている。

また、メインディスプレイとサブディスプレイの一方を使用するときには、通常、他方

50

のディスプレイの駆動電流源は、完全にOFFされるのではなく、待機状態に設定されている。そのために、その分、電力消費が増加し、表示ディスプレイの切換時には一方の駆動回路の待機設定と他方の駆動回路の待機状態からの復帰とが行われる。そのため、これによる過渡電流が消費電力を増加させる要因となっている。

そこで、メインディスプレイとサブディスプレイとについてドライバICを共用することが考えられるが、カラムピンに接続する出力ピン数を倍にしてドライバICの内部で切換えることは、出力ピン数が増加する関係で非常に難しい。しかも、出力ピンに対応して切換スイッチを設けると、回路規模が非常に大きくなる問題がある。さらに、一方の表示パネルと他方の表示パネルとの表示輝度が相違した場合に出力ピンが共通であると出力ピンの電圧が跳ね上がる問題がある。

10

しかも、このような形で表示ディスプレイの切換（以下表示切換）をしたとしても、アクティブマトリックス型の有機ELパネルでは、駆動電流値の書込みは、通常、数百pFのピクセル回路のコンデンサを $0.1\mu\text{A} \sim 10\mu\text{A}$ 程度の電流で充電することによるので、有機ELパネルの切換時に発生する過渡電流でピクセル回路のコンデンサに誤書込みが発生してOEL素子が誤発光する問題がある。

この発明の目的は、このような従来技術の問題点を解決するものであって、一方のディスプレイから他方のディスプレイへの表示切換時のアクティブマトリックス型のディスプレイの誤発光を防止し、表示切換時の消費電力を低減し、小型薄型化に適した有機EL表示装置を提供することにある。

この発明の他の目的は、表示切換をする2枚のディスプレイパネルのリセット電圧が相違する場合において、表示切換時の消費電力を低減でき、小型薄型化に適した有機EL表示装置を提供することにある。

20

【課題を解決するための手段】

【0005】

このような目的を達成するための第1の発明の有機EL表示装置の構成は、アクティブマトリックス型の第1の有機ELパネルと、アクティブマトリックス型あるいはパッシブマトリックス型の第2の有機ELパネルと、第1および第2の有機ELパネルのデータ線あるいはカラムピンに対して共通に接続される出力ピンを有しこの出力ピンからこれに接続されているデータ線あるいはカラムピンにOEL素子を駆動するための駆動電流をそれぞれ出力する多数の電流駆動回路と、第1の有機ELパネルのそれぞれのデータ線あるいはカラムピンへの接続ラインに設けられ駆動電流をそれぞれ遮断するための多数の第1のスイッチ回路と第2の有機ELパネルに対する駆動電流を遮断するために第2の有機ELパネルの内部あるいは第2の有機ELパネルの有機EL素子の下流に設けられた駆動電流遮断回路とを備えていて、

30

選択信号に応じて第2の有機ELパネルを駆動するときには多数の第1のスイッチ回路をOFFにして第1の有機ELパネルへの駆動電流を遮断して第2の有機ELパネルのデータ線あるいはカラムピンに駆動電流を出力し、選択信号に応じて第1の有機ELパネルを駆動するときには第2の有機ELパネルに対する駆動電流を駆動電流遮断回路により遮断しかつ多数の第1のスイッチ回路をONにして駆動電流を第1の有機ELパネルのデータ線あるいはカラムピンに流すものである。

40

【0006】

また、第2の発明は、リセット電圧が相違する第1および第2の有機ELパネルと、第1および第2の有機ELパネルのデータ線あるいはカラムピンに対して共通に接続される出力ピンを有しこの出力ピンに接続されているデータ線あるいはカラムピンにOEL素子を駆動するための駆動電流をそれぞれ出力する多数の電流駆動回路と、D/A変換回路を有しそれぞれの出力ピンにアナログスイッチを介して接続されたリセット回路とを備えていて、

リセット回路が、このリセット回路の外部からリセット電圧の相違に応じたデータを受けてD/A変換回路によりアナログ電圧を発生し、リセット期間にアナログスイッチをONにしてアナログ電圧をリセット電圧として出力ピンに出力するものである。

50

【発明の効果】

【0007】

前記構成のように、この発明にあつては、第1の有機ELパネルと第2の有機ELパネルとに対して出力ピンを共用する電流駆動回路を設け、アクティブマトリクス型の第1の有機ELパネルの内部に駆動電流を遮断するためのスイッチ回路を設けている。これにより、第1の発明は、第1の有機ELパネルと第2の有機ELパネルとに対応してそれぞれに電流駆動回路を設ける必要はない。そのため、選択されていない側の電流駆動回路を待機状態にする必要がなく、その分、消費電力を低減することができる。

しかも、第1の発明は、第2の有機ELパネルへの切換時には、アクティブマトリクス型の第1の有機ELパネルの駆動電流をそれぞれのデータ線あるいはカラムピンの接続ラインに設けたスイッチ回路で遮断するようにしているので、切換時の過渡電流によるアクティブマトリクス型の第1の有機ELパネルの誤発光が防止される。しかも、非表示側のアクティブマトリクス型の第1の有機ELパネルは、第1のスイッチ回路がOFF状態になっているので、切換後においても誤発光が防止される。

さらに、この第1の発明は、第1および第2の有機ELパネルのいずれか一方を動作するようにすればよいので、アクティブマトリクス型の第1の有機ELパネルでは出力ピンを共用する電流駆動回路に対してこれの負荷である第1の有機ELパネル（負荷回路側）での切換となるので、その分、過度電流が抑制される。第2の有機ELパネルの駆動電流の遮断回路を垂直走査回路とすれば、電流駆動回路の負荷回路の下流での切換となる。これによりさらに過度電流が抑制される。しかも、垂直側の走査回路の動作/動作停止の切換えにおいて表示切換えを行うようにすれば、第2の有機ELパネルにあつては出力ピンに対応して切換スイッチを設けることが不要になり、回路規模が増加することない。

その結果、第1の発明にあつては、メインディスプレイとサブディスプレイとの表示切換時のアクティブマトリクス型のディスプレイの誤発光を防止し、表示切換時の消費電力を低減でき、小型薄型化に適した有機EL表示装置を実現できる。

一方、第2の発明にあつては、アクティブマトリクス型とパッシブマトリクス型のように、表示切換をする2枚のディスプレイパネルのリセット電圧が相違する第1および第2の有機ELパネルが電流駆動回路の出力ピンに対して共通負荷となっている。そこで、D/A変換回路とアナログスイッチを設けることで異なるリセット電圧を共通の回路で発生することができる。すなわち、2枚のディスプレイパネルのリセット回路を共通にできることにより、ドライバICにおけるリセット回路のトータル専有面積を低減できる。

その結果、第2の発明にあつては、表示切換時の消費電力を低減でき、小型薄型化に適した有機EL表示装置を実現できる。

【発明を実施するための最良の形態】

【0008】

図1は、アクティブマトリクス型とパッシブマトリクス型の有機ELパネルに対して電流駆動回路を共用した場合のこの発明の有機EL表示装置の一実施例のブロック図、図2は、アクティブマトリクス型の有機ELパネルのピクセル回路の説明図、図3は、2枚のアクティブマトリクス型有機ELパネルに対して電流駆動回路を共用した場合のこの発明の有機EL表示装置の他の実施例のブロック図、そして、図4は、2枚のアクティブマトリクス型有機ELパネルに対して電流駆動回路を共用した場合のこの発明の有機EL表示装置のさらに他の実施例のブロック図である。

図1において、1は、有機ELの表示装置であつて、アクティブマトリクス型の有機ELパネル2とパッシブマトリクス型の有機ELパネル3を有している。

4は、これら有機ELパネル2, 3とに共通に設けられたドライバIC（以下ドライバ）であり、カラム側の出力段電流源40a, ... 40i, ... 40nと、ロー側の走査回路41, 42、インバータ43、そしてリセット回路44とを有している。

ドライバ4は、コントロール回路12から入力端子4aを介して表示ディスプレイ選択信号（以下選択信号SEL）“H”（HIGHレベル）あるいは“L”（LOWレベル）を受けて、有機ELパネル2、有機ELパネル3のいずれかを選択的に駆動をする。これ

10

20

30

40

50

により有機 E L パネル 2 と有機 E L パネル 3 のいずれか一方を表示状態とし、他方を非表示にする。

コントロール回路 1 2 は、例えば、表示切換スイッチ 1 1 が ON にされたときに選択信号 S E L “ H ” を発生する。表示切換スイッチ 1 1 が OFF しているときあるいは OFF にされたときには選択信号 S E L を “ L ” (L O W レベル) にして出力する。なお、この表示切換スイッチ 1 1 は、例えば、この表示装置 1 を内蔵した携帯電話等において、装置の蓋が閉められたときに装置の蓋により押されて作動し、ON になるスイッチである。この選択信号 S E L は、M P U 1 4 にも入力されている。

【 0 0 0 9 】

アクティブマトリックス型の有機 E L パネル 2 は、メインディスプレイとしてこの表示装置 1 を内蔵した携帯電話等の装置の蓋の裏面側に設けられ、パッシブマトリックス型の有機 E L パネル 3 は、サブディスプレイとして装置の蓋の表側に設けられている。これら 2 枚の有機 E L パネルは背中合わせに装置の蓋側のケースに内蔵され、ドライバ 4 は、背中合わせの状態それぞれの有機 E L パネル 2 , 3 のカラム線 (カラムピン) あるいはデータ線にそれぞれの出力ピンが共通に接続される。

なお、2 枚の有機 E L パネルを背中合わせにした場合には、有機 E L パネル 2 と有機 E L パネル 3 とは、それぞれが駆動されるときに一方が他方に対して水平走査方向が逆になる。そのため、水平走査方向 1 ライン分の表示データは、一方に対して他方では逆方向からセットする必要がある。このような場合には双方向シフトレジスタ等が用いられるが、これについては発明に直接関係ないのでここでは割愛する。

有機 E L パネル 2 (メインディスプレイ) と有機 E L パネル 3 (サブディスプレイ) とは、通常、表示画素数が相違っていて、表示画素数が多い有機 E L パネル 2 には、さらに別のドライバ 4 が設けられている。このドライバ 4 については、メインディスプレイとサブディスプレイとに共通に設けられているものではないので、図では割愛してある。別のドライバ 4 を有機 E L パネル 2 に設けることで、この有機 E L パネル 2 を有機 E L パネル 3 の出力ピン数より多いピン数の、大きな画面を持つパネルとすることができる。

【 0 0 1 0 】

有機 E L パネル 2 には、水平走査方向の 1 ライン分に相当する各データ線 $X_a, \dots, X_i, \dots, X_n$ に対応してスイッチ回路 $S P_a, \dots, S P_i, \dots, S P_n$ がそれぞれに設けられている。出力段電流源 4 0 (各出力段電流源 $4 0 a, \dots, 4 0 i, \dots, 4 0 n$ の代表として) のそれぞれの各出力ピン 5 (各出力ピン $5 a, \dots, 5 i, \dots, 5 n$ の代表として) は、有機 E L パネル 2 のデータ線端子ピン、各スイッチ回路 $S P$ (各スイッチ回路 $S P_a, \dots, S P_i, \dots, S P_n$ の代表として) を介して各データ線 X (各データ線 $X_a, \dots, X_i, \dots, X_n$ の代表として) にそれぞれ接続されている。これにより、各スイッチ回路 $S P$ が ON しているときに、出力ピン 5 から各ピクセル回路 6 に駆動電流が送出される。各スイッチ回路 $S P$ は、P チャネル M O S トランジスタ T_p で構成され、そのゲートが共通にドライバ 4 の出力ピン 4 d に接続され、出力ピン 4 d の “ L ”、“ H ” の信号に応じて ON / OFF される。

ピクセル回路 6 は、 X, Y のマトリックス配線 (データ線 X , 走査線 Y_1, Y_2, \dots) の交点に対応してそれぞれ設けられている。このピクセル回路 6 は、図 2 に示すように、4 個のトランジスタと O E L 素子 6 a とからなる回路であって、有機 E L パネル 2 の表示画素に対応して画素数分設けられ、データ線 X , スイッチ回路 $S P$ を介して出力ピン 5 に接続されている。

【 0 0 1 1 】

図 2 に示すように、ピクセル回路 6 には、各データ線 X と各走査線 Y (走査線 Y_1, Y_2) との交点にドレインとゲートが接続された P チャネル M O S トランジスタ $T P_1, T P_2$ がそれぞれ設けられている。さらに、ピクセル回路 6 には、直列に接続された 2 つの P チャネル M O S の駆動トランジスタ $T P_3, T P_4$ が設けられ、これらトランジスタにより O E L 素子 6 a が電流駆動される。この駆動のためにトランジスタ $T P_3$ のソース - ゲート間にはコンデンサ C が接続されている。

また、トランジスタ $T P_1$ のソースは、トランジスタ $T P_3$ のゲートに接続され、トランジ

10

20

30

40

50

スタTP2のソースは、トランジスタTP3のドレインに接続されている。これにより、これらトランジスタTP1, TP2がONしたときにはトランジスタTP3のゲートとドレインとがダイオード接続されて、駆動電流がトランジスタTP3に流されて駆動電流に対応した電圧値がコンデンサCに高い精度で記憶される。

トランジスタTP3のソースは、電源ライン+V_{cc}に接続され、そのドレインは、トランジスタTP4のソースに接続されている。そして、トランジスタTP4のドレインは、OEL素子6aの陽極に接続されている。OEL素子6aの陰極は、図2に示すように、ロー側走査回路41の走査回路41bに設けられたスイッチ41aを介してグランドGNDに接続されている。

【0012】

トランジスタTP1, TP2のゲートは、ロー側の走査回路41の走査線Y1に接続され、トランジスタTP4のゲートは、ロー側の走査回路41の走査線Y2に接続されている。ロー側の走査回路41は、図2に示す、書込制御回路41aと走査回路41bとからなる。走査線Y1, 走査線Y2は、水平方向の走査線1ラインを構成し(図1参照)、書込制御回路41aにより垂直走査の対象となる1ラインに対応する走査線Y1, 走査線Y2が“H”あるいは“L”に制御される。

走査回路41bは、書込制御回路41aにより制御されて垂直方向の各走査ライン7とグランドGNDとの間に設けられた走査回路41bのスイッチ回路41cをON/OFF制御して走査対象となる走査ライン7だけをONすることで垂直走査をする。なお、垂直方向に配置された1本の走査ライン7には、水平方向1ライン分のOEL素子6aの陰極が接続されている。

なお、通常、有機ELパネル2側では複数のドライバ4が水平方向1ライン分の駆動電流を発生する。そこで、走査回路41bは、複数のドライバ4に対応して1つ設けられることになる。

【0013】

次に、図1のパッシブマトリックス型の有機ELパネル3について説明すると、各出力段電流源40のそれぞれの出力ピン5は、さらに有機ELパネル3の各カラム線CL_a, ... CL_i, ... CL_nにもそれぞれ接続されている。各カラムピンを介して各カラム線CL(各カラム線CL_a, ... CL_i, ... CL_nの代表として)と各ローライン8(垂直走査ライン)との交点には、それぞれOEL素子3aが設けられている。各OEL素子3aの陽極側は、カラム線CLに直接接続され、水平方向に配列されたOEL素子3aの陰極側は、垂直方向に配置された各ローライン8に直接接続されている。各ローライン8は、ロー側の走査回路42により垂直走査の対象となったときにグランドGNDに落とされる。

ロー側の走査回路42は、シフトレジスタとCMOS出力回路等で構成され、CMOS出力回路は、有機ELパネル3の垂直走査方向の各ローライン8(水平方向1ライン)ごとに設けられている。各CMOS出力回路が順次シフトレジスタにより駆動されて垂直走査方向の1ライン(垂直走査対象となるローライン8)をグランドGNDへと落とす。このことにより、ロー側の走査回路42は、出力ピン5から水平方向1ライン分の駆動電流を吐き出させる。

ところで、ロー側の走査回路41, 42の垂直走査は、入力端子4eを介してコントロール回路12からタイミング信号を受けて行われる。

【0014】

図1に示すように、出力段電流源40は、カレントミラー回路45とアナログスイッチ(トランSMIッションゲート)46, 47, 48、そしてD/A変換回路(D/A)49とからなる。ロー側の走査回路41あるいはロー側の走査回路42の垂直走査方向の水平1ラインの走査に応じてそれぞれ出力ピン5にシンクあるいはソースの出力電流を発生する。D/A49は、カレントミラー回路で構成され、基準駆動電流をカレントミラー回路の入力側トランジスタに受けて入力された表示データに応じた変換アナログ電流を出力側トランジスタに発生する。

出力ピン5におけるシンクあるいはソースの出力電流の切換は、入力端子4aに入力さ

10

20

30

40

50

れる選択信号SELにより行われ、これが“L”のときにシンク電流となり、“H”のときにソース電流となる。このシンク電流とソース電流の切換えについては後述する。

カレントミラー回路45は、PチャンネルMOSトランジスタQP1、QP2とからなり、入力側トランジスタQP1と出力側トランジスタQP2のチャネル幅(ゲート幅)比は、1:10になっている。

【0015】

トランジスタQP1、QP2のソース側が+15V程度の電源ライン+Vccに接続されている。入力側トランジスタQP1のドレインは共通のゲートに接続されるとともにアナログスイッチ46を介してD/A49に接続されている。

また、トランジスタQP1のソースとドレイン間にはアナログスイッチ47が設けられていて、入力側トランジスタQP2のドレインは出力ピン5に接続されている。そして、出力ピン5とD/A49の出力との間にはアナログスイッチ48が設けられている。アナログスイッチ47、48とは、アナログスイッチ46に対して選択信号SELが逆相で入力されるように配線されていて、選択信号SELが“H”でアナログスイッチ46がONする。このときには、アナログスイッチ47、48がOFFする。また、選択信号SELが“L”でアナログスイッチ46がOFFする。このときには、アナログスイッチ47、48がONになる。

【0016】

リセット回路44は、D/A変換回路(D/A)440と、各出力ピン5に対応して設けられ、各出力ピン5とD/A440との間にそれぞれ接続されたアナログスイッチ(トランスミッションゲート)44a、...44i、...44nとからなる。レジスタ13から入力端子4cを介してデータDAを受けたD/A440は、リセット期間RTに所定のリセット電圧(プリセット電圧)VRを発生して出力ピン5に各アナログスイッチ44X(各アナログスイッチ44a、...44i、...44nの代表として)を介して出力する。各アナログスイッチ44Xは、入力端子4bを介してコントロール回路12からリセット信号RSを受けてリセット期間RTの間ONになる。リセット信号RSは、リセット期間RTの間、“H”になるリセットコントロール信号あるいはタイミングコントロール信号に応じて発生する。

レジスタ13のデータDAは、選択信号SEL“H”、“L”に応じてMPU14により設定される。

【0017】

ここで、ロー側の走査回路41、42は、それぞれ“H”のエネーブル信号とリセット信号RSとを受けて走査動作をする。

ロー側の走査回路41は、入力端子4a、インバータ43を介して選択信号SELをエネーブル信号として受ける。ロー側の走査回路42は、直接選択信号SELをエネーブル信号として直接受ける。

なお、ロー側の走査回路41、42の走査動作は、入力端子4bを介してリセット信号RSを受けてリセット期間RTから走査動作を開始する。

そこで、ロー側の走査回路41は、表示切換スイッチ11がONからOFFにされたときには、選択信号SEL“L”をインバータ43を介して“H”のエネーブル信号として受けて有機ELパネル2に対する垂直方向(ロー側)の走査動作をリセット信号RSのリセット期間RTから開始する。一方、有機ELパネル3のロー側の走査回路42は、表示切換スイッチ11がOFFにされたときには、選択信号SEL“L”を直接受けるので垂直方向の走査動作を停止する。

逆に、有機ELパネル2のロー側の走査回路41は、表示切換スイッチ11がOFFからONにされたときには、選択信号SEL“H”をインバータ43を介して“L”のエネーブル信号として受けるので垂直方向の走査動作が停止する。一方、有機ELパネル3のロー側の走査回路42は、表示切換スイッチ11がONにされたときには、選択信号SEL“H”を直接エネーブル信号として受けるので垂直方向の走査動作をリセット信号RSのリセット期間RTから開始する。

このように、この表示装置 1 を内蔵した携帯電話等の装置は、その蓋が閉められたときには選択信号 S E L が “ H ” となって、パッシブマトリックス型の有機 E L パネル 3 のロー走査回路 4 2 が動作し、装置の蓋が開けられたときには選択信号 S E L が “ L ” となって、アクティブマトリックス型の有機 E L パネル 2 のロー走査回路 4 1 が動作する。

【 0 0 1 8 】

次に、選択信号 S E L と有機 E L パネル 2 の動作について説明する。 入力端子 4 a に入力される選択信号 S E L が “ L ” のときには、有機 E L パネル 2 が選択されてピクセル回路 6 (その O E L 素子 6 a) が走査回路 4 1 の垂直方向の走査に応じた水平 1 ラインの O E L 素子がデータ線あるいはカラムピンを介して駆動される。

この場合のピクセル回路 6 の動作について説明すると、ロー側走査により走査線 Y 1 が “ L ” になることでトランジスタ TP1, TP2 が O N になる。これにより電源ライン + Vcc からトランジスタ TP3、コンデンサ C, トランジスタ TP1, TP2、データ線 X, スイッチ回路 SP、出力ピン 5 を経て D / A 4 9 がシンクする所定の駆動電流が流れて、コンデンサ C には駆動電流値 I に対応する電圧値が書込まれ、記憶される。この電圧値の書込みが終了すると、走査線 Y 1 が “ H ” になり、トランジスタ TP1, TP2 が O F F になる。次に走査線 Y 2 が “ L ” にされてトランジスタ TP4 が O N になると、トランジスタ TP3, TP4 が O N 状態に維持されて、コンデンサ C に記憶された電圧値に従って表示期間の間、O E L 素子 6 a の陽極に電流値 I の駆動電流が供給される。なお、このときには、走査線 Y 1 が “ H ” になっているのでトランジスタ TP1, TP2 は O F F である。

こうして垂直走査の対象とされた水平方向 1 ライン分に相当する各データ線 X を通して水平方向 1 ライン分の O E L 素子 6 a がそれぞれの駆動電流値で駆動される。

トランジスタ TP3, TP4 による O E L 素子 6 a の駆動期間が終了した時点で、リセット期間 R T に入り、走査線 Y 2 が “ H ” になり、走査線 Y 1 が “ L ” になる。これによりトランジスタ TP4 が O F F し、トランジスタ TP1, TP2 が O N になる。

【 0 0 1 9 】

一方、リセット信号 R S を受けて各アナログスイッチ 4 4 X が O N となり、D / A 4 4 0 のリセット電圧 VR が出力ピン 5 に加えられて、前記の O N したトランジスタ TP1, TP2 を介して水平方向 1 ライン分のコンデンサ C が所定のリセット電圧 VR にリセットされる。この場合のリセット電圧 VR は、レジスタ 1 3 に設定されたデータ D A により電源電圧 + Vcc に近い値に設定される。

なお、リセット期間 R T には、ロー側走査回路 4 1 によりスイッチ回路 4 1 c が O N にされていて垂直走査対象となっている水平方向 1 ライン分の O E L 素子 6 a の陰極側はグランド G N D に接続されている。

このような動作がロー側の走査回路 4 1 による垂直走査に応じて行われ、有機 E L パネル 2 の表示が行われる。

【 0 0 2 0 】

ここで、出力段電流源 4 0 のシンク電流とソース電流の切換え動作と有機 E L パネルの切換え動作について図 1 を参照して説明する。

選択信号 S E L “ L ” が入力端子 4 a に入力されたときには、出力段電流源 4 0 のアナログスイッチ 4 6 は、この信号を受けて O F F し、アナログスイッチ 4 7 とアナログスイッチ 4 8 は、O N になる。

これにより、アナログスイッチ 4 7 が O N することでトランジスタ QP1, QP2 が O F F となり、カレントミラー回路 4 5 の動作は停止し、トランジスタ QP2 が出力ピン 5 から切り離される。また、アナログスイッチ 4 8 が O N することで、D / A 4 9 の出力が出力ピン 5 に接続されて出力ピン 5 は、D / A 4 9 を駆動電流源とする電流値 I の電流シンク出力になる。

また、入力端子 4 a に入力された選択信号 S E L “ L ” は、そのまま出力ピン 4 d を経て有機 E L パネル 2 の各スイッチ回路 SP のトランジスタ TP のゲートに “ L ” が加えられる。これにより有機 E L パネル 2 の各トランジスタ TP が O N になる。

【 0 0 2 1 】

10

20

30

40

50

さらに、選択信号SEL“L”が入力端子4aに入力されたときには、インバータ43の出力“H”は、ロー側の走査回路41に加えられ、この回路を動作させて垂直走査をさせる。このとき、MPU14にも選択信号SEL“L”が入力され、これを受けたMPU14は、レジスタ13にアクティブマトリクス型有機ELパネル2に対するリセット電圧VRを発生するデータDAを送出する。これにより、リセット期間RTに出力ピン5を介して所定のリセット電圧VRでコンデンサCがリセットされる。

その結果、ロー側の走査回路41が垂直走査に応じて、アクティブマトリクス型の有機ELパネル2のデータ線Xを介して、現在走査されている水平1ラインに接続された水平方向の各ピクセル回路6のコンデンサCに電圧値の書込みが行われ、次に駆動電流が流れて水平1ライン分のOEL素子6aが駆動される。

10

なお、このとき、ロー側の走査回路42には入力端子4aの選択信号SEL“L”が加えられ、これによりロー側の走査回路42の動作が停止している。また、有機ELパネル3側には出力ピン5からシンクする駆動電流が出力されるので、各OEL素子3aは、逆バイアス状態にされ、誤発光は起こらない。

【0022】

一方、選択信号SEL“H”が入力端子4aに入力されたときには、次に説明するように、有機ELパネル3の動作する。このときには、出力段電流源40のアナログスイッチ46は、この信号を受けてONし、アナログスイッチ47とアナログスイッチ48は、OFFになる。

アナログスイッチ47がOFFすることでトランジスタQP1、QP2からなるカレントミラー回路45は動作状態となる。このとき、トランジスタQP2のドレインは、出力ピン5に接続される。また、アナログスイッチ48がOFFすることで、D/A49が出力ピン5から切り離される。アナログスイッチ46がONすることでトランジスタQP1のドレインがD/A49の出力に接続されて、カレントミラー回路45がD/A49の出力電流値Iにより電流駆動される。これにより、トランジスタQP2から出力ピン5に電流値 $I \times 10$ の吐き出しの駆動電流が出力される。

20

また、入力端子4aに入力された選択信号SEL“H”は、ロー側の走査回路42に加えられ、この回路を動作状態にする。さらに、選択信号SEL“H”は、そのまま出力ピン4dを経て各スイッチ回路SPのトランジスタTPのゲートに加えられる。これにより、これらトランジスタTPをOFFにする。

30

その結果、出力ピン5から有機ELパネル2のデータ線Xへの駆動電流が阻止される。

これにより、パッシブ型の有機ELパネル3への切換時には、アクティブマトリクス型の有機ELパネル2の駆動電流がそれぞれのデータ線あるいはカラムピンに設けたスイッチ回路SPで遮断されるので、切換時の過渡電流によるアクティブマトリクス型の有機ELパネル2の誤発光が防止される。さらに、非表示側のアクティブマトリクス型の有機ELパネル2のは、スイッチ回路SPがOFF状態になっているので、切換後においても誤発光が防止される。

【0023】

次に、選択信号SELと有機ELパネル3の動作について説明する。

入力端子4aに入力された選択信号SEL“H”を受けてロー側の走査回路42が動作して、有機ELパネル3の垂直方向のライン走査が行われ、その走査に応じて垂直走査対象となる水平方向の1ラインがグランドGNDに落ちると、走査対象の垂直走査方向の1水平ラインとカラムラインCLとの間に接続されたOEL素子3aがカレントミラー回路45からのソース電流により駆動される。

40

なお、このとき、ロー側の走査回路41には入力端子4aの選択信号SEL“H”がインバータ43を介して“L”として加えられるので、ロー側の走査回路41の動作は停止している。

これにより、表示切換スイッチ11のON/OFFに応じて、言い換えれば、この表示装置1を内蔵した携帯電話等の装置の蓋の開閉に応じて有機ELパネル2と有機ELパネル3のいずれかが選択されて表示動作をする。

50

ここで、有機ELパネル3のリセットについて説明すると、選択信号SEL“H”が入力端子4aに入力されたときには、MPU14は、この選択信号SEL“H”を受けて、レジスタ13にパッシブマトリクス型有機ELパネル3に対するリセット電圧VRを発生するデータDAを送出する。これにより、リセット期間RTに出力ピン5を介して所定のリセット電圧VRでOEL素子3aがリセットされる。

【0024】

ところで、タイミングコントロール信号を水平1ラインの走査期間に相当する表示期間と帰線期間に相当するリセット期間（垂直方向の走査切替期間）とを切り分ける信号であるとする、パッシブマトリクス型の有機ELパネルの駆動では、通常、タイミングコントロール信号とリセットコントロール信号とは同じ信号になり、リセットコントロール信号が使用される。そして、リセット信号RSは、通常、帰線期間に相当するリセット期間RTの全部ではなく、その中の一部の期間が割り当てられる。

10

アクティブマトリクス型の有機EL素子の駆動では、ピクセル回路6のコンデンサCに対する電圧値の書込み期間が必要になるので、通常、タイミングコントロール信号とは別にリセットコントロール信号あるいはリセット信号を発生させる。この場合、リセットコントロール信号におけるリセット期間RTは、帰線期間に相当するリセット期間の全部ではなく、その中の一部の期間が割り当てられる。そこで、前記ピクセル回路6のコンデンサCに対する電圧値の書込みは、ピクセル回路6のコンデンサのリセット終了後のタイミングにおいて帰線期間に相当するリセット期間内において行われる。

したがって、有機ELパネル2と有機ELパネル3との切替とその動作開始は、リセットコントロール信号によることなく、リセット信号あるいはタイミングコントロール信号に応じて行われてもよい。この場合には、帰線期間に相当するリセット期間の開始からそれぞれに動作を開始させることができる。

20

また、有機ELパネル3のロー側の走査回路42の動作の停止は、出力段電流源40からの駆動電流を停止させるものである。これにより、前記実施例では、走査回路42は、有機ELパネル3（負荷回路）の下流に設けられた駆動電流の遮断回路になっている。

さらに、アクティブマトリクス型では、コンデンサCが駆動電流値を記憶するので、前記の実施例においては、OEL素子6aが走査回路41bのスイッチ回路41cを介してグランドGNDに接続されるようになっている。これによりこの実施例は、垂直走査に応じて決定される垂直走査ライン（水平方向1ライン分）を順次駆動しているが、このように順次走査するのではなく、この発明は、1画面分の駆動電流値をコンデンサCに記憶させた後にスイッチ回路41cをONさせて一度に1画面分の駆動を行ってもよい。

30

また、この発明は、R、G、Bの1画面をそれぞれに時分割で駆動する場合には、前記の1画面は、R、G、Bに対応して設けられるので、このスイッチ回路41cは、R、G、Bのそれぞれの1画面に対応して1個ずつ、合計で3個設けられることになる。

【0025】

図3は、2枚のアクティブマトリクス型有機ELパネルに対して電流駆動回路を共用した場合のこの発明の有機EL表示装置の他の実施例のブロック図である。

有機ELの表示装置10は、図1のパッシブマトリクス型の有機ELパネル3をアクティブマトリクス型の有機ELパネル2と同様なアクティブマトリクス型の有機ELパネル20に置き換えたものである。そのため、ロー側走査回路42は不要となり、ドライバ4は、ロー側走査回路41により有機ELパネル2、20をマルチプレクサ15を介して切替駆動することになる。

40

この場合には、出力段電流源は、有機ELパネル2と有機ELパネル20の両者に対してシンク電流を発生すればよいので、図示するように、図1の出力段電流源40に対して出力段電流源は、D/A49のみの構成となっている。そこで、このD/A49の出力が出力ピン5に接続されている。

【0026】

マルチプレクサ15は、入力端子4aに入力された選択信号SEL“H”を受けて有機ELパネル2側への出力から有機ELパネル20側への出力に垂直走査出力を切替える。

50

なお、この実施例では、ドライバ4にインバータ43の出力を外部に出力する出力ピン4fが設けられている。この出力ピン4fが有機ELパネル20の各スイッチ回路SPのトランジスタTPのゲートに加えられる。その結果、有機ELパネル2と有機ELパネル20とは交互に駆動電流が阻止され、駆動電流が阻止されていない側の有機ELパネルに出力ピン5からD/A49の電流値Iのシンクする駆動電流が供給される。

【0027】

具体的には、入力端子4aに選択信号SEL“L”が入力されたときには、出力ピン4dを経て有機ELパネル2側の各スイッチ回路SPのトランジスタTPのゲートに“L”が加えられ、これらトランジスタがONになる。そして、選択信号SEL“L”を受けたロー側走査回路41がマルチプレクサ15を介して有機ELパネル2側を選択して垂直走査を行う。これにより有機ELパネル2の各ピクセル回路6が駆動される。このとき、有機ELパネル20側の各スイッチ回路SPのトランジスタTPは、そのゲートに出力ピン4fを介して“H”が加えられてOFFしている。

10

一方、入力端子4aに選択信号SEL“H”が入力されたときには、出力ピン4fを経て有機ELパネル20側の各スイッチ回路SPのトランジスタTPのゲートに“L”が加えられ、これらトランジスタがONになる。そして、選択信号SEL“L”を受けたロー側走査回路41がマルチプレクサ15を介して選択された有機ELパネル20側の垂直走査を行う。これにより、有機ELパネル20の各ピクセル回路6が駆動される。このとき、有機ELパネル2側の各スイッチ回路SPのトランジスタTPは、そのゲートに出力ピン4dを介して“H”が加えられてOFFしている。

20

その結果、表示切換スイッチ11のON/OFFに応じて、有機ELパネル2と有機ELパネル20のいずれかが選択的に表示動作をする。

なお、この場合のリセット電圧VRは、有機ELパネル2、20とも同じ電圧値になるので、必ずしもD/A440で変換する必要はなく、ツエナーダイオード等の定電圧回路であってもよい。

【0028】

図4は、2枚のアクティブマトリクス型有機ELパネルに対して電流駆動回路を共用した場合のこの発明の有機EL表示装置のさらに他の実施例のブロック図である。

有機ELパネル20側を図1の有機ELパネル3と同様に電流ソースにより駆動するピクセル回路60を持つ有機ELパネル2aとしたものである。

30

ピクセル回路60は、ピクセル回路6のPチャンネルMOSトランジスタTP1~TP6をすべてNチャンネルMOSトランジスタに置き換えたものである。そして、OEL素子6aは、トランジスタTP3に対応する位置にあるNチャンネルトランジスタのドレインと電源ライン+Vccとの間に挿入されている。

また、PチャンネルMOSトランジスタTPで構成される各スイッチ回路SPは、NチャンネルMOSトランジスタTNで構成される各スイッチ回路SN(各スイッチ回路SN1, ... SNi, ... SNnの代表として)に置き換えられている。

さらに、有機ELパネル2aの走査線Y1, Y2にはそれぞれインバータが設けられている。

なお、この場合には、出力段電流源は、図1に出力段電流源40(各出力段電流源40a, ... 40i, ... 40n)となり、図1の実施例と同様に、選択信号SELの“H”, “L”に応じて電流ソース駆動と電流シンク駆動との切換が行われる。ただし、カレントミラー回路45の入力側トランジスタQP1と出力側トランジスタQP2のチャンネル幅(ゲート幅)比は、1:1になっている。

40

その全体的な動作については、図1あるいは図3の実施例と実質的に変わりがないので割愛する。

【0029】

ところで、実施例では、アクティブマトリクス型の有機ELパネル2において、各データ線Xに対応してスイッチ回路SPがそれぞれに設けられている。これと同様にパッシブマトリクス型の有機ELパネル3においても、各カラムライン(カラムピンへの接続

50

ライン) CLに対応してスイッチ回路SPをそれぞれに設けてもよい。そして、表示切換において非表示となる場合に各スイッチ回路SPをOFFにして出力段電流源40の駆動電流を遮断する制御が行われてもよい。

また、実施例では、有機ELパネル(メインディスプレイ)と有機ELパネル(サブディスプレイ)とは、ドライバIC4の出力ピン数に対応して端子ピンが割当てられている。しかし、この発明は、ドライバIC4によるサブディスプレイの有機ELパネル3の駆動ピン数がメインディスプレイの有機ELパネル2の駆動ピン数よりも少ない場合であっても適用できる。このような場合には、サブディスプレイの有機ELパネル3を駆動するときに、電流出力が不要な出力ピンに対応するD/A49に対して表示データ“0”を設定すればよい。これにより、それらの出力ピンには出力電流が発生しないからである。これにより問題は生じない。

10

また、表示切換は、表示切換スイッチ11のON/OFFに応じて行われればよく、必ずしもこれに同期させて行われる必要はない。例えば、表示切換スイッチ11のONあるいはOFFを受けたときに、切換えにより表示が停止される側のディスプレイが表示期間であるときには、リセット信号RSに応じてリセット期間RTに入ったタイミングで表示切換が行われるように選択信号SELを発生してもよい。これは、例えば、リセット信号RSとの論理積を採ることで容易にできる。

なお、選択信号に応じて、駆動される(あるいは表示される)第1および第2の有機ELパネルのいずれか一方の垂直走査回路の動作の開始は、駆動が停止される(あるいは表示が停止される)いずれか他方が垂直走査回路の動作を停止した以降のタイミングであることが好ましい。この場合の動作停止は、走査動作の一時的な停止あるいは待機状態に限定されるものではなく、この回路の動作そのものの停止であってもよい。

20

【産業上の利用可能性】

【0030】

以上説明してきたが、実施例では、表示装置1を内蔵した携帯電話等において、表示切換スイッチについて、装置の蓋が閉められたときに装置の蓋により押されて作動し、ONになるスイッチであると説明している。しかし、これは逆に装置の蓋が閉められたときにOFFになるスイッチであってもよい。この場合には、実施例で示す選択信号の“H”、“L”の発生は逆になる。

なお、選択信号SELの“H”と“L”は一例であり、インバータ等により容易に論理を逆にすることができるので、これらが逆の論理信号であっても何ら問題なく実施例と同様な選択動作をさせることが可能である。また、表示切換スイッチは、押しボタンのようなスイッチに限定されるものではなく、例えば、装置の蓋を開けたときに光りを受けて検出信号を発生する光学的なセンサを用いたスイッチであってもよい。表示切換を検出する他のセンサであってもよいことはもちろんである。したがって、ここでのスイッチあるいはスイッチ回路にはセンサが含まれる。

30

また、実施例では、MOSFETトランジスタを主体として構成しているが、バイポーラトランジスタを主体としても構成してもよいことはもちろんである。さらに、実施例のNチャンネル型トランジスタ(あるいはnpn型)は、Pチャンネル型(あるいはpnp型)トランジスタに、Pチャンネル型トランジスタは、Nチャンネル(あるいはnpn型)トランジスタに置き換えることができる。この場合には、電源電圧は、通常は負となり、上流に設けたトランジスタは下流に設けることになる。

40

【図面の簡単な説明】

【0031】

【図1】図1は、アクティブマトリックス型とパッシブマトリックス型の有機ELパネルに対して電流駆動回路を共用した場合のこの発明の有機EL表示装置の一実施例のブロック図である。

【図2】図2は、アクティブマトリックス型の有機ELパネルのピクセル回路の説明図である。

【図3】図3は、2枚のアクティブマトリックス型有機ELパネルに対して電流駆動回路

50

を共用した場合のこの発明の有機EL表示装置の他の実施例のブロック図である。

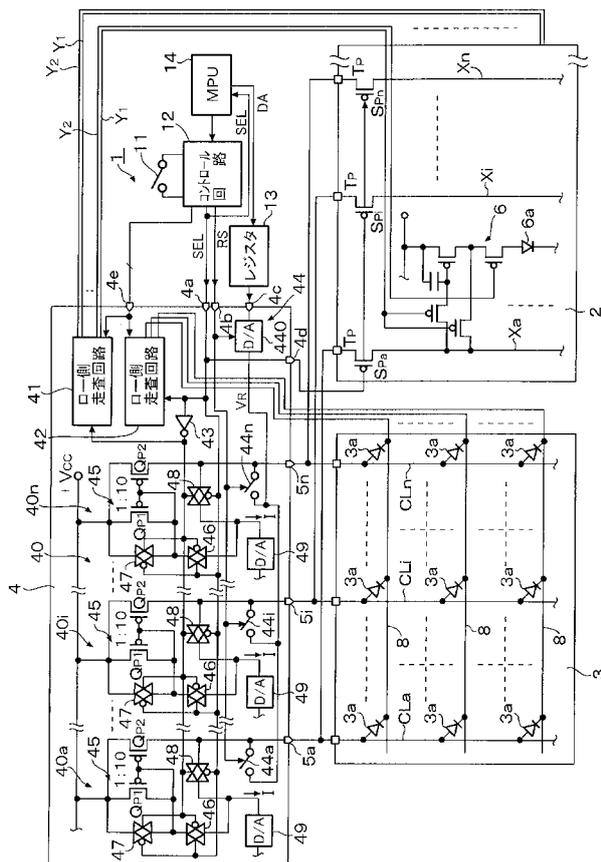
【図4】図4は、2枚のアクティブマトリクス型有機ELパネルに対して電流駆動回路を共用した場合のこの発明の有機EL表示装置のさらに他の実施例のブロック図である。

【符号の説明】

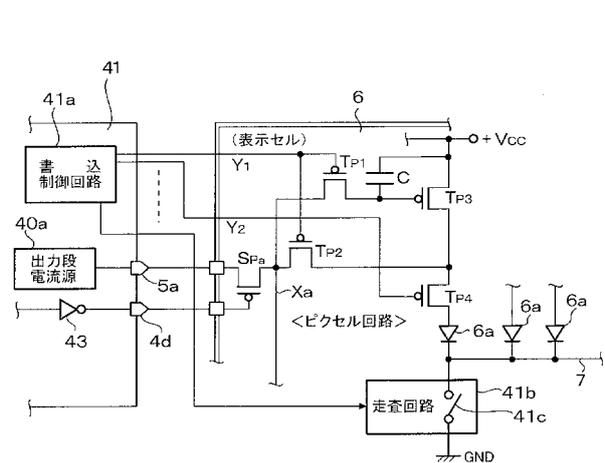
【0032】

- 1 ... 有機ELの表示装置、
- 2, 2a, 20 ... アクティブマトリクス型の有機ELパネル、
- 3 ... パッシブマトリクス型の有機ELパネル、
- 3a, 6a ... 有機EL素子(OEL素子)、
- 4 ... ドライバIC、40, 40a ~ 40n ... 出力段電流源、
- 5 ... 出力ピン、6, 60 ... ピクセル回路、7, 8 ... ローライン、
- 11 ... 表示切換スイッチ、12 ... コントロール回路、
- 13 ... レジスタ、14 ... MPU、15 ... マルチプレクサ、
- 41, 42 ... ロー側の走査回路、
- 440, 45 ... D/A変換回路(D/A)、
- 43 ... インバータ、44 ... リセット回路、
- 44a, 44X, 44n, 46, 47, 48 ... アナログスイッチ、
- 45 ... カレントミラー回路。

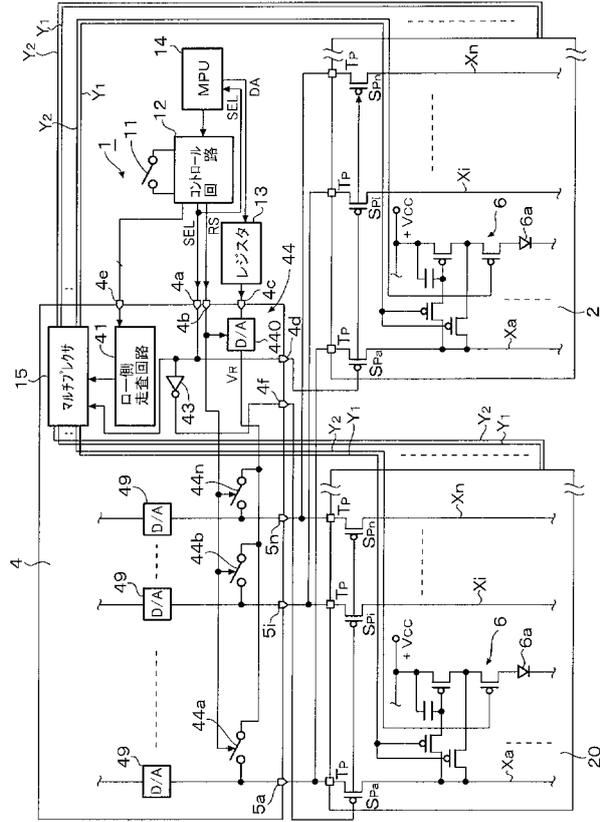
【図1】



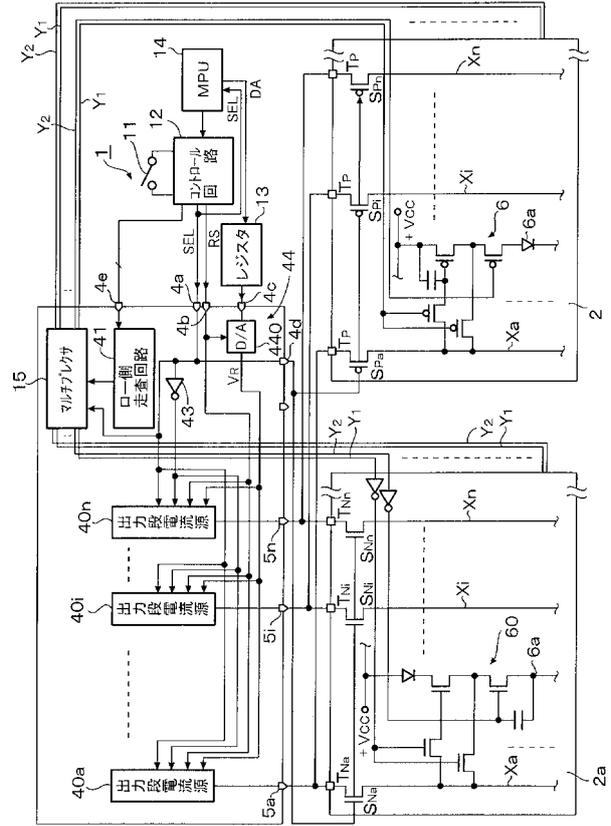
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 3 Y
G 0 9 G 3/20 6 2 3 R
G 0 9 G 3/20 6 2 2 P
H 0 5 B 33/14 A

(72)発明者 藤沢 雅憲
京都市右京区西院溝崎町2 1 番地 ローム株式会社内

審査官 奈良田 新一

(56)参考文献 特開2 0 0 4 - 1 2 6 2 5 7 (J P , A)
特開2 0 0 4 - 1 0 9 5 9 5 (J P , A)
特開2 0 0 1 - 0 6 7 0 4 9 (J P , A)
実開平0 4 - 0 6 6 7 5 6 (J P , U)

(58)調査した分野(Int.Cl. , D B 名)
G09G3/00-3/38
H01L51/50