

# 公 告 本

申請日期	85.12.12
案 號	RT115377
類 別	H/L 21/302

A4  
C4      **311242**

Int. Cl. 6

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	具有溝槽之晶方護環結構及其製造方法
	英 文	
二、發明 創作人	姓 名	1 張景江                      2 陳崇周
	國 籍	中華民國
	住、居所	1 新竹縣芎林鄉石潭村3鄰石壁潭368號 2 台北市長泰街19巷2弄1號4樓
三、申請人	姓 名 (名稱)	華邦電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區研新三路四號
	代 表 人 姓 名	焦佑鈞

裝 訂 線

經濟部中央標準局員工消費合作社印製

## 五、發明說明(1)

本發明係有關於一種半導體結構以及其製造方法，特別是一種強化保護晶方內部電路的晶方護環(die seal)結構，以及製造上述結構之製程方式。

在半導體製程中，製作積體電路的矽晶圓上一般是均勻劃分成許多個重複的晶方(die)，相鄰晶方之間則是以切割道(scribe line)做為區隔。當矽晶圓上製作完成所需的積體電路結構後，便可以沿著切割道切割矽晶圓成一顆顆的晶方，再將每個晶方經過打線和包裝的步驟，產生市面上所見的積體電路。

不過，當進行矽晶圓切割成晶方的步驟時，因為切割時產生的側向應力，可能會透過積體電路的結構以及矽晶圓本身衝擊晶方內部電路，所以有時造成晶方出現微罅裂(microcracking)的情況，影響到製程良率。目前的作法則是在晶方的電路區域外圍和切割道之間，形成一個環狀的晶方護環結構，藉以阻擋切割應力避免直接衝擊積體電路內部的結構。第1圖所示者為切割晶圓後一個獨立晶方2的頂視圖，晶方護環係指內部電路10和切割道50之間的結構。晶方護環由內而外包括緩衝區(buffer area)20、封環(seal ring)30以及緩衝間隔(buffer space)40等區域。封環的結構一般則是利用金屬層和介電層循序堆疊而成，包括有簡單堆疊式和插塞式兩種，製造方法大多是利用多重金屬內連接(multi-metal interconnection)製程的同時一併達成。

第2圖和第3圖則分別表示簡單堆疊式和插塞式晶方護環結構之側視剖面圖。第2圖和第3圖所示之晶方護環

### 五、發明說明(2)

結構是以三層金屬層製程所產生。首先說明第2圖的簡單堆疊式晶方護環結構，整個積體電路係製於矽基底4上，並形成場氧化物12做為絕緣結構，可用以區隔晶方護環(包括20、30、40)和電路區10。晶方護環之封環30上包括三層介電層14、16、18，而介電層16覆蓋於介電層14上，介電層18覆蓋於介電層16上，而介電層之間則分別有蝕餘之金屬層15、17、19，整個結構上方則再覆蓋保護層(passivation layer)22。簡言之，習知晶方護環結構之封環30利用介電層和金屬層交替堆疊而得，其寬度大約在20 $\mu\text{m}$ 左右的範圍。再者，內部電路區10和封環30間之緩衝區20寬度大約在25 $\mu\text{m}$ 左右，封環30和切割道間之緩衝間隔40寬度則大約在3~50 $\mu\text{m}$ 左右。

第3圖所示之插塞式晶方護環結構，與第2圖者之主要差異點，在於封環30是利用蝕餘的金屬層32、34、36構成封環30，並且在各金屬層間利用一般金屬連接層的接觸窗(contact)中插塞金屬鎢的製程步驟，塞入插塞31、33、35，組成連續的結構，藉以強化阻隔切割應力的能力。

另一方面，隨著製程技術的發展，目前已普遍採用所謂全面平坦化製程(global planarization technique)，最常見者即為化學機械式研磨(chemical-mechanical polishing，以下簡稱CMP)。不過當CMP應用在必須製作晶方護環的半導體製程中時，便可能減弱晶方護環的保護效果。這是因為當CMP對於金屬層間介電層(IMD)實施平坦化時，位於

### 五、發明說明 ( 3 )

封環 30 和切割道 50 之間的介電層部分便無法在接觸窗和金屬孔道 (metal via) 蝕刻步驟以及保護層蝕刻中完全去除，並且累積堆疊在緩衝間隔 40 上，如第 2 圖和第 3 圖中所示之介電質 24。緩衝間隔 40 上的介電質 24 在傳統保護層蝕刻步驟的容許度下，大約可以形成深約 12000Å 的溝槽。由於緩衝間隔 8 上的殘餘介電質在晶圓切割時可能會成為切割應力的傳輸路徑，進而影響晶方的可靠度。

同時，切割應力的傳輸可以透過緩衝間隔 40 上的介電質 24 和矽基板 4 到達內部電路 10，因此習知晶方護環結構顯然無法獲致完整的防護效果。

有鑑於此，本發明之主要目的，在於提供一種新的晶方護環結構，能夠切斷應力透過緩衝間隔上的介電質和矽基板本身傳遞，避免切割晶圓時的切割應力破壞晶方內部電路。

本發明之另一目的，在於提供一種晶方護環的製造方法，用以製造上述新的晶方護環結構。

有鑑於此，本發明提出一種具有溝槽之晶方護環結構，此晶方護環結構形成於一矽基板上，可用來防止切割晶圓的側向應力衝擊晶方之內部電路。晶方護環結構包括緩衝區、封環和緩衝間隔。緩衝區緊鄰於晶方之內部電路，緩衝間隔則緊鄰於切割道，而封環則置於緩衝區和緩衝間隔之間，並由至少一金屬層和至少一介電層堆疊而成。緩衝間隔上無堆疊的金屬層，並且在基板上具有一個溝槽，此溝槽可以利用光罩蝕刻處理所產生，藉以強化晶方護環

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(4)

保護內部電路之特性。就製作溝槽的方式而言，當緩衝間隔上殘餘介電質為氧化矽時，可以利用緩衝式氫氟酸(buffered HF)溶液進行濕蝕刻加以去除；當緩衝間隔上殘餘介電質為氮化矽時，可以利用磷酸(phosphoric acid,  $H_3PO_4$ )在  $180^\circ C$  的條件下進行濕蝕刻加以去除；當蝕刻矽晶圓基板時，則可以利用硝酸(nitric acid)和氫氟酸(hydrofluoric acid)進行濕蝕刻加以去除。另一方面，蝕刻緩衝間隔上殘餘介電質和晶圓基板的方式，亦可以利用乾蝕刻達成，例如利用  $CHF_3$ 、 $SF_6$ 、He 的混合氣體，或是含氟碳化合物氣體(fluorocarbon-containing gases)進行反應式離子蝕刻(reactive ion etching)製程，來進行氧化矽或氮化矽介電質的蝕刻；以及利用  $CF_4$ 、Ar 的混合氣體，或是含氟矽化合物氣體，或是含氯氣( $Cl_2$ )、氯化硼( $BCl_3$ )之混合氣體，進行反應式離子蝕刻來蝕刻矽基板。

圖式之簡單說明：

為使本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

第 1 圖為切割晶圓後一個獨立晶方的頂視圖。

第 2 圖為習知簡單堆疊式晶方護環結構之側視剖面圖。

第 3 圖為習知插塞式晶方護環結構之側視剖面圖。

第 4 圖和第 5 圖為本發明之晶方護環結構之側視剖面流程圖。

## 五、發明說明 ( 5 )

### [符號說明]

- 2 : 晶方 ;
- 4 : 矽基底 ;
- 10 : 內部電路 ;
- 12 : 場氧化物 ;
- 20 : 緩衝區 ;
- 30 : 封環 ;
- 14、16、18 : 介電層 ;
- 15、17、19 : 金屬層 ;
- 32、34、36 : 金屬層 ;
- 31、33、35 : 插塞金屬層 ;
- 22 : 保護層 ;
- 40 : 緩衝間隔 ;
- 24 : 介電質 ;
- 50 : 切割道 ;
- 42 : 光阻層 ;
- 44 : 溝槽。

### 實施例 :

本發明的晶方護環結構，包括緩衝區、封環和緩衝間隔。緩衝區緊鄰於晶方之內部電路，緩衝間隔則緊鄰於切割道，而封環則置於緩衝區和緩衝間隔之間，並由至少一金屬層和至少一介電層堆疊而成。緩衝間隔上無堆疊的介電質，並且在基板上具有一個溝槽，此溝槽可以利用光罩蝕刻處理所產生，藉以強化晶方護環保護內部電路之特

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明（6）

性。因此本發明之晶方護環結構能夠防止切割應力透過緩衝間隔上的介電質和矽基板到達晶方內部電路。以下以一實施例說明本發明，主要針對習知簡單堆疊式晶方護環進行處理。然而，對於熟知此技藝者而言，相同之方式亦可應用其餘類似之情況，例如插塞式晶方護環，並不脫離本發明之精神。

第4圖和第5圖為本發明之晶方護環結構之側視剖面流程圖。如第4圖所示，首先以光阻液被覆於整個結構，再以一道光罩進行光學微影蝕刻(photolithographic)步驟，形成光阻層42。光阻層42是用以定義晶方護環結構中的緩衝間隔40的位置。接著，再利用乾蝕刻(dry etch)或濕蝕刻(wet etch)的方式，去除位於緩衝間隔40上的介電質24以及部份矽基板4，形成如第5圖所示之溝槽44。由於介電質24主要是由金屬層間介電質所蝕餘堆疊而成，因此去除的方式亦與其材質有關。

當緩衝間隔40上殘餘介電質24為氧化矽(silicon dioxide,  $\text{SiO}_2$ )時，可以利用緩衝式氫氟酸(buffered HF)溶液進行濕蝕刻加以去除。當緩衝間隔40上殘餘介電質24為氮化矽(silicon nitride,  $\text{Si}_3\text{N}_4$ )時，則可以利用磷酸(phosphoric acid,  $\text{H}_3\text{PO}_4$ )在操作溫度 $180^\circ\text{C}$ 的條件下進行濕蝕刻加以去除。而當蝕刻矽晶圓基板4上的矽材料時，則可以利用硝酸(nitric acid,  $\text{HNO}_3$ )和氫氟酸(hydrofluoric acid, HF)，並以醋酸(acetic acid,  $\text{CH}_3\text{COOH}$ )加以稀釋，進行濕

## 五、發明說明(7)

蝕刻加以去除。另一方面，蝕刻緩衝間隔40上殘餘介電質24和晶圓基板4的方式，亦可以利用乾蝕刻達成，例如利用 $\text{CHF}_3$ 、 $\text{SF}_6$ 、He的混合氣體以及利用 $\text{CF}_4$ 、Ar混合氣體進行反應式離子蝕刻(reactive ion etching)製程，來分別蝕刻氧化矽或氮化矽所構成之介電質以及矽基板。除此之外，含氟碳化合物氣體亦可用以蝕刻介電質，而含氟碳化合物氣體或是氟氣和氟化硼混合氣體亦可以用來蝕刻矽晶圓基板。在去除介電質24和部份矽基板4之後，便可以去除光阻層42，完成本發明所需的晶方護環結構。

本發明具有溝槽之晶方護環結構以及製造方法，具有下列之優點：

1.由於緩衝間隔上的殘餘介電質完全去除，並且在矽基板上形成緩衝間隔的溝槽，因此能夠有效防止切割晶圓的應力傳遞到晶方的內部電路上，增加切割晶方製程的良率。

2.在去除緩衝間隔上的介電質和部分矽基板時，不僅可以利用乾蝕刻，亦可以使用濕蝕刻進行，因此在製程應用上頗具彈性，非常適合產業之利用。

本發明雖以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可作更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



四、中文發明摘要 (發明之名稱：具有溝槽之晶方護環結構及其製造方法)

一種具有溝槽之晶方護環結構，此晶方護環結構形成於一矽基板上，可用來防止切割晶圓的側向應力衝擊晶方之內部電路。晶方護環結構包括緩衝區、封環和緩衝間隔。緩衝區緊鄰於晶方之內部電路，緩衝間隔則緊鄰於切割道，而封環則置於緩衝區和緩衝間隔之間，並由至少一金屬層和至少一介電層堆疊而成。緩衝間隔上無堆疊的金屬層，並且在基板上具有一個溝槽，此溝槽可以利用光罩蝕刻處理所產生，藉以強化晶方護環保護內部電路之特性。就製作溝槽的方式而言，當介電質為氧化矽時，可以利用緩衝式氫氟酸溶液進行濕蝕刻加以去除；當介電質為氮化矽時，可以利用磷酸在 180 °C 的條件下進行濕蝕刻加以去

英文發明摘要 (發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

四、中文發明摘要(發明之名稱: )

除；當蝕刻矽晶圓基板時，則可以利用硝酸和氫氟酸進行濕蝕刻加以去除。另一方面，本發明亦可以利用乾蝕刻達成。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱: )

## 六、申請專利範圍

1. 一種具有溝槽之晶方護環結構，置於一晶圓之基板上，當延著一切割道切割晶圓時，用以防止切割應力衝擊晶方之內部電路，該晶方護環結構包括：

一緩衝區，該緩衝區緊鄰該晶方之內部電路；

一封環，置於該緩衝區相對該晶方之內部電路之另一面，該封環係由至少一金屬層和至少一介電層堆疊而成；以及

一緩衝間隔，置於該封環和該切割道之間，該緩衝間隔於該基板上具有一溝槽，藉以強化該晶方護環保護內部電路之特性。

2. 如申請專利範圍第 1 項所述之晶方護環結構，其中，該緩衝間隔的寬度在 3 微米至 50 微米之間。

3. 一種具有溝槽之晶方護環結構製造方法，用以形成如第 1 項所述之晶方護環結構，其包括下列步驟：

利用一光罩定義該晶方護環結構之緩衝間隔；以及

蝕刻該緩衝間隔上殘餘介電質以及該緩衝間隔區域之晶圓基板，藉以在該晶圓基板中形成該溝槽。

4. 如申請專利範圍第 3 項所述之製造方法，其中，該緩衝間隔上殘餘介電質為氧化矽時，係利用緩衝式氫氟酸溶液進行濕蝕刻加以去除。

5. 如申請專利範圍第 3 項所述之製造方法，其中，該緩衝間隔上殘餘介電質為氮化矽時，係利用磷酸在 180 °C 進行濕蝕刻加以去除。

6. 如申請專利範圍第 3 項所述之製造方法，其中，蝕

## 六、申請專利範圍

刻該緩衝間隔區域之晶圓基板之方式，係利用硝酸和氫氟酸進行濕蝕刻加以去除。

7.如申請專利範圍第6項所述之製造方法，其中，硝酸和氫氟酸之混合溶液係利用醋酸加以稀釋。

8.如申請專利範圍第3項所述之製造方法，其中，蝕刻該緩衝間隔上殘餘介電質的步驟，係利用 $\text{CHF}_3$ 、 $\text{SF}_6$ 、He的混合氣體進行反應式離子蝕刻製程達成。

9.如申請專利範圍第3項所述之製造方法，其中，蝕刻該緩衝間隔上殘餘介電質的步驟，係利用含氟碳化合物氣體進行反應式離子蝕刻製程達成。

10.如申請專利範圍第3項所述之製造方法，其中，蝕刻該緩衝間隔區域之晶圓基板的步驟，係利用 $\text{CF}_4$ 和Ar混合氣體進行反應式離子蝕刻製程達成。

11.如申請專利範圍第3項所述之製造方法，其中，蝕刻該緩衝間隔區域之晶圓基板的步驟，係利用含氟碳化合物氣體進行反應式離子蝕刻製程達成。

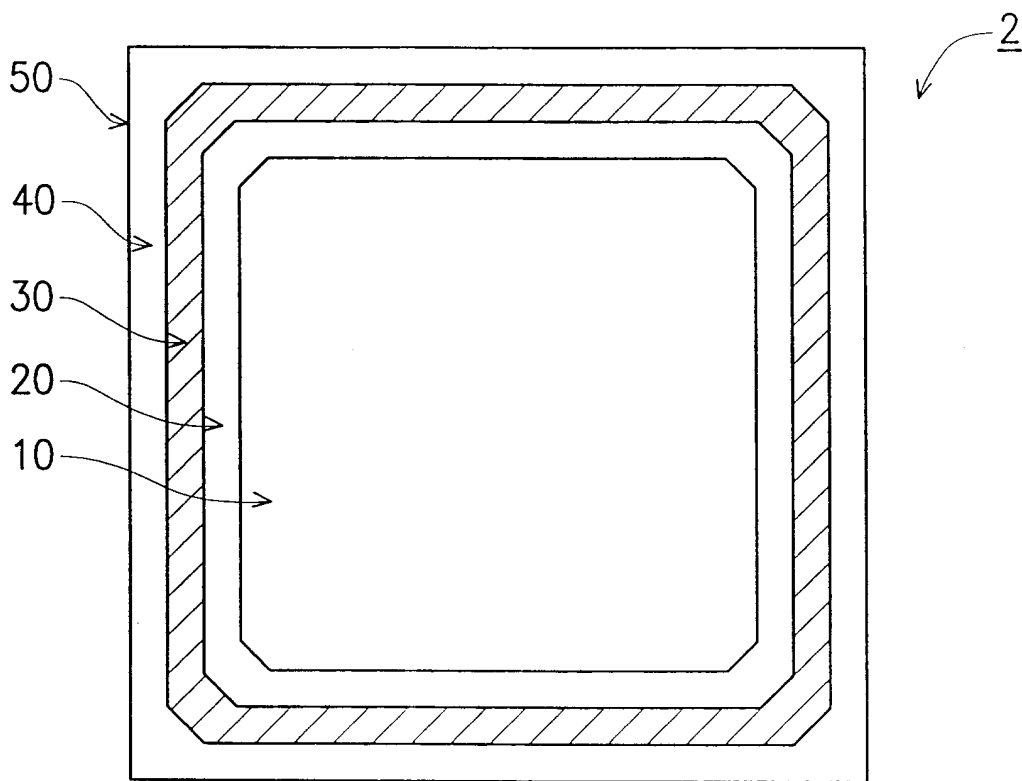
12.如申請專利範圍第3項所述之製造方法，其中，蝕刻該緩衝間隔區域之晶圓基板的步驟，係利用氯氣和氯化硼之混合氣體進行反應式離子蝕刻製程達成。

(請先閱讀背面之注意事項再填寫本頁)

裝

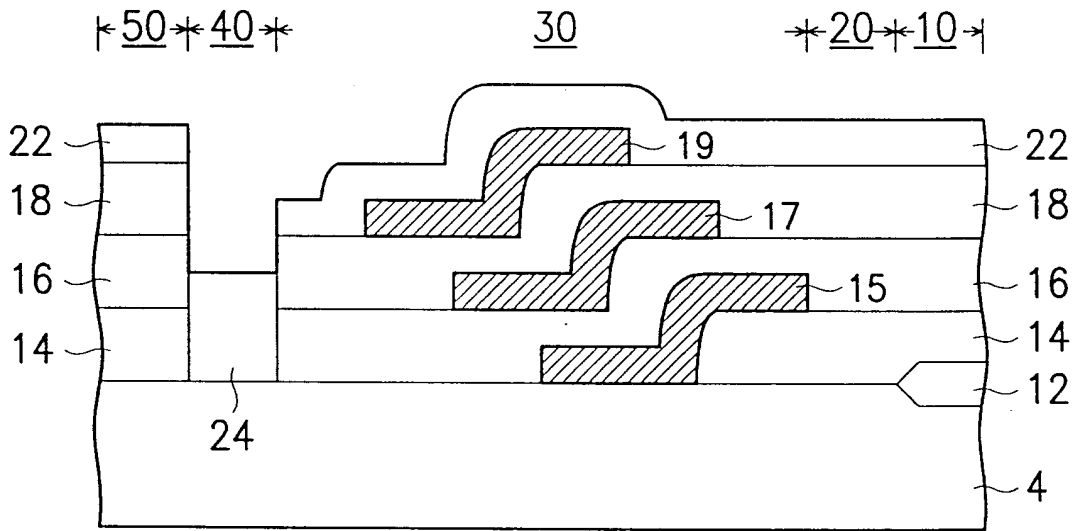
訂

線



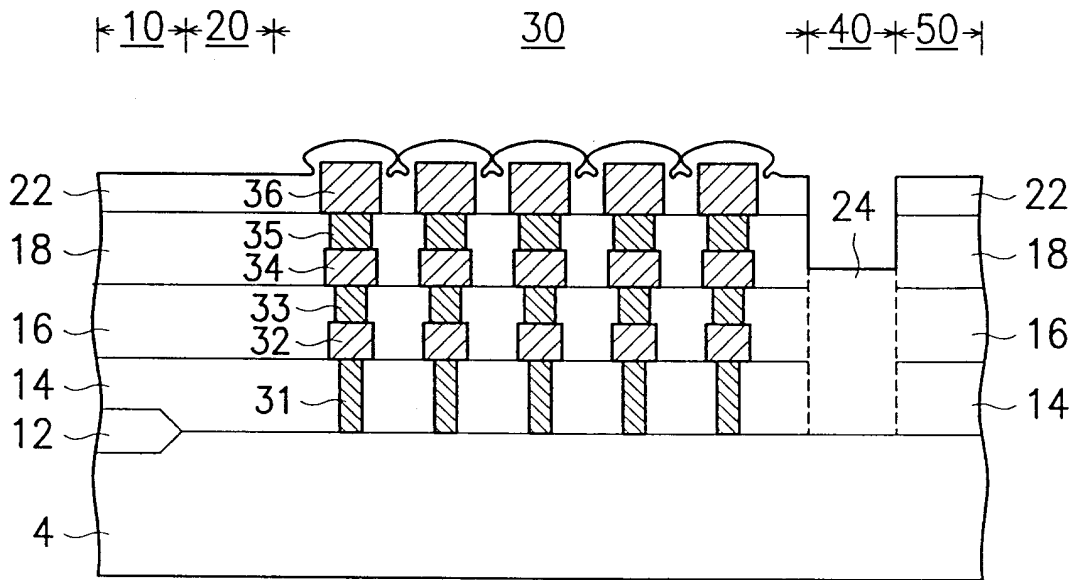
第 1 圖

311242



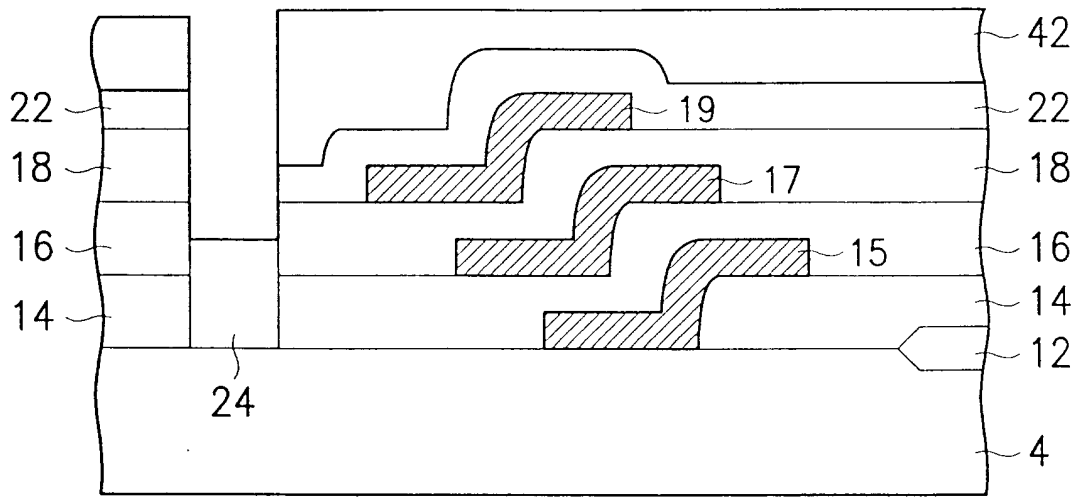
第 2 圖

311242

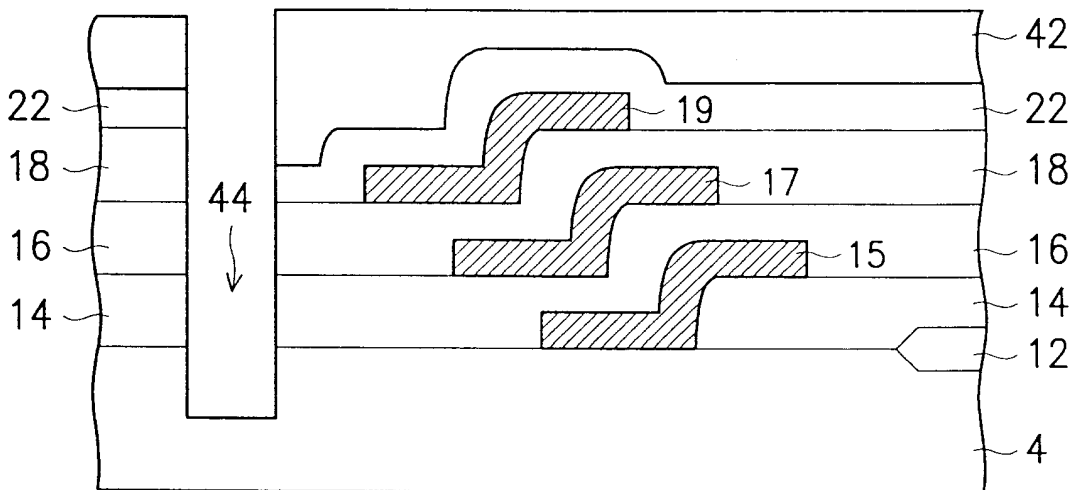


第 3 圖

311242



第 4 圖



第 5 圖