



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I657651 B

(45)公告日：中華民國 108(2019)年 04 月 21 日

(21)申請案號：107117515

(22)申請日：中華民國 107(2018)年 05 月 23 日

(51)Int. Cl. : H02M3/156 (2006.01)

H03K4/06 (2006.01)

(71)申請人：茂達電子股份有限公司 (中華民國) ANPEC ELECTRONICS CORPORATION
(TW)

新竹市新竹科學工業園區篤行一路 6 號

(72)發明人：顏子揚 YEN, TZU YANG (TW)；陳志源 CHEN, CHIH YUAN (TW)

(74)代理人：賴正健

(56)參考文獻：

TW 200711277A

TW 201234753A

US 5764495

US 6229289B1

US 6229292B1

US 6825644B2

審查人員：張正中

申請專利範圍項數：10 項 圖式數：5 共 27 頁

(54)名稱

用於直流電壓轉換器之頻率補償電路

FREQUENCY COMPENSATION CIRCUIT USED IN DC VOLTAGE CONVERTER

(57)摘要

本發明揭露一種頻率補償電路，以產生恆定時間導通訊號給直流電壓轉換器，以維持直流電壓轉換器中上橋開關與下橋開關的切換頻率。於頻率補償電路中，當直流電壓轉換器中上橋開關與下橋開關之間之節點的電壓大於直流電壓轉換器之輸入電壓時，補償電路控制計算電路產生斜波電壓。當斜波電壓小於直流電壓轉換器之輸出電壓時，計算電路產生低電位之控制訊號使得頻率補償電路產生高電位之恆定時間導通訊號；而當斜波電壓大於等於直流電壓轉換器之輸出電壓時，計算電路產生高電位之控制訊號使得頻率補償電路產生低電位之恆定時間導通訊號。

Disclosed is a frequency compensation circuit that can generate a constant on-time signal to a DC voltage converter, to maintain the switching frequency of an upper-side switch and a lower-side switch in the DC voltage converter. In the frequency compensation circuit, when the voltage at a node between the upper-side switch and the lower-side switch is larger than an input voltage of the DC voltage converter, a compensation circuit controls a calculation circuit to generate a ramp voltage. After that, when the ramp voltage is smaller than an output voltage of the DC voltage converter, the calculation circuit generates a control signal at low level such that the frequency compensation circuit generates the constant on-time signal at high level, but when the ramp voltage is equal to or larger than the output voltage of the DC voltage converter, the calculation circuit generates the control signal at high level such that the frequency compensation circuit generates the on-time signal at low level.

指定代表圖：

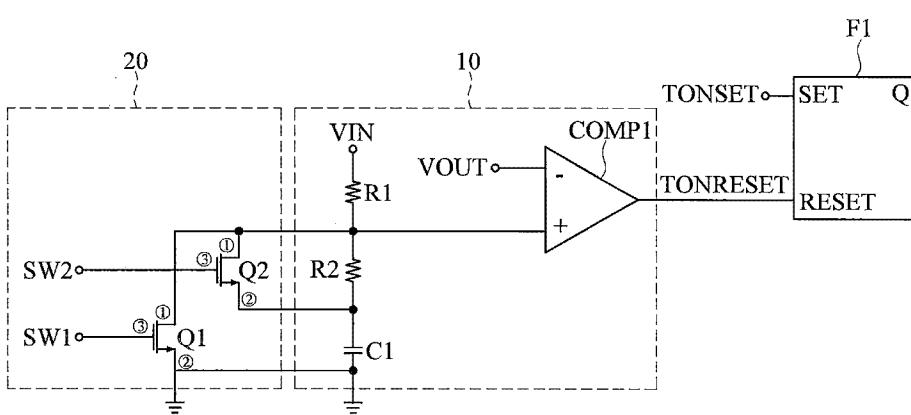


圖3

符號簡單說明：

10 . . . 恒定時間產生電路

20 . . . 補償電路

VIN . . . 輸入電壓

VOUT . . . 輸出電壓

Q1 . . . 第一電晶體

Q2 . . . 第二電晶體

R1 . . . 第一電阻

R2 . . . 第二電阻

COMP1 . . . 第一比較器

C1 . . . 第一電容

SW1 . . . 第一開關訊號

SW2 . . . 第二開關訊號

F1 . . . 正反器

Q . . . 輸出端

SET . . . 設置端

RESET . . . 重置端

TONSET . . . 恒定時間導通訊號

TONRESET . . . 重置訊號

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用於直流電壓轉換器之頻率補償電路 / FREQUENCY
COMPENSATION CIRCUIT USED IN DC VOLTAGE CONVERTER

【技術領域】

本發明乃是關於一種用於直流電壓轉換器之頻率補償電路，特別是指一種能夠維持直流電壓轉換器之切換頻率的頻率補償電路。

【先前技術】

直流電壓轉換器廣泛地被應用於各種消費性產品和工業產品中，一般來說，其功能主要是將較高的輸入電壓轉換成符合電路需求的較低輸出電壓。直流電壓轉換器在電路設計上常見有三種迴路控制方式，即電壓模式(Voltage Mode)、電流模式(Current Mode)與恆定導通時間模式(Constant On Time)。

以往較常見的是採用電壓模式與電流模式之迴路控制方式的直流電壓轉換器，然而近年來採用恆定導通時間模式之迴路控制方式的直流電壓轉換器也常被使用。相較於採用電壓模式與電流模式之迴路控制方式的直流電壓轉換器，採用恆定導通時間模式之迴路控制方式的直流電壓轉換器並不靠時脈產生器來決定上橋開關與下橋開關切換的頻率，而是藉由一個導通時間產生器來導通時間控制訊號，再透過系統回授來調整上橋開關與下橋開關切換的頻率。

請同時參照圖1與圖2A~圖2B，圖1為一切換式直流電壓轉換器的簡易電路圖，圖2A~圖2B為圖1所示之切換式直流電壓轉換器運作時的波形圖。

於圖1中，可理解地，當上橋開關UG導通且下橋開關LG關閉時，電流由上橋開關UG流向電感L，因此流經電感L的電流IL會上升，而當上橋開關UG關閉且下橋開關LG導通時，電流由電感L流向下方橋開關LG，因此流經電感L的電流IL會下降。此外，為了避免上橋開關UG與下橋開關LG同時導通的情況發生，在控制上橋開關UG與下橋開關LG的導通與關閉時會加入一個停滯時間(Dead Time)。

於一般操作下(當流經電感L的電流IL為正值時)，如圖2A所示，在下橋開關LG關閉且上橋開關UG導通的停滯時間 ΔT_1 裡，以及在下橋開關LG未導通且上橋開關UG關閉的停滯時間 ΔT_2 裡，電流會由電感L流過下橋開關LG的內接二極體(Body Diode)，因此若內接二極體的導通電壓為0.7V，節點LX的電壓便為-0.7V。另外，在下橋開關LG關閉且上橋開關UG導通時，節點LX的電壓即為電壓轉換器之輸入電壓VIN。於此情況下，電壓轉換器的實值導通時間ton與上橋開關UG的導通時間相等。

於其他操作下，如圖2B所示(當流經電感L的電流IL部分為負值時)，在下橋開關LG關閉且上橋開關UG導通的停滯時間 ΔT_1 裡，由於電流IL為負值，電流IL會由電感L流過上橋開關UG的內接二極體，因此若內接二極體的導通電壓為0.7V，節點LX的電壓便為0.7V+電壓轉換器之輸入電壓VIN。將圖2A與圖2B相較可知，雖然上橋開關UG的導通時間相同，但圖2B所示之電壓轉換器的實值導通時間ton(即，節點LX的電壓為高電位的時間)比圖2A所示之電壓轉換器的實值導通時間ton多了一段停滯時間 ΔT_1 。

此外，如圖2C所示(當流經電感L的電流IL完全為負值時)，在下橋開關LG未導通且上橋開關UG關閉的停滯時間 ΔT_2 裡，由於電流IL為負值，電流IL又會再次由電感L流過上橋開關UG的內接二極體。因此，將圖2A與圖2C相較可知，雖然上橋開關UG的導通時間相同，但圖2C所示之電壓轉換器的實值導通時間ton(即，節點

LX的電壓為高電位的時間)比圖2A所示之電壓轉換器的實值導通時間ton多了一段停滯時間 ΔT_1 以及一段停滯時間 ΔT_2 。

因此，對採用恆定導通時間模式之迴路控制方式的直流電壓轉換器來說，當流經電感L的電流IL部分或完全為負值時，電壓轉換器的實值導通時間ton會增加，導致電壓轉換器的切換頻率下降。

【發明內容】

為了改善前述缺點，本發明提供了一種頻率補償電路，此種頻率補償電路主要用於採用恆定導通時間模式之迴路控制方式的直流電壓轉換器。此種頻率補償電路包括計算電路與補償電路。計算電路耦接於直流電壓轉換器，且補償電路耦接於計算電路與直流電壓轉換器。補償電路用以偵測直流電壓轉換器中上橋開關與下橋開關之間之節點的電壓，並根據該節點的電壓與直流電壓轉換器之輸入電壓來控制計算電路產生斜波電壓。接著，計算電路根據斜波電壓與直流電壓轉換器之輸出電壓產生控制訊號，使得恆定時間導通訊號根據該控制訊號產生。

尤其，當該節點的電壓大於直流電壓轉換器之輸入電壓時，補償電路控制計算電路產生該斜波電壓。當斜波電壓小於直流電壓轉換器之輸出電壓時，計算電路產生低電位之控制訊號，使得頻率補償電路產生高電位之恆定時間導通訊號；而當斜波電壓大於等於直流電壓轉換器之輸出電壓時，計算電路產生高電位之控制訊號，使得頻率補償電路產生低電位之恆定時間導通訊號。

透過頻率補償電路的運作，當流經直流電壓轉換器中之電感的電流部分或完全為負值時，恆定時間導通訊號由低電位轉為高電位的時間點與由高電位轉為低電位的時間點都能夠被提前，如以一來，便能維持電壓轉換器的切換頻率。

【圖式簡單說明】

圖1為一切換式直流電壓轉換器的簡易電路圖；

圖2A~圖2C為圖1所示之切換式直流電壓轉換器運作時的波形圖；

圖3為根據本發明一例示性實施例繪示之頻率補償電路的電路圖；

圖4為根據本發明另一例示性實施例繪示之頻率補償電路的電路圖；以及

圖5為圖4所繪示之頻率補償電路運作時的波形圖。

【實施方式】

在下文將參看隨附圖式更充分地描述各種例示性實施例，在隨附圖式中展示一些例示性實施例。然而，本發明概念可能以許多不同形式來體現，且不應解釋為限於本文中所闡述之例示性實施例。確切而言，提供此等例示性實施例使得本發明將為詳盡且完整，且將向熟習此項技術者充分傳達本發明概念的範疇。在諸圖式中，類似數字始終指示類似元件。

將理解的是，雖然第一、第二、第三等用語可使用於本文中用來描述各種元件或組件，但這些元件或組件不應被這些用語所限制。這些用語僅用以區分一個元件或組件與另一元件或組件。因此，下述討論之第一元件或組件，在不脫離本發明之教示下，可被稱為第二元件或第二組件。

如前述，本發明所提供之頻率補償電路是用以產生一恆定時間導通訊號給一直流電壓轉換器，以維持此直流電壓轉換器中一上橋開關與一下橋開關的切換頻率，例如，產生一恆定時間導通訊號給如圖1所繪示之切換式直流電壓轉換器，以維持此直流電壓轉換器中上橋開關UG與下橋開關LG的切換頻率。

請參照圖3，圖3為根據本發明一例示性實施例繪示之頻率補償電路的電路圖。

如圖3所示，本實施例所提供之頻率補償電路包括計算電路10與補償電路20。計算電路10耦接於一直流電壓轉換器，且補償電路20耦接於計算電路10與此直流電壓轉換器。透過補償電路20的運作，計算電路10產生一恆定時間導通訊號TON至此直流電壓轉換器，以維持此直流電壓轉換器中上橋開關與下橋開關的切換頻率。

請同時參照圖1與圖3，大體而言，本實施例所提供之頻率補償電路的工作原理為，補償電路20偵測直流電壓轉換器中上橋開關UG與下橋開關LG之間之一節點LX的電壓，並根據節點LX的電壓與直流電壓轉換器之輸入電壓VIN來控制計算電路10產生斜波電壓RAMP。接著，計算電路10根據斜波電壓RAMP與直流電壓轉換器之輸出電壓VOUT產生一控制訊號，使得恆定時間導通訊號TON根據控制訊號產生至直流電壓轉換器，以維持直流電壓轉換器中上橋開關UG與下橋開關LG的切換頻率。

進一步說明，計算電路10包括第一電阻R1、第二電阻R2、第一電容C1與第一比較器COMP1。第一電阻R1之一端接收於直流電壓轉換器之輸入電壓VIN，且第一電阻R1之另一端耦接於第一比較器COMP1之非反向輸入端。第一比較器COMP1之反向輸入端接收於直流電壓轉換器之輸出電壓VOUT，且第一比較器COMP1之輸出端用以輸出控制訊號。第一電容C1之一端耦接於第一電阻R1之另一端，且第一電容C1之另一端接地。第二電阻R2耦接於第一電阻R1與第一電容C1之間。

補償電路20主要包括第一電晶體Q1與第二電晶體Q2。第一電晶體Q1之第一端耦接於第一比較器COMP1之非反相輸入端，且第一電晶體Q1之第二端接地。第二電晶體Q2之第一端耦接於第一比較器COMP1之非反相輸入端，且第二電晶體Q2之第二端耦接於第二電阻R2與第一電容C1之間。

為便於理解，於圖3中，第一電晶體Q1與第二電晶體Q2之第一端以①標示，第一電晶體Q1與第二電晶體Q2之第二端以②標示，且第一電晶體Q1與第二電晶體Q2之控制端以③標示。舉例來說，第一電晶體Q1與第二電晶體Q2為一NMOS電晶體，第一電晶體Q1與第二電晶體Q2之第一端為汲極第一電晶體Q1與第二電晶體Q2之第二端為源極，第一電晶體Q1與第二電晶體Q2之控制端為閘極，但本發明於此並不限制第一電晶體Q1與第二電晶體Q2的類型。

於本實施例中，第一電晶體Q1之控制端接收第一開關訊號SW1，以控制第一電晶體Q1的導通與關閉，且第二電晶體Q2之控制端接收第二開關訊號SW2，以控制第二電晶體Q2的導通與關閉。第一開關訊號SW1與第二開關訊號SW2主要是根據節點LX的電壓與直流電壓轉換器之輸入電壓VIN(即，流經電感L的電流IL是否為負值)來產生。

於直流電壓轉換器中，當下橋開關LG關閉但上橋開關UG尚未導通時，若節點LX的電壓大於等於直流電壓轉換器之輸入電壓VIN(即，流經電感L的電流IL為負值)，如圖2B所示，此時已應開始計算實值導通時間ton。於是，第一電晶體Q1便會因為接收到低電位之第一開關訊號SW1而關閉，使得電流流經由第一電阻R1與第二電阻R2來對第一電容C1充電，進而使得斜波電壓RAMP提早產生，實值導通時間ton便能被提早開始計算。進一步說明，在斜波電壓RAMP尚未達到直流電壓轉換器之輸出電壓VOUT的期間，第一比較器COMP1輸出低電位之控制訊號。如圖3所示，此控制訊號即作為正反器F1的重置訊號TONRESET，於是在這段期間裡，正反器F1便能由其輸出端Q輸出高電位之恆定時間導通訊號TON。

此外，於直流電壓轉換器中，當上橋開關UG關閉但下橋開關LG尚未導通時，若節點LX的電壓仍舊大於等於直流電壓轉換器之

輸入電壓VIN(即，流經電感L的電流IL依然為負值)，如圖2C所示，應提早結束計算實值導通時間ton。於是，第二電晶體Q2便會因為接收到低電位之第二開關訊號SW1而關閉。此時，第一電容C1已經由輸入電壓VIN充電，且節點LX的電壓又因為第二電阻R2的存在被墊高，使得斜波電壓RAMP提早達到直流電壓轉換器之輸出電壓VOUT，實值導通時間ton的計算便能較早結束。進一步說明，當斜波電壓RAMP達到直流電壓轉換器之輸出電壓VOUT時，第一比較器COMP1輸出高電位之控制訊號。如圖3所示，此控制訊號即作為正反器F1的重置訊號TONRESET，於是正反器F1輸出低電位之恆定時間導通訊號TON，此時實值導通時間ton的計算便結束。

本實施例所提供之頻率補償電路的主要特點在於，藉由使斜波電壓RAMP提早產生(或，使斜波電壓RAMP提早產生，且使斜波電壓RAMP提早達到直流電壓轉換器之輸出電壓VOUT)，便能讓直流電壓轉換器的實值導通時間ton不會因為流經電感L的電流IL部分或完全為負值而增加。

圖4為根據本發明另一例示性實施例繪示之頻率補償電路的電路圖。圖4所示之頻率補償電路與圖3所示之頻率補償電路的電路架構與工作原理大致相同，惟於圖4所示之頻率補償電路中，補償電路20還包括第一邏輯電路22與第二邏輯電路24，其分別用以根據節點LX的電壓與直流電壓轉換器之輸入電壓VIN產生第一開關訊號SW1與第二開關訊號SW2。同樣地，為便於理解，於圖4中，第一電晶體Q1與第二電晶體Q2之第一端以①標示，第一電晶體Q1與第二電晶體Q2之第二端以②標示，且第一電晶體Q1與第二電晶體Q2之控制端以③標示。

如圖4所示，第一邏輯電路22包括正反器F2、或閘OR與及閘AND1。正反器F2之輸出端耦接於第一電晶體Q2之控制端，且正反器F2之設置端SET接收一重置訊號TONRESET。或閘OR之輸出端耦接於正反器F2之重置端RESET，或閘OR之一輸入端耦接於第一

觸發電路T1。及閘AND1之輸出端耦接於或閘OR之另一輸入端，及閘AND1之輸入端耦接於一第二觸發電路T2，且及閘AND1之另一輸入端耦接於一第二比較器COMP2之輸出端。另外，第二邏輯電路24包括正反器F3與及閘AND2。正反器F3之輸出端透過一反相器INV耦接於第二電晶體Q2之控制端，且正反器F3之重置端RESET接收一重置訊號TONRESET。及閘AND2之輸出端耦接於正反器F3之設置端SET，及閘AND2之一輸入端耦接於一第三觸發電路T3，且及閘AND2之另一輸入端耦接於第二比較器COMP2之輸出端。

須說明的是，於本實施例中，第一觸發電路T1被設計為當直流電壓轉換器中上橋開關UG之電位由低轉高時，會產生一脈衝，第二觸發電路T2被設計為當直流電壓轉換器中下橋開關LG之電位由高轉低時，會產生一脈衝，且第三觸發電路T3被設計為當直流電壓轉換器中上橋開關UG之電位由高轉低時，會產生一脈衝。亦須說明的是，於本實施例中，第二比較器COMP2之反向輸入端接收直流電壓轉換器之輸入電壓VIN，且第二比較器COMP2之非反向輸入端接收節點LX的電壓。請同時參照圖1、圖2A與圖4，在一般情況下，節點LX的電壓小於等於直流電壓轉換器之輸入電壓VIN(即，流經電感L的電流IL為正值)。因此，經過停滯時間 ΔT_1 後，直流電壓轉換器中上橋開關UG之電位會由低轉高，於是第一觸發電路TG會產生一脈衝，使得第一電晶體Q1會被關閉，進而使得計算電路10開始產生斜波電壓RAMP。於此情況下，電壓轉換器的實值導通時間ton與上橋開關UG的導通時間相等。

接著，請同時參照圖1、圖4與圖5，以瞭解本實施例中補償電路20於節點LX的電壓大於直流電壓轉換器之輸入電壓VIN之情況下的運作。

於停滯時間 ΔT_1 中，下橋開關LG關閉但上橋開關UG尚未導通，此時若節點LX的電壓大於直流電壓轉換器之輸入電壓

VIN(即，流經電感L的電流IL為負值)，便須提早開始計算實值導通時間ton。詳細地說，因節點LX的電壓大於直流電壓轉換器之輸入電壓VIN，故第二比較器COMP2會產生高電位之訊號。當停滯時間 ΔT_1 開始，由於下橋開關LG之電位由高轉低，第二觸發電路T2會產生一脈衝，如此，及閘AND1輸出高電位之一訊號，使或閘OR也輸出高電位之一訊號，正反器F2便根據此訊號產生低電位之第一開關訊號SW1，使得第一電晶體Q1被關閉，進而使得計算電路10提早一個停滯時間 ΔT_1 產生斜波電壓RAMP。

於停滯時間 ΔT_2 中，上橋開關UG關閉但下橋開關LG尚未導通，此時若節點LX的電壓仍舊大於直流電壓轉換器之輸入電壓VIN(即，流經電感L的電流IL依然為負值)，便須提早結束計算實值導通時間ton。詳細地說，因節點LX的電壓大於直流電壓轉換器之輸入電壓VIN，故第二比較器COMP2會產生高電位之訊號。當停滯時間 ΔT_2 開始，由於上橋開關UG之電位由高轉低，第三觸發電路T3會產生一脈衝，如此，及閘AND2輸出高電位之一訊號，正反器F3根據此訊號產生低電位之第二開關訊號SW2，使得第二電晶體Q2被關閉。此時，第一電容C1已經由輸入電壓VIN充電，且節點LX的電壓又因為第二電阻R2的存在被墊高，使得斜波電壓RAMP提早達到直流電壓轉換器之輸出電壓VOUT。值得注意的是，於圖3與圖4所示之頻率補償電路中，第二電阻R2之電阻值與第一電容C1之電容值的乘積被設計成等於直流電壓轉換器中上橋電壓UG被關閉但下橋開關LG未被導通之時間區段(即，停滯時間 ΔT_2)。此作法能夠使得斜波電壓RAMP提早一個停滯時間 ΔT_2 達到直流電壓轉換器之輸出電壓VOUT，原理說明如下。

於圖3和圖4中，當流經電感L的電流IL完全為負值時，電壓轉換器的實值導通時間可由以下式1來表示。

$$ton = [(V_{OUT} - V_{R2}) * C1] / I1 + \Delta T_2 \quad (式1)$$

其中， t_{on} 為電壓轉換器的實值導通時間， V_{OUT} 為電壓轉換器的輸出電壓， V_{R2} 為第二電阻R2的跨壓， $C1$ 為第一電容， $I1$ 為提供至第一電容 $C1$ 的電流，且 $\Delta T2$ 為直流電壓轉換器中上橋電壓 UG 被關閉但下橋開關 LG 未被導通之時間區段。

再者，前述之 V_{R2} 與 $I1$ 分別可由以下式2與式3來表示，其中 V_{IN} 為電壓轉換器的輸入電壓。

$$V_{R2}=V_{IN}*(R2/R1) \quad (\text{式2})$$

$$I1=V_{IN}/R1 \quad (\text{式3})$$

最後，將式2與式3帶入式1便可整理出以下式4。

$$T_{ON}=(V_{OUT}*R1*C1)/V_{IN}-R2C1+\Delta T2 \quad (\text{式4})$$

由式4可以看出，當 $R2C1=\Delta T2$ 時，便能抵銷前述多的那段停滯時間 $\Delta T2$ 。換句話說，於第一電容 $C1$ 由輸入電壓 V_{IN} 充電後，節點 LX 的電壓會因為第二電阻 $R2$ 的存在被墊高，使得計算電路10所產生的斜波電壓RAMP能提早一個停滯時間 $\Delta T2$ 達到直流電壓轉換器之輸出電壓 V_{OUT} ，於是，計算電路10產生控制訊號的時間點會提早一個停滯時間 $\Delta T2$ ，進而使得頻率補償電路提早一個停滯時間 $\Delta T2$ 產生恆定時間導通訊號TON。

[實施例的可能功效]

藉由本發明所提供之頻率補償電路的運作，在圖2B所示的狀況下，計算電路10提早一個停滯時間 $\Delta T1$ 產生斜波電壓RAMP，使得實值導通時間 t_{on} 能被提早開始計算。除此之外，在圖2C所示的狀況下，計算電路10提早一個停滯時間 $\Delta T1$ 產生斜波電壓RAMP，使得實值導通時間 t_{on} 提早開始計算；另外，計算電路10所產生的斜波電壓RAMP能提早一個停滯時間 $\Delta T2$ 達到直流電壓轉換器之輸出電壓 V_{OUT} ，使得實值導通時間 t_{on} 的計算能較早結束。如此一來，便能維持直流電壓轉換器中上橋開關與下橋開關的切換頻率。

最後須說明地是，於前述說明中，儘管已將本發明技術的概念以多個示例性實施例具體地示出與闡述，然而在此項技術之領域中具有通常知識者將理解，在不背離由以下申請專利範圍所界定的本發明技術的概念之範圍的條件下，可對其作出形式及細節上的各種變化。

【符號說明】

10：恆定時間產生電路

20：補償電路

22：第一邏輯電路

24：第二邏輯電路

VIN：輸入電壓

VOUT：輸出電壓

LX：節點

UG：上橋開關

LG：下橋開關

L：電感

IL：電流

ΔT_1 ：停滯時間

ΔT_2 ：停滯時間

TON：實際導通時間

Q1：第一電晶體

Q2：第二電晶體

R1：第一電阻

R2：第二電阻

RAMP：斜波電壓

TONSET：恆定時間導通訊號

T2：第二觸發電路

T3：第三觸發電路

INV：反相器

AND1：及閘

AND2：及閘

OR：或閘

COMP1：第一比較器

COMP2：第二比較器

C1：第一電容

SW1：第一開關訊號

SW2：第二開關訊號

F1：正反器

F2：正反器

F3：正反器

Q：輸出端

SET：設置端

RESET：重置端

TONSET：恆定時間導通訊號

TONRESET：重置訊號

I657651

發明摘要

【發明名稱】

用於直流電壓轉換器之頻率補償電路 / FREQUENCY
COMPENSATION CIRCUIT USED IN DC VOLTAGE CONVERTER

【中文】

本發明揭露一種頻率補償電路，以產生恆定時間導通訊號給直流電壓轉換器，以維持直流電壓轉換器中上橋開關與下橋開關的切換頻率。於頻率補償電路中，當直流電壓轉換器中上橋開關與下橋開關之間之節點的電壓大於直流電壓轉換器之輸入電壓時，補償電路控制計算電路產生斜波電壓。當斜波電壓小於直流電壓轉換器之輸出電壓時，計算電路產生低電位之控制訊號使得頻率補償電路產生高電位之恆定時間導通訊號；而當斜波電壓大於等於直流電壓轉換器之輸出電壓時，計算電路產生高電位之控制訊號使得頻率補償電路產生低電位之恆定時間導通訊號。

【英文】

Disclosed is a frequency compensation circuit that can generate a constant on-time signal to a DC voltage converter, to maintain the switching frequency of an upper-side switch and a lower-side switch in the DC voltage converter. In the frequency compensation circuit, when the voltage at a node between the upper-side switch and the lower-side switch is larger than an input voltage of the DC voltage converter, a compensation circuit controls a calculation circuit to generate a ramp voltage. After that, when the ramp voltage is smaller than an output voltage of the DC voltage converter, the calculation circuit generates a control signal at low level such that the frequency compensation circuit generates the constant on-time signal at high level, but when the ramp voltage is equal to or larger than the output voltage of the DC voltage converter, the calculation circuit generates the control signal at high level such that the frequency compensation circuit generates the on-time signal at low level.

【代表圖】

【本案指定代表圖】：圖3。

【本代表圖之符號簡單說明】：

10：恆定時間產生電路

20：補償電路

VIN：輸入電壓

VOUT：輸出電壓

Q1：第一電晶體

Q2：第二電晶體

R1：第一電阻

R2：第二電阻

COMP1：第一比較器

C1：第一電容

SW1：第一開關訊號

SW2：第二開關訊號

F1：正反器

Q：輸出端

SET：設置端

RESET：重置端

TONSET：恆定時間導通訊號

TONRESET：重置訊號

一或閘，該或閘之輸出端耦接於該正反器之重置端，該或閘之一輸入端耦接於一第一觸發電路；以及

一及閘，該及閘之輸出端耦接於該或閘之另一輸入端，該及閘之一輸入端耦接於一第二觸發電路，且該及閘之另一輸入端耦接於一第二比較器之輸出端；

其中，當該直流電壓轉換器中該上橋開關之電位由低轉高時，該第一觸發電路產生一脈衝，當該直流電壓轉換器中該下橋開關之電位由高轉低時，該第二觸發電路產生一脈衝，該第二比較器之反向輸入端接收該直流電壓轉換器之輸入電壓，且該第二比較器之非反向輸入端接收該節點的電壓。

7. 如請求項 6 所述之頻率補償電路，其中該第二邏輯電路包括：

一正反器，該正反器之輸出端透過一反相器耦接於該第二電晶體之控制端，且該正反器之重置端接收一重置訊號；以及

一及閘，該及閘之輸出端耦接於該正反器之設置端，該及閘之一輸入端耦接於一第三觸發電路，且該及閘之另一輸入端耦接於一第二比較器之輸出端；

其中，當該直流電壓轉換器中該上橋開關之電位由高轉低時，該第三觸發電路產生一脈衝，該第二比較器之反向輸入端接收該直流電壓轉換器之輸入電壓，且該第二比較器之非反向輸入端接收該節點的電壓。

8. 如請求項 7 所述之頻率補償電路，其中於該節點的電壓小於等於該直流電壓轉換器之輸入電壓的情況下，當該直流電壓轉換器中該上橋開關之電位由低轉高時，由於該第一觸發電路產生之該脈衝，該第一電晶體被關閉，使得該計算電路開始產生該斜波電壓。

9. 如請求項 7 所述之頻率補償電路，其中於該節點的電壓大於該直流電壓轉換器之輸入電壓的情況下，當該直流電壓轉換器中

該下橋開關之電位由高轉低時，由於該第二觸發電路產生之該脈衝，該或閘輸出高電位之一訊號，該第一電晶體被關閉，使得該計算電路提早產生該斜波電壓。

10. 如請求項 7 所述之頻率補償電路，其中於該節點的電壓大於該直流電壓轉換器之輸入電壓的情況下，當該直流電壓轉換器中該上橋開關之電位由高轉低時，由於該及閘輸出高電位之一訊號，該第二電晶體被關閉，使得該計算電路所產生之該斜波電壓提早達到該直流電壓轉換器之輸出電壓。

I657651

圖式

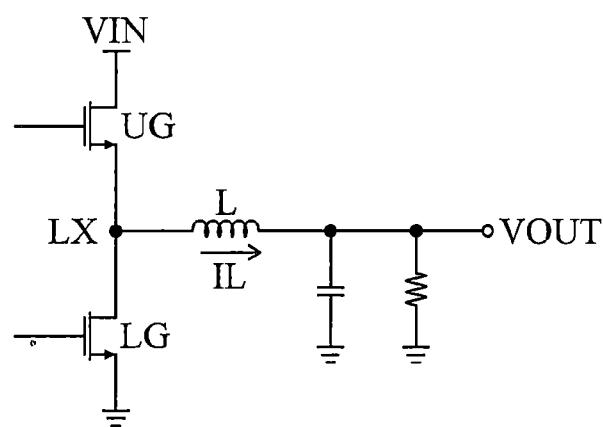


圖1

I657651

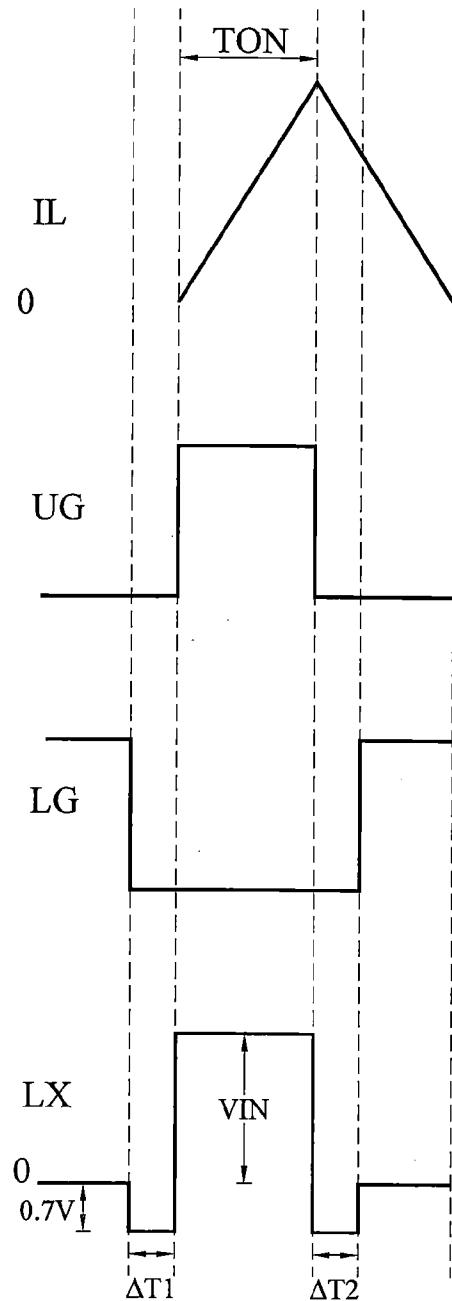


圖2A

I657651

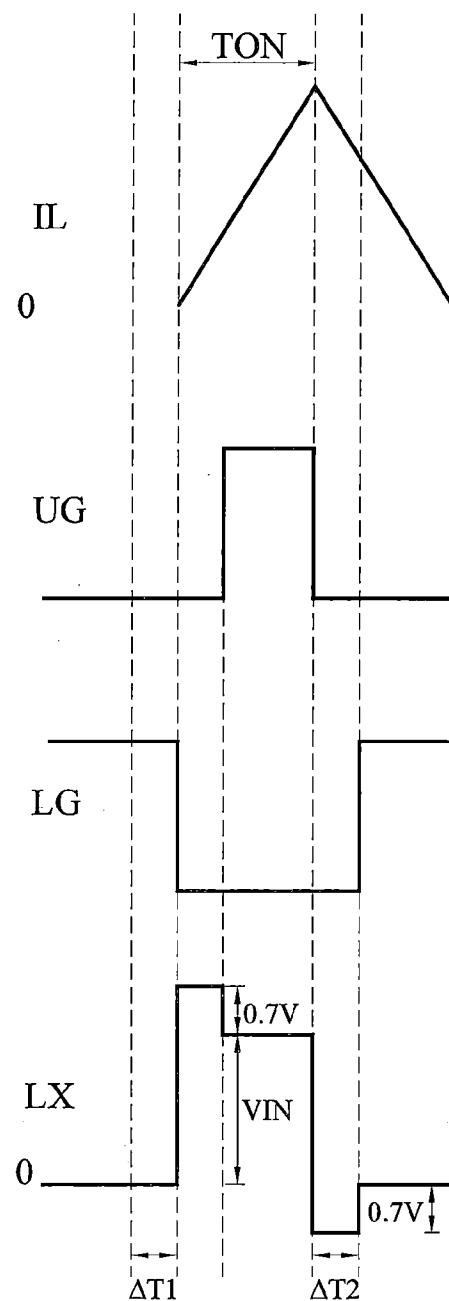


圖2B

I657651

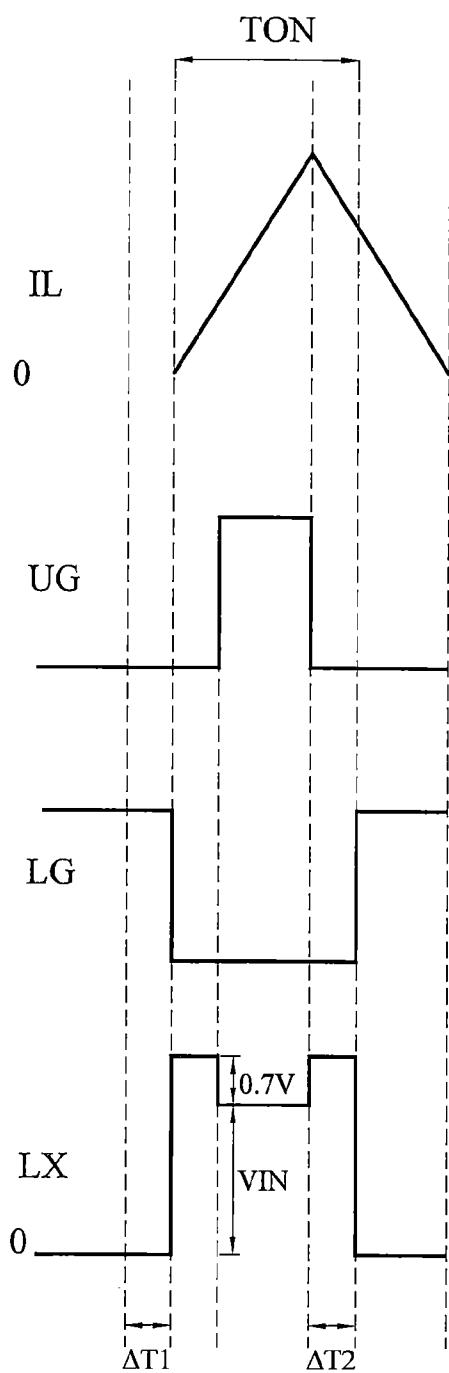


圖2C

I657651

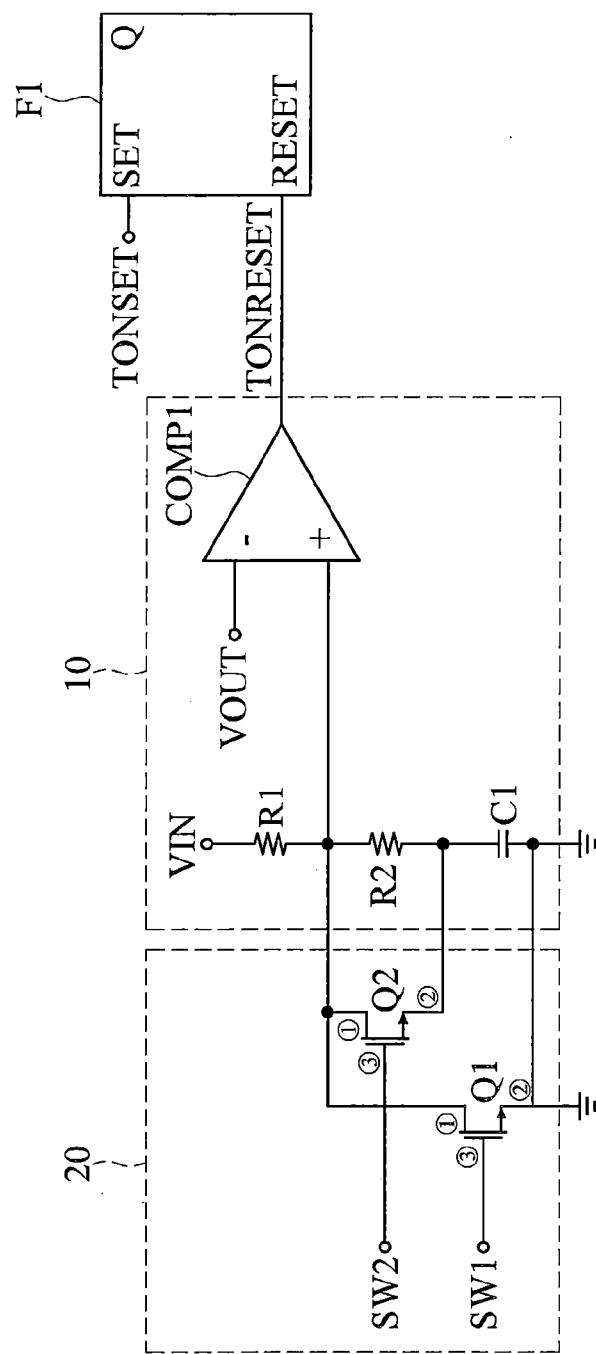
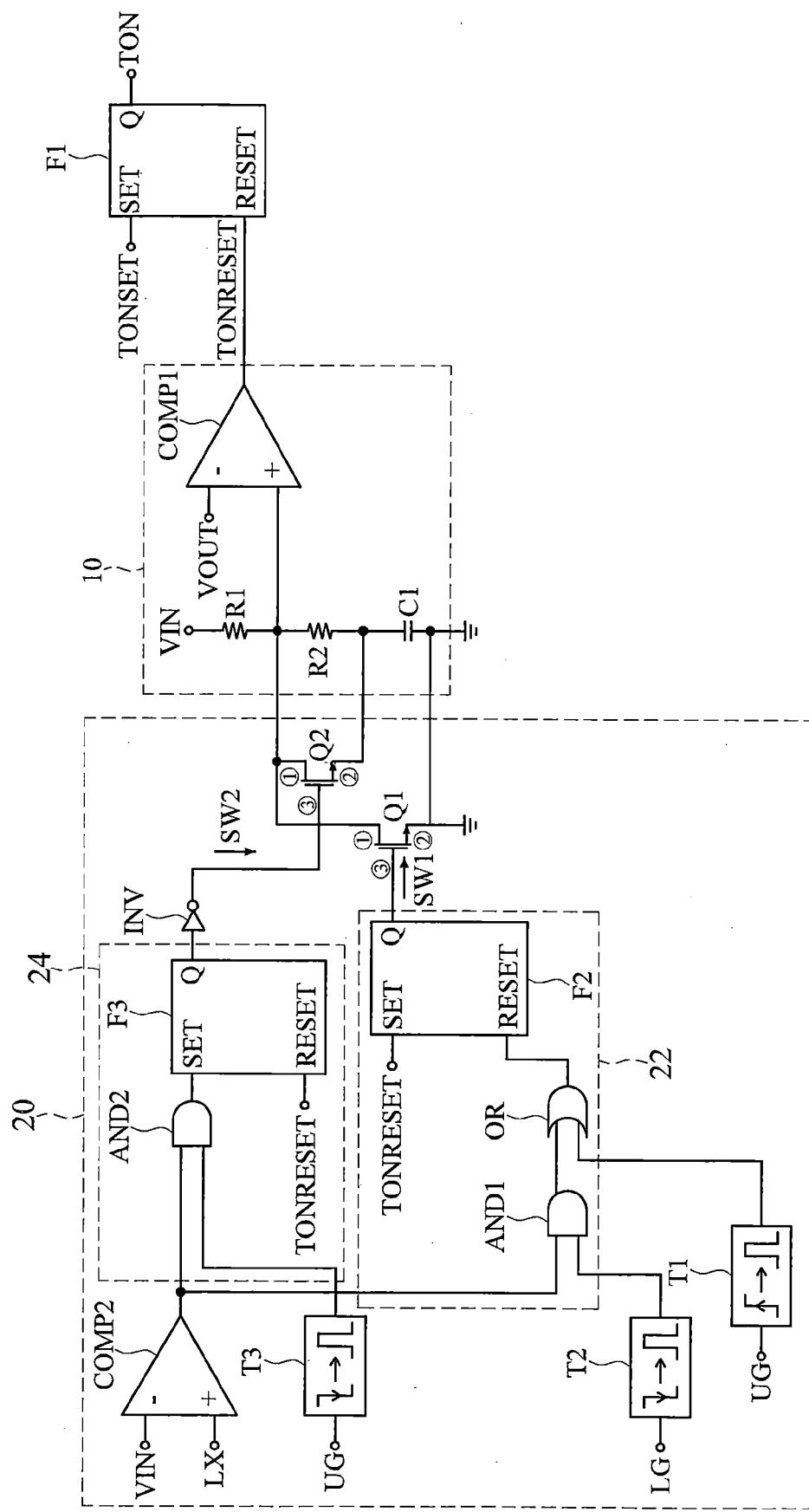


圖3

106P001646TW



四

I657651

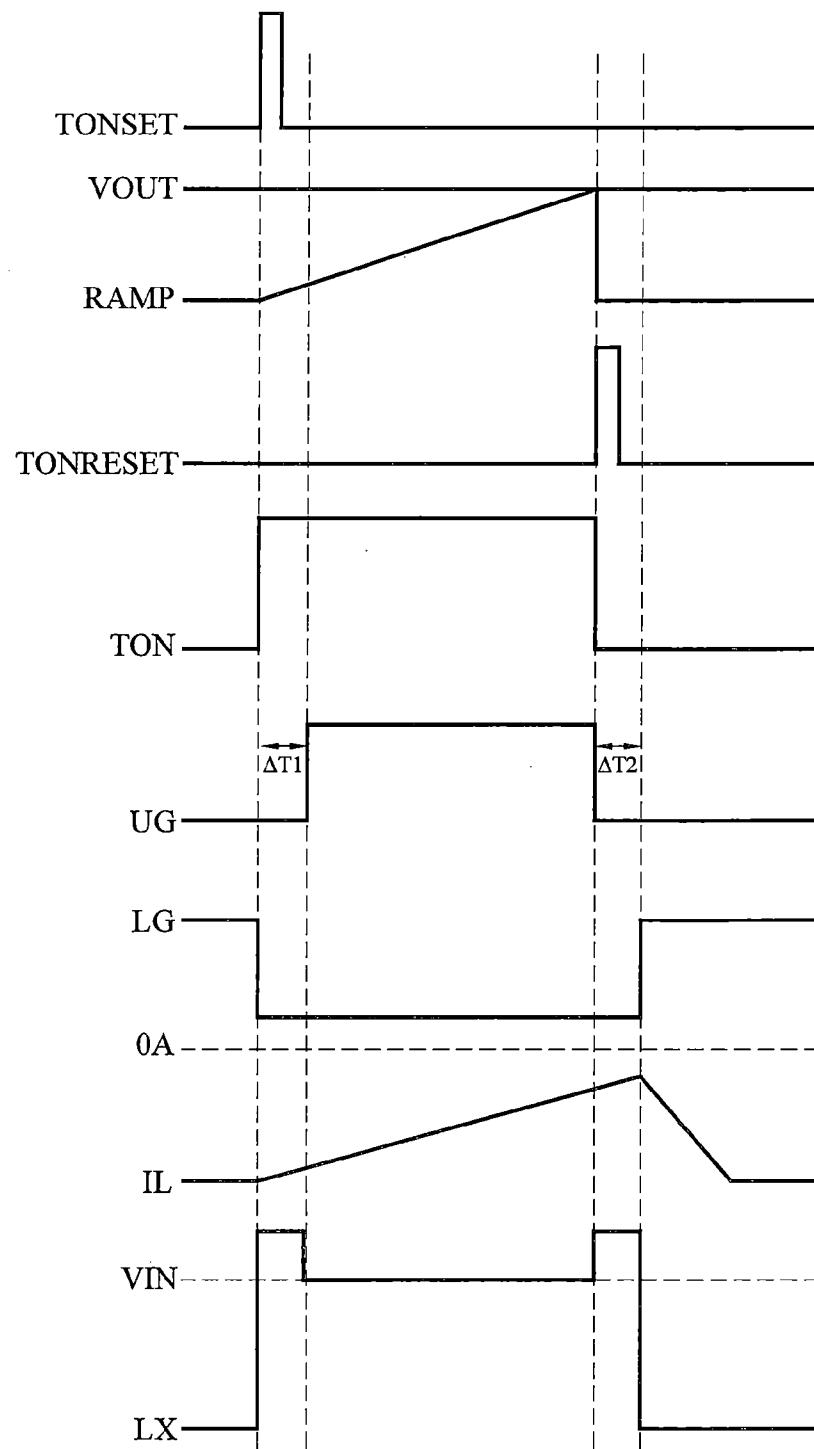


圖5

申請專利範圍

1. 一種頻率補償電路，用以產生一恆定時間導通訊號給一直流電壓轉換器，以維持該直流電壓轉換器中一上橋開關與一下橋開關的切換頻率，包括：

一計算電路，耦接於該直流電壓轉換器，用以產生一斜波電壓，並根據該斜波電壓與該直流電壓轉換器之輸出電壓產生一控制訊號，使得該恆定時間導通訊號根據該控制訊號產生；以及

一補償電路，耦接於該計算電路與該直流電壓轉換器，用以偵測該直流電壓轉換器中該上橋開關與該下橋開關之間之一節點的電壓，並根據該節點的電壓與該直流電壓轉換器之輸入電壓來控制該計算電路產生該斜波電壓；

其中，當該節點的電壓大於該直流電壓轉換器之輸入電壓時，該補償電路控制該計算電路產生該斜波電壓，當該斜波電壓小於該直流電壓轉換器之輸出電壓時，該計算電路產生低電位之該控制訊號使得該頻率補償電路產生高電位之該恆定時間導通訊號，而當該斜波電壓大於等於該直流電壓轉換器之輸出電壓時，該計算電路產生高電位之該控制訊號使得該頻率補償電路產生低電位之該恆定時間導通訊號。

2. 如請求項 1 所述之頻率補償電路，其中當該節點的電壓小於等於該直流電壓轉換器之輸入電壓時，該補償電路根據該直流電壓轉換器中該上橋開關的導通狀態控制該計算電路產生該斜波電壓。
3. 如請求項 1 所述之頻率補償電路，其中該計算電路包括：

一第一電阻，該第一電阻之一端接收於該直流電壓轉換器之輸入電壓；

一第一比較器，該第一比較器之非反向輸入端耦接於該第

一電阻之另一端，該第一比較器之反向輸入端接收於該直流電壓轉換器之輸出電壓，且該第一比較器之輸出端用以輸出該控制訊號；以及

一第一電容，該第一電容之一端耦接於該第一電阻之另一端，且該第一電容之另一端接地。

4. 如請求項 3 所述之頻率補償電路，其中該補償電路更包括：

一第二電阻，該第二電阻耦接於該第一電阻與該第一電容之間；

其中，該第二電阻之電阻值與該第一電容之電容值的乘積等於該直流電壓轉換器中該上橋電壓被關閉但該下橋開關未被導通之一時間區段。

5. 如請求項 4 所述之頻率補償電路，其中該補償電路包括：

一第一電晶體，該第一電晶體之第一端耦接於該第一比較器之非反相輸入端，且該第一電晶體之第二端接地；

一第二電晶體，該第二電晶體之第一端耦接於該第一比較器之非反相輸入端，且該第二電晶體之第二端耦接於該第二電阻與該第一電容之間；以及

一第一邏輯電路與一第二邏輯電路，分別用以根據該節點的電壓與該直流電壓轉換器之輸入電壓產生一第一開關訊號與一第二開關訊號，

其中，該第一電晶體之控制端接收該第一開關訊號，該第二電晶體之控制端接收該第二開關訊號，藉由該第一電晶體與該第二電晶體的導通與關閉來控制該計算電路所產生之該斜波電壓。

6. 如請求項 5 所述之頻率補償電路，其中該第一邏輯電路包括：

一正反器，該正反器之輸出端耦接於該第一電晶體之該控制端，且該正反器之設置端接收一設置訊號；