

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，有 無主張優先權日本 2001年06月08日 特願2001-173410 有 無 主張優先權

有關微生物已寄存於：

寄存日期：

，寄存號碼：

裝

訂

線

五、發明說明(1)

發明背景

[發明的技術領域]

本發明係有關投影機用顯示裝置，尤其係有關適用於相展開輸入經放大之類比影像信號之液晶顯示裝置之輸入圖像資料之圖像處理的有效技術。

[先前技藝]

近年來，液晶顯示裝置自小型顯示裝置廣泛普及於所謂OA機器等之顯示終端用。該液晶顯示裝置，基本上係在包含至少一方為透明玻璃板及塑膠基板等之一對絕緣基板間夾住液晶組成物之層(液晶層)，構成所謂的液晶面板(亦稱為液晶顯示元件或液晶單元)。

該液晶面板大致上區分成：在形成於絕緣基板之像素形成用之各種電極上選擇性施加電壓，使構成特定像素部分之液晶組成物之液晶分子的配向方向改變，以形成像素之形式(單純矩陣)；及形成上述各種電極與像素選擇用主動元件，藉由選擇該主動元件，使連接於該主動元件之像素電極及與該像素電極相對之基準電極間之像素的液晶分子配向方向改變，以形成像素之形式(主動矩陣)。

各像素上具有主動元件(如薄膜電晶體)，切換驅動該主動元件之主動矩陣型液晶顯示裝置，廣泛使用於筆記型個人電腦等顯示裝置上。一般而言，主動矩陣型液晶顯示裝置係採用所謂縱電場方式，其係於形成於一方基板之電極與形成於另一方基板之電極間施加用於改變液晶層之配向方向的電場。此外，使施加於液晶層之電場方向形成與基

五、發明說明(2)

板面大致平行之方向之所謂橫電場方式(亦稱為平面切換(IPS; In-Plane Switching)方式)之液晶顯示裝置已實用化。

另外，使用液晶顯示裝置之顯示裝置已實用化於液晶投影機。液晶投影機係將來自光源之照明光照射在液晶面板上，將液晶面板之圖像投影在螢幕上者。液晶投影機上使用之液晶面板包含反射型與透過型，採用反射型之液晶面板的情況下，可將幾乎整個像素區域形成有效之反射面，與透過型比較，有助於液晶面板之小型化、高精細化、高亮度化。此外，已知主動矩陣型液晶顯示裝置之中，有一種於形成像素電極之基板上亦形成驅動像素電極之驅動電路之所謂驅動電路一體型液晶顯示裝置。

再者，已知驅動電路一體型液晶顯示裝置之中，有一種並非絕緣基板，而係在半導體基板上形成像素電極及驅動電極之反射型液晶顯示裝置(Liquid Crystal on Silicon，以下亦稱為LCOS)。

此外，已知驅動電路一體型液晶顯示裝置之驅動方法中，有一種自外部以類比信號輸入影像信號至液晶顯示裝置，藉由驅動電路抽樣影像信號，並輸出至液晶面板的驅動方法。

發明概述

[發明所欲解決之問題]

抽樣影像信號之驅動方法，為求確保驅動電路取得影像信號時間，係採用將影像信號分割成數相之方法(相展開)。亦即，將藉由一條信號線所傳送之影像信號分攤在數條信

五、發明說明(3)

號線傳送。因將影像信號分攤成數條信號線輸出，可同時以數條電路取得影像信號，因而可延長取得影像信號之時間。然而，藉由相展開雖可確保取得影像信號之時間，但是發現會產生電路散亂的問題。亦即，為求輸出影像信號至數條信號線，在各信號線上設有輸出電路。該輸出電路之特性產生散亂時，顯示圖像上也同樣的產生散亂，而發生顯示品質下降的問題。

[解決問題之手段]

為求校正數條類比電路造成之散亂，係藉由在數位信號處理電路內設置數個類比電路部分之校正機構，以校正機構校正類比電路之散亂。

將具有修正各條類比電路上產生之散亂之資料作為參照表，藉由參照表修正數位信號，以校正類比電路產生之散亂。

圖式簡單說明

[圖式之簡單說明]

圖1係顯示本發明實施形態之液晶顯示裝置之大致構造的區塊圖。

圖2係顯示本發明實施形態之液晶顯示裝置之影像信號控制電路的區塊圖。

圖3A-D係說明相展開的時序圖。

圖4A-B係說明抽樣保持電路的時序圖。

圖5係顯示本發明實施形態之液晶顯示裝置之影像信號控制電路的區塊圖。

五、發明說明 (4)

圖6係顯示本發明實施形態之液晶顯示裝置之影像信號控制電路的區塊圖。

圖7A-B係說明放大電路之散亂的大致電路圖。

圖8係本發明實施形態之液晶顯示裝置之施加電壓—反射率特性圖。

圖9係說明交流化電路之散亂的大致電路圖。

圖10A-C係說明交流化電路之散亂的波形圖。

圖11係顯示本發明實施形態之液晶顯示裝置之影像信號控制電路的區塊圖。

圖12係顯示本發明實施形態之液晶顯示裝置之影像信號控制電路的區塊圖。

圖13係顯示本發明實施形態之液晶顯示裝置之影像信號控制電路的區塊圖。

圖14係顯示本發明實施形態之液晶顯示裝置之參照表的資料構造圖。

圖15係顯示轉送資料至本發明實施形態之液晶顯示裝置之參照表之路徑的大致電路圖。

圖16係顯示轉送資料至本發明實施形態之液晶顯示裝置之參照表之方法的時序圖。

圖17A-C係顯示藉由本發明實施形態之液晶顯示裝置之參照表實施校正方法的輸入—輸出對照圖。

圖18係藉由本發明實施形態之液晶顯示裝置之參照表校正交流化散亂的大致電路圖。

圖19A-B係藉由本發明實施形態之液晶顯示裝置之參照表

五、發明說明(5)

校正影像源間之差異的大致區塊圖。

圖20A-B係說明藉由本發明實施形態之液晶顯示裝置之參照表使灰階模擬性增加的方法。

圖21A-D係說明藉由本發明實施形態之液晶顯示裝置之參照表使灰階模擬性增加的方法。

圖22A-C係說明藉由本發明實施形態之液晶顯示裝置之參照表調整對比的方法。

圖23A-C係說明藉由本發明實施形態之液晶顯示裝置之參照表調整亮度的方法。

圖24係說明使本發明實施形態之液晶顯示裝置之參照表之接腳數減少方法的大致電路圖。

圖25係顯示本發明實施形態之液晶顯示裝置之影像信號控制電路的區塊圖。

圖26係說明本發明實施形態之液晶顯示裝置之參照表之資料轉送方法的大致電路圖。

圖27A-B係說明本發明實施形態之液晶顯示裝置將幀頻予以倍增化之方法的大致電路圖與時序圖。

圖28係說明本發明實施形態之液晶顯示裝置將幀頻予以倍增化之方法的大致電路圖。

圖29係說明本發明實施形態之液晶顯示裝置將幀頻予以倍增化之方法的時序圖。

圖30係說明本發明實施形態之液晶顯示裝置使用幀記憶體顯示測試圖案之方法的大致電路圖。

圖31係說明本發明實施形態之液晶顯示裝置使用幀記憶

五、發明說明(6)

體顯示靜止畫面之方法的大致電路圖。

圖32A-B係說明本發明實施形態之液晶顯示裝置使用幀記憶體調整會聚之方法的大致電路圖。

圖33係說明本發明實施形態之液晶顯示裝置之像素部的區塊圖。

圖34A-B係說明本發明實施形態之液晶顯示裝置之控制像素電位方法的大致電路圖。

圖35係說明本發明實施形態之液晶顯示裝置之控制像素電位方法的時序圖。

圖36係顯示本發明實施形態之液晶顯示裝置之像素電位控制電路構造的大致電路圖。

圖37A-D係顯示本發明實施形態之液晶顯示裝置之時脈反向器構造的大致電路圖。

圖38係顯示本發明實施形態之液晶顯示裝置之像素部的大致剖面圖。

圖39係顯示使用本發明實施形態之液晶顯示裝置之遮光膜形成像素電位控制線之構造的大致平面圖。

圖40A-B係顯示本發明實施形態之液晶顯示裝置之驅動方法的時序圖。

圖41A-B係顯示本發明實施形態之液晶顯示裝置之動作的大致圖。

圖42A-B係說明本發明實施形態之液晶顯示裝置之正極性、負極性波形的波形圖。

圖43係使用參照表作成本發明實施形態之液晶顯示裝置

五、發明說明(7)

之正極性、負極性信號的大致電路圖。

圖44A-B係說明本發明實施形態之液晶顯示裝置之動作的大致圖。

圖45係顯示本發明實施形態之液晶顯示裝置之液晶面板的大致平面圖。

圖46係顯示本發明實施形態之液晶顯示裝置之虛擬像素之驅動方法的大致電路圖。

圖47係本發明實施形態之液晶顯示裝置之主動元件周邊的大致剖面圖。

圖48係本發明實施形態之液晶顯示裝置之主動元件周邊的大致平面圖。

圖49係顯示本發明實施形態之液晶顯示裝置之液晶面板的大致圖。

圖50係顯示於本發明實施形態之液晶顯示裝置之液晶面板上連接可撓性印刷基板之狀態的大致圖。

圖51係顯示本發明實施形態之液晶顯示裝置的大致組裝圖。

圖52係顯示本發明實施形態之液晶顯示裝置的大致圖。

較佳之具體實施例說明

[發明之實施形態]

以下，參照圖式詳細說明本發明之實施形態。而用於說明發明實施形態之全部圖式中，具有相同功能者註記相同符號，並省略其重複說明。

圖1係顯示本發明實施形態之液晶顯示裝置之大致構造的

五、發明說明(8)

區塊圖。

本實施形態之液晶顯示裝置包含：液晶面板(液晶顯示元件)100、及顯示控制裝置111。液晶面板100包含：矩陣狀地設有像素部101的顯示部110、水平驅動電路(影像信號線驅動電路)120、垂直驅動電路(掃描信號線驅動電路)130、及像素電位控制電路135。此外，顯示部110、水平驅動電路120、垂直驅動電路130、與像素電位控制電路135係設於同一基板上。像素部101上設有被像素電極與反向電極之兩電極夾住的液晶層(圖上未顯示)。藉由在像素電極與反向電極之間施加電壓，利用液晶分子之配向方向等改變，同時對於液晶層之光之性質改變進行顯示。另外，本發明可有效適用於具有像素電位控制電路135之液晶顯示裝置，不過，並不限定於具有像素電位控制電路135的液晶顯示裝置。

顯示控制裝置111上自外部裝置(如個人電腦等)連接有外部控制信號線401。顯示控制裝置111使用自外部經由外部控制信號線401送達之時脈信號、顯示計時信號、水平同步信號、垂直同步信號等控制信號，輸出控制水平驅動電路120、垂直驅動電路130、及像素電位控制電路135的信號。

此外，顯示控制裝置111具有影像信號控制電路400。影像信號控制電路400上連接有顯示信號線402，自外部裝置輸入有顯示信號。顯示信號以構成顯示於液晶面板100之影像之方式，以一定順序傳送。例如，自位於液晶面板100左上方之像素起，依序傳送有1列部分的像素資料，並由上向下，自外部裝置依序傳送有各列的資料。影像信號控制電

五、發明說明(9)

路400係依據顯示信號形成影像信號，液晶面板100配合顯示影像之時序，供給影像信號至水平驅動電路120。

131係自顯示控制裝置111輸出之控制信號線，132係影像信號傳送線。另外，圖1中顯示1條影像信號傳送線132，不過，經由相展開成數相而設有數條影像信號傳送線132。有關相展開如後述。

影像信號傳送線132自顯示控制裝置111輸出，並連接於設於顯示部110之周邊的水平驅動電路120。數條影像信號線(亦稱為汲極信號線或垂直信號線)103自水平驅動電路120延伸於垂直方向(圖中之Y方向)。此外，數條影像信號線103並列設於水平方向(X方向)。影像信號藉由影像信號線103傳送至像素部101。

此外，顯示部110之周邊亦設有垂直驅動電路130。數條掃描信號線(亦稱為閘極信號線或水平信號線)102自垂直驅動電路130延伸於水平方向(X方向)。此外數條掃描信號線102並列設於垂直方向(Y方向)。藉由掃描信號線102傳送有接通/切斷設於像素部101之切換元件的掃描信號。

且顯示部110之周邊設有像素電位控制電路135。數條像素電位控制線136自像素電位控制電路135延伸於水平方向(X方向)。此外，數條像素電位控制線136並列設於垂直方向(Y方向)。藉由像素電位控制線136傳送有控制像素電極之電位的信號。

水平驅動電路120包含：水平移位暫存器121、及影像信號選擇電路123。控制信號線131及影像信號傳送線132自顯

五、發明說明(10)

示控制裝置111連接於水平移位暫存器121與影像信號選擇電路123，送出控制信號及影像信號。而有關各電路之電源電壓線省略其顯示，係供給有所需之電壓者。

顯示控制裝置111於自外部輸入垂直同步信號後，輸入有第一個顯示計時信號時，經由控制信號線131輸出啟動脈衝至垂直驅動電路130。其次，顯示控制裝置111依據水平同步信號，於各一個水平掃描時間(以下顯示成1h)，以依序選擇掃描信號線102之方式，輸出移位時脈至垂直驅動電路130。垂直驅動電路130依據移位時脈選擇掃描信號線102，輸出掃描信號至掃描信號線102。亦即，垂直驅動電路130於一個水平掃描時間1h之間，自圖1中上方起依序輸出選擇掃描信號線102的信號。

此外，顯示控制裝置111輸入有顯示計時信號時，將其判斷成開始顯示，並輸出影像信號至水平驅動電路120。影像信號雖係自顯示控制裝置111依序輸出，不過，水平移位暫存器121係依據自顯示控制裝置111送達之移位時脈輸出計時信號。計時信號係顯示取得須輸出影像信號選擇電路123至各掃描信號線102之影像信號的時序。

亦即，影像信號選擇電路123具有取得、保持影像信號至各影像信號線103的電路(抽樣保持電路)，該抽樣保持電路於輸入計時信號時取得影像信號。顯示控制裝置111配合輸入計時信號之時序輸出該抽樣保持電路須取得之影像信號至特定的抽樣保持電路。影像信號為類比信號，影像信號選擇電路123依據計時信號自類比信號中取得

五、發明說明(11)

一定之電壓作為影像信號(灰階電壓)，輸出該取得之影像信號至影像信號線103。輸出至影像信號線103之影像信號依據自垂直驅動電路130輸出有掃描信號之時序寫入像素部101的像素電極。

像素電位控制電路135依據來自顯示控制裝置111的控制信號，控制寫入像素電極之影像信號的電壓。自影像信號線103寫入像素電極之灰階電壓對於反向電極之基準電壓具有電位差。像素電位控制電路135供給控制信號至像素部101，使像素電極與反向電極間之電位差改變。而有關像素電位控制電路135詳述於後。

其次，使用圖2說明影像信號控制電路400。圖2係顯示本發明一種實施形態之液晶顯示裝置之影像信號控制電路400之電路構造的大致區塊圖。如前所述，顯示信號自外部經由顯示信號線402輸入至影像信號控制電路400。403係類比數位(AD)轉換電路。顯示信號為類比信號時，以AD轉換電路403將顯示信號轉換成數位信號。404為信號處理電路，係執行 γ 校正、解像度轉換等信號處理。另外，顯示信號為數位信號時，直接或經由各種介面電路，輸入顯示信號至信號處理電路404。

此外，信號處理電路404係執行幀頻的倍增化。需要顯示之信號自外部逐畫面送至影像信號控制電路400。將1個畫面部分之顯示上所需之信號送達的期間作為1幀周期，將幀周期之倒數作為幀頻。特別是，將自外部送出信號至液晶顯示裝置時，稱為外部幀周期，將顯示控制裝置111傳送信

五、發明說明 (12)

號至液晶面板100時，稱為液晶驅動幀周期。信號處理電路404對於外部幀頻，將液晶驅動幀頻提高至數倍。執行幀頻之倍增化係基於防止閃爍之目的。而有關幀頻之倍增化亦如後述。

405係數位類比(DA)轉換電路，DA轉換電路405將經過信號處理電路404信號處理之數位信號轉換成類比信號。406係放大交流化電路，放大交流化電路406放大自DA轉換電路405輸出之類比信號，並予以交流化。

一般而言，液晶顯示裝置中執行有使施加於液晶層之電壓極性周期地反轉的交流化驅動。執行交流化驅動之目的，在防止因直流電壓施加於液晶而造成老化。如前所述，像素部101上設有像素電極與反向電極，而執行交流化驅動的一種方法，係在反向電極上施加恆壓，在像素電極上施加對於反向電極為正極性、負極性之灰階電壓。另外，本說明書中之正極性與負極性之電壓係顯示以反向電極之電位做為基準之像素電極的電壓。反射型液晶顯示裝置LCOS係以幀周期執行該交流化驅動(幀反轉)。不使用線反轉、點反轉的理由，係因反射型液晶顯示裝置LCOS上未設置黑矩陣，無法遮蔽因點反轉產生之不需要之橫電場造成的光洩漏。但是，執行幀反轉時，於幀周期在顯示面上會產生閃爍(面閃爍)。如前所述，藉由使幀周期比肉眼的反應時間短，以降低面閃爍。

407係抽樣保持電路。抽樣保持電路407每隔一定期間取得自放大交流化電路406輸出之影像信號，並輸出至影像信

五、發明說明 (13)

號傳送線132。如前所述，影像信號傳送線132由數條形成，抽樣保持電路407將取得之電壓依序輸出至影像信號傳送線132。因而，影像信號被相展開成數相而輸出至影像信號傳送線132。

使用圖3說明相展開。為簡化說明，圖3係顯示影像信號傳送線132為3條時，亦即為相展開成3相時，圖3(a)係顯示輸入於抽樣保持電路407的影像信號。抽樣保持電路407於以圈起之數字顯示的期間取得影像信號。圖3(b)係顯示輸出至第一條影像信號傳送線132的影像信號。如期間①、④與⑦所示，每隔兩個期間自抽樣保持電路407輸出所取得之影像信號至第一條影像信號傳送線上。此外，由於係分開成3條影像信號傳送線132傳送影像信號，因此可使輸出影像信號的期間成為3倍。圖3(c)係顯示輸出至第二條影像信號傳送線132的影像信號，圖3(d)係顯示輸出至第三條影像信號傳送線132的影像信號。

由於將影像信號予以相展開，因此在設於液晶面板100之影像信號選擇電路123上可延長取得影像信號的期間。其中，抽樣保持電路407係用作可抽樣保持高速之信號的高性能電路。另外，又因形成1段抽樣保持，因此可使相展開後之影像信號的相位一致。藉由使影像信號的相位一致，液晶面板100內之影像信號選擇電路123可使用同一個抽樣時脈抽樣影像信號。

其次，使用圖4說明圖2所示之抽樣保持電路407的問題。圖2所示的電路方式，如圖4(a)所示，由於信號為低速時，

五、發明說明 (14)

抽樣期間SP足夠長，因此抽樣保持電路407中有足夠之抽樣正信號電平的界限，抽樣保持電路407造成的散亂小。但是，隨解像度提高，或信號因幀頻倍增化而加速時，如圖4(b)所示，影像信號波形近似三角波，因抽樣時脈之相位偏差及雜訊等，抽樣正信號電平的期間便短，容易造成錯誤抽樣，及因抽樣時序偏差造成電平散亂擴大。如此將造成顯示灰階被錯誤顯示，使顯示品質降低。

因而開發出圖5所示之構造的電路，作為因應高解像度、高幀頻造成之錯誤抽樣之對策的方法。該電路對於圖2的構造，係以數位信號執行抽樣保持處理者。來自外部之影像信號藉由AD轉換電路403轉換成數位信號。數位化之信號經信號處理電路404執行 γ 校正、解像度轉換、幀率轉換等信號處理後，以數位信號的形態被抽樣保持，並予以相展開。因以數位信號的形態予以相展開，因此抽樣保持的散亂被顯著改善，不發生相展開類比信號時的抽樣保持散亂。另外，所展開之各相信號係以後段之DA轉換電路405轉換成類比信號，並進行放大、交流化。

圖6顯示將圖5之電路的後段處理予以IC化的構造。其中410係經IC化的類比驅動器。以信號處理電路404執行 γ 校正、解像度轉換、幀率轉換等信號處理之數位信號輸入至類比驅動器410內。於類比驅動器410內，經抽樣保持電路409輸入之數位信號以數位的形態予以相展開，並以DA轉換電路405將各相之數位信號予以DA轉換，以放大交流化電路406放大、交流化。本構造將後段形成單晶片化，以簡

五、發明說明 (15)

化電路。

如前所述，由於圖5、圖6之構造係以數位信號進行抽樣保持，不發生抽樣保持散亂。因此於信號高速化時特別有效。抽樣保持數位信號，並予以相展開的方法，影像信號為“1”或“0”的數位信號，即使輸出至信號線上的電壓散亂，由於信號係以“1”或“0”的值取得，因此類比信號上不發生會造成問題的散亂。

另外，即使為分配影像信號至數條信號線的方法，因係數位信號，因此與類比信號比較，資料保持容易。影像信號係依據顯示之圖像解像度的周期信號，係按照構成畫面的順序，自外部裝置(如個人電腦)輸入，自AD轉換電路403輸出之數位信號亦按照自外部裝置輸入之影像信號的周期與順序。因此，係依序將取得之數位信號輸出至數條信號線，因此可以數位信號相展開。因而，發明人發現各相間因相展開後之電路特性而發生散亂的問題。其次，說明因該相展開後之電路發生的散亂。

構成電路之組件原本特性散亂。圖7顯示一種以運算放大器413構成之放大電路之範例。以下，使用圖7(a)所示之範例，試算因組件特性散亂造成信號的散亂。圖7(a)的電路中，由於電阻R1的電阻值為270 Ω ，電阻R2的電阻值為750 Ω ，此等電阻之散亂為 $\pm 0.5\%$ ，運算放大器413的增益散亂為 $\pm 0.025\%$ ，影像信號的振幅為1.2 V時，運算放大器413的放大率係以R2/R1之比來決定，因此，求因特性散亂，放大率為最大時與最小時之輸出電壓的振幅。

五、發明說明 (16)

最大時為 $1.2 \text{ V} \times ((750 \times 1.005) \div (270 \times 0.995) + 1) \times 1.00025$
 $= 4.568 \text{ V}$ 。最小時為 $1.2 \text{ V} \times ((750 \times 0.995) \div (270 \times 1.005) + 1)$
 $\times 0.99975 = 4.499 \text{ V}$ 。

因而，最大時與最小時之差為 $4.568 \text{ V} - 4.499 \text{ V} = 0.069 \text{ V}$ ，最大產生 69 mV 的散亂。該放大率之散亂如圖 7(b) 所示的波形。另外鉗位電壓 V_{crp} 供給有一定電壓，圖 7(b) 中為 1.0 V 。

此外，圖 8 顯示反射型液晶顯示裝置 (LCOS) 的施加電壓—反射率特性。由於相對反射率為 90% 時，施加電壓為 1.1 V ，相對反射率為 10% 時，施加電壓為 2.4 V ，因而 1.3 V 之電壓差顯示 256 灰階，圖 8 之傾斜為 $1.3 \text{ V} \div 256 \text{ 灰階} = 5.1 \text{ mV/灰階}$ 。因而，每 1 灰階之電壓約為 5 mV 。因此，散亂為 69 mV 時，即為 $69 \text{ mV} \div 5 \text{ mV/灰階} = 13.8 \text{ 灰階}$ 。因而，此時 69 mV 之散亂約產生 14 灰階的亮度差。

該放大電路之散亂成為影像信號傳送線 132 間的散亂。由於影像信號傳送線 132 間的散亂形成周期性之縱線亮度差，而呈現於液晶面板上的顯示圖像，因此造成顯示品質顯著降低的問題。

如圖 9 所示，放大交流化電路，除放大電路具有之運算放大器之外，交流化電路亦具有運算放大器，也須考慮交流化電路之反轉散亂。此外，如液晶面板 100 內之電晶體的特性散亂等亦為發生縱線的因素。

圖 10 顯示圖 9 所示之電路的散亂。圖 10(a) 顯示圖 7(b) 所示之輸入波形輸入於運算放大器 413 時之輸出至圖 9 中節點 A 的

五、發明說明 (17)

信號波形。圖10(b)顯示正極性用運算放大器415的輸出。正極性用運算放大器415為放大率為1的反轉放大電路，輸出如圖10(b)所示，係自供給有穩壓之反轉電平電壓減去輸入電壓的值。負極性用運算放大器414以放大率為1之緩衝器放大器直接輸出輸入波形。

圖10(c)顯示使用類比開關416，負極性用運算放大器414與正極性用運算放大器415之輸出交替輸出的狀態。而圖10(c)所示之影像信號係顯示常白時。因此，對於反向電極之基準電極Vcom，電位差小者形成高亮度(白顯示)。如圖10(c)所示，各電路之散亂形成影像信號傳送線132間的散亂。例如，影像信號傳送線132為n條時，第一條最小，第n條最大之形態的散亂時，由於每n條即在液晶面板上的顯示圖像上呈現縱線，因此使顯示品質顯著降低。

雖藉由調整各類比電路可校正散亂，但是調整組件數量多時，會顯著損及量產性。因以輸入於各類比電路前之數位信號校正類比電路之散亂而降低量產性。

圖11顯示使用參照表校正電路之散亂的電路構造。

以信號處理電路抽樣保持數位信號並予以相展開之各信號線分別具有參照表(LUT: Look Up Table, 以下亦稱LUT)420，各相獨立進行校正。由於各相之散亂不同，因此參照表420上預先求出最適切之資料。此外，校正資料係收納於其他記憶體等內，依需要轉送校正散亂之資料至參照表420。

圖11中，係以信號處理電路404執行 γ 校正、解像度轉換

五、發明說明 (18)

、幀率轉換等信號處理，且經相展開之數位信號輸入於參照表420內。參照表420將對應於輸入之數位信號的數位資料輸出至DA轉換電路405。DA轉換電路405將數位資料轉換成類比信號，並輸出至放大交流化電路406。

參照表420內收納有校正各相散亂的資料。係觀察、評估顯示畫面來進行收納於參照表420內之校正資料的設定。首先，將尚未校正之資料(標準資料)收納於參照表420內進行顯示，觀察各相之散亂。之後，亮度降低之以促使相亮度增加之係數乘於標準資料，予以校正資料，亮度增加之相選擇有亮度減少之係數。各相之亮度予以均一化時，此時之係數為最適切係數，並記錄於影像信號控制電路400內。

圖12顯示將圖11之電路的參照表420予以一個封裝體化，將後段處理予以IC化的構造。其中410係經IC化之類比驅動器，421係以開陣列等予以一個封裝體化之參照表420。以信號處理電路404執行 γ 校正、解像度轉換、幀率轉換、相展開等之信號處理的數位信號輸入於各相之參照表421內。於參照表421校正資料並輸出至類比驅動器410。於類比驅動器410執行有DA轉換、放大、交流化。本構造將各段形成一個封裝體化，以簡化電路。

另外，亦可分離信號處理電路與抽樣保持電路，將抽樣保持電路與參照表予以一個封裝體化。此外，一個封裝體中亦可以一個晶片之開陣列構成，亦可分割成數個晶片來構成。

五、發明說明 (19)

圖 13 顯示以一個封裝體構成信號處理電路 404 與參照表 420 的實施例。其中 422 係扁平封裝體，其內部具有信號處理電路 404 與參照表 420。信號處理電路 404 與參照表 420 亦可以一個晶片之陣列構成，亦可以數個晶片構成。

圖 14 顯示校正每一色 256 灰階資料之參照表 420 之資料構成的實施例。輸入資料為 8 位元，校正資料為 10 位元。校正資料使用可充分灰階表現之灰階數部分的位元數。參照表 420 以可讀出之記憶體 (RAM) 構成，將輸入之 256 灰階的影像信號作為位址，收納於位址內之 10 位元的資料作為校正資料輸出。

另外，若對於輸入資料具有輸出校正資料功能者，則可利用輸出校正資料的構造。例如，亦可對於輸入資料運算校正係數，使用輸出校正資料之信號處理電路。此外，參照表可利用位址與可在該位址內收納資料者，可由 RAM 或 ROM 等記憶體構成，亦可由邏輯電路構成。

一種對圖 14 所示之參照表 420 設定校正資料的方法顯示於圖 15。影像信號控制電路 400 內部之信號線的構成，其資料匯流排 435 以 10 位元構成，位址匯流排 436 以 8 位元構成。此外，資料處理用上設有微電腦 430。另外，微電腦 430 依需要亦可使用可執行資料處理的電路。設定校正資料時，自微電腦 430 送出 10 位元 \times 256 之校正用資料，並設定於參照表 420 用的 RAM 內 (路徑 ①)。

另外，一種以並聯通信設定 256 資料之時序顯示於圖 16。微電腦 430 於使構成 RAM 之晶片之晶片選擇信號 CS 為低電

五、發明說明 (20)

平時，依序輸出0~255之值至位址匯流排436。此外，於位址輸出的同時，以10位元輸出各位址各校正資料至資料匯流排435上。再者，於輸出校正資料的狀態下，輸出讀寫信號WR至資料匯流排435。RAM於讀寫信號WR開始時鎖存並收納資料。位址於讀寫信號WR開始時被增益，自位址0起依序至255設定資料。

自參照表420讀出校正資料時，經相展開之數位信號設定於位址匯流排436，RAM將位址匯流排436指示之位址的校正資料輸出至資料匯流排435上(圖15中之路徑②)。DA轉換電路405將藉由資料匯流排435輸入之數位資料轉換成類比信號並輸出至放大交流化電路上。

以參照表420校正資料顯示於圖17。以參照表420朝反方向校正類比電路上產生之特性散亂，校正後之輸出其散亂為最小。圖17(a)係類比電路特性為理想狀態時，對於輸入可獲得正常之輸出。其中451顯示對於輸入之正常的輸出特性。由於以線451顯示之特性為正常，因此參照表420之值選擇未經校正的值。452顯示未經校正時之參照表420的輸入與輸出特性。

其次，圖17(b)顯示類比電路特性對於正常值輸出高值時。其中454係顯示對於輸入，輸出為高值之特性的線。由於以線454顯示之輸入與輸出之特性顯示輸出為高值，因此參照表420選擇有輸出降低之校正資料。參照表420之特性如線455所示，形成對於未經校正時之線452輸出降低的值。

校正圖17(b)所示之散亂的方法，係觀察液晶面板之圖像

五、發明說明 (21)

，設於高亮度之相之參照表的特性為將形成圖17(b)之線455之係數自外部輸入於圖15所示的微電腦430。微電腦430自所輸入之係數與基準資料製作校正資料，製作參照表的資料。液晶面板上輸出有經校正的圖像。再者，需要校正時，重複同樣的操作，調整成畫面上觀察不出亮度不穩定。另外，用於自外部輸入係數之介面部連接於所設置的微電腦430。

經過設定之係數記錄於影像信號控制電路400內。於液晶顯示裝置開始動作時，藉由微電腦430，自標準資料與係數製作校正資料，並收納於參照表420內。

其次，圖17(c)顯示類比電路特性為對於正常值輸出低值時。其中456係顯示對於輸入，輸出為低值之特性的線。由於以線456顯示之輸入與輸出的特性，顯示輸出為低值，因此參照表420選擇有輸出提高之校正資料。參照表420之特性如線457所示，形成對於線452輸出提高的值。

另外，校正方法亦可以攝影裝置輸入液晶面板的圖像，自所輸入之圖像資料檢測亮度有不穩定之相，自動地算出係數，依據所算出之係數，於參照表420內製作校正資料。

如圖17所示，類比電路之散亂如放大率之散亂時，由於對於輸入，輸出之散亂係變化成線形，因此校正散亂的資料亦形成對於輸入變化成線形之值。因此，係數成於標準資料可求出校正資料。

圖18顯示校正交流化電路上產生之散亂時的構造。參照表每1相具有正極性用423與負極性用422的兩個表，與交流

五、發明說明 (22)

化信號同步，以類比開關417選擇。影像信號自負極性用運算放大器414輸出時，以負極性用參照表422校正，影像信號自正極性用運算放大器415輸出時，以正極性用參照表423校正。藉由預先在正極性用、負極性用之各參照表內設定校正資料，可校正正極與負極間的散亂。

圖19顯示藉由影像源，自數個參照表選擇一個參照表的方法。通常信號源係如個人電腦之視窗等圖形圖像、或電影、自然圖像等。預先製作適於此等數種影像源之 γ 校正資料等之參照表，藉由影像源切換開關來使用。圖19中顯示設置參照表用於3種影像源用。另外，當然可對應於影像源數量設置數種參照表。其中424為第一影像源用參照表，425為第二影像源用參照表，426為第三影像源用參照表。藉由開關418選擇使用那個參照表。

另外，開關418若為切換數位信號之傳遞路徑的開關時，亦可利用。圖19(b)顯示以邏輯電路構成開關418時。

使用圖20、圖21及數個參照表，說明模擬地提高灰階的方法。為 γ 校正用的參照表等時，如圖20(a)所示，對於輸入之輸出的變化小，輸出之灰階減少，畫質惡化。圖20(b)顯示輸出變化小之部分B的放大圖。圖20(b)之例中，如以符號C顯示之點，對於 $n+1$ 的輸入，希望輸出 m 與 $m+1$ 間的灰階，但因位元數的關係，僅可表現 m 或 $m+1$ 。因此，每幀切換兩個參照表，輸出中間灰階。

圖21(a)中之427為第一參照表，428為第二參照表，419為切換用類比開關。如圖21(b)所示，第一參照表427於 $n+1$ 輸

五、發明說明 (23)

入時，輸出 m 。如圖 21(c) 所示，第二參照表 428 於 $n+1$ 輸入時，輸出 $m+1$ 。使用類比開關 419，以幀周期交替切換第一參照表 247 與第二參照表 428 的輸出。藉此，如圖 21(d) 所示，可模擬地、視覺地顯示 m 與 $m+1$ 的中間灰階(圖中 D)。

其次，使用圖 22、圖 23 及參照表，說明調整對比及亮度的方法。另外，圖 22、圖 23 為簡化說明，係說明常黑時。亦即，電壓大時形成高亮度(白顯示)。圖 22 係調整對比之方法的說明圖。降低圖 22(a) 之顯示輸出對輸入之特性線 461 上顯示之資料的對比時，如圖 22(b) 所示，顯示特性之線 462 的傾斜減少。提高對比時，如圖 22(c) 所示，顯示特性之線 463 的傾斜增加。

圖 23 係調整亮度之方法的說明圖。降低圖 23(a) 之顯示輸出對輸入之特性線 461 上顯示之資料的亮度時，如圖 23(b) 所示，將顯示特性線 464 朝黑方向平行移動，如圖 23(c) 所示，提高亮度時，將顯示特性線 465 朝白方向平行移動。

圖 24 顯示設置類比開關，減少一個封裝體化之參照表 421 之接腳(pin)數的電路構造。另外，可以同樣的構造減少內外之介面的配線及接腳數。將數個參照表 420 收納於一個封裝體內時，電路構造雖簡化，不過會發生封裝體之接腳數增加的問題。由於參照表 420 與 DA 轉換電路 405 間之資料匯流排 435 為 10 位元，因此各相設置資料匯流排時，用於連接於資料匯流排之一個封裝化之參照表 421 的接腳數顯著增加。例如，12 相 10 位元時有 120 接腳。因而以內部開關 437 選擇各參照表的輸出，於相同時序，以外加開關 438 選擇輸出

五、發明說明 (24)

端。採用本電路構造，如為12相10位元時，因自120接腳減少至10接腳，因此可將使用之封裝體予以最小化。

其次，使用圖25，說明可省略配線數的構造。圖25之參照表420的位置係設於相展開用之抽樣保持電路404之前。顯示於圖25之構造可大幅省略參照表420與抽樣保持電路404間的配線數。如顯示於圖11的構造，在抽樣保持電路404與參照表420之間，傳送資料之信號線需要相展開的數量。於12相10位元時，配線數為120條。反之，於圖25所示的情況時，只須10位元部分的10條即可。

顯示於圖25之參照表420，顯示信號藉由顯示信號線402自外部裝置以一定順序送達影像信號控制電路。因而，配合顯示信號之順序，來律定相展開順序時，即使交替相展開之構造與校正之構造的位置亦無問題。亦即，若瞭解係第n個像資料，則可於相展開前進行第n個相散亂所需的校正。

如自AD轉換電路403輸出10位元之資料匯流排435。參照表420設有相展開之數，各參照表420上連接有資料匯流排435。影像信號控制電路400藉由自AD轉換電路403輸出之資料的順序，瞭解係何相的資料，而選擇校正之參照表420。

其次，使用圖26說明參照表資料的通信。設於參照表之資料量為每一色12相，10位元(2位元組)資料，256灰階時，為

$$12 \text{ 相} \times 2 \text{ 位元組} \times 256 \text{ 灰階} = 6144 \text{ 位元組}$$

五、發明說明 (25)

，3色時為

$$6144 \text{位元組} \times 3 \text{色} = 18432 \text{位元組}$$

。例如在外部個人電腦448內記錄有參照表資料，與顯示控制裝置111內之微電腦430進行資料通信，使用取入資料至參照表420的方法，以RS-232C，9600 bps之速度進行個人電腦-微電腦間通信時，最短需要15秒。而其中447為資料通信用的介面部。此外，個人電腦-微電腦間之資料通信並不限定於RS-232C，亦可使用其他方法(如USB、IEEE1394、SCSI、Bluetooth等)。

其次，考察儲存於設於影像信號控制電路400內之微電腦內藏的RAM時，發生增加消耗18432位元組區域的問題。

為求縮短通信時間及節約微電腦內藏RAM，將資料區分成 γ 校正用的標準資料429與差分資料。差分資料藉由外部裝置(個人電腦)觀察顯示圖像，並設有最佳值。於製作參照表資料時，於微電腦內，在標準資料429中，進行乘於差分資料運算來製作參照表資料。藉此，即使個人電腦-微電腦間之通信資料量增加，亦可避免擴大使用微電腦內藏RAM區域，取入資料至參照表。

其次，使用圖27說明將幀頻予以倍增化的方法。圖27(a)顯示使用2幀部分之幀記憶體，轉換幀頻之電路構造，與圖27(b)顯示形成兩倍速度時的時序圖。

轉換幀頻之電路包含：時序控制器432、有1幀部分容量之第一幀記憶體433、及第二幀記憶體434。影像信號輸入至時序控制器432，藉由時序控制器432中之開關操作，輸

五、發明說明 (26)

入至第一幀記憶體433與第二幀記憶體434。如頻率為兩倍時，自第一幀記憶體433與第二幀記憶體434以兩倍時脈讀出，並自時序控制器432輸出。

其次，說明時序。影像信號之輸入，於幀1的時序，直接寫入圖像資料至第一幀記憶體433。影像輸入於幀2之時序，寫入幀之圖像資料至第二幀記憶體434。與其同時，自第一幀記憶體433以兩倍速度讀出兩次幀1的資料。於幀3的時序，寫入幀3之圖像資料至第一幀記憶體433的同時，以兩倍速度讀出兩次第二幀記憶體434的資料。藉由重複上述操作，幀頻可輸出兩倍的信號。

圖28顯示使用1幀+1區塊部分之記憶體轉換幀頻時之電路構造，與圖29顯示時序圖。圖28中以記憶體容量為6區塊，1幀部分為例。電路包含：區分成7區塊之區塊記憶體440與時序控制器432。7個各記憶體區塊之輸入輸出係藉由時序控制器432控制。

其次，藉由圖29所示之時序圖說明動作。將1幀部分之影像信號分割成6個時序，分別為1-1~1-6。1-1之信號寫入區塊1內，1-2之信號寫入區塊2內，依序寫入信號至記憶體的各區塊內。繼續，與寫入時序非同步地自記憶體，以兩倍速度執行讀出，如圖29所示之輸出兩倍速度的影像信號。其次，以2-1之信號寫入區塊7，2-2之信號寫入區塊1之方式，重複以後步驟，並執行讀寫。該電路方式的優點為動作雖複雜，但可減少記憶體容量。愈增加分割區塊數，記憶體容量就愈小，但因其部分的動作趨於複雜，因

五、發明說明 (27)

此須考慮兩者的均衡。

圖30顯示使用記憶體輸出測試圖案的電路構造。通常每次係藉由影像信號進行電路的調整，不過，此時係使用點處理、色條圖、灰階等測試圖案。需要準備輸出此等圖案之個人電腦等作為信號源，不過使用本電路時，由於係在影像信號控制電路400內產生圖案，因此不需要此等信號源。電路包含：一般頻率轉換等上使用之幀記憶體431、預先寫入測試圖案的幀記憶體445、及時序控制器432。一般動作時，係自幀記憶體431輸出影像信號。測試圖案顯示時，切換開關，自測試圖案之幀記憶體445輸出影像信號。

圖31顯示使用幀記憶體431輸出靜止畫面的電路構造。靜止畫面輸出係於必須輸入不希望顯示之影像信號時等的有效功能。一般動作時，為隨時更新幀記憶體431內之影像信號，即時顯示有影像。遮斷影像信號之記憶體寫入時，由於影像不更新，因此係重複遮斷之前的信號，自記憶體讀出。如此，靜止畫面輸出係控制記憶體之寫入開關來執行。

圖32顯示使用幀記憶體431之電路會聚的調整。製品上使用數個顯示元件時(如2板或3板)，需要以像素單位合併此等相互的位置。通常微調整、合併顯示元件之位置，採用本方式時可不改變顯示元件之位置作調整。以下說明該方法。讀出寫入幀記憶體431內之影像信號時，調整位址及顯示位置。幀記憶體431之位址與顯示元件之像素一致時，如圖32(a)所示，對於記憶體內之影像信號的位置，係將讀出位

五、發明說明(28)

置之位址朝右方向偏移 n ，朝下方向偏移 m 。此時，顯示元件之顯示位置朝左方向移動 n 像素，朝上方向移動 m 像素。如此調整顯示元件的顯示位置。

其次，使用圖33說明像素部101，並使用像素電位控制電路說明使像素電極之電位改變的驅動方法。圖33係顯示像素部101之等效電路的電路圖。像素部101於鄰接於顯示部110之兩條掃描信號線102與鄰接之兩條影像信號線103的交叉區域(以4條信號線包圍之區域)上配置成矩陣狀。不過，圖33中為簡化圖式，僅顯示一個像素部。各像素部101包含：主動元件30與像素電極109。此外，像素電極109上连接有像素電容115。像素電容115之一方電極連接於像素電極109，另一方電極連接於像素電位控制線136。再者，像素電位控制線136連接於像素電位控制電路135。而圖33中，主動元件30係以p型電晶體顯示。

如前所述，掃描信號線102上自垂直驅動電路130輸出掃描信號。藉由該掃描信號控制主動元件30的接通、切斷。影像信號線103上作為影像信號供給有灰階電壓，主動元件30接通時，自影像信號線103供給灰階電壓至像素電極109。與像素電極109相對配置有反向電極107(共用電極)，像素電極109與反向電極107之間設有液晶層(圖上未顯示)。另外，圖33所示之電路圖上，像素電極109與反向電極107之間係顯示等效地连接有液晶電容108。藉由在像素電極109與反向電極107之間施加電壓，利用液晶分子之配向方向等改變，同時對於液晶層之光的性質改變來進行顯示。

五、發明說明 (29)

液晶顯示裝置之驅動方法，如前所述，係以在液晶層上未施加直流電流之方式執行交流化驅動。為求執行交流化驅動，將反向電極107之電位作為基準電位時，自影像信號選擇電路123對基準電位輸出正極性與負極性之電壓作為灰階電壓。但是，將影像信號選擇電路123形成耐正極性與負極性之電位差的高耐壓電路時，會發生主動元件30等電路規模變大的問題及動作速度遲緩的問題。此外，如圖10所示，影像信號控制電路400需要正極性側與負極性側的運算放大器。

因此，檢討自影像信號選擇電路123供給至像素電極109的影像信號，對於基準電位使用同極性之信號，同時執行交流化驅動。例如，自影像信號選擇電路123輸出之灰階電壓，對於基準電位使用正極性之電壓，對於基準電位將正極性之電壓寫入像素電極後，藉由降低自像素電位控制電路135施加於像素電容115之電極之像素電位控制信號的電壓，亦使像素電極109之電壓下降，可對基準電位產生負極性的電壓。使用此種驅動方法時，由於影像信號選擇電路123輸出之最大值與最小值的差異小，因此影像信號選擇電路123可形成低耐壓電路。另外，說明一種在像素電極109上寫入正極性電壓，藉由像素電位控制電路135使負極性電壓產生，而寫入負極性電壓使正極性電壓產生時，可藉由提高像素電位控制信號的電壓。

其次，使用圖34說明使像素電極109之電壓變動的方法。圖34為便於說明，係以第一電容器53表示液晶電容108

五、發明說明 (30)

，以第二電容器54表示像素電容115，以開關104表示主動元件30。將連接於像素電容115之像素電極109的電極作為電極56，將連接於像素電容115之像素電位控制線136之電極作為電極57。此外，以節點58顯示連接有像素電極109與電極56之點。此處為便於說明，其他寄生電容作為可忽略者，第一電容器53之電容為CL，第二電容器54之電容為CC。

首先，如圖34(a)所示，在第二電容器54之電極57上，自外部施加電壓V1。其次，藉由掃描信號，開關104接通時，電壓自影像信號線103供給至像素電極109及電極56。此時供給至節點58之電壓為V2。

其次，如圖34(b)所示，於開關104切斷時，使供給至電極57之電壓(像素電位控制信號)自V1下降至V3。此時，由於充電於第一電容器53與第二電容器54之電荷的總量不改變，因此節點58之電壓改變，節點58之電壓為 $V2 - \{CC/(CL + CC)\} \times (V1 - V3)$ 。

此時，第一電容器53之電容CL遠比第二電容器54之電容CC小($CL \ll CC$)時，成為 $CC/(CL + CC) \approx 1$ ，節點58之電壓為 $V2 - V1 + V3$ 。此時， $V2 = 0$ ， $V3 = 0$ 時，節點58的電壓為 $-V1$ 。

依據前述之方法，像素電極109上自影像信號線103供給之電壓對於反向電極107之基準電位成為正極性，負極性之信號可藉由控制施加於電極57之電壓(像素電位控制信號)形成。以此種方法形成負極性之信號時，無須自影像信號選

五、發明說明 (31)

擇電路123供給負極性之信號，可以低耐壓元件形成周邊電路。

其次，使用圖35說明圖33所示之電路的動作時序。其中 $\Phi 1$ 表示供給至影像信號線103的灰階電壓。 $\Phi 2$ 係供給至掃描信號線102的掃描信號。 $\Phi 3$ 係供給至像素電位控制線136之像素電位控制信號(降壓信號)。 $\Phi 4$ 表示像素電極109的電位。另外，像素電位控制信號 $\Phi 3$ 係圖32顯示之以電壓V3與V1振幅的信號。

說明圖35時， $\Phi 1$ 表示正極性用輸入信號 $\Phi 1A$ 與負極性用輸入信號 $\Phi 1B$ 。此時，所謂之負極性用，係指施加於像素電極之電壓藉由像素電位控制信號而變動，對於基準電位Vcom形成負極性時的信號者。本實施例係說明影像信號 $\Phi 1$ 包含正極性用輸入信號 $\Phi 1A$ 與負極性用輸入信號 $\Phi 1B$ ，同時對於施加於反向電極107之基準電位Vcom供給有使電位成為正極性的電壓。

圖35中，於期間t0至t2之間，顯示灰階電壓 $\Phi 1$ 為正極性用輸入信號 $\Phi 1A$ 時，首先，於t0輸出電壓V1，作為像素控制信號 $\Phi 3$ 。其次於時刻t1，掃描信號 $\Phi 2$ 被選擇，成為低電平時，圖31所示之p型電晶體30形成接通狀態，供給至影像信號線103之正極性用輸入信號 $\Phi 1A$ 寫入像素電極109。寫入像素電極109之信號於圖35中以 $\Phi 4$ 表示。此外，圖35中，於t2寫入像素電極109之電壓以V2A表示。其次，掃描信號 $\Phi 2$ 形成非選擇狀態，成為高電平時，電晶體30形成切斷狀態，像素電極109形成自供給電壓之影像信號線103切

五、發明說明 (32)

離的狀態。液晶顯示裝置表示依據寫入像素電極109之電壓V2A的灰階。

其次，說明自期間t2至t4之間 $\Phi 1$ 為負極性用輸入信號 $\Phi 1B$ 時。為負極性用輸入信號 $\Phi 1B$ 時，於時刻t2，掃描信號 $\Phi 2$ 被選擇，像素電極109上寫入有如 $\Phi 4$ 所示的電壓V2B。之後，使電晶體30處於切斷狀態，自時刻t2起2h(2水平掃描時間)後的時刻t3，供給至像素電容115之電壓如像素電位控制信號 $\Phi 3$ 所示，自V1降壓至V3。使像素電位控制信號 $\Phi 3$ 自V1變動成V3時，像素電容115發揮結合電容的功能，可依據像素電位控制信號 $\Phi 3$ 的振幅，降低像素電極的電位。藉此對於基準電位Vcom，可於像素內形成負極性的電壓V2C。

以前述之方法形成負極性的信號時，可以低耐壓元件形成周邊電路。亦即，由於自影像信號選擇電路123輸出之信號係正極性側之狹窄振幅的信號，影像信號選擇電路123可形成低耐壓電路。此外，不需要使用負極性側之運算放大器，且影像信號選擇電路123可以低電壓驅動時，由於其他周邊電路之水平驅動電路120、顯示控制裝置111等為低耐壓電路，因此可藉由低耐壓電路構成整個液晶顯示裝置。

其次，使用圖36顯示像素電位控制電路135之電路構造。其中SR為雙向移位暫存器，可於上下雙向移動信號。雙向移位暫存器SR以時脈反向器61, 62, 65, 66構成。其中67為電平移位器，69為輸出電路。雙向移位暫存器SR等以電源電壓VDD動作。電平移位器67轉換自雙向移位暫存器SR輸

五、發明說明 (33)

出之信號的電壓電平。自移位暫存器67輸出有具有高於電源電壓VDD之電位之電源電壓VBB與電源電壓VSS(GND電位)間之振幅的信號。輸出電路69供給有電源電壓VPP與VSS，依據自電平移位器67的信號，輸出電壓VPP與VSS至像素電位控制線136。圖35中說明之像素電位控制信號 $\Phi 3$ 之電壓V1為電源電壓VPP，電壓V3為電源電壓VSS。另外，圖36以包含p型電晶體與n型電晶體之反向器表示輸出電路69。藉由選擇供給至p型電晶體之電源電壓VPP與供給至n型電晶體之電源電壓VSS之值，可輸出電壓VPP與VSS作為像素電位控制信號 $\Phi 3$ 。

但是，如後述，由於形成p型電晶體之矽基板上供給有基板電壓，因此電源電壓VPP之值設定有對於基板電壓之適切值。

26為開始信號輸入端子，將其中一個控制信號之開始信號供給至像素電位控制電路135。SRn自圖36所示之雙向移位暫存器SR1，依據開始信號輸入與自外部所供給之時脈信號的時序，依序輸出計時信號。電平移位器67依據計時信號輸出電壓VSS與電壓VBB。輸出電路69依據移位暫存器67的輸出，輸出電壓VPP與電壓VSS至像素電位控制線136。藉由以形成圖35之像素電位控制信號 $\Phi 3$ 所示之時序的方式供給開始信號及時脈信號至雙向移位暫存器SR，可以希望之時序自像素電位控制電路135輸出像素電位控制信號 $\Phi 3$ 。另外，25係重設信號輸入端子。

其次，使用圖37(a)(b)，說明雙向移位暫存器SR上使用之

五、發明說明 (34)

時脈反向器 61, 62。其中 UD1 為第一方向設定線，UD2 為第二方向設定線。

第一方向設定線 UD1 於圖 36 中自下至上掃描時為 H 電平，第二方向設定線 UD2 於圖 36 中自上至下掃描時為 H 電平。圖 36 中為便於觀察圖式而省略結線，不過第一方向設定線 UD1 與第二方向設定線 UD2 均連接於構成雙向移位暫存器 SR 的時脈反向器 61, 62。

如圖 37(a) 所示，時脈反向器 61 包含 p 電晶體 71, 72 與 n 型電晶體 73, 74。p 型電晶體 71 連接於第二方向設定線 UD2，n 型電晶體 74 連接於第一方向設定線 UD1。因而，第一方向設定線 UD1 為 H 電平，第二方向設定線 UD2 為 L 電平時，時脈反向器 61 發揮反相器功能，第二方向設定線 UD2 為 H 電平，第一方向設定線 UD1 為 L 電平時，則形成高阻抗。

反之，時脈反向器 62 如圖 37(b) 所示，p 型電晶體 71 連接於第一方向設定線 UD1，n 型電晶體 74 連接於第二方向設定線 UD2。因而，第二方向設定線 UD2 為 H 電平時發揮反相器功能，第一方向設定線 UD1 為 H 電平時，形成高阻抗。

其次，時脈反向器 65 係圖 37(c) 所示的電路構造，CLK1 為 H 電平，CLK2 為 L 電平時，反轉輸出輸入，CLK1 為 L 電平，CLK2 為 H 電平時，形成高阻抗。

此外，時脈反向器 66 係圖 37(d) 所示的電路構造，CLK2 為 H 電平，CLK1 為 L 電平時，反轉輸出輸入，CLK2 為 L 電平，CLK1 為 H 電平時，形成高阻抗。圖 36 省略時脈信號線的結線，不過，圖 37 之時脈反向器 65, 66 上連接有時賣信號線

五、發明說明 (35)

CLK1, CLK2。

如以上之說明，可以時脈反向器61, 62, 65, 66構成雙向移位暫存器SR，依序輸出計時信號。此外，可以雙向移位暫存器SR構成像素電位控制電路135，雙向掃描像素電位控制信號 $\Phi 3$ 。亦即，垂直驅動電路130亦可以雙向移位暫存器構成，本發明之液晶顯示裝置可執行上下雙向掃描。因而，於上下顛倒顯示之圖像等時，係反轉掃描方向自圖中下方向上方掃描。因此，垂直驅動電路130自下向上掃描時，像素電位控制電路135亦藉由變更第一方向設定線UD1與第二方向設定線UD2之設定，對應成自下向上掃描。另外，水平移位暫存器121亦藉由同樣的雙向移位暫存器構成。

其次，使用圖38說明本發明之反射型液晶顯示裝置LCOS的像素部。圖38係本發明一種實施例之反射型液晶顯示裝置的模式剖面圖。圖38中之100係液晶面板，1係第一基板的驅動電路基板，2係第二基板的透明基板，3係液晶組成物，4係隔片。隔片4在驅動電路基板1與透明基板2之間形成一定間隔之單元間隙(cell gap)d。該單元間隙d中夾住液晶組成物3。5係反射電極(像素電極)，並形成於驅動電路基板1上。6係反向電極，在與反射電極5之間，於液晶組成物3上施加電壓。7, 8係配向膜，使液晶分子在一定方向上配向。30係主動元件，供給灰階電壓至反射電極5。

34係主動元件30之源極區域，35係汲極區域，36係閘極。38係絕緣膜，31係形成像素電容之第一電極，40係形成像素電容之第二電極。第一電極31與第二電極40經由絕緣

五、發明說明 (36)

膜38形成電容。圖38係將第一電極31與第二電極40作為形成像素電容之代表性電極來顯示，此外，若與像素電極電性連接之導體層、及與像素電位控制信號線電性連接之導體層，夾住電介質層相對時，亦可形成像素電容。

41係第一層間膜，42係第一導電膜。第一導電膜42自汲極區域35與第二電極40電性連接。43係第二層間膜，44係第一遮光膜，45係第三層間膜，46係第二遮光膜。第二層間膜43與第三層間膜45間形成有通孔42CH，第一導電膜42與第二遮光膜46電性連接。47係第四層間膜，48係形成反射電極5之第二導電膜。灰階電壓自主動元件30之汲極區域35，經由第一導電膜42、通孔42CH、第二遮光膜46，傳送至反射電極5。

本實施例之液晶顯示裝置為反射型，大量之光照射於液晶面板100。遮光膜以避免光入射驅動電路基板之半導體層的方式實施遮光。反射型液晶顯示裝置中，照射於液晶面板100之光自透明基板2側(圖38中上側)入射，透過液晶組成物3，以反射電極5反射，再度透過液晶組成物3及透明基板2，自液晶面板100出射。但是，照射於液晶面板100上之光的一部分，自反射電極5之間隙滲漏至驅動電路基板側。第一遮光膜44與第二遮光膜46設置成避免光入射主動元件30。本實施例以導電層形成該遮光膜，將第二遮光膜46電性連接於反射電極5，因第一遮光膜44上供給像素電位控制信號，因此亦具有將遮光膜作為像素電容之一部分的功能。

五、發明說明 (37)

另外，於第一遮光層44上供給像素電位控制信號時，可於供給有灰階電壓之第二遮光膜46與形成影像信號線103之第一導電層42及形成掃描信號線102之導電層(與閘極36同層之導電層)之間，設置第一遮光膜44作為電性屏蔽層。因而，第一導電層42及閘極36等與第二遮光膜46及反射電極5之間的寄生電容成分減少。如前所述，對於液晶電容CL，像素電容CC需要足夠大，不過，設置第一遮光膜44作為電性屏蔽層時，與液晶電容LC並聯之寄生電容亦變小，更具效率。再者，亦可減少雜訊自信號線傳入。

此外，採用反射型液晶顯示元件，於驅動電路基板1之液晶組成物3側之面形成反射電極5時，可使用不透明之矽基板等作為驅動電路基板1。此外，可將主動元件30及配線設於反射電極5之下，其具有可擴大構成像素之反射電極5，實現所謂高開口率的優點。此外，亦具有可自驅動電路基板1之內面釋放光照射於液晶面板100上產生之熱的優點。

其次，說明利用遮光膜作為像素電容之一部分。第一遮光膜44與第二遮光膜46經由第三層間膜45相對，形成像素電容的一部分。49係形成像素電位控制線136之一部分的導電層。第一電極31與第一遮光膜44藉由導電層49電性連接。此外，可使用導電層49形成自像素電位控制電路135至像素電容的配線。但是，本實施例係利用第一遮光膜44作為配線。圖39顯示利用第一遮光膜44作為像素電位控制線136的構造。

五、發明說明 (38)

圖 39 係顯示第一遮光膜 44 之配置的平面圖。其中 46 係第二遮光膜，為顯示位置而以點線顯示。42CH 係通孔，連接第一導電膜 42 與第二遮光膜 46。另外，圖 39 為便於說明第一遮光膜 44 而省略其他構造。第一遮光膜 44 具有像素電位控制線 136 之功能，並連接於圖中 X 方向形成。第一遮光膜 44 為發揮遮光膜之功能係形成覆蓋整個顯示區域，不過由於亦具備像素電位控制線 136 之功能，因此係延伸於 X 方向(與掃描信號線 102 並聯之方向)，並與 Y 方向並列形成線狀，連接於像素電位控制電路 135。此外，由於亦發揮像素電容之電極的功能，因此係以儘量以寬面積與第二遮光膜 46 重疊的方式形成。再者，作為遮光膜為求減少漏光，鄰接之第一遮光膜 44 的間隔宜儘量縮小形成。

但是，如圖 39 所示，縮小形成鄰接之第一遮光膜 44 的間隔時，第一遮光膜 44 之一部分則與鄰接之第二遮光膜 46 重疊。如前所述，本液晶顯示裝置可雙向掃描。因此，雙向掃描像素電位控制信號時，產生與次段之第二遮光膜 46 重疊時與不重疊時。於圖 39 自圖中上方至下方掃描時，第一遮光膜 44 與次段之第二遮光膜 46 重疊。

以下，使用圖 40 說明因第一遮光膜 44 之一部分與次段之第二遮光膜 46 重疊造成的問題與解決方法。圖 40(a) 係說明問題的時序圖。其中 $\Phi 2A$ 係任意列的掃描信號，形成第 A 列的掃描信號。 $\Phi 2B$ 係次段之列的掃描信號，形成第 B 列的掃描信號。另外，說明發生問題之期間 t_2 至 t_3 間，其他期間省略。

五、發明說明 (39)

圖 40(a) 中，第 A 列於自時刻 t_2 起 $2h$ (2 水平掃描時間) 後之時刻 t_3 ，使像素電位控制信號 $\Phi 3A$ 改變。於自時刻 t_2 起 $1h$ 後，掃描信號 $\Phi 2A$ 的輸出結束，被掃描信號 $\Phi 2A$ 驅動之第 A 列的主動元件 30 處於切斷狀態，第 A 列之像素電極 109 自影像信號線 103 切離。於自時刻 t_2 起 $2h$ 後之時刻 t_3 ，即使考慮因信號切換造成的延遲等，第 A 列之主動元件 30 仍處於徹底切斷狀態。但是，時刻 t_3 為第 B 列之掃描信號 $\Phi 2B$ 切換時。

由於第 A 列之第一遮光膜 44 與第 B 列之第二遮光膜 46 重疊，因此，在第 B 列之像素電極與第 A 列之像素電位控制信號線之間產生電容。由於時刻 t_3 為第 B 列之主動元件 30 形成切斷狀態與切離時，因此第 B 列之像素電極 109 並未自影像信號線 103 徹底切離。此時，與第 B 列之像素電極 109 間具有電容成分之第 A 列之像素電子控制信號 $\Phi 3A$ 切換時，由於像素電極 109 與影像信號線 103 之間並未徹底切離，因此電荷在影像信號線 103 與像素電極 109 之間移動。亦即，第 A 列之像素電子控制信號 $\Phi 3A$ 之切換影響寫入第 B 列之像素電極 109 的電壓 $\Phi 4B$ 。

該像素電子控制信號 $\Phi 3A$ 影響液晶顯示裝置之掃描方向一定與均一，影響並不明顯。但是，紅、綠、藍等各色上，具備液晶顯示裝置，重疊各液晶顯示裝置之輸出進行彩色顯示時，因液晶顯示裝置之光學性配置的理由，會發生僅一個液晶顯示裝置自下向上掃描，其他液晶顯示裝置則自上向下掃描。如此，數個液晶顯示裝置中發生掃描方向

五、發明說明 (40)

不同時，會因顯示品質不均一而損及美觀。

其次，使用圖40(b)說明解決方法。使第A列之像素電位控制信號 $\Phi 3A$ 自第A列之掃描信號 $\Phi 2A$ 開始起延後 $3h$ 輸出。此時，第B列之掃描信號 $\Phi 2B$ 亦為切換後，由於第B列之主動元件30徹底處於切斷狀態，因此，第A列之像素電位控制信號 $\Phi 3A$ 對寫入第B列之像素電極109之電壓 $\Phi 4B$ 的影響減少。

另外，此時，寫入有負極性用輸入信號的時間比正極性用輸入信號短 $3h$ ，例如掃描信號線102數量超過100時，為3%以下的值。因而，負極性用輸入信號與正極性用輸入信號之實效值的差亦可藉由基準電位 V_{com} 之值等調整。

其次，使用圖41說明供給至像素電容之電壓 V_{PP} 與基板電位 V_{BB} 的關係。圖41(a)顯示構成像素電位控制電路135之輸出電路69的反相器電路。

圖41(a)中之32係p型電晶體的通道區域，在矽基板1上藉由植入離子等方法形成有n型井。矽基板1上供給有基板電壓 V_{BB} ，n型井32之電位為 V_{BB} 。源極區域34與汲極區域35為p型半導體層，藉由植入離子等方法形成於矽基板1上。p型電晶體30之閘極36上施加有低於基板電壓 V_{BB} 之電位的電壓時，源極區域34與汲極區域35處於導通狀態。

一般而言，由於構造簡單，不需要設置絕緣部等，因此，相同之矽基板的電晶體上施加有共通之基板電位 V_{BB} 。本發明之液晶顯示裝置在相同之矽基板1上形成有驅動電路部的電晶體與像素部的電晶體。像素部之電晶體亦基於同

五、發明說明 (41)

樣的理由，施加有相同電位的基板電位VBB。

圖41(a)所示之反向器電路，其源極區域34上施加有供給至像素電容的電壓VPP。源極區域34為p型半導體層，在與n型井32之間形成pn接合。源極區域34之電位高於n型井32之電位時，發生電流自源極區域34流入n型井32的不良情況。因而，對於基板電壓VBB，電壓VPP設定成低電位。

如前所述，像素電極之電壓，於寫入像素電極之電壓為V2，液晶電容為CL，像素電容為CC，像素電極控制信號之振幅為VPP與VSS時，電壓下降後之像素電極的電壓係以 $V2 - \{CC/(CL + CC)\} \times (VPP - VSS)$ 表示。此時，VSS上選擇GND電位時，像素電極之電壓變動的大小係由電壓VPP、液晶電容CL、與像素電容CC決定。

以下，使用圖41(b)顯示 $CC/(CL + CC)$ 與電壓VPP的關係。另外，為求簡化說明，將基準電壓Vcom作為GND電位。此外，說明不施加電壓時成為白顯示(常白)方式，於像素電極上施加有灰階電壓時成為黑顯示(灰階最小)時。圖41(b)之Φ1顯示自影像信號選擇電路123寫入像素電極之灰階電壓。其係Φ1A為正極性時，Φ2A為負極性時之灰階電壓。由於係黑顯示，為使基準電壓Vcom與寫入像素電極之灰階電壓之電位差為最大，因此同時設定有Φ1A、Φ1B。圖41(b)中，由於Φ1A為正極性用信號，如先前所述，為使與基準電壓Vcom之電位差為最大，因而為+Vmax，Φ1B為Vcom(GND)，寫入像素電極後，使用像素電容降低。

Φ4A、Φ4B均顯示像素電極的電壓，Φ4A顯示 $CC/(CL +$

五、發明說明 (42)

CC)為1的理想情況時， $\Phi 4B$ 顯示 $CC/(CL + CC)$ 為1以下時。 $\Phi 4A$ 為負極性時，由於 $\Phi 1B$ 寫入有 $V_{com}(GND)$ ，因此，隨像素電極控制信號之振幅 V_{PP} 而降低之 $-V_{max}$ ，因 $CC/(CL + CC) = 1$ ，而成 $-V_{max} = -V_{PP}$ 。

反之，由於 $\Phi 4B$ 之 $CC/(CL + CC)$ 為1以下，因此，需要供給 $+V_{max} < V_{PP}2$ 之像素電極控制信號。如前所述，由於需要為 $V_{PP} < V_{BB}$ ，因此形成 $+V_{max} < V_{PP} < V_{BB}$ 的關係。此時，為形成低耐壓電路，係使用降低像素電壓的方法，不過，像素電極控制信號之電壓 V_{PP} 形成高電壓時，發生基板電壓 V_{BB} 形成高電壓，結果形成高耐壓電路的不良情況。因而，宜儘量使 $CC/(CL + CC)$ 為1，亦即，須規定 CL 與 CC 之值，使 $CL \ll CC$ 。

另外，於先前之玻璃基板上形成薄膜電晶體之液晶顯示裝置，由於需要儘量擴大(所謂之高開口率化)像素電極，因此為儘量可實現 $CL = CC$ 的程度。此外，由於本發明之液晶顯示裝置之驅動電路部與像素部形成於同一個矽基板上者，因此，基板電位 V_{BB} 為高電壓時，會造成無法低耐壓化的問題。

其次，使用圖42說明負極性用之灰階電壓。並藉由圖43說明使用參照表形成負極性用之灰階電壓的方法。另外，圖42繼續為求簡化說明，將基準電壓 V_{com} 作為 GND 電位。此外，說明不施加電壓時成為白顯示(常白)的方式時。

圖42(a)之 $\Phi 1$ 顯示自影像信號選擇電路123寫入像素電極的灰階電壓，圖42(b)之 $\Phi 4$ 顯示像素電極的電壓。首先，說

五、發明說明 (43)

明欲成為黑顯示(灰階最小)在像素電極上施加有灰階電壓時。其顯示 $\Phi 1A1$ 為正極性時， $\Phi 1B1$ 為負極性時。由於係黑顯示，為使基準電壓 V_{com} 與寫入像素電極之灰階電壓之電位差為最大，因此同時設有 $\Phi 1A$ 、 $\Phi 1B$ 。

圖42(b)中，由於 $\Phi 1A1$ 為正極性用信號，像素電極之電壓，如先前所述，為使與基準電壓 V_{com} 之電位差為最大，因而為 $+V_{max}$ 。反之，負極性用信號之 $\Phi 1B1$ 於寫入像素電極後，使用像素電容被降低而成為 $-V_{max}$ 。

其次，說明欲成為白顯示(灰階最大)，在像素電極上施加有灰階電壓時。其顯示 $\Phi 1A2$ 為正極性時， $\Phi 1B2$ 為負極性時。由於係白顯示，為使基準電壓 V_{com} 與寫入像素電極之電壓之電位差為最小，因此同時設有 $\Phi 1A2$ 、 $\Phi 1B2$ 。

圖42(b)中，由於 $\Phi 1A2$ 為正極性用信號，如先前所述，為使與基準電壓 V_{com} 之電位差為最小，因而為 $+V_{min}$ 。負極性用信號之 $\Phi 1B2$ 於寫入像素電極後，使用像素電容被降低。由於被降低之電壓為 V_{PP} ，因此選擇被降低後成為 $-V_{min}$ 的電壓作為 $\Phi 1B2$ 。

如圖42所示，負極性用信號 $\Phi 1B1$ 、 $\Phi 1B2$ 如先前採用之方法，並非單純地反轉正極性用信號 $\Phi 1A1$ 、 $\Phi 1A2$ 之電壓。因而係使用參照表作成負極性用信號。圖43顯示使用參照表作成負極性用信號之影像信號控制電路400的區塊圖。其中422係負極性用參照表，423係正極性用參照表。由於負極性用信號係使用像素電容作成，因此不使用負極性、正極性用運算放大器。

五、發明說明 (44)

正極性用參照表422內使用有執行散亂校正的校正資料。而負極性用參照表423內除執行散亂校正之校正資料之外，亦包含藉由像素電容而降低，成為負極性用信號的校正。藉由交流化信號切換類比開關417，正極性用信號與負極性用信號傳送至DA轉換電路405。

其次，說明反射型液晶顯示裝置的動作。已知的一種反射型液晶顯示元件為電場控制複折射模式(ELECTRICALLY CONTROLLED BIREFRINGENCE MODE)。電場控制複折射模式在反射電極與反向電極之間施加電壓，使液晶組成物之分子排列改變，結果使液晶面板中之複折射率改變。電場控制複折射模式係利用該複折射率之改變作為光透過率之改變以形成影像者。

繼續，使用圖44說明一種電場控制複折射模式之單偏光板絞合向列模式(SPTN)。其中9係以偏光分束器將自光源(圖上未顯示)之入射光L1分割成兩個偏光，出射成為直線偏光之光L2。圖44顯示入射液晶面板100之光使用透過偏光分束器9之光(P波)，不過亦可使用以偏光分束器9反射之光(S波)。液晶組成物3使用液晶分子長軸對驅動電路基板1與透明基板2平行排列，介電異方性為正向列液晶。此外，液晶分子藉由配向膜7, 8，以約90度扭轉之狀態配向。

首先，顯示圖44(a)上未施加電壓時。入射於液晶面板100之光藉由液晶組成物3之複折射性而成橢圓偏光，反射電極5面上形成圓偏光。以反射電極5反射之光再度通過液晶組成物3中，再度形成橢圓偏光，並於出射時恢復成直線偏光

五、發明說明 (45)

，出射對入射光L2旋轉90度相位之光L3(S波)。出射光L3再度入射偏光分束器9，並被偏光面反射而形成出射光L4。照射該出射光L4至螢幕等上進行顯示。此時，於未施加電壓時，形成光出射之所謂的常白(常開)的顯示方式。

反之，圖44(b)顯示在液晶組成物3上施加有電壓時。液晶組成物3上施加有電壓時，由於液晶分子排列於電場方向，因此液晶內引起複折射的比率減少。因而以直線偏光入射於液晶面板100之光L2直接被反射電極5反射，形成與入射光L2相同偏光方向之光L5出射。出射光L5透過偏光分束器9恢復成光源。因而螢幕等上無光照射而成黑顯示。

單偏光板絞合向列模式，由於液晶分子之配向方向與基板平行，因此可使用一般之配向方法，處理穩定性良好。此外，由於使用常白，因此於低電壓側對引起顯示不良可保持餘裕。亦即，常白方式可於施加高電壓的狀態下獲得暗電平(黑顯示)。該高電壓的情況下，由於絕大部分液晶分子集中於垂直於基板面的電場方向，因此暗電平顯示與低電壓時之初期配向狀態無關。再者，肉眼將亮度不均勻作為亮度之相對性比率來辨識，且對亮度具有接近對數範圍的反應。因而肉眼對暗電平的變動敏感。基於此種理由，常白方式為對初期配向狀態造成亮度不均勻的有效顯示方式。

但是，上述電場控制複折射模式要求高的單元間隙精度。亦即，由於電場控制複折射模式係利用光通過液晶層中產生之異常光與常光間的相位差，因此透過光強度與異常

五、發明說明 (46)

光及常光間的延遲 $\Delta n \cdot d$ 有關。其中， Δn 為折射率異方性， d 為藉由隔片 4 所形成之透明基板 2 與驅動電路基板 1 之間的單元間隙(參照圖 38)。

因而，本實施例考慮顯示不均勻，其單元間隙精度係在 $\pm 0.05 \mu\text{m}$ 以下。此外，反射型液晶顯示元件，由於入射於液晶之光以反射電極反射而再度通過液晶層，因此使用相同之折射率異方性 Δn 的液晶時，對於透過型液晶顯示元件，單元間隙 d 為一半。一般之透過型液晶顯示元件時之單元間隙 d 約為 $5\sim 6 \mu\text{m}$ ，而本實施例則約為 $2 \mu\text{m}$ 。

由於本實施例係對應於高單元間隙精度與更窄之單元間隙，因此係使用在驅動電路基板 1 上形成柱狀隔片的方法來取代先前之散佈間隔粒法。

圖 45 顯示說明設於驅動電路基板 1 上之反射電極 5 與隔片 4 之配置的模式平面圖。為保持一定間隔，係在整個驅動電路基板上成矩陣狀形成有許多隔片 4。反射電極 5 係液晶顯示元件形成圖像的最小像素。圖 45 為求簡化，係以符號 5A, 5B 所表示之縱 4 像素、橫 5 像素顯示。另外，以符號 5B 表示最外側的像素群，其內側之像素群則以符號 5A 表示。

圖 45 縱 4 像素、橫 5 像素的像素形成顯示區域。以液晶顯示元件表示之影像形成於該顯示區域內。顯示區域外側設有虛擬像素 113。該虛擬像素 113 的周邊，以與隔片 4 相同的材料設有周邊框 11。再者，周邊框 11 的外側塗敷有密封材料 12。其中 13 係外部連接端子，用於供給外部信號至液晶面板 100 上。

五、發明說明 (47)

隔片4與周邊框11的材料使用樹脂材料。樹脂材料如可使用株式會社JSR製之化學放大型負型光阻「BPR-113」(商品名稱)。於形成有反射電極5之驅動電路基板1上，以自旋式塗敷法等塗敷光阻材料，使用掩模將光阻曝光成隔片4與周邊框11的圖案。之後使用除去劑，將光阻予以顯像，以形成隔片4與周邊框11。

將光阻材料等作為原料形成隔片4與周邊框11時，可以塗敷之材料的膜厚控制隔片4與周邊框11的高度，可以高精度形成隔片4與周邊框11。此外，隔片4的位置可以掩模圖案決定，可在希望的位置上正確地設置隔片4。液晶投影機在像素上存在隔片4時，會發生在放大投影之影像上看出隔片影像的問題。因係藉由掩模圖案之曝光、顯像以形成隔片4，於顯示影像時，可在不致發生問題的位置上設置隔片4。

此外，由於係與隔片4同時地形成周邊框11，因此將液晶組成物3封入驅動電路基板1與透明基板2之間的方法，可採用將液晶組成物3滴在驅動電路基板1上，之後，將透明基板2接合於驅動電路基板1上的方法。

將液晶組成物3配置於驅動電路基板1與透明基板2之間，組裝液晶面板100後，於周邊框11所包圍的區域內保有液晶組成物3。此外，於周邊框11外側塗敷有密封材料12，將液晶組成物3封入液晶面板100內。如前所述，由於周邊框11係使用掩模圖案所形成，因此可以高位置精度形成在驅動電路基板1上。因而，可以高精度設定液晶組成物3的邊界。此外，周邊框11亦可以高精度設定密封材料12的形成區

五、發明說明 (48)

域邊界。

密封材料12具有固定驅動電路基板1與透明基板2之功能、及藉由液晶組成物3以阻止有害物質進入的功能。塗敷具流動性之密封材料12時，周邊框11形成密封材料12的阻擋物。作為密封材料12之阻擋物，可藉由設置周邊框11，擴大液晶組成物3之邊界及密封材料12之邊界上的設計餘裕，可縮小(窄額緣化)液晶面板100之端邊至顯示區域之間。

由於係以包圍顯示區域之方式形成有周邊框11，因此於研磨處理驅動電路基板1時，會發生因周邊框11而無法順利研磨周邊框11附近的問題。由於係將液晶組成物3配向於一定的方向，因此形成配向膜以進行研磨處理。本實施例係於驅動電路基板1上形成有隔片4、周邊框11後，塗敷有配向膜7。之後，液晶組成物3配向於一定方向，使用布等研磨配向膜7，來進行研磨處理。

研磨處理時，由於周邊框11突出於驅動電路基板1，因此周邊框11附近的配向膜7因周邊框11形成之階差無法徹底研磨。因此，周邊框11附近容易產生液晶組成物3之配向不均一的部分。為消除液晶組成物3之配向不良造成的顯示不均勻，係將周邊框11之內側數像素作為虛擬像素113，作為與顯示無關的像素。

然而，設置虛擬像素113，與像素5A, 5B同樣地供給信號時，由於在虛擬像素113與透明基板2之間存在液晶組成物3，因此發生亦觀察出虛擬像素113之顯示的問題。使用常白時，在液晶組成物3上未施加電壓時，虛擬像素113變白顯

五、發明說明 (49)

示。因而顯示區域邊界變得不明確，損及顯示品質。雖亦考慮到將虛擬像素113予以遮光，然因像素與像素之間隔為數 μm ，因此在顯示區域的邊界很難精度良好地形成遮光框。因此，在虛擬像素113上供給成為黑顯示的電壓，而觀察出作為包圍顯示區域的黑框。

圖46說明虛擬像素113的驅動方法。由於虛擬像素113上供給成為黑顯示的電壓，因此設有虛擬像素的區域成為一面黑顯示。成為一面黑顯示時，與設於顯示區域上之像素同樣地，不需要個別地設置，可電性連接設置數個虛擬像素。此外，考慮驅動所需時間時，無須針對虛擬像素而設置寫入時間。因此，可連續設置數個虛擬像素的電極，構成一個虛擬像素電極。但是，由於連續數個虛擬像素構成一個虛擬像素時，像素電極之面積增加，導致液晶電容變大。如前所述，液晶電容變大時，使用像素電容降低像素電壓的效率下降。

因此，虛擬像素亦與顯示區域之像素同樣地個別地設置。但是，與有效像素同樣地執行各列的寫入時，驅動重新設置之數列虛擬列的時間變長。因而發生執行寫入該部分有效像素之時間縮短的問題。反之，執行高精細顯示的情況下，由於輸入高速的影像信號(點時脈高的信號)，因此逐漸產生對於像素寫入時間的限制。因此，為求於一個畫面寫入期間，節約數列部分的寫入時間，如圖43所示，虛擬像素係自垂直驅動電路130之垂直雙向移位暫存器VSR輸出數列部分的計時信號，輸入於數個電平移位器67與輸出電

五、發明說明 (50)

路69，以輸出掃描信號。此外，同樣地，像素電位控制電路135亦自雙向移位暫存器SR輸出數列部分的計時信號，輸入於數個電平移位器67與輸出電路69，以輸出像素電極控制信號。

其次，使用圖47、圖48詳細說明設於驅動電路基板1上之主動元件30及其周邊構造。圖47、圖48中與圖38相同之符號係顯示相同的構造。圖48係顯示主動元件30周邊的大致平面圖。圖47係沿圖48之I-I線的剖面圖，不過，圖47與圖48之各構造間的距離不一致。此外，圖48顯示掃描信號線102與閘極36、影像信號線103與源極區域35、汲極區域34、形成像素電容之第二電極40、與第一導電層42、以及接觸孔35CH, 34CH, 40CH, 42CH的位置關係，而省略其他的構造。

圖47中之1係驅動電路基板的矽基板，32係以離子植入形成於矽基板1上的半導體區域(p型井)，33係通道阻擋物，34係以離子植入導電化，形成於p型井32內的汲極區域，35係以離子植入形成於p型井32內的源極區域，31係以離子植入導電化，形成於p型井32內之像素電容的第一電極。另外，本實施例係以p型電晶體表示主動元件30，不過亦可採用n型電晶體。

36係閘極，37係緩和閘極端部之電場強度的偏壓區域，38係絕緣膜，39係電性分離電晶體間的場氧化膜，40係形成像素電容之第二電極，經由絕緣膜38，在與設於矽基板1上之第一電極21間形成電容。閘極36與第二電極40包含在

五、發明說明 (51)

絕緣膜38上堆疊用於降低主動元件30之臨限值的導電層與低電阻的導電層等雙層膜。雙層膜可使用如多晶矽與矽化鎢之膜。41係第一層間膜，42係第一導電膜。第一導電膜42包含防止接觸不良之阻隔金屬與低電阻之導電膜的多層膜。第一導電膜可使用如以濺射形成之鈦、鎢與鋁的多層金屬膜。

圖48中之102係掃描信號線。掃描信號線102於圖48中係延伸於X方向，並列設於Y方向上，供給有接通、切斷主動元件30的掃描信號。掃描信號線102與閘極相同，包含雙層膜，可使用如堆疊多晶矽與矽化鎢的雙層膜。影像信號線103延伸於Y方向並列設於X方向上，並供給有寫入反射電極5的影像信號。影像信號線103與第一導電層42相同，包含多層金屬膜，可使用如鈦、鎢與鋁之多層金屬膜。

影像信號通過在絕緣膜38與第一層間膜41上開設之接觸孔35CH，藉由第一導電膜42傳送至汲極區域35。在掃描信號線102上供給有掃描信號時，主動元件30接通，影像信號自半導體區域(p型井)32傳送至源極區域34，並通過接觸孔34CH，傳送至第一導電膜42。傳送至第一導電膜42之影像信號通過接觸孔40CH傳送至像素電容之第二電極40。

此外，如圖47所示，影像信號通過接觸孔42CH，傳送至反射電極5。接觸孔42CH形成於場氧化膜39上。由於場氧化膜39膜厚較厚，因此場氧化膜上與其他構造比較，形成較高位置。接觸孔42CH係設於場氧化膜39上，可藉由上層之導電膜形成接近位置，縮短接觸孔之連接部的長度。

五、發明說明 (52)

繼續，如圖47所示，第二層間膜43絕緣第一導電膜42與第二導電膜44。第二層間膜43由掩埋各構造物所產生之凹凸的平坦化膜43A與覆蓋其上之絕緣膜43B的兩層所形成。平坦化膜43A係塗敷自旋玻璃(SOG; spin on glass)形成。絕緣膜43B係原矽酸乙酯 (TEOS; Tetraethylorthosilicate)膜，反應氣體係使用TEOS，並藉由CVD形成氧化矽膜者。

形成第二層間膜43後，藉由化學機械研磨(CMP)來研磨第二層間膜43。第二層間膜43藉由CMP研磨予以平坦化。在平坦化之第二層間膜上形成有第一遮光膜44。第一遮光膜44與第一導電膜42同樣地，以鎢與鋁之多層金屬膜形成。

第一遮光膜44約覆蓋整個驅動電路基板1，開口僅有圖45所示之接觸孔42CH的部分。第一遮光膜44上以TEOS膜形成有第三層間膜45。繼續在第三層間膜45上形成有第二遮光膜46。第二遮光膜46與第一導電膜42同樣地，以鎢與鋁之多層金屬膜形成。第二遮光膜46以接觸孔42CH與第一導電膜42連接。接觸孔42CH為構成連接，堆疊有形成第一遮光膜44之金屬膜與形成第二遮光膜46之金屬膜。

以導電膜形成第一遮光膜44與第二遮光膜46，其間以絕緣膜(介電膜)形成第三層間膜45，在第一遮光膜44上供給像素電位控制信號，在第二遮光膜46上供給灰階電壓時，可以第一遮光膜44與第二遮光膜46形成像素電容。此外，考慮對於灰階電壓之第三層間膜45之耐壓、與減少膜厚以增加電容時，第三層間膜45宜為150 nm至450 nm，更宜為約

五、發明說明 (53)

300 nm。

其次，圖49顯示在驅動電路基板1上重疊透明基板2。驅動電路基板1之周邊部形成有周邊框11，在周邊框11、驅動電路基板1與透明基板2所包圍之中保有液晶組成物3。在重疊之驅動電路基板1與透明基板2之間，於周邊框11外側塗敷有密封材料12。藉由密封材料12，驅動電路基板1與透明基板2被接合固定，形成有液晶面板100。其中13係外部連接端子。

其次，如圖50所示，液晶面板100上，自外部供給信號之可撓性印刷電路板80連接於外部連接端子13。可撓性印刷電路板80之兩外側的端子形成比其他端子為長，並連接於形成於透明基板2之反向電極5，形成反向電極用端子81。亦即，可撓性印刷電路板80連接於驅動電路基板1與透明基板2兩者。

先前連接反向電極5之配線，係在設於驅動電路基板1之外部連接端子上連接有可撓性電路板，並經由驅動電路基板1連接於反向電極5者。本實施例之透明基板2上設有與可撓性印刷電路板80的連接部82，直接連接有可撓性印刷電路板80與反向電極5。亦即，液晶面板100係透明基板2與驅動電路基板1重疊所形成，而透明基板2之一部分自驅動電路基板1向外側伸出形成連接部82，在該透明基板2之外側，以伸出部分與可撓性印刷電路板80連接。

圖51、圖52顯示液晶顯示裝置200的構造。圖51係構成液晶顯示裝置200之各構造物的分解組裝圖。此外，圖52係液

五、發明說明 (54)

晶顯示裝置200的平面圖。

如圖51所示，連接有可撓性印刷電路板80之液晶面板100夾住緩衝材料71，並配置於散熱板72上。緩衝材料71係高熱傳導性，埋入散熱板72與液晶面板100的間隙，具有便於使液晶面板100之熱傳導致散熱板72上的功能。其中73係鑄模，接合固定於散熱板72。

此外，如圖51所示，可撓性印刷電路板80通過鑄模73與散熱板72之間，取出至鑄模73的外側。其中75係遮光板，防止光源之光照射在構成液晶顯示裝置200之其他構件上。76係遮光框，顯示液晶顯示裝置200之顯示區域的外框。

以上，係依據前述發明之實施形態具體地說明本發明人之發明，不過，本發明並不限定於前述發明的實施形態，只要在不脫離其要旨的範圍內當然可作各種改變。

[發明之功效]

本案中揭示之主要發明所獲得之效果簡單說明如下。

採用本發明可校正信號的散亂，因此可提高在液晶上輸出畫面時的畫質。

採用本發明，由於散亂校正可藉軟體變更，因此不需要硬體性常數的變更等，可降低成本。

五、發明說明 (55)

[元件符號之說明] 11…周邊框，12…密封材料，14…外部連接端子，25…掃描重設信號輸入端子，26…掃描開始信號輸入端子27…掃描結束信號輸出端子，28…重設用電晶體，30…主動元件，34…源極區域，35…汲極區域，36…閘極區域，38…絕緣膜，39…場氧化膜，41…第一層間膜，42…第一導電膜，43…第二層間膜，44…第一遮光膜，45…第三層間膜，46…第二遮光膜，47…第四層間膜，48…第二導電膜，61~62…時脈反向器，65~66…時脈反向器，71…緩衝材料，72…散熱板，73…鑄模，74…保護用接合材料，75…遮光板，76…遮光框，80…可撓性印刷電路板，100…液晶面板，101…像素部，102…掃描信號線，103…影像信號線，104…切換元件，107…反向電極，108…液晶電容，109…像素電極，110…顯示部，111…顯示控制裝置，120…水平驅動電路，121…水平移位暫存器，122…顯示資料保持電路，123…電壓選擇電路，130…垂直驅動電路，131…控制信號線，132…顯示資料線，400…影像信號控制電路，401…外部控制信號線，402…顯示信號線，403…AD轉換電路，404…信號處理電路，405…DA轉換電路，406…放大交流化電路，407…抽樣保持電路，409…抽樣保持電路(數位用)，410…類比驅動器，413…運算放大器(放大用)，414…運算放大器(負極性用)，415…運算放大器(正極性用)，416…類比開關(運算放大器切換用)，417…類比開關(參照表切換用)，418…類比開關(影像源切換用)，420…參照表(LUT)，421…參照表(1個封裝體)，422…正

五、發明說明 (56)

極性用參照表，423…負極性用參照表，424…第一影像源用參照表，425…第二影像源用參照表，426…第三影像源用參照表，427…第一灰階用參照表，428…第二灰階用參照表，429…標準參照表，430…微電腦，431…幀記憶體，432…時序控制器，433…第一幀記憶體，434…第二幀記憶體，435…資料匯流排，436…位址匯流排，437…內部開關，438…外加開關，440…區塊記憶體，445…測試圖案記憶體。

四、中文發明摘要(發明之名稱： 液晶顯示裝置)

本發明提供一種相展開輸入類比影像信號之液晶顯示裝置，其可降低因電路散亂造成之顯示品質下降。

為求校正因數條類比電路之散亂，係藉由在數位信號處理電路內設置數條類比電路部分之對照表，以設定於對照表內之資料校正類比電路的散亂。

日文發明摘要(發明之名稱： LIQUID CRYSTAL DISPLAY DEVICE)

アナログ映像信号を相展開して入力する液晶表示装置において、回路ばらつきによる表示品質の低下を低減する。

複数のアナログ回路によるばらつきを補正する為に、デジタルの信号処理回路内に複数のアナログ回路分の対照表をもつことにより、対照表に設定するデータにてアナログ回路のバラツキの補正を行う。

六、申請專利範圍

1. 一種液晶顯示裝置，其特徵為包含：

液晶面板；及

影像信號控制電路，其係供給影像信號至上述液晶面板；

自上述影像信號線控制電路至上述液晶面板，電性連接有數條影像信號線，上述影像信號線控制電路上設有輸出影像信號至各上述影像信號線的放大電路，

上述影像信號線控制電路自數位信號形成類比信號，放大該類比信號，自上述放大電路輸出作為上述影像信號，藉由轉換上述數位信號之值，以校正上述放大電路間之輸出散亂。

2. 一種液晶顯示裝置，其特徵為包含：

液晶面板；

第一基板與第二基板，其係形成該液晶面板；

液晶組成物，其係夾在上述第一基板與第二基板之間；

數個像素，其係設於上述第一基板上；

驅動電路，其係供給影像信號至上述像素；及

影像信號控制電路，其係供給影像信號至上述液晶面板；

自上述影像信號線控制電路至上述驅動電路，電性連接有數條影像信號線，上述各影像信號線上設有輸出影像信號之輸出電路，

上述影像信號線控制電路包含將數位信號轉換成類比

六、申請專利範圍

信號之數位類比(DA)轉換電路，自上述輸出電路輸出自DA轉換電路輸出之類比信號，藉由設於上述各影像信號線上之參照表，校正上述輸出電路間之輸出散亂。

3. 如申請專利範圍第2項之液晶顯示裝置，其中前述第一基板係矽基板。
4. 如申請專利範圍第2項之液晶顯示裝置，其中包含標準參照表，藉由變更標準參照表之值，作成上述參照表，以校正輸出電路之散亂。
5. 如申請專利範圍第2項之液晶顯示裝置，其中係以1個晶片構成就上述各影像信號線設置的數個參照表。
6. 如申請專利範圍第2項之液晶顯示裝置，其中係藉由上述參照表以調整對比或亮度。
7. 如申請專利範圍第2項之液晶顯示裝置，其中係使用自外部送達之資料，以微電腦運算收納於上述參照表內之資料，並設定於參照表內。
8. 如申請專利範圍第2項之液晶顯示裝置，其中包含數組參照表，並根據影像信號種類分別使用參照表。
9. 如申請專利範圍第2項之液晶顯示裝置，其中包含數組參照表，並分時選擇使用之參照表，模擬地增加灰階數。
10. 一種液晶顯示裝置，其特徵為包含：
 - 液晶面板；
 - 第一基板與第二基板，其係形成該液晶面板；
 - 液晶組成物，其係夾在上述第一基板與第二基板之間；

六、申請專利範圍

數個像素，其係設於上述第一基板上；

基準電極，其係與上述像素相對設置；

驅動電路，其係供給影像信號至上述像素；

像素電容，其係連接於上述像素；

像素電位控制信號線，其係供給像素電位控制信號至上述像素電容；

影像信號控制電路，其係供給影像信號至上述液晶面板；

數條影像信號線，其係自上述影像信號線控制電路電性連接於上述驅動電路；及輸出電路，其係輸出就上述各影像信號線而設的影像信號；

上述影像信號線控制電路包含：第一參照表，其係輸出正極性用數位信號；第二參照表，其係輸出負極性用數位信號；及轉換電路，其係輸入正極性用數位信號，並輸出正極性用類比信號，輸入負極性用數位信號，並輸出負極性用類比信號；

上述負極性用類比信號作為影像信號輸入於上述像素後，藉由像素電位控制信號，相對上述基準電極之電壓形成負極性電壓。

11. 一種液晶顯示裝置，其特徵為包含：

液晶面板；及

影像信號控制電路，其係供給影像信號至上述液晶面板；

上述影像信號控制電路包含幀記憶體，

六、申請專利範圍

藉由調整自上述幀記憶體讀出資料之速度，
可轉換幀驅動頻率。

12. 如申請專利範圍第11項之液晶顯示裝置，其中係使用上述幀記憶體調整會聚。

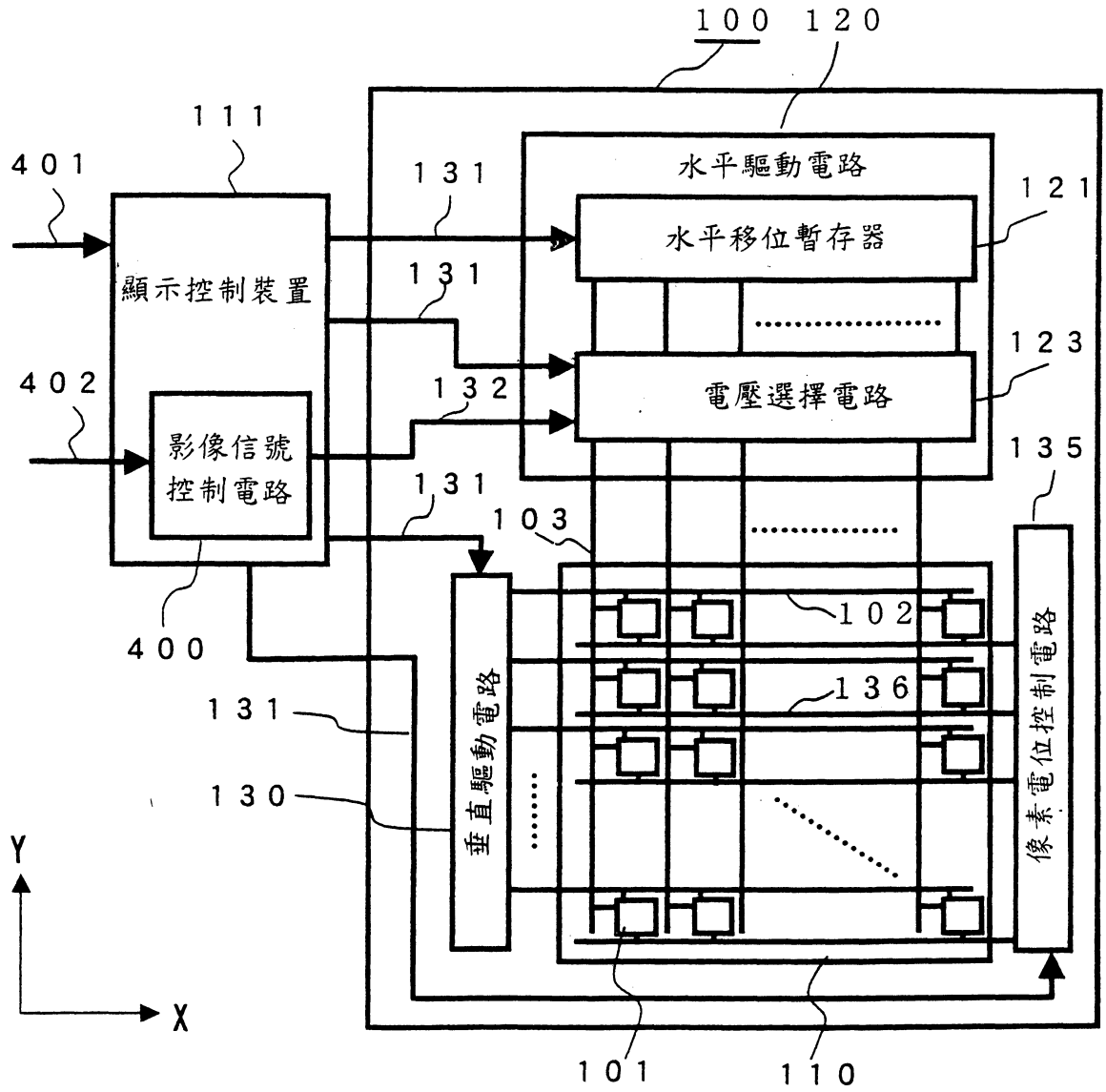


圖 1

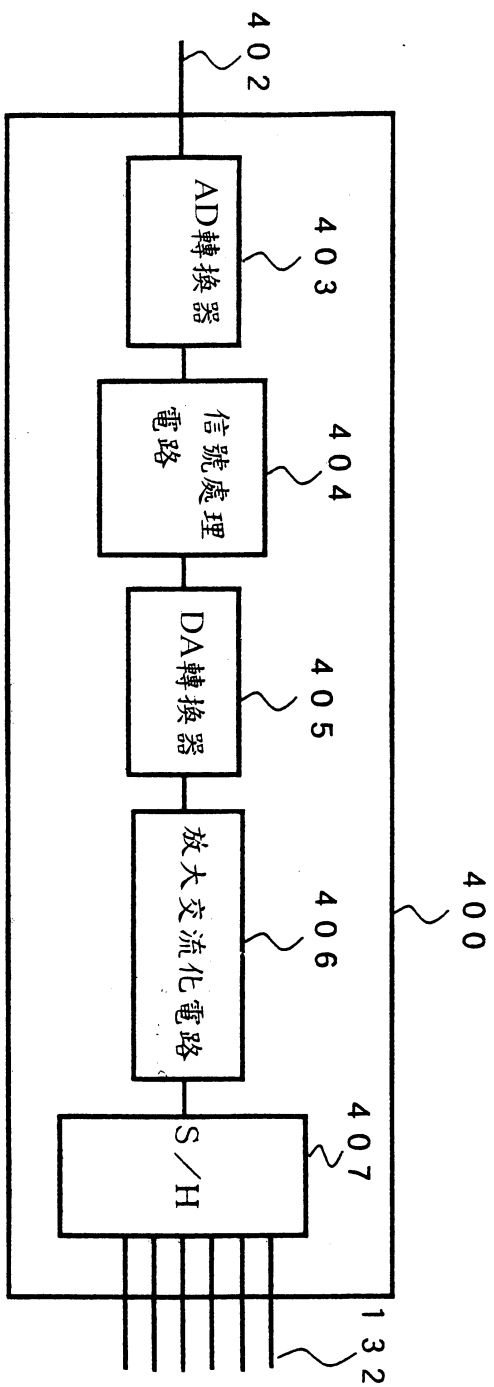


圖 2

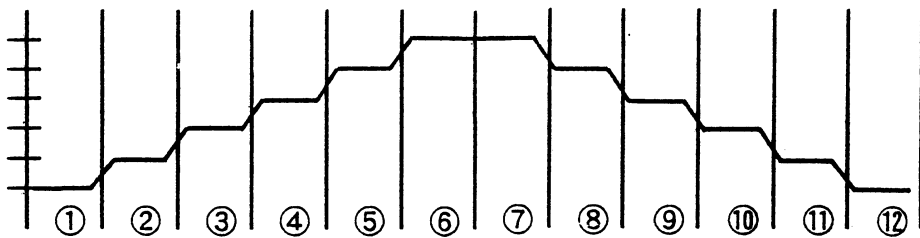


圖 3A

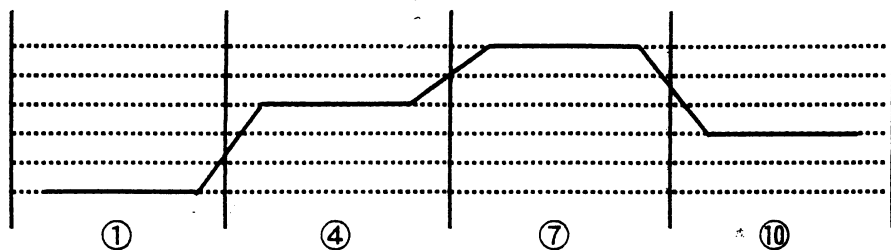


圖 3B

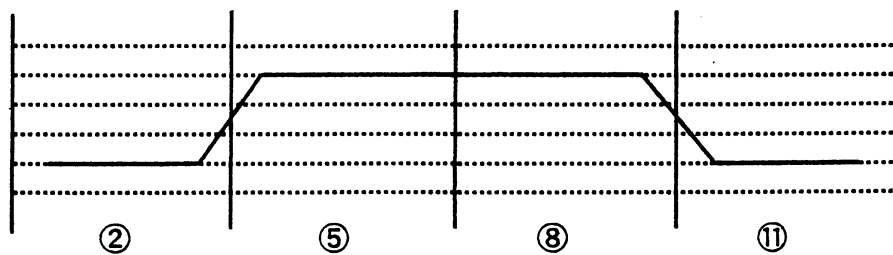


圖 3C

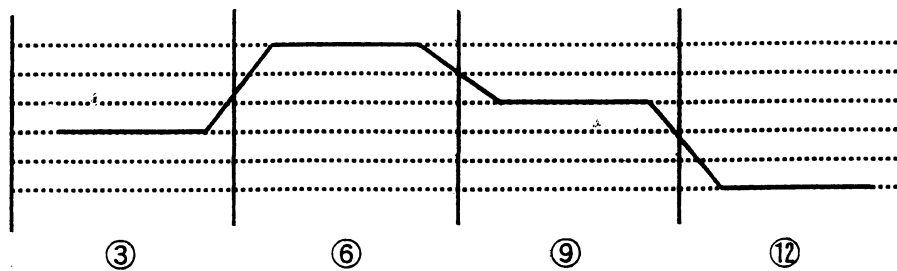


圖 3D

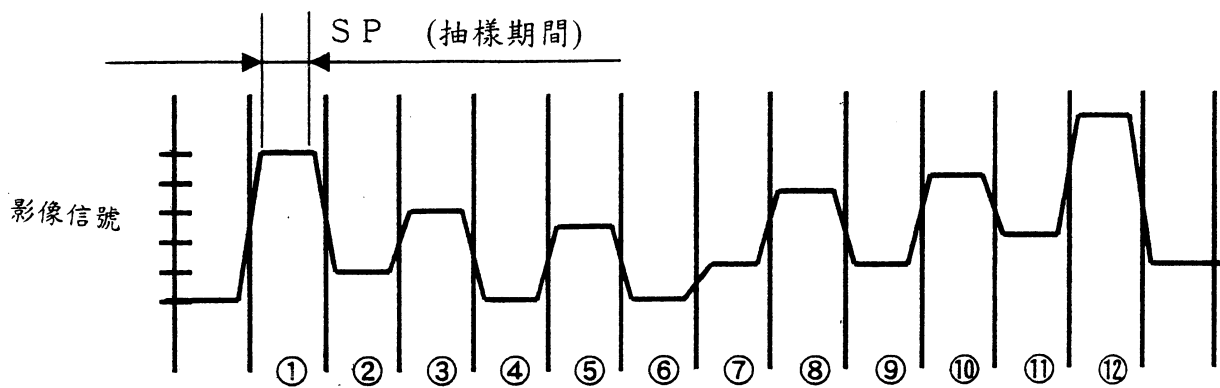


圖 4A

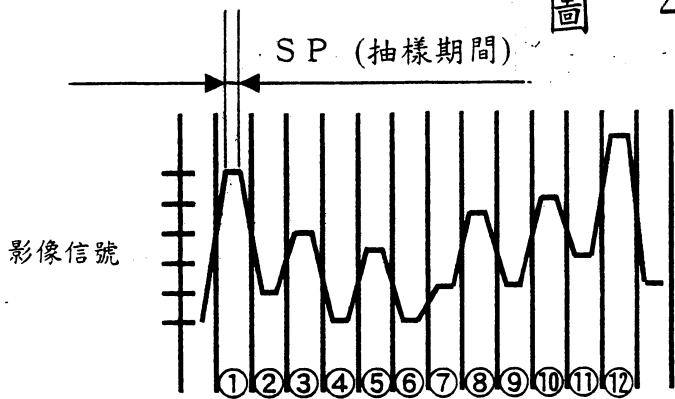


圖 4B

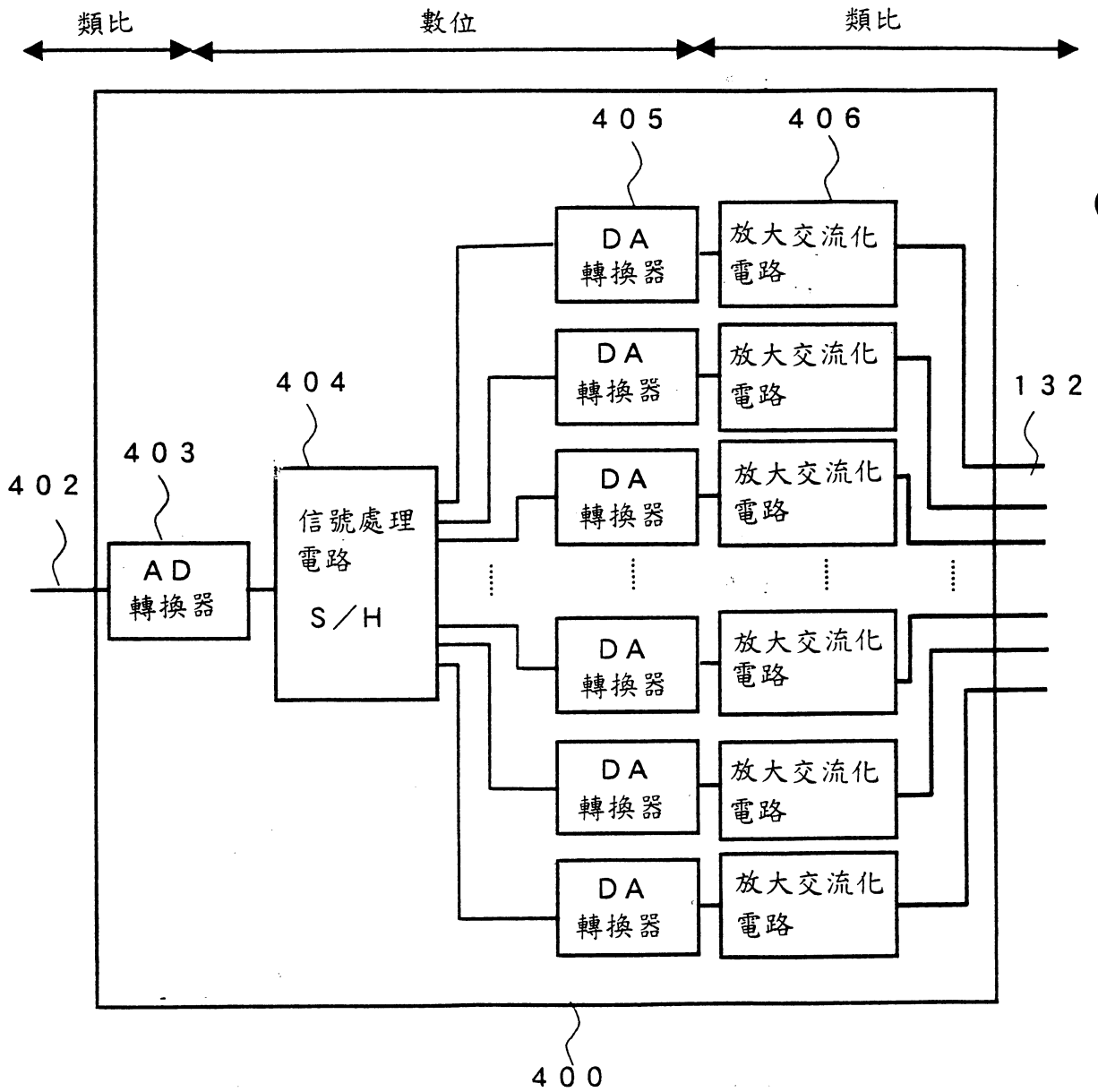


圖 5

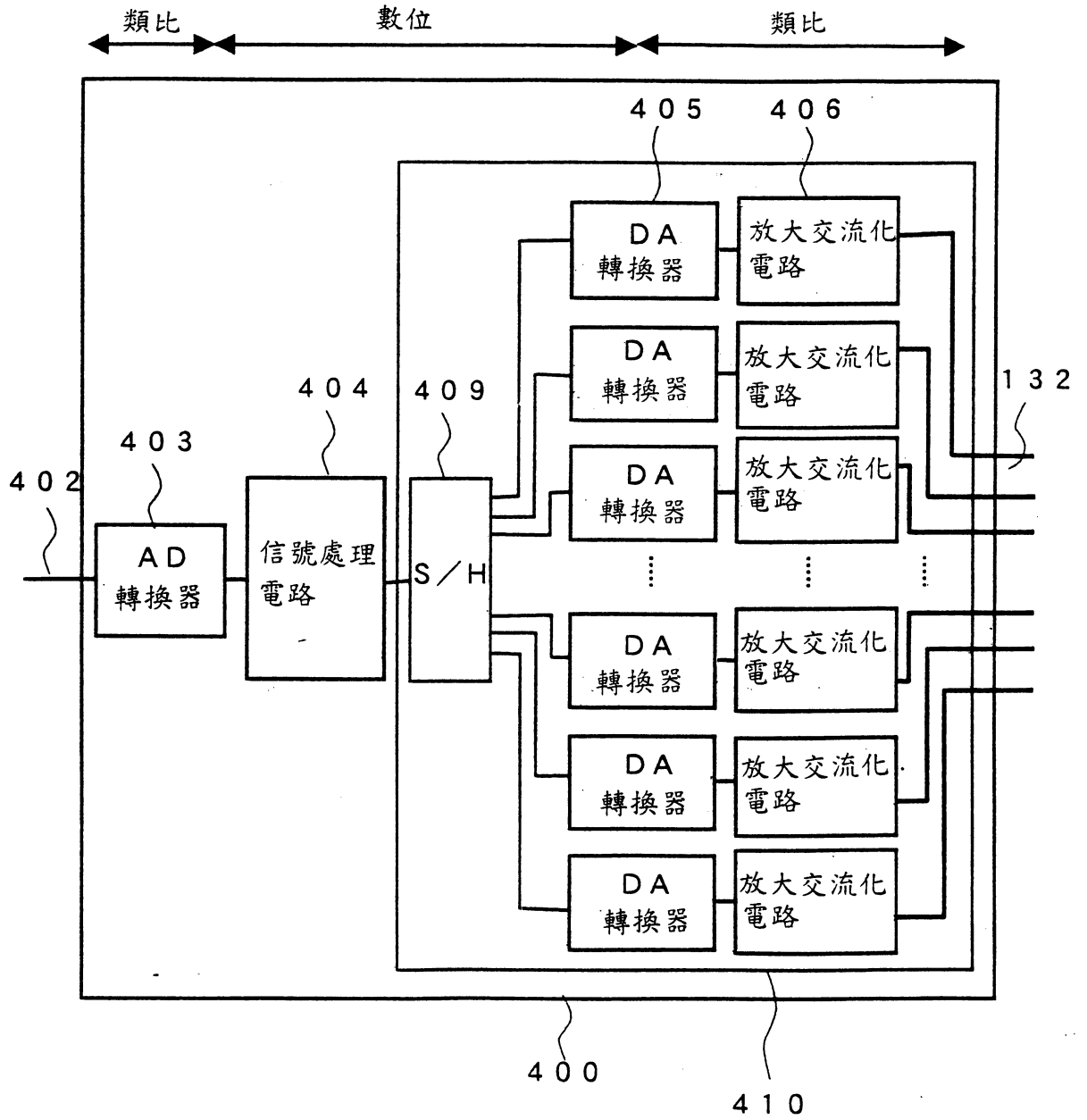


圖 6

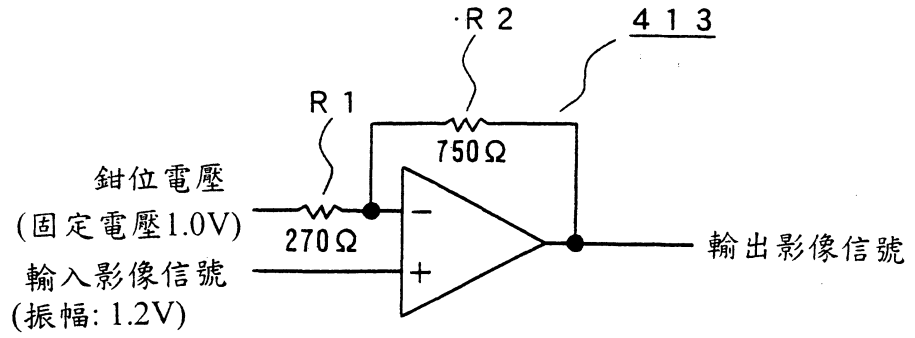


圖 7A

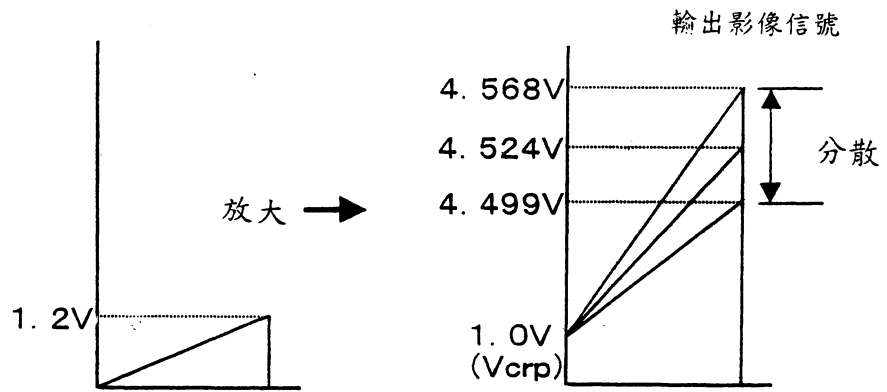


圖 7B

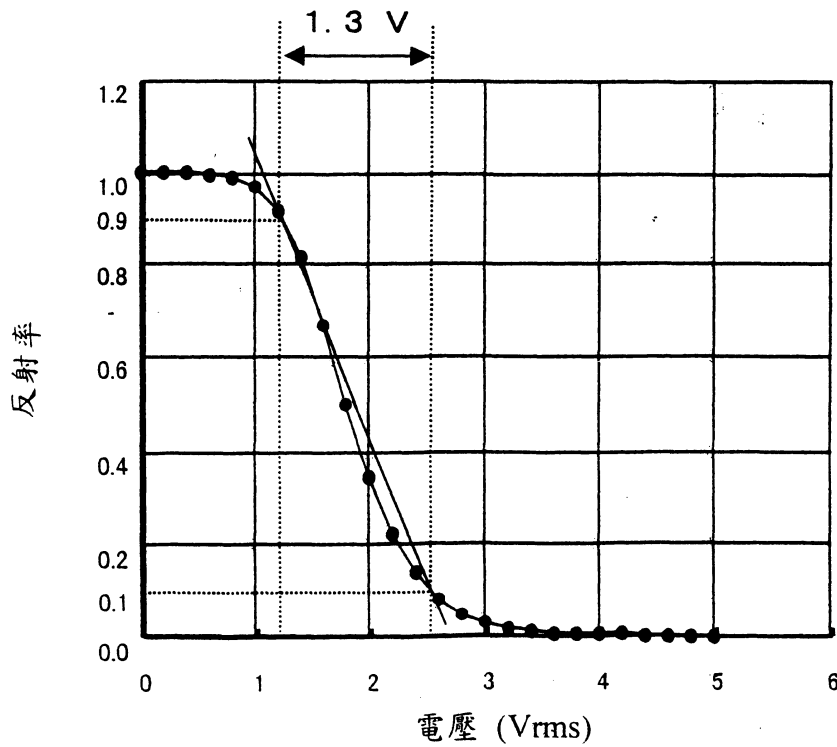


圖 8

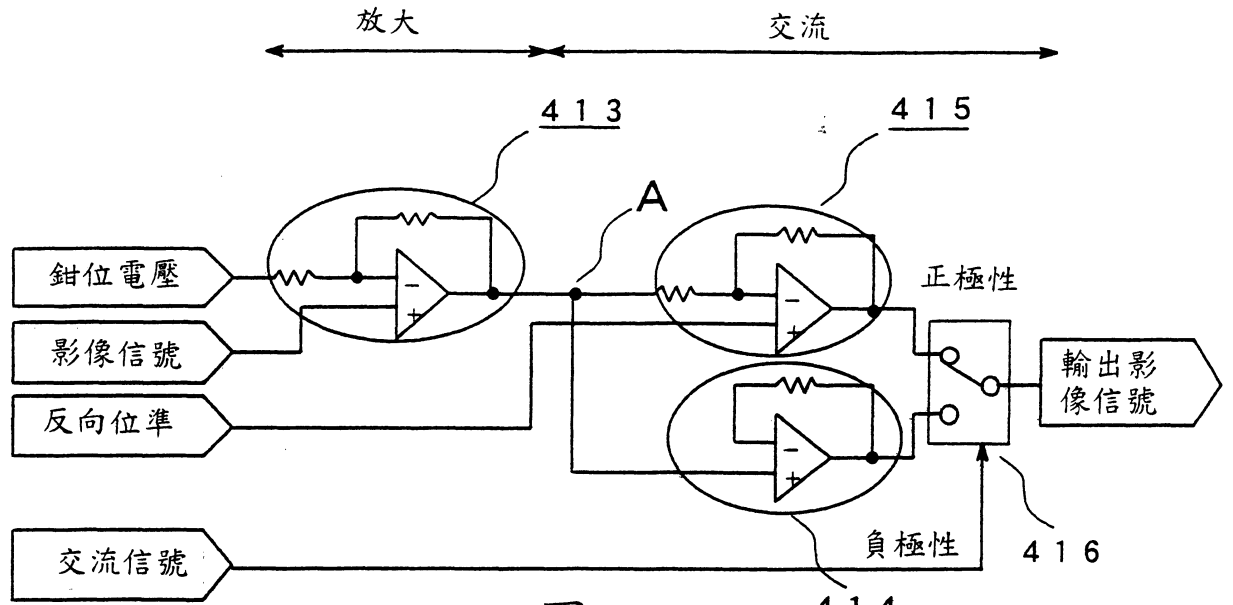


圖 9 414

圖 10A

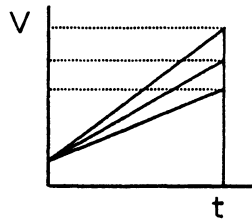


圖 10B

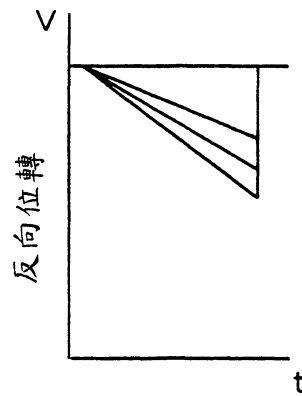
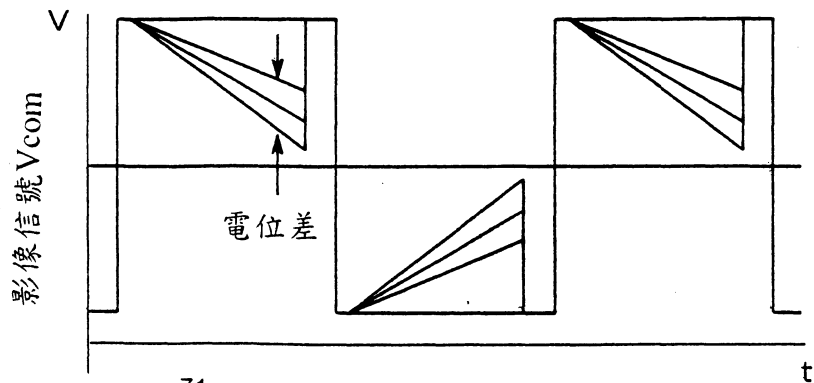


圖 10C



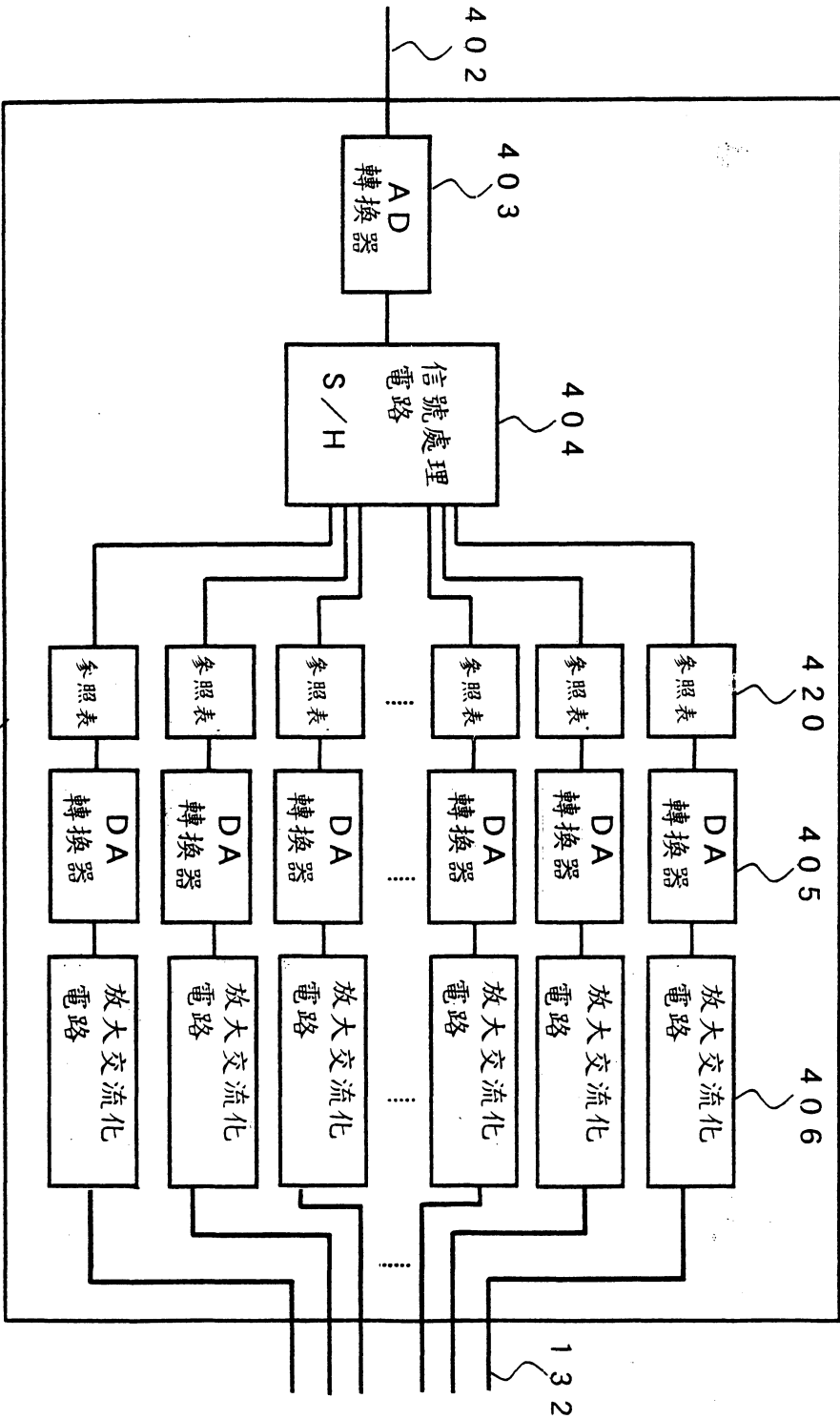


圖 11

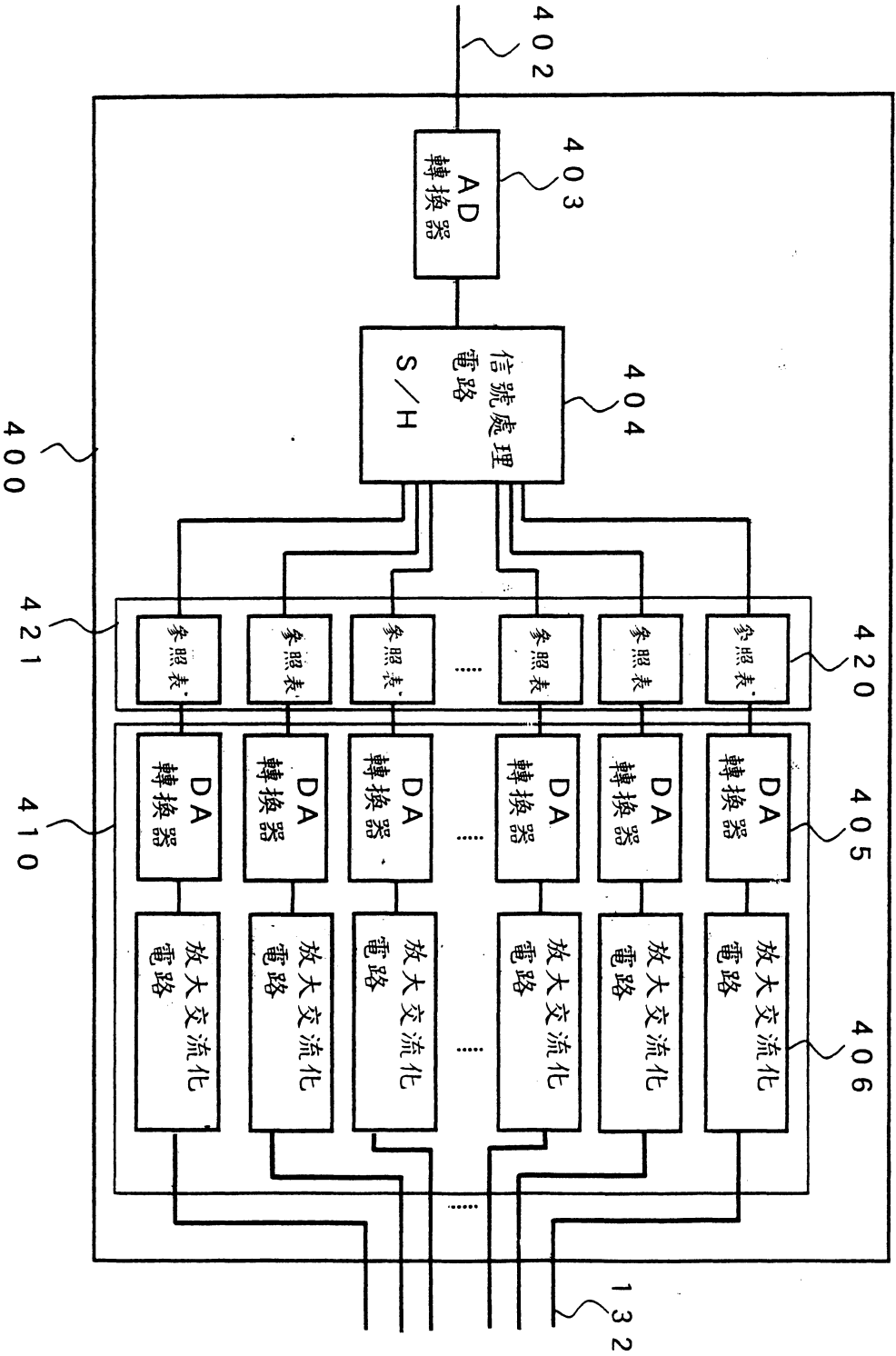


圖 12

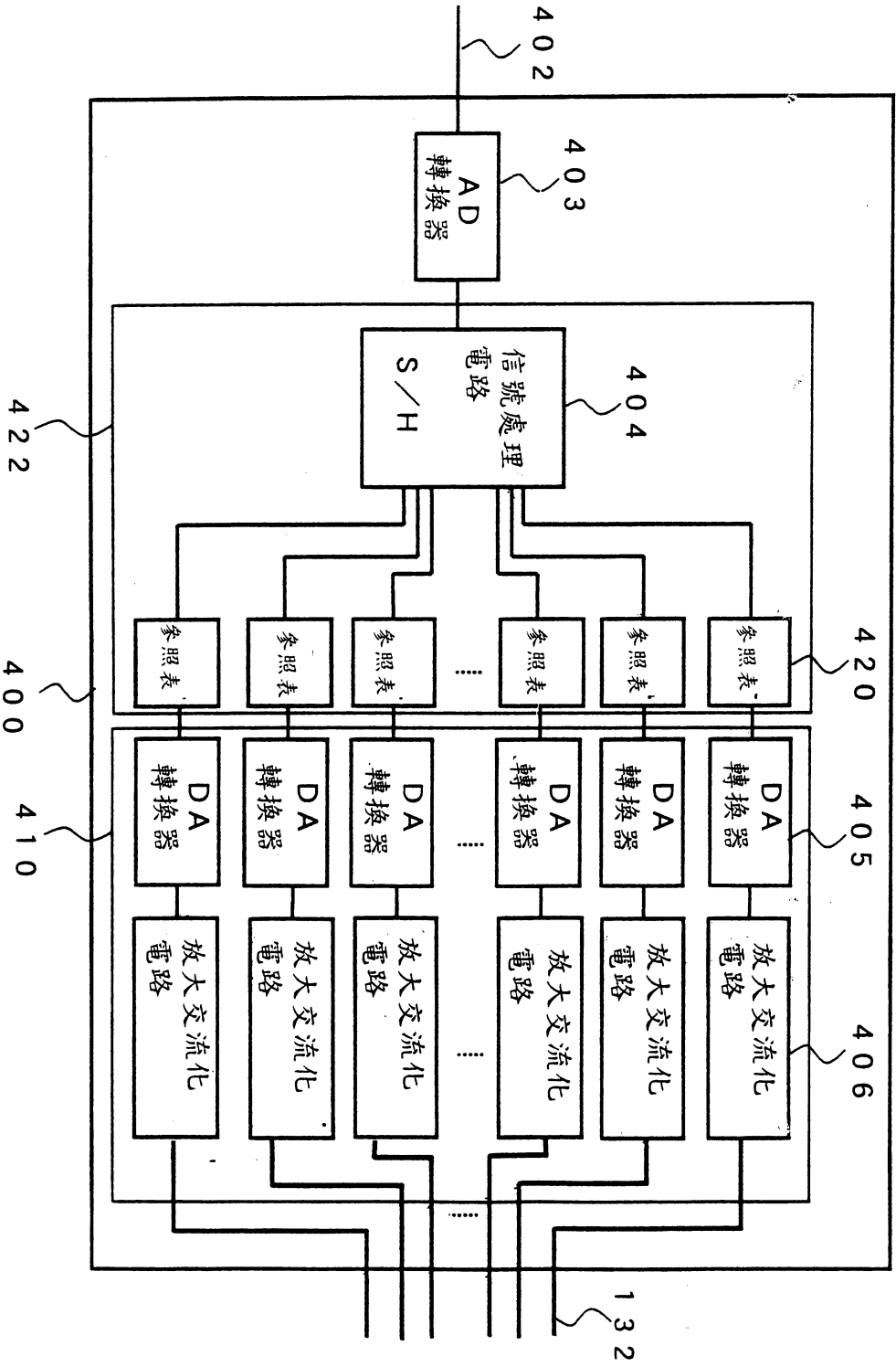


圖 13

位址	校正資料									
0	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
2	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
3	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
4	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
5	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
251	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
252	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
253	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
254	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
255	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

MSB LSB

圖 14

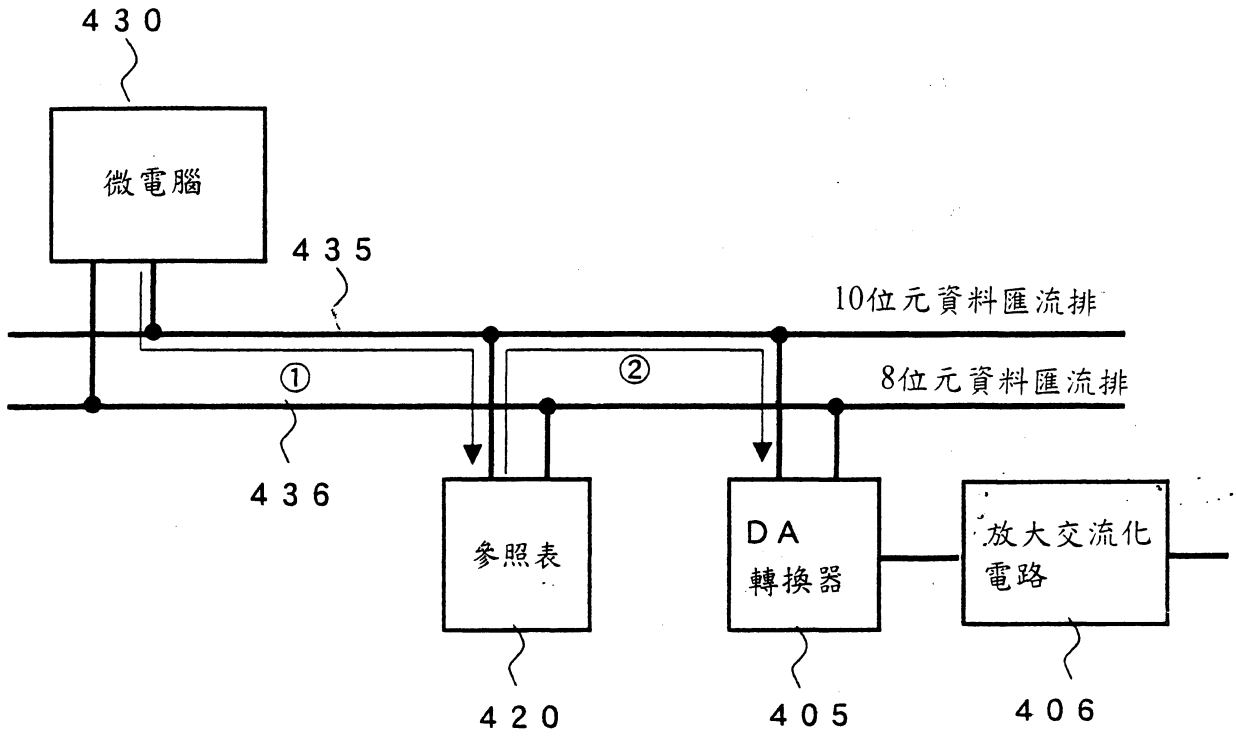


圖 15

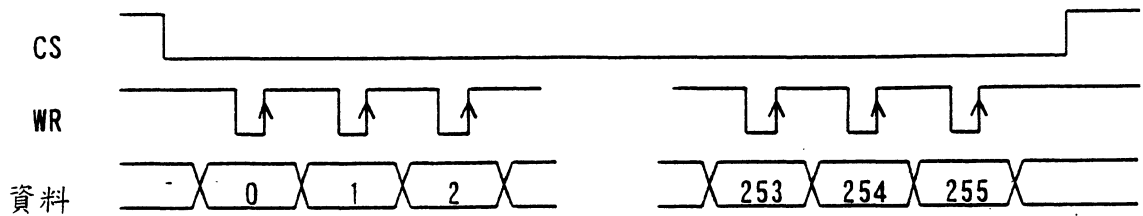


圖 16

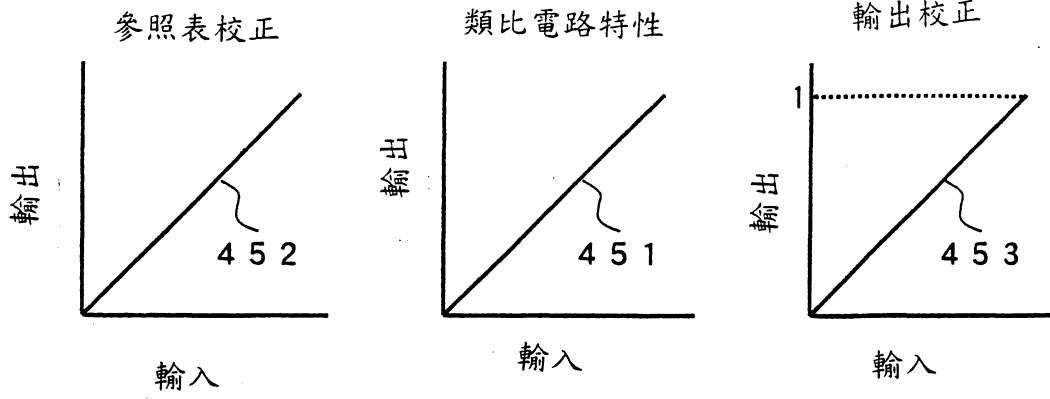


圖 17A

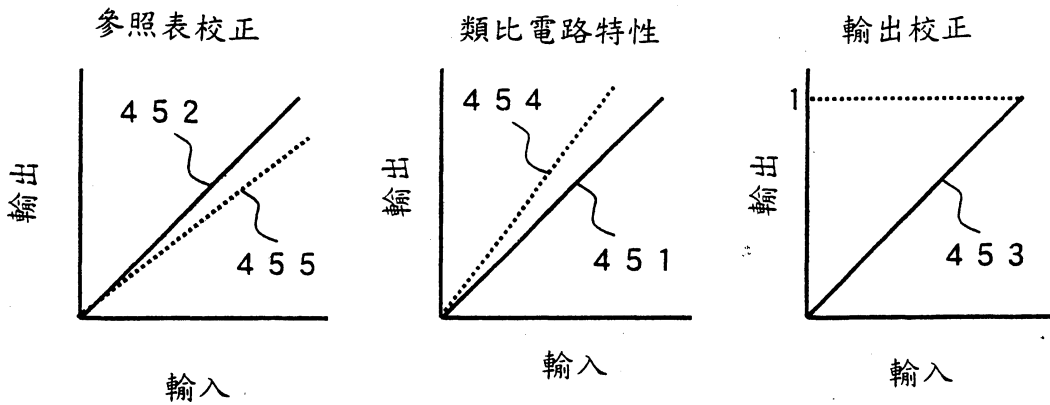


圖 17B

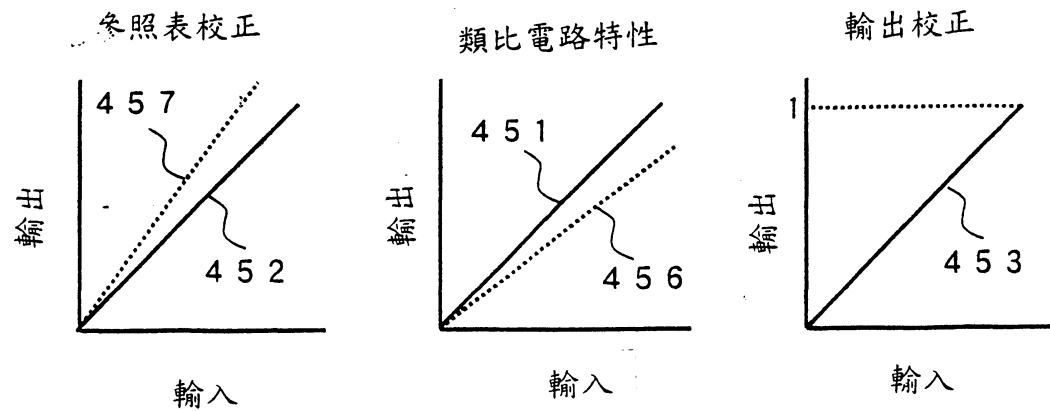


圖 17C

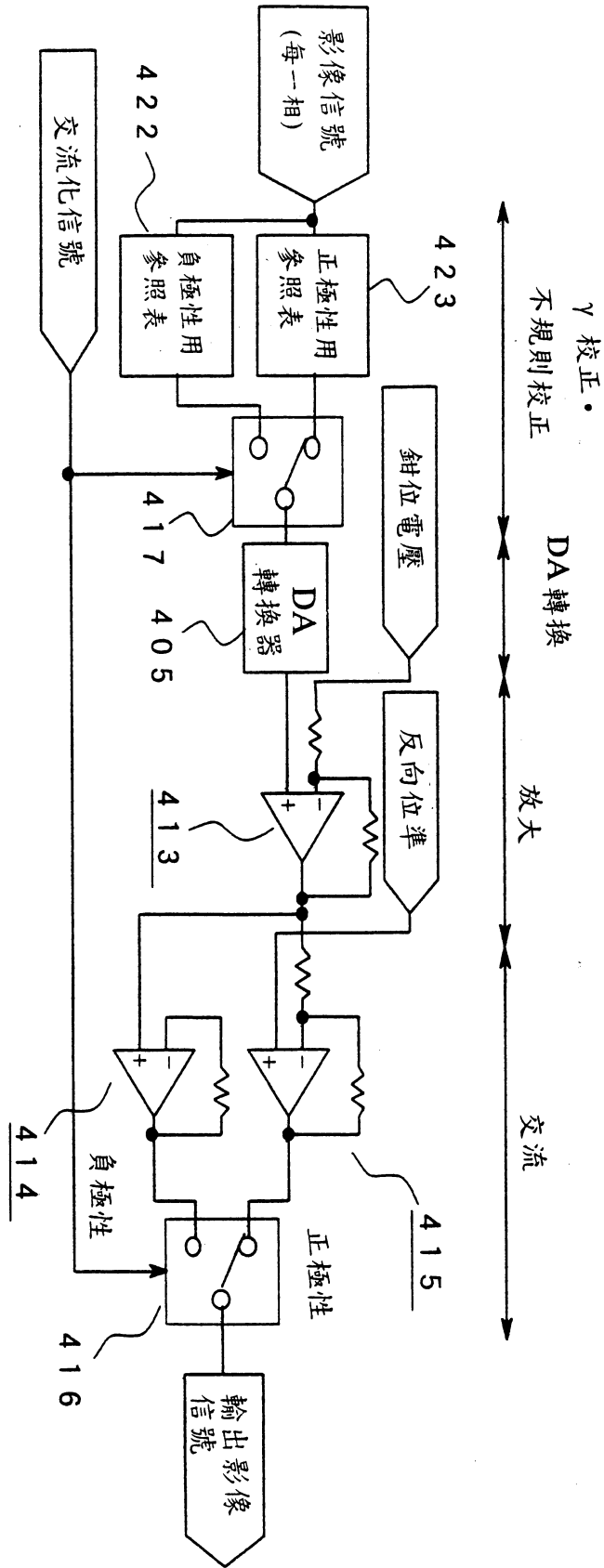


圖 18

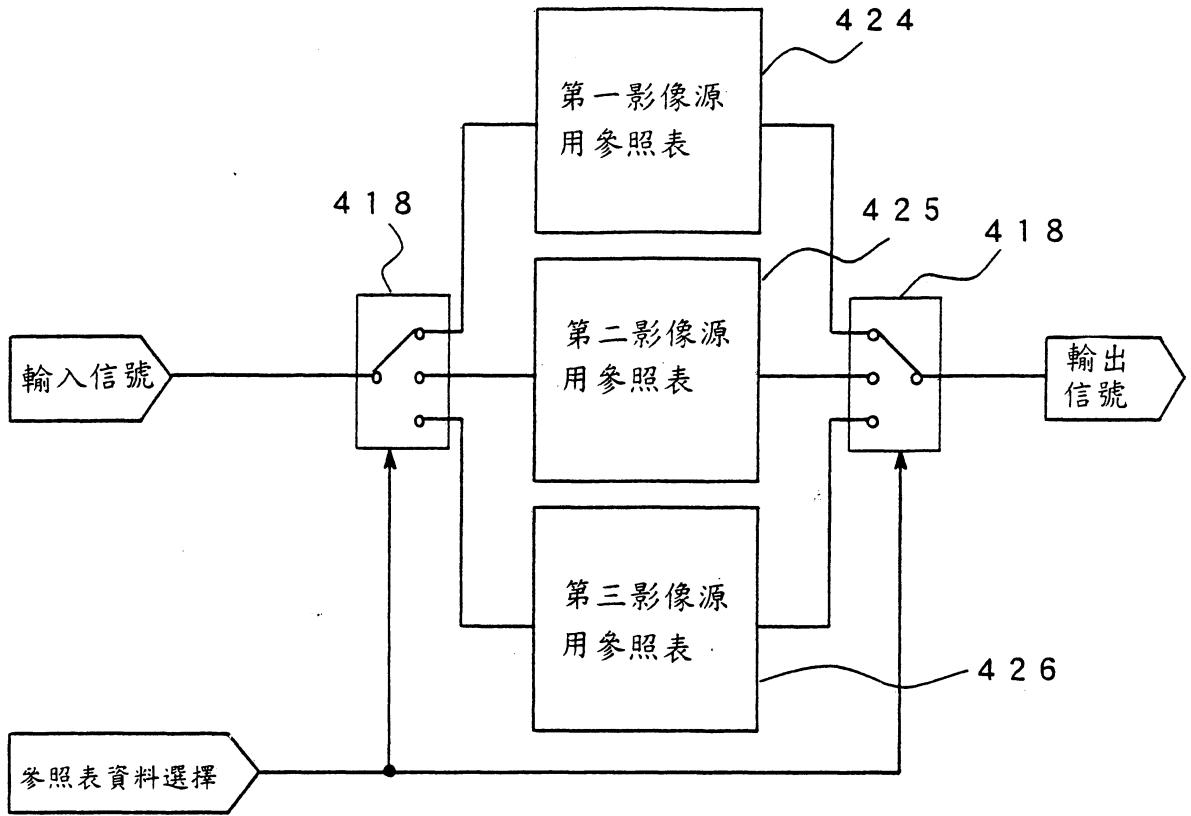


圖 19A

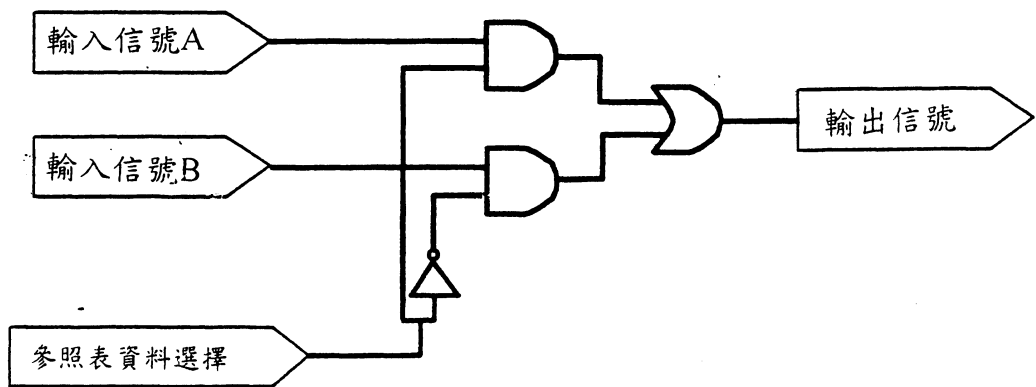


圖 19B

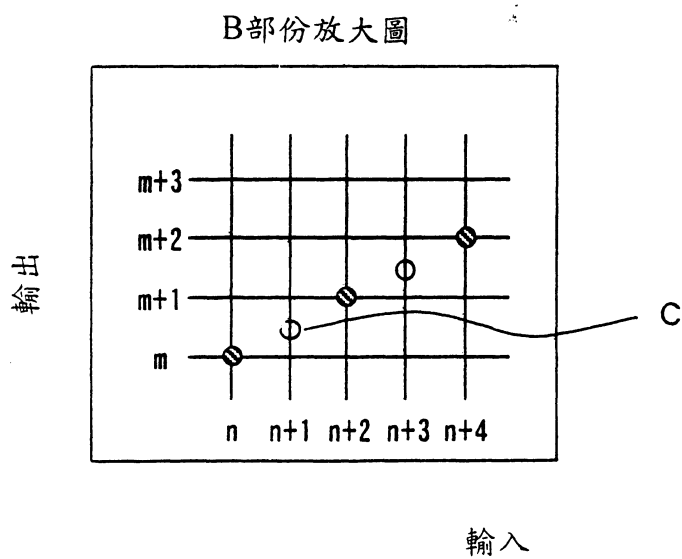
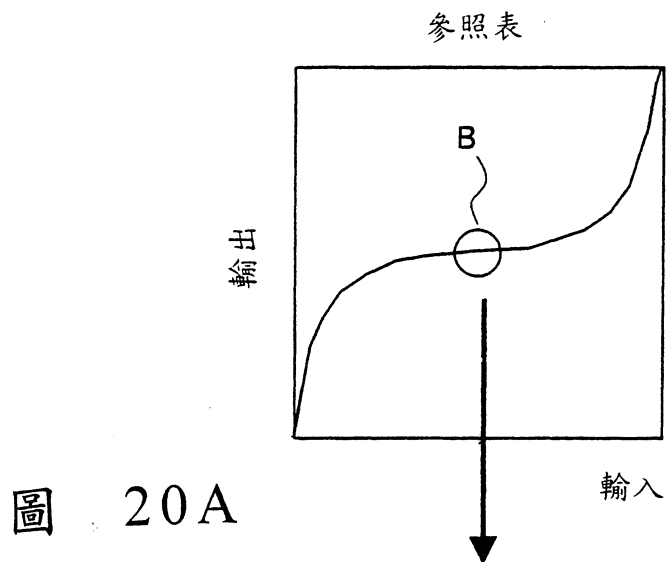


圖 21A

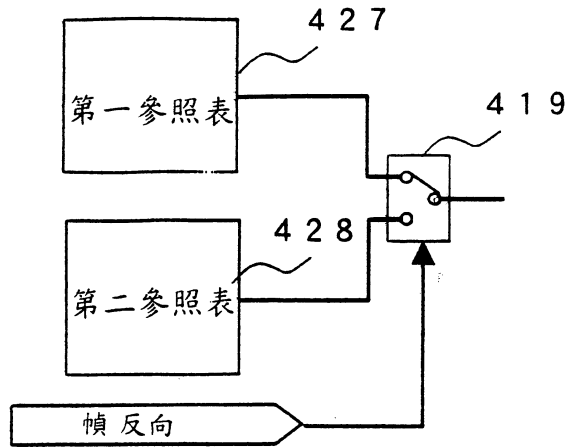


圖 21B

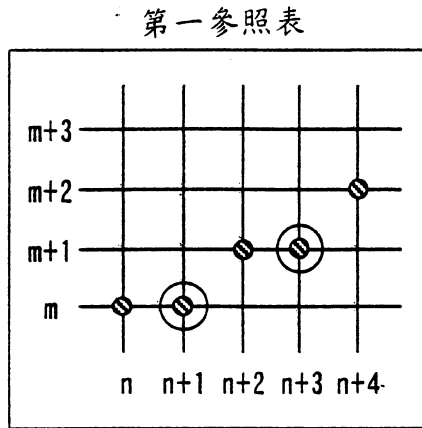


圖 21C

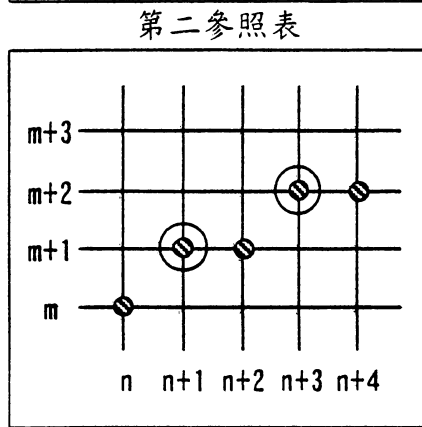
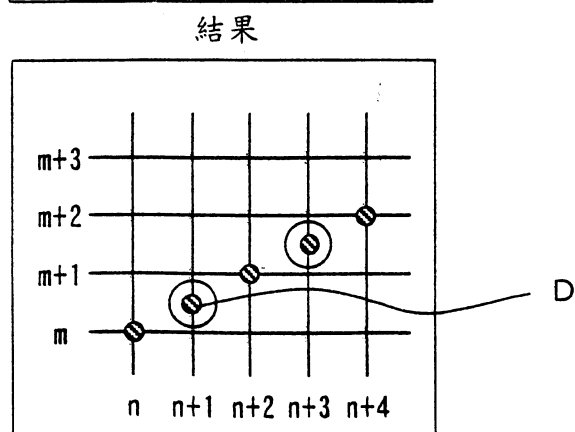


圖 21D



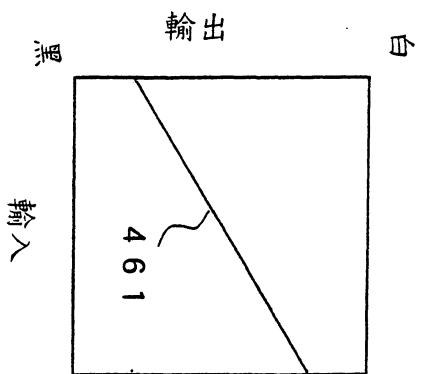


圖 22A

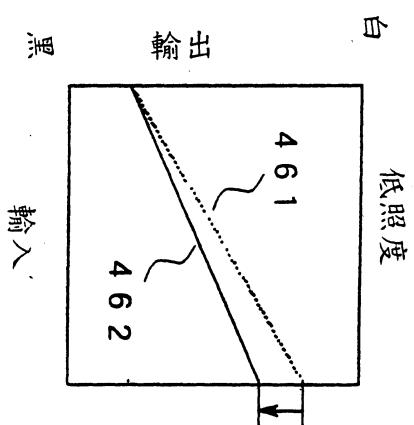


圖 22B

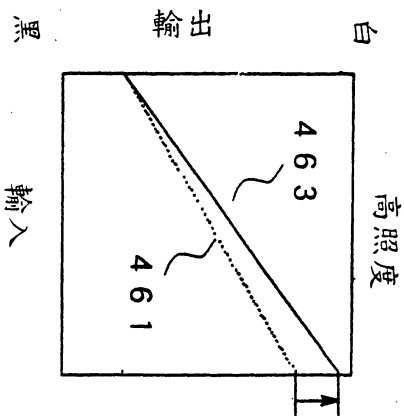


圖 22C

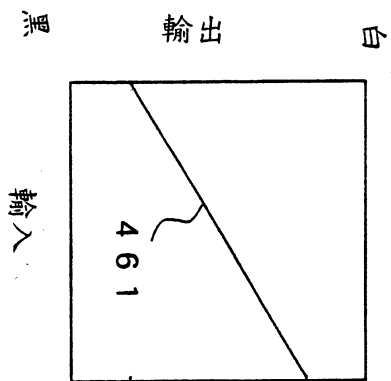


圖 23A

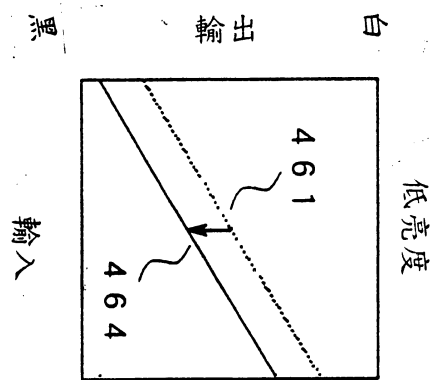


圖 23B

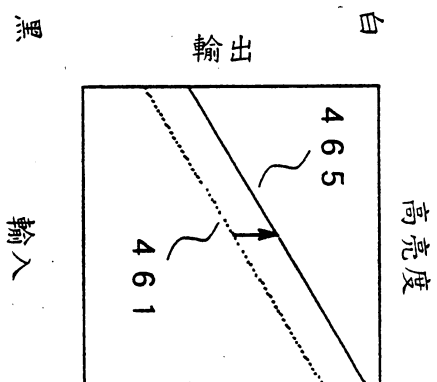


圖 23C

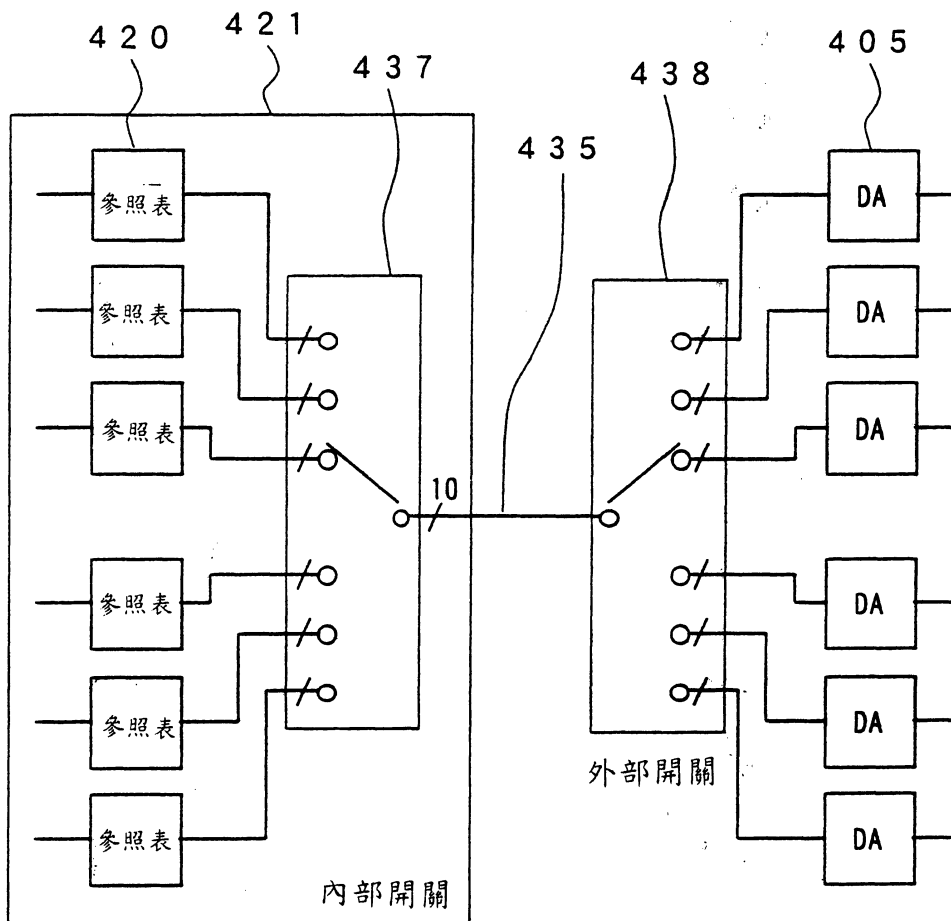


圖 24

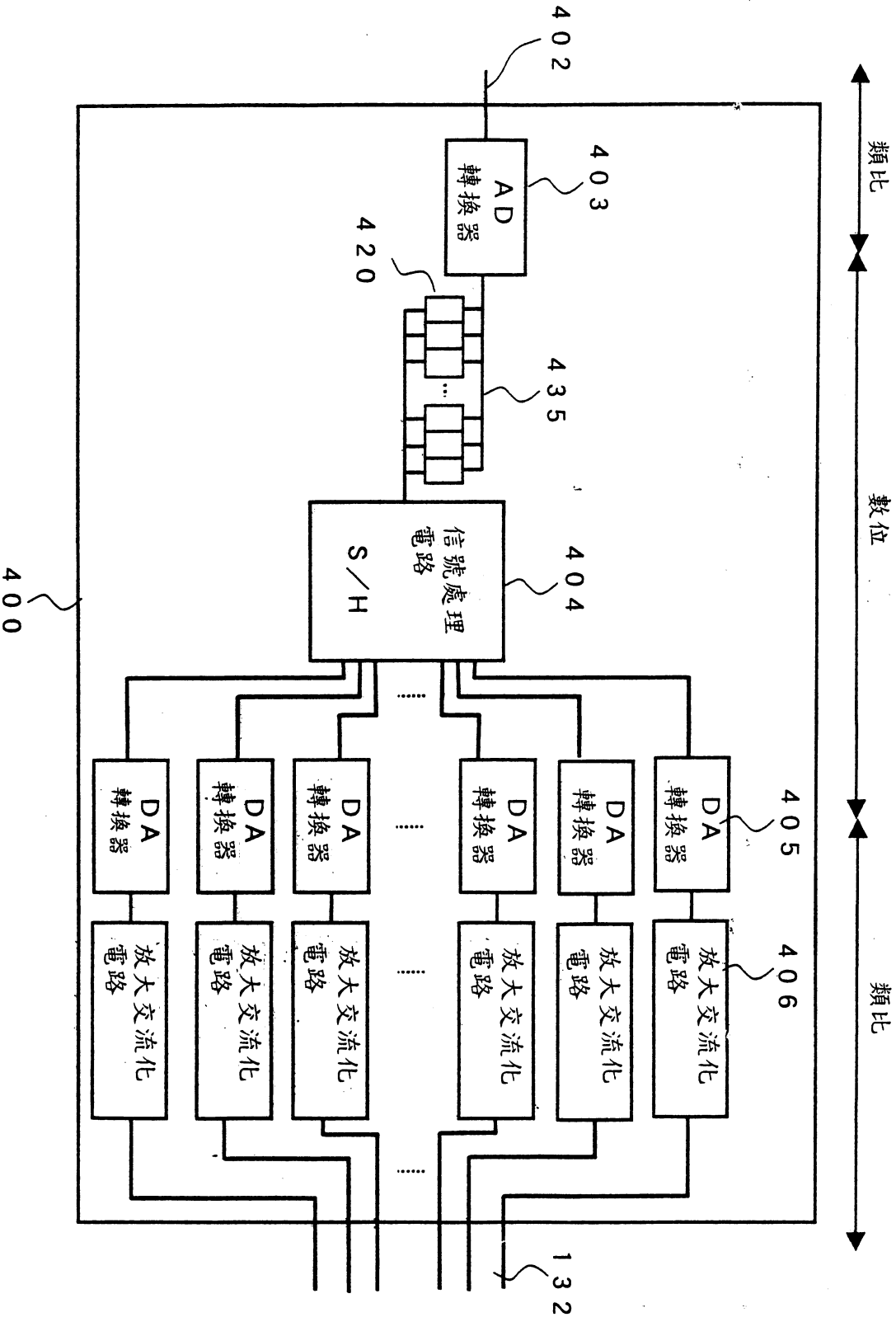


圖 25

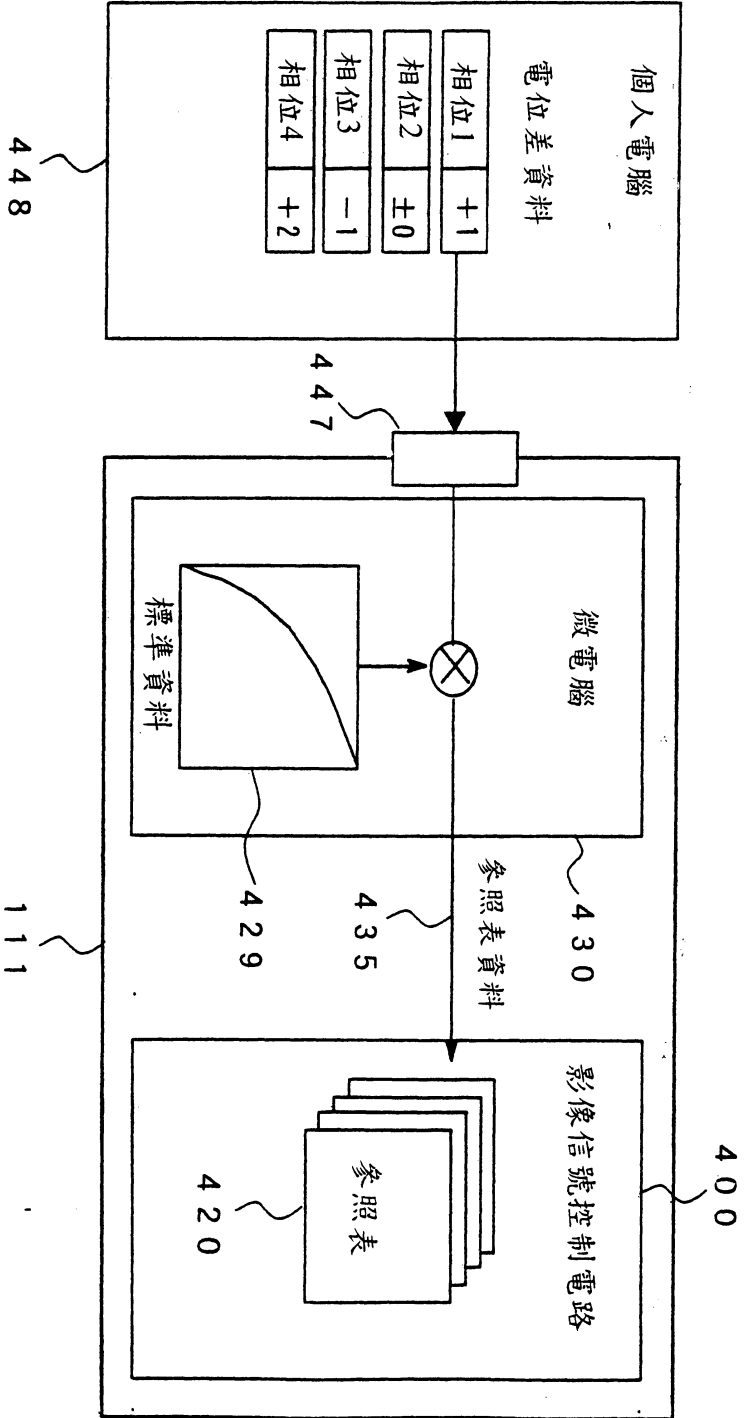


圖 26

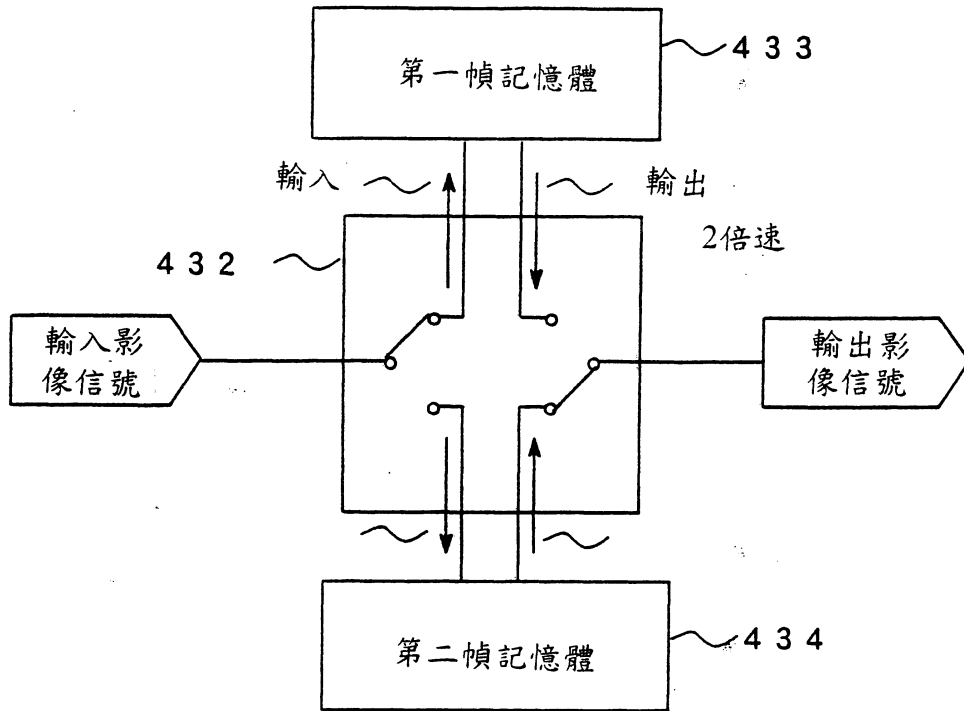


圖 27A

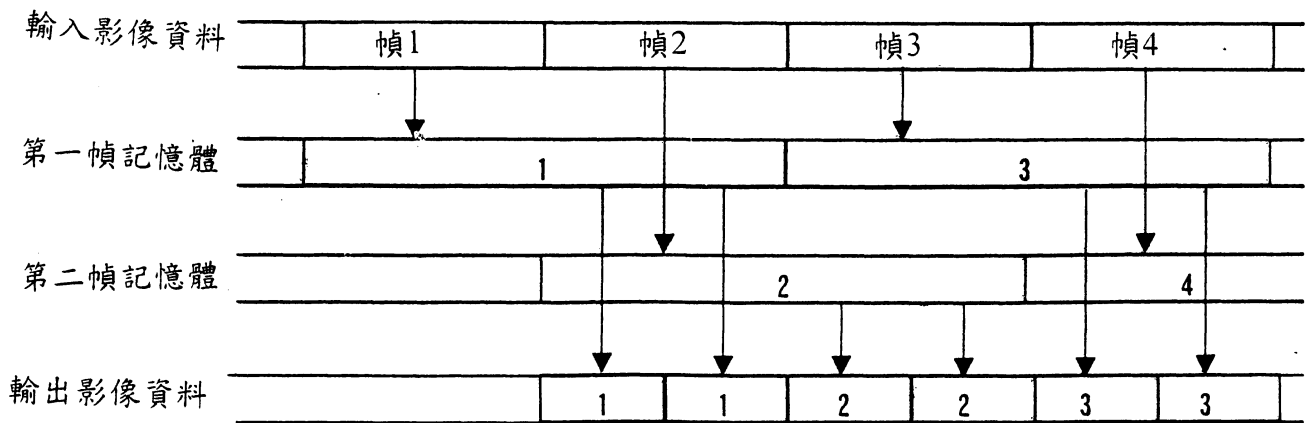


圖 27B

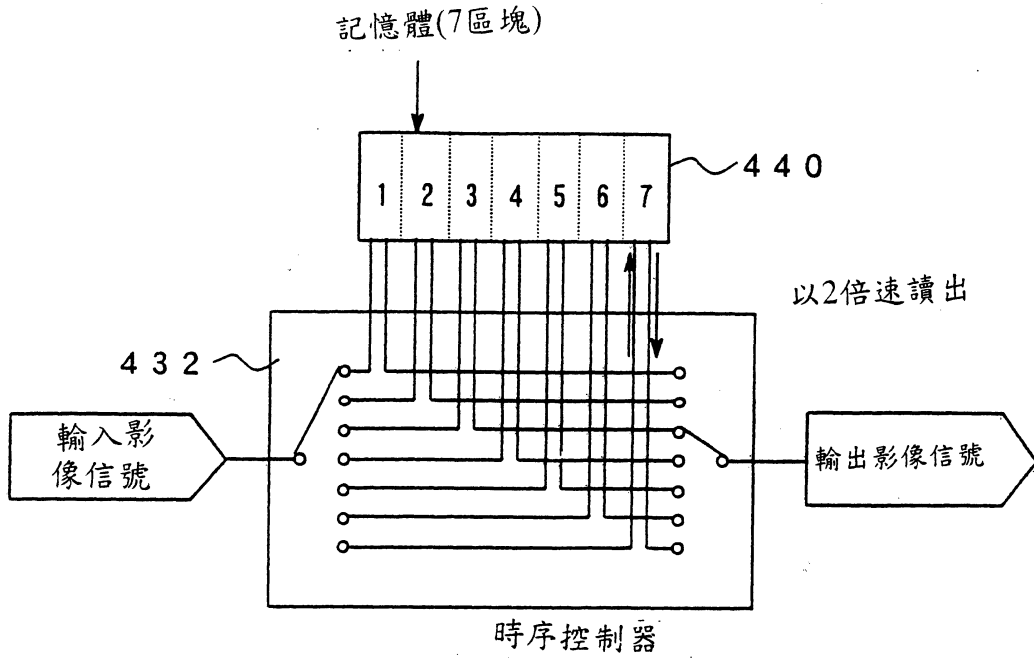
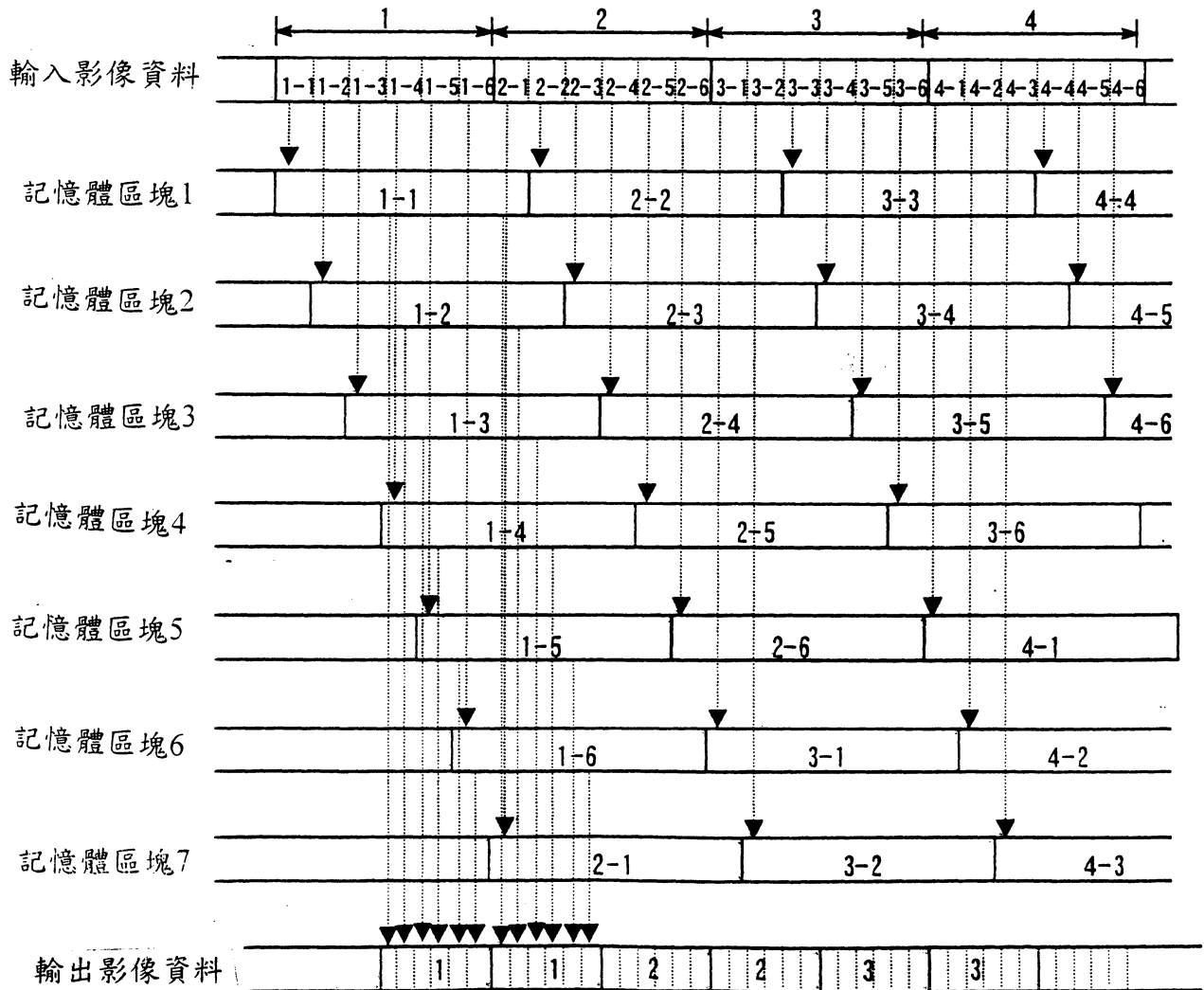


圖 28



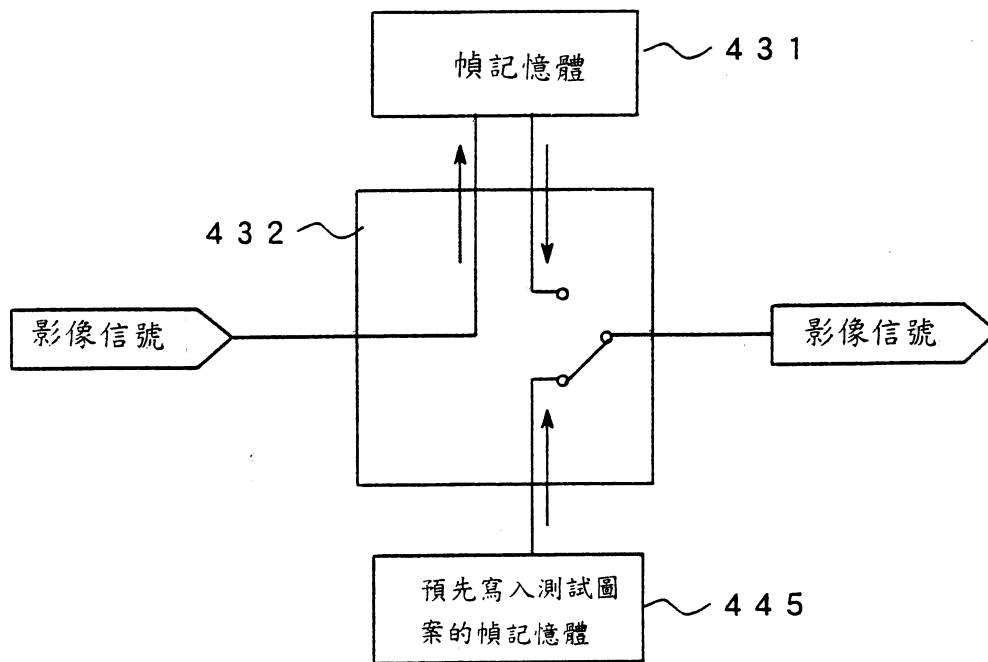


圖 30

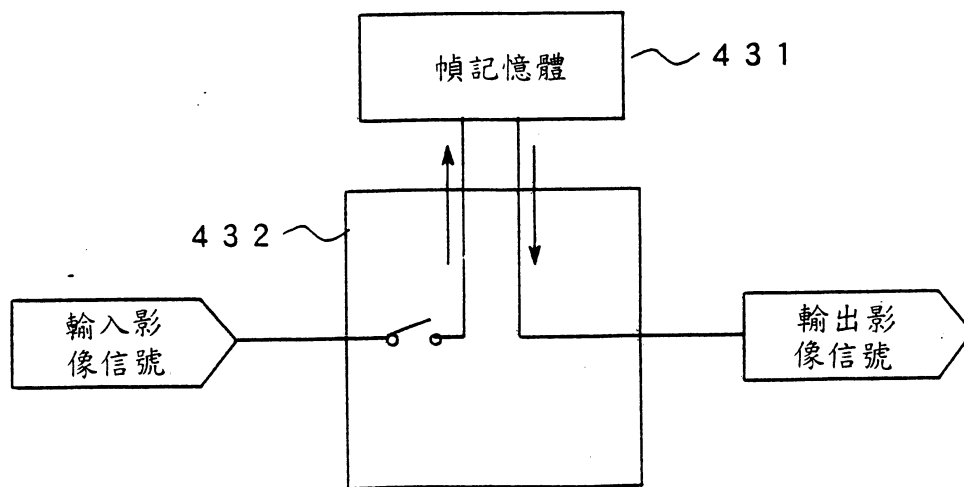


圖 31

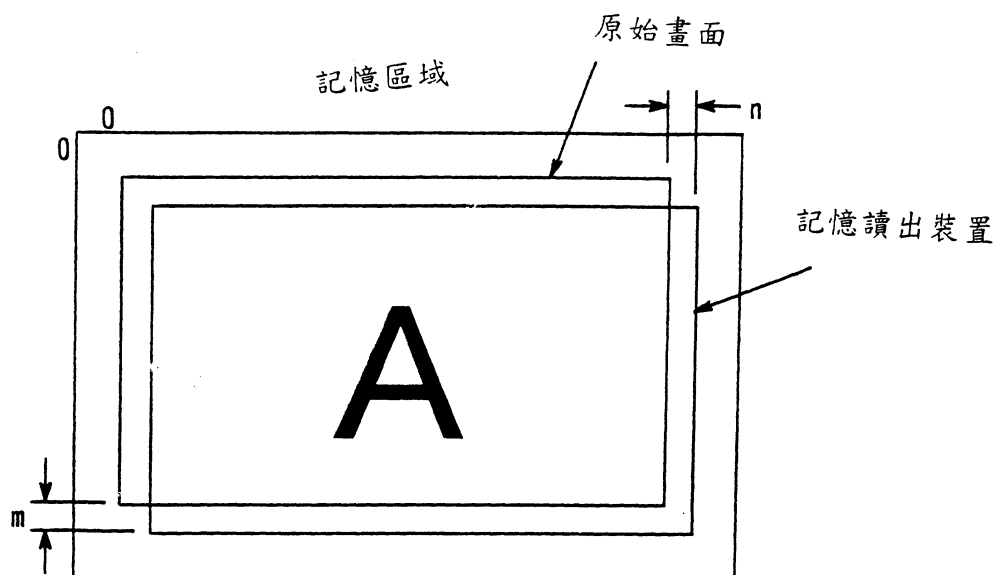
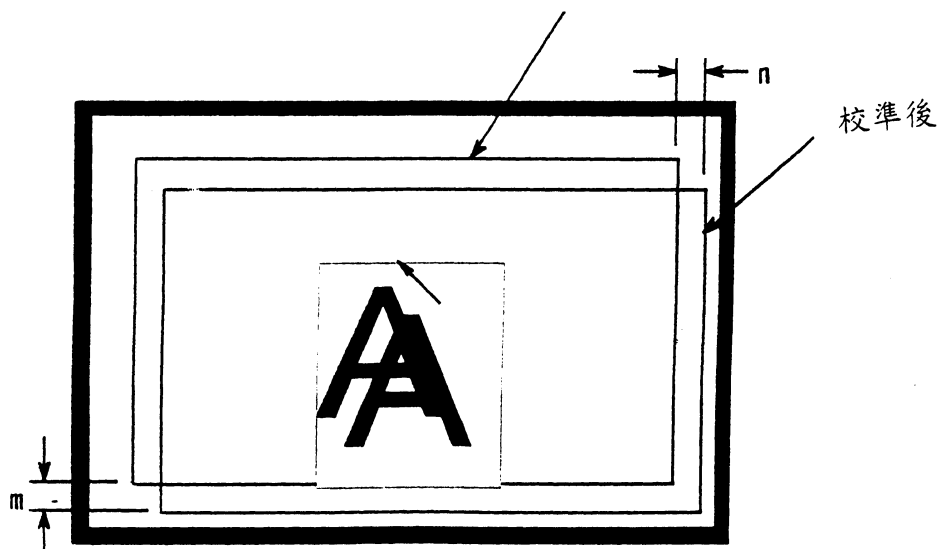


圖 32A 校準前



顯示元件

圖 32B

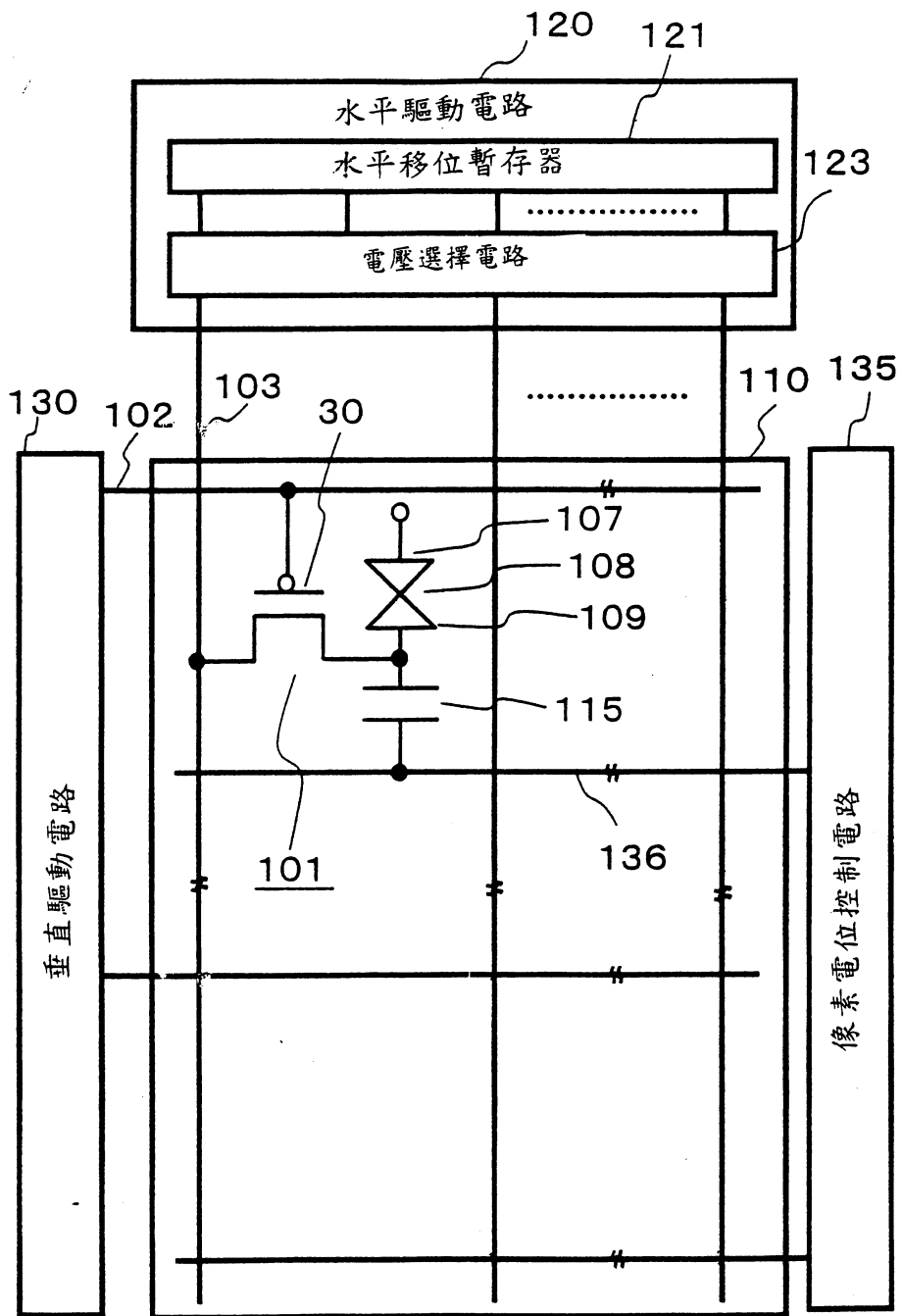


圖 33

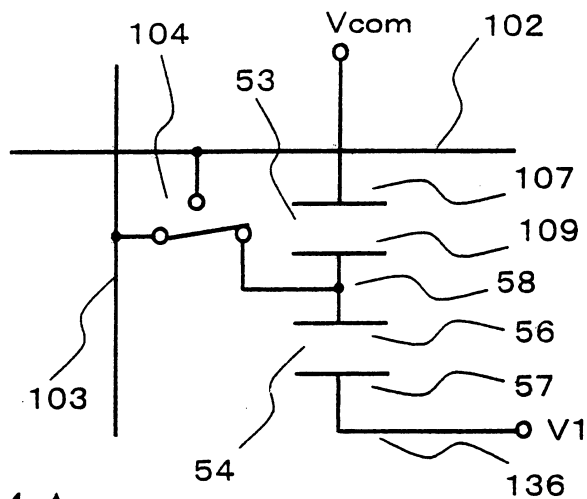


圖 34A

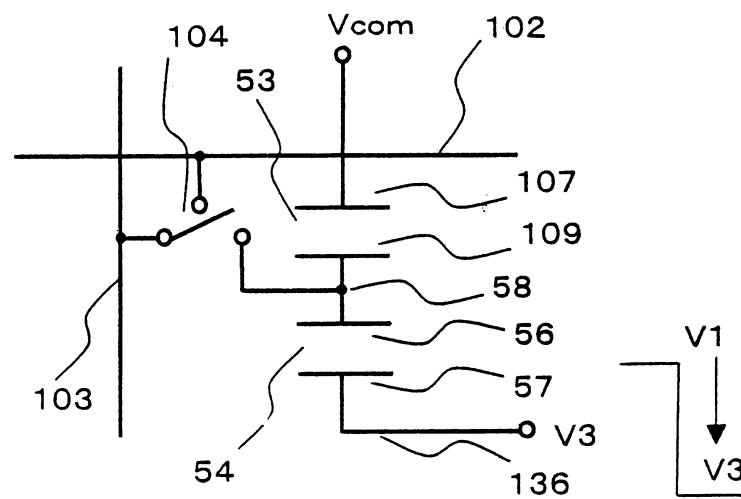


圖 34B

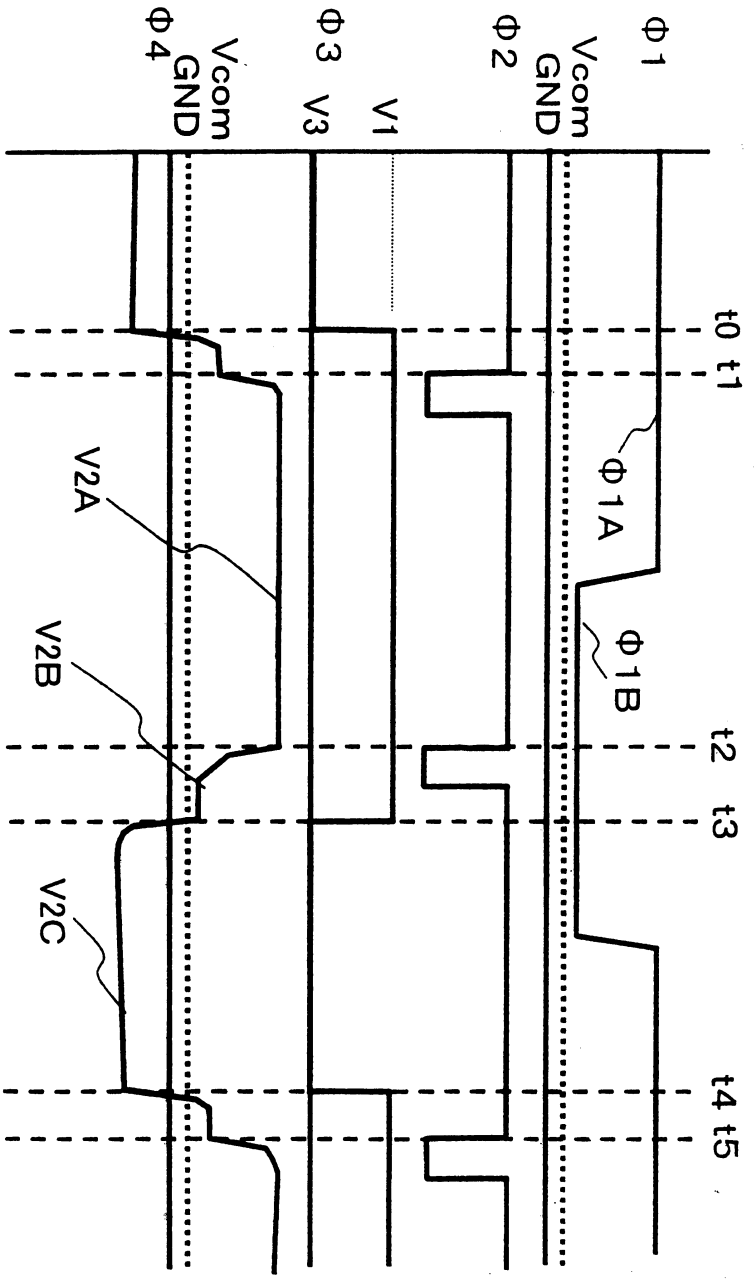


圖 35

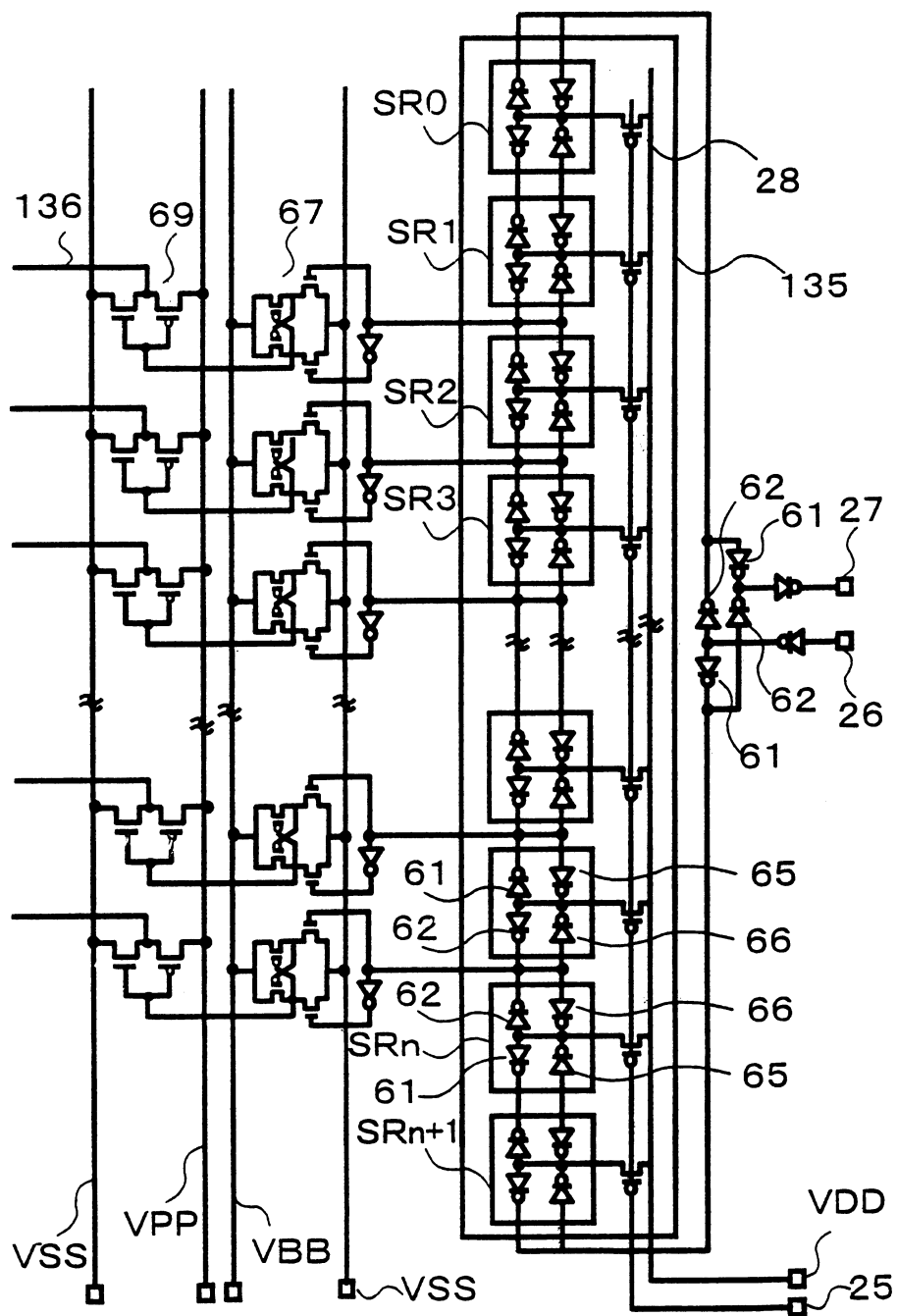


圖 36

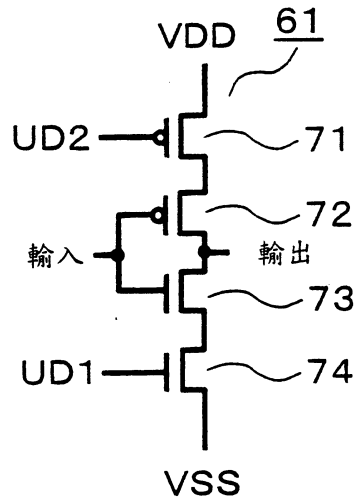


圖 37A

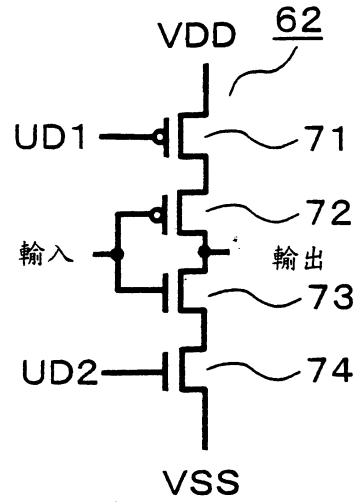


圖 37B

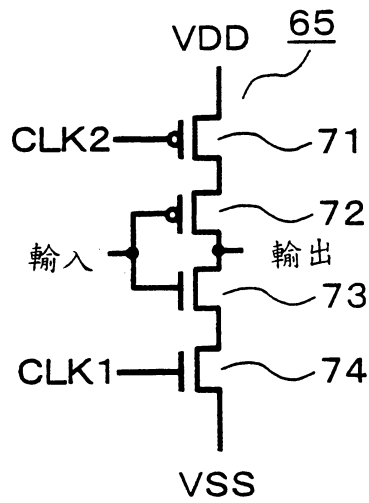


圖 37C

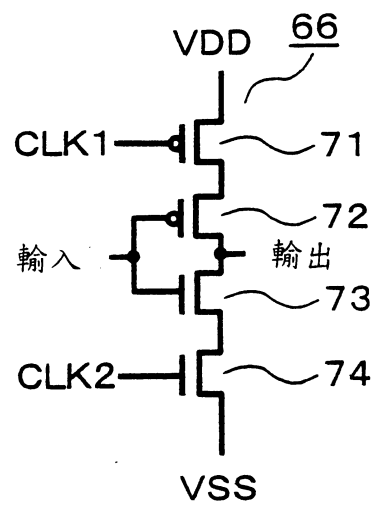


圖 37D

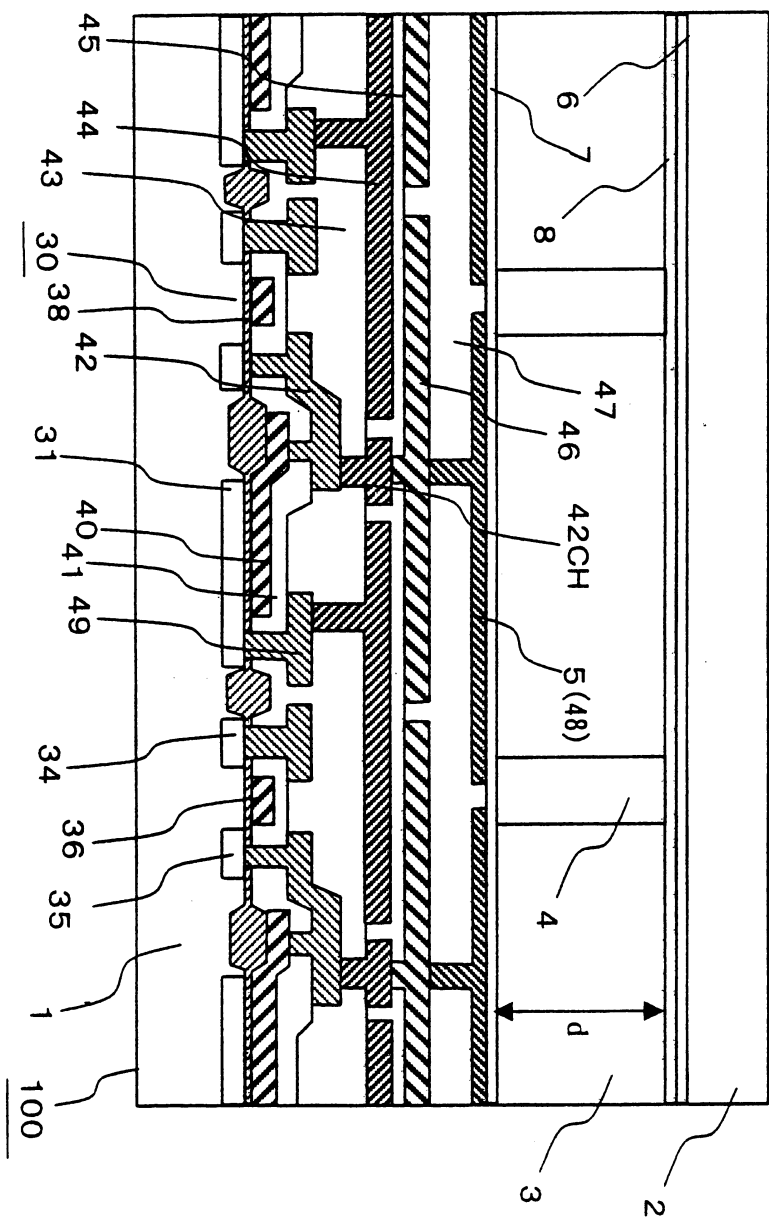


圖 38

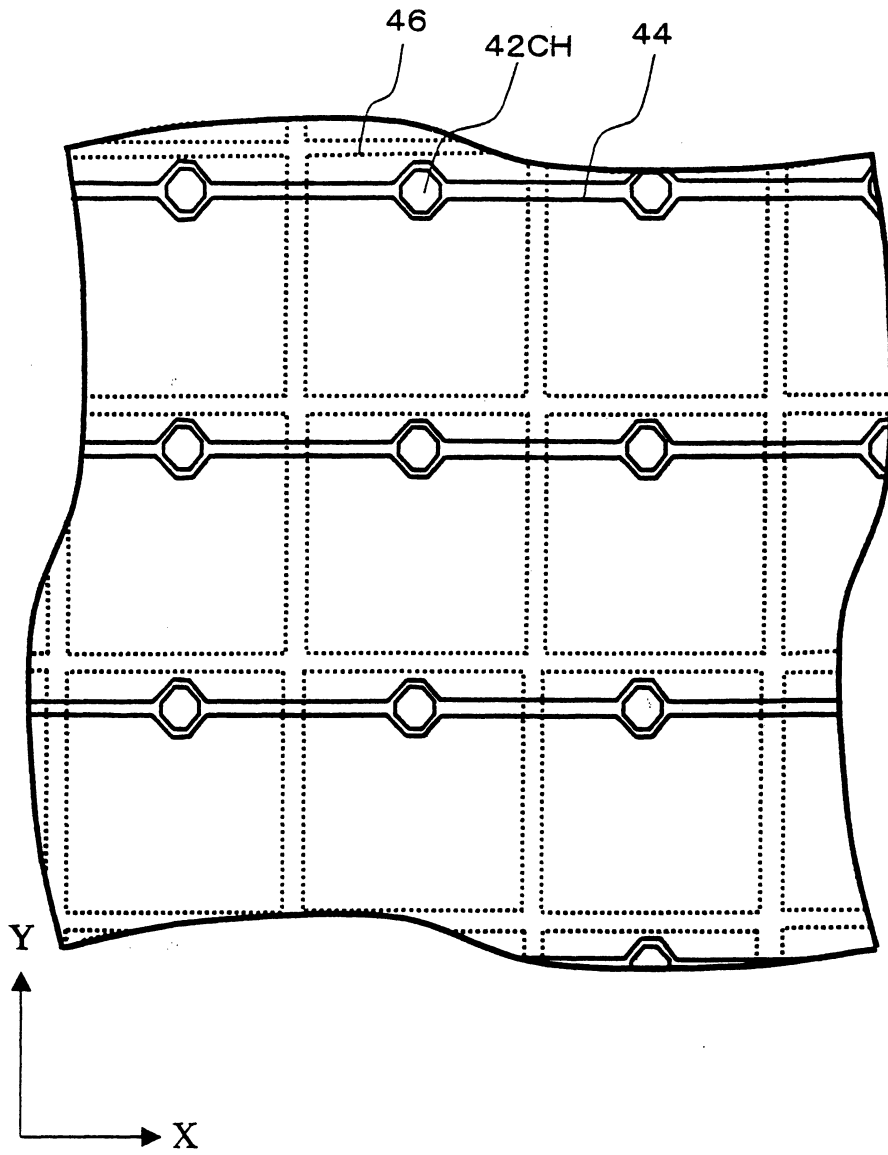


圖 39

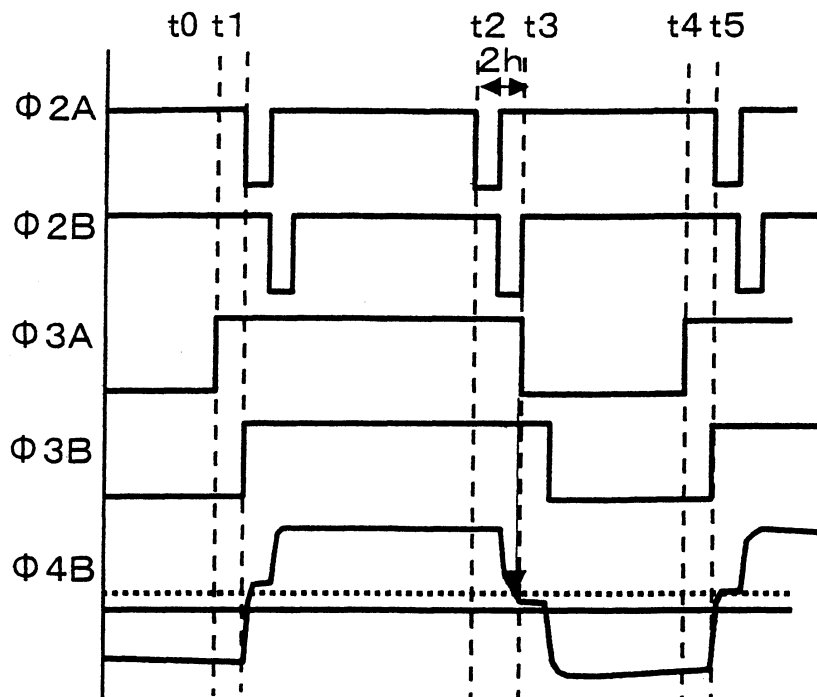


圖 40A

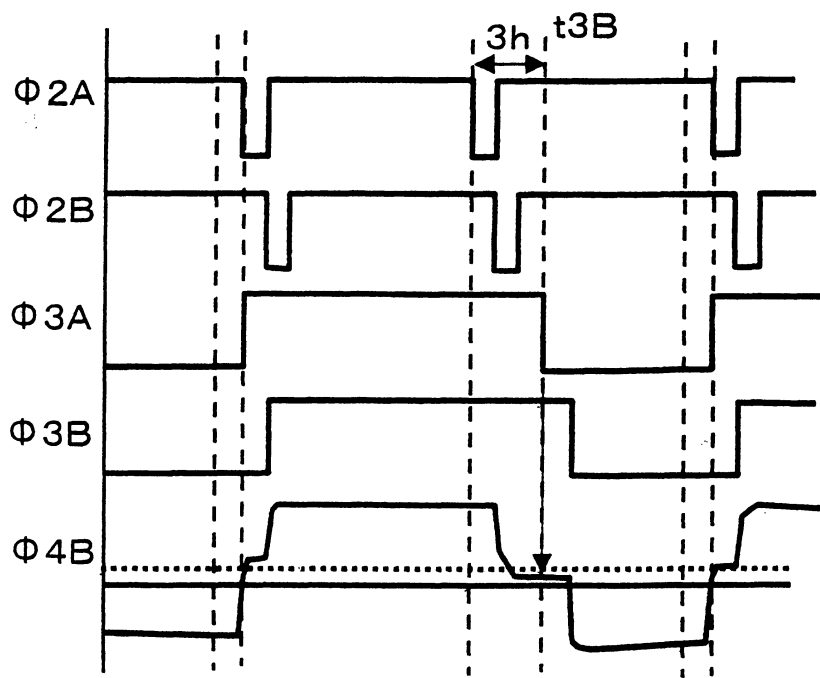


圖 40B

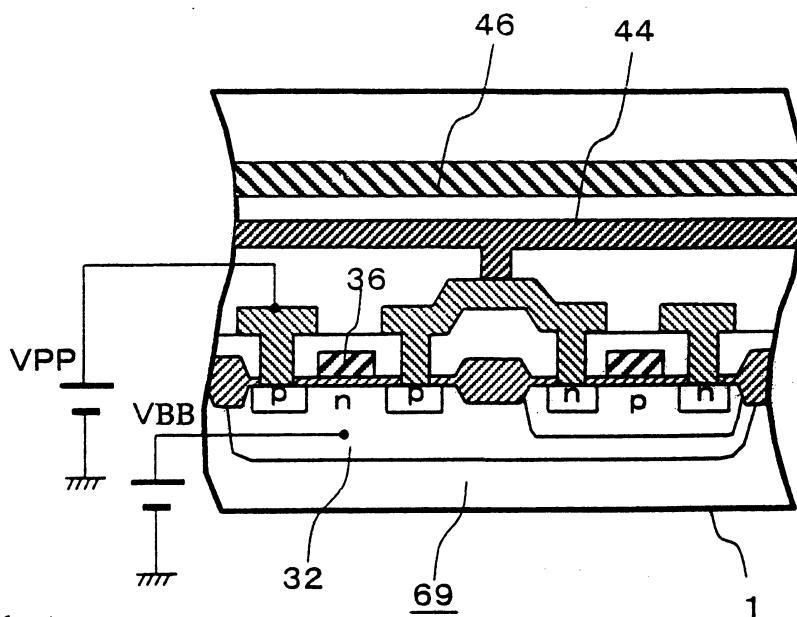


圖 41A

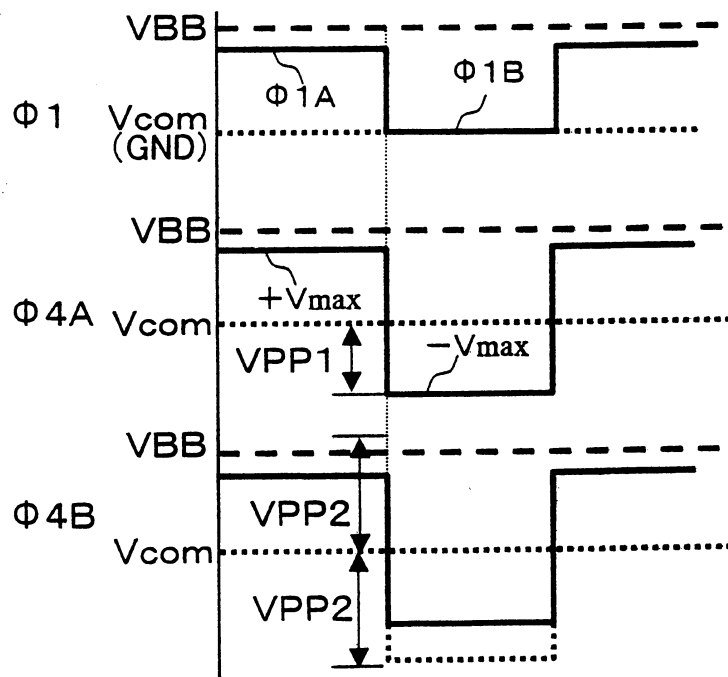


圖 41B

圖 42A

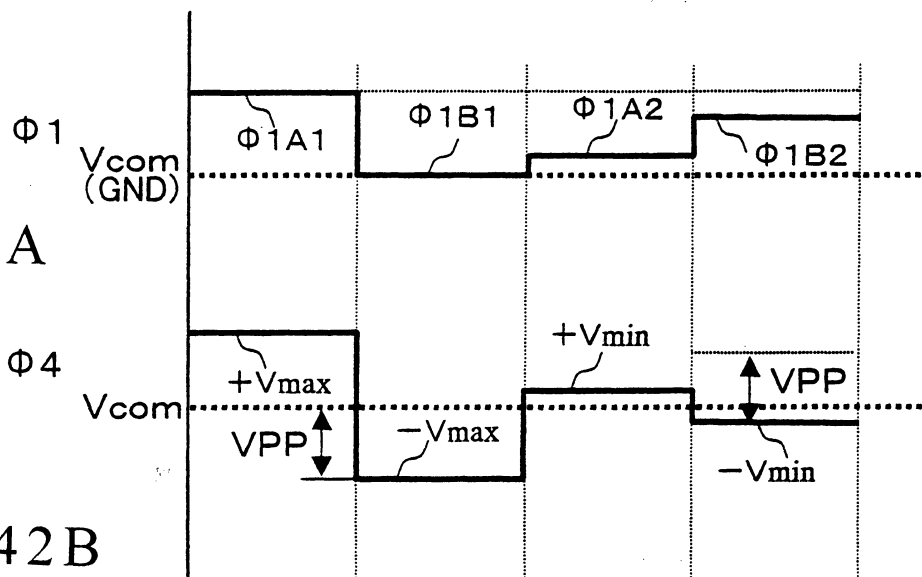
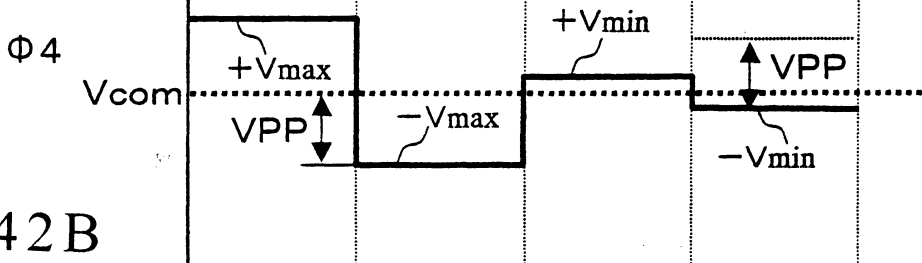


圖 42B



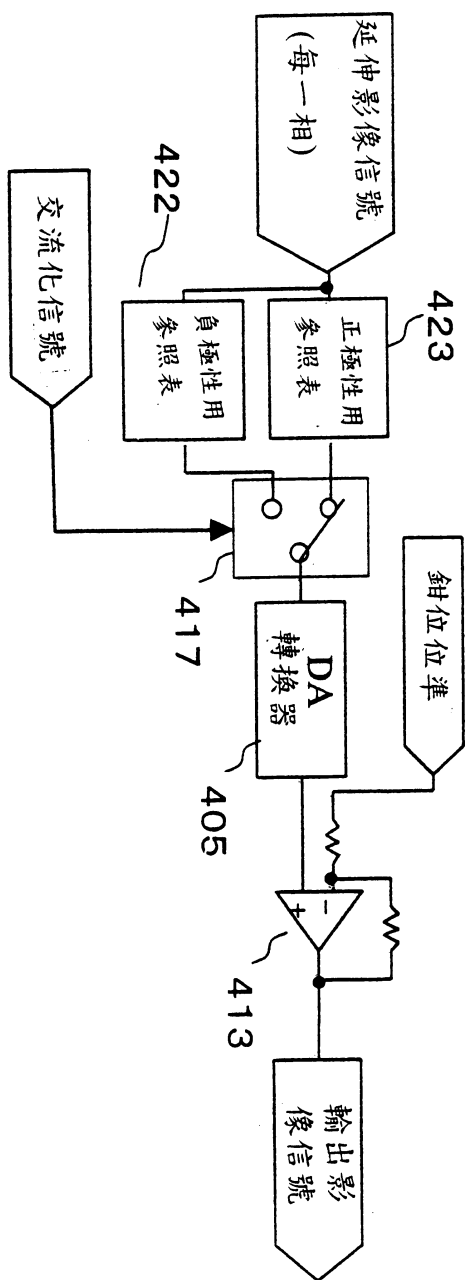


圖 43

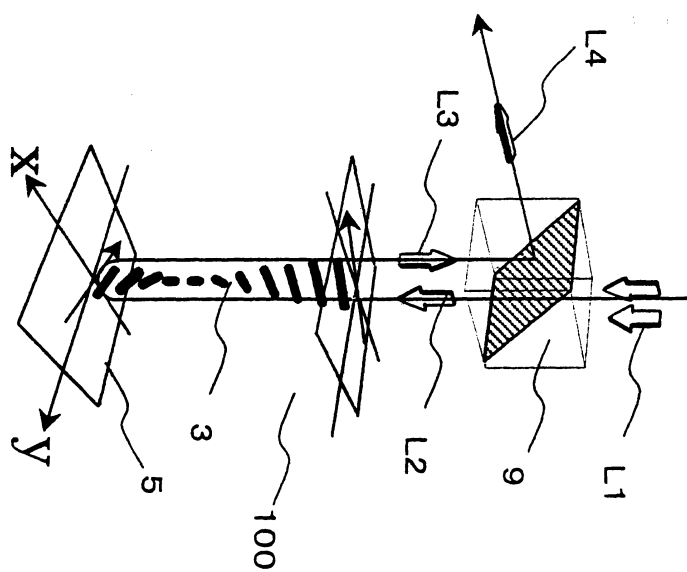


圖 44A

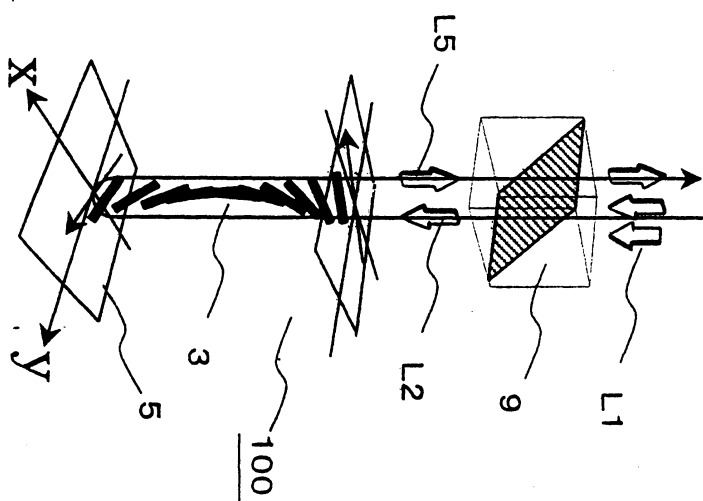


圖 44B

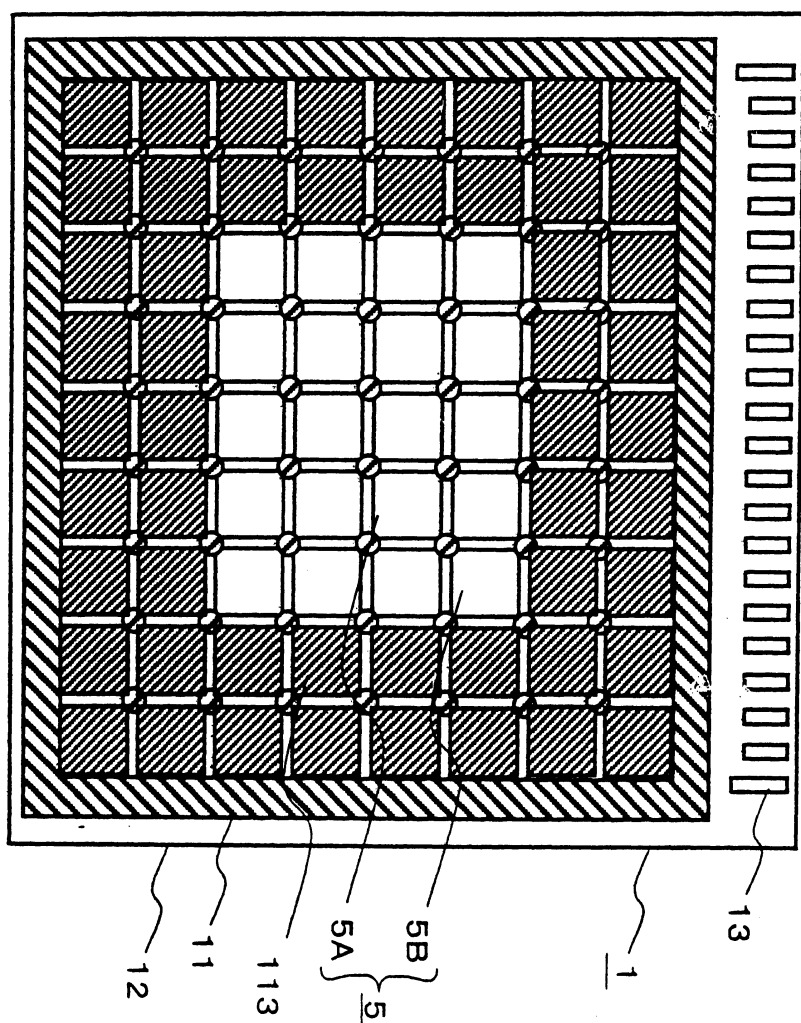


圖 45

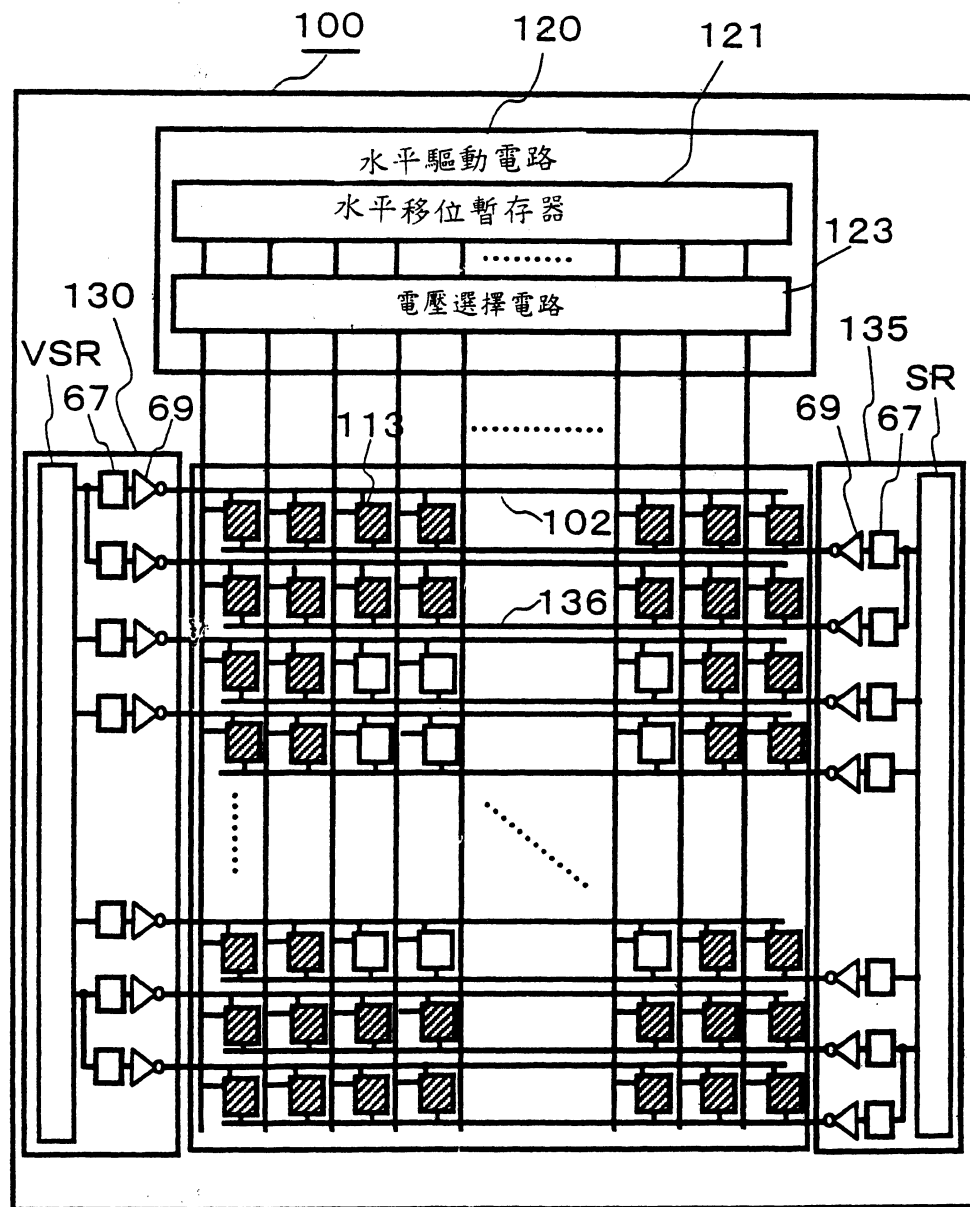


圖 46

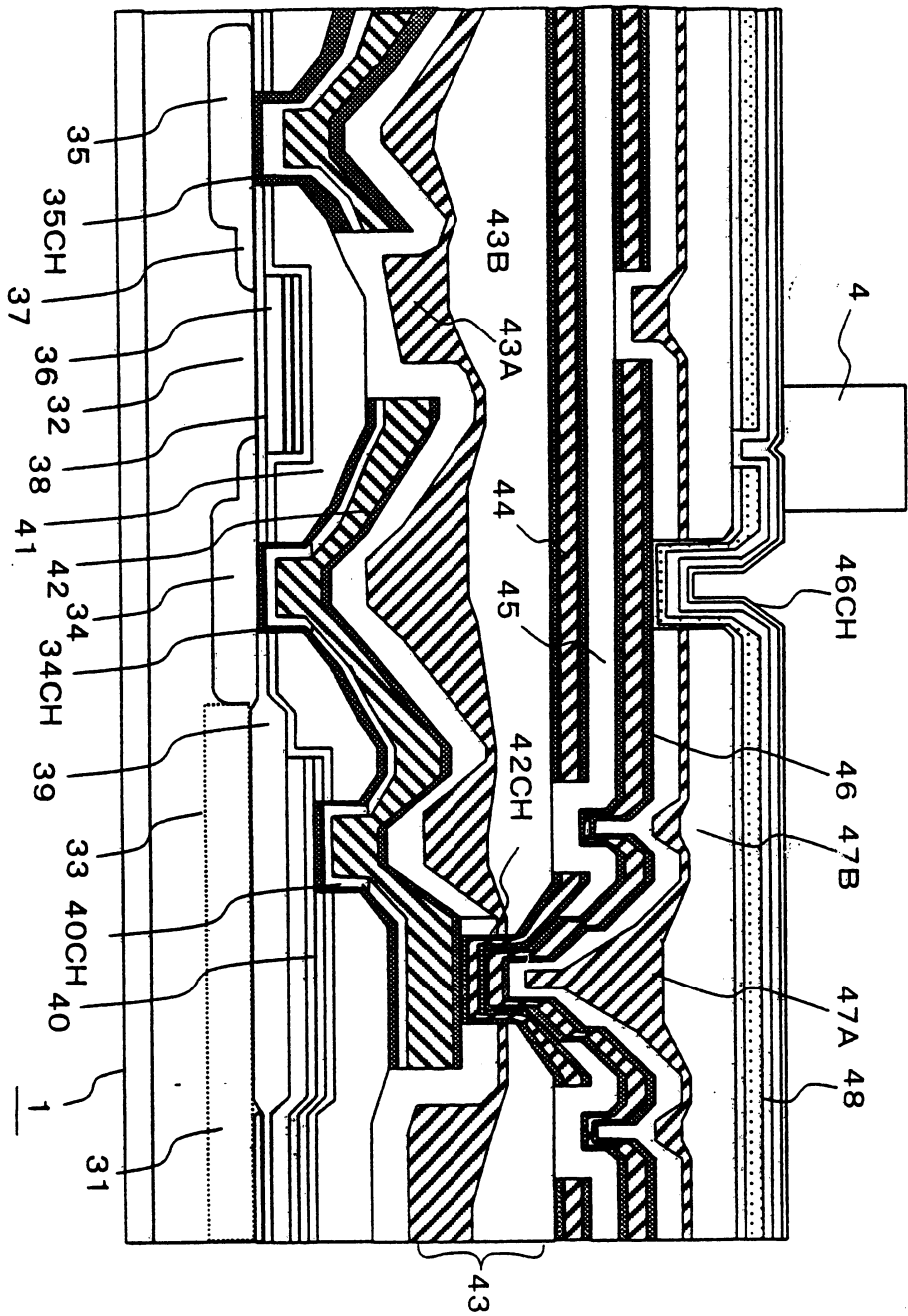


圖 47

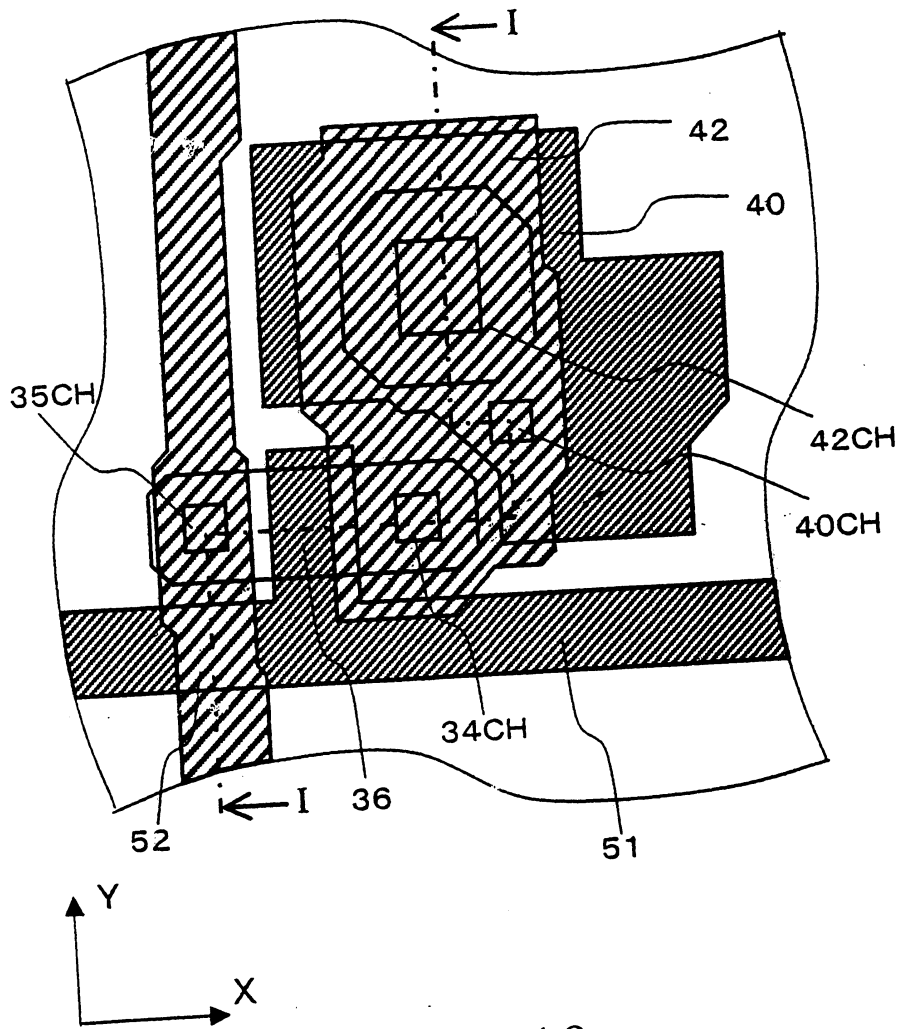


圖 48

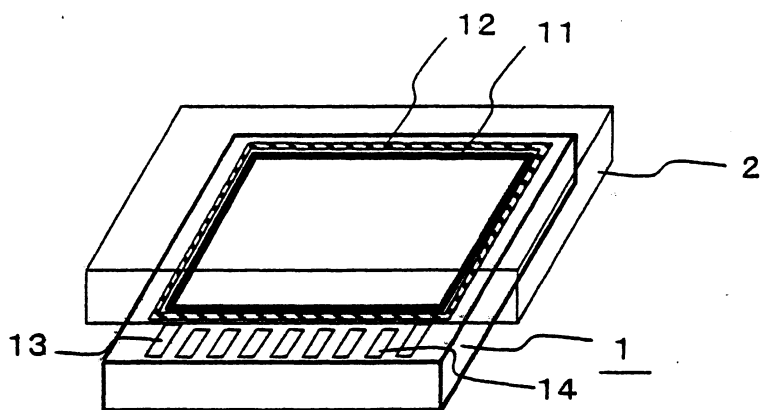


圖 49

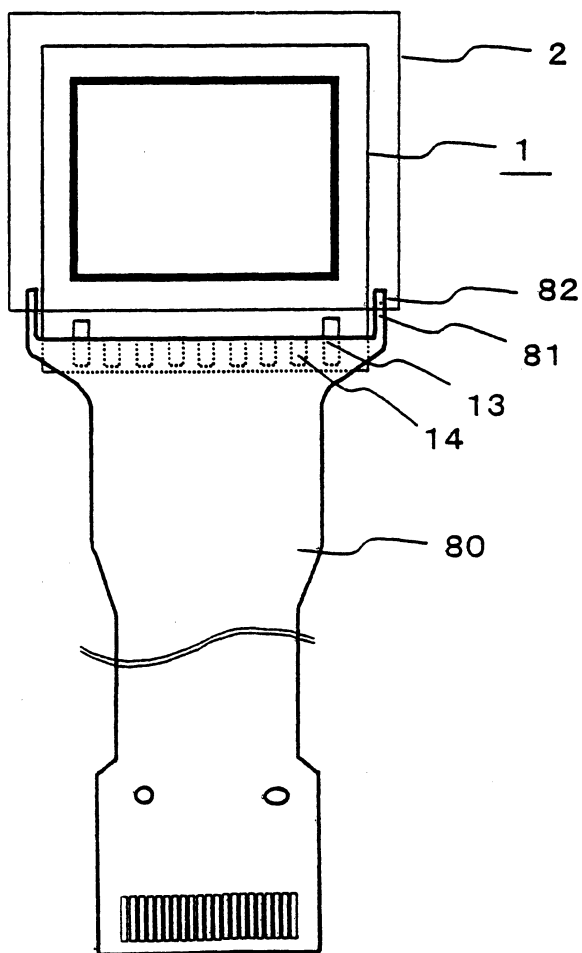


圖 50

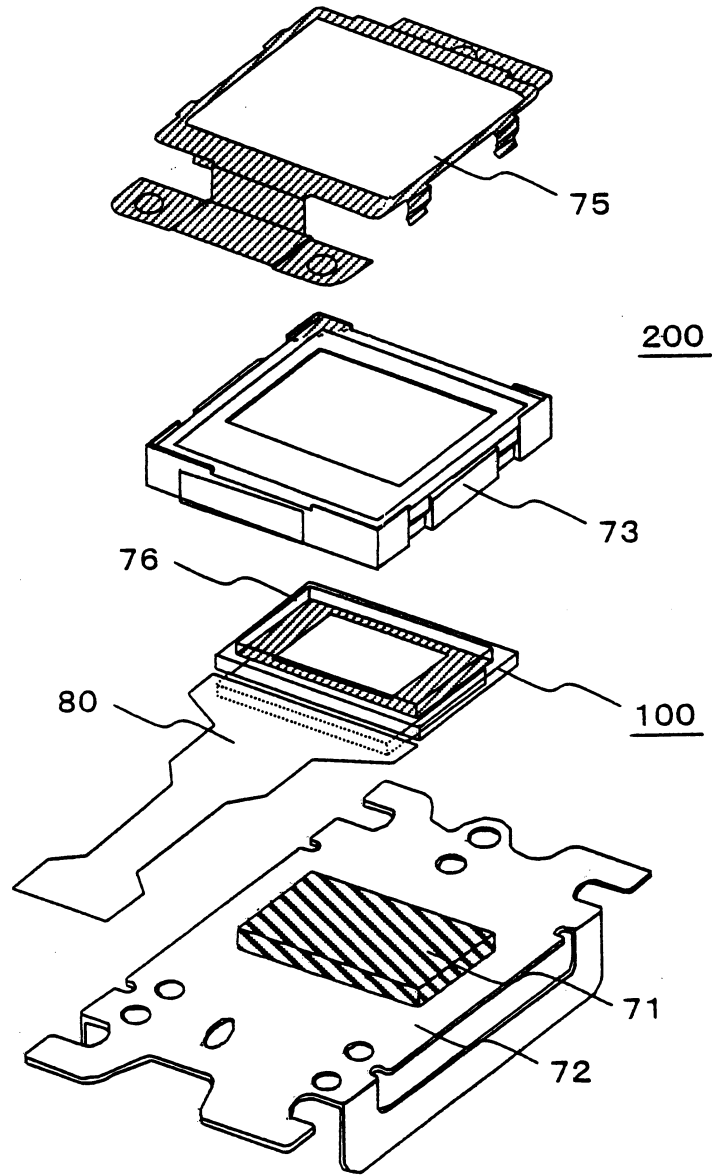


圖 51

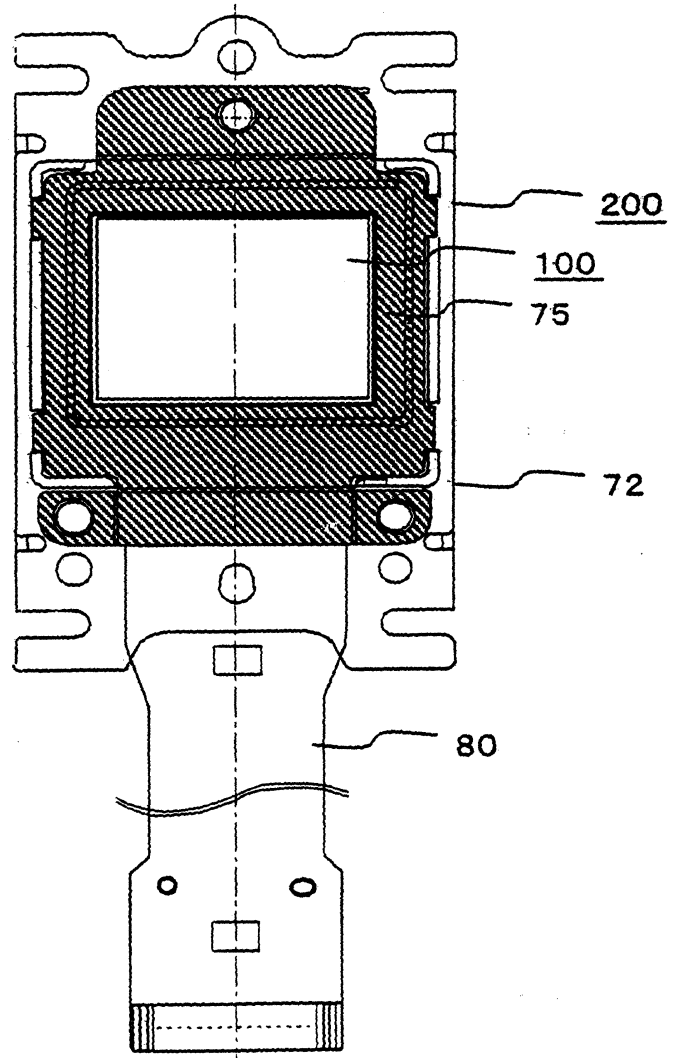


圖 52

公告本

修正
本
補充
8月20日

申請日期	91. 4. 19
案 號	091108137
類 別	G09G 3/36, 3/20

A4
C4

中文說明書替換本(92年8月)

(以上各欄由本局填註)

發 明 專 利 說 明 書 580680

一、發明 名稱	中 文	液晶顯示裝置
	英 文	LIQUID CRYSTAL DISPLAY DEVICE
二、發明 創作人	姓 名	1. 丸岡 良雄 2. 御園生 俊樹 3. 前田 敏夫 4. 渡邊 明洋 5. 中川 英樹
	國 籍	1-5. 皆日本 JAPAN
三、申請人	住、居所	1-4. 皆日本國千葉縣茂原市早野3681日立裝置工程股份有限公司 5. 日本國東京都千代田區丸內1丁目5番1號新丸大樓 日立製作所股份有限公司知的財產權本部
	姓 名 (名稱)	1. 日商日立製作所股份有限公司 HITACHI, LTD. 2. 日商日立裝置工程股份有限公司 HITACHI DEVICE ENGINEERING CO., LTD.
代 表 人 姓 名	國 籍	1. 2. 皆日本 JAPAN
	住、居所 (事務所)	1. 日本國東京都千代田區神田駿河台四丁目6番地 2. 日本國千葉縣茂原市早野3681番地
		1. 庄山 悅彦 ETSUHIKO SHOYAMA 2. 長壁 邦治 KUNIHARU OSAKABE

O:\777911-920820.DOC 1

- 1 -

裝
訂
線