



(12)发明专利

(10)授权公告号 CN 104965370 B

(45)授权公告日 2019.02.01

(21)申请号 201510464605.0

(22)申请日 2015.07.31

(65)同一申请的已公布的文献号
申请公布号 CN 104965370 A

(43)申请公布日 2015.10.07

(73)专利权人 重庆京东方光电科技有限公司
地址 400714 重庆市北碚区水土高新技术
产业园云汉大道5号附12号
专利权人 京东方科技集团股份有限公司

(72)发明人 齐智坚 陈帅 顾可可 杨妮
胡伟

(74)专利代理机构 北京三高永信知识产权代理
有限责任公司 11138
代理人 鞠永善

(51)Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

G02F 1/1343(2006.01)

(56)对比文件

CN 104516167 A,2015.04.15,

CN 104516167 A,2015.04.15,

CN 103309099 A,2013.09.18,

CN 103676375 A,2014.03.26,

US 2009225250 A1,2009.09.10,

CN 104597643 A,2015.05.06,

审查员 高望

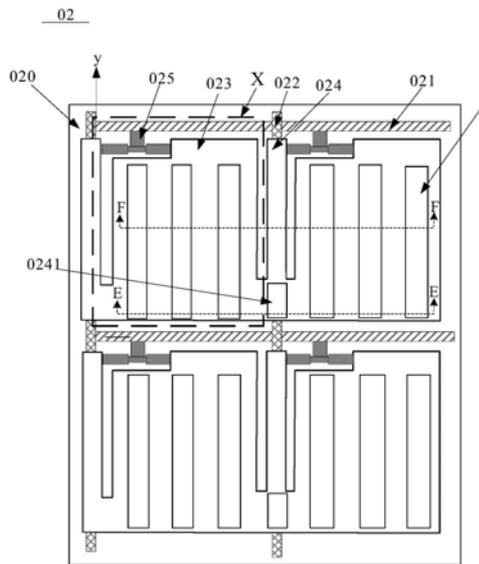
权利要求书3页 说明书16页 附图12页

(54)发明名称

阵列基板及其制造方法、显示装置

(57)摘要

本发明公开一种阵列基板及其制造方法、显示装置,属于显示技术领域。该阵列基板包括:衬底基板,衬底基板上形成有数据线;形成有数据线的衬底基板上形成有第一电极;形成有第一电极的衬底基板上形成有第一绝缘层;形成有第一绝缘层的衬底基板上形成有第二电极和屏蔽电极;其中,数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,屏蔽电极上形成有至少一个开口,且至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明通过在屏蔽电极上形成开口,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。



1. 一种阵列基板,其特征在于,所述阵列基板包括:
衬底基板,
所述衬底基板上形成有数据线;
形成有所述数据线的衬底基板上形成有第一电极;
形成有所述第一电极的衬底基板上形成有第一绝缘层;
形成有所述第一绝缘层的衬底基板上形成有第二电极和屏蔽电极;
其中,所述数据线在所述衬底基板上的正投影落在所述屏蔽电极在所述衬底基板上的正投影内,所述屏蔽电极为长条状结构,一端与所述第二电极连接,另一端与所述第二电极未连接,所述屏蔽电极上与所述第二电极连接的位置处形成有至少一个开口,且所述至少一个开口在所述数据线上的正投影在垂直所述数据线的延伸方向上覆盖所述数据线。
2. 根据权利要求1所述的阵列基板,其特征在于,
所述开口的宽度大于或者等于所述数据线的宽度。
3. 根据权利要求1或2所述的阵列基板,其特征在于,
所述屏蔽电极与所述第二电极呈一体结构。
4. 根据权利要求1所述的阵列基板,其特征在于,所述数据线与所述第一电极位于同一层,
所述衬底基板上形成有第二绝缘层;
形成有所述第二绝缘层的衬底基板上形成有所述数据线;
形成有所述第二绝缘层的衬底基板上形成有所述第一电极。
5. 根据权利要求1所述的阵列基板,其特征在于,所述数据线与所述第一电极位于不同层,
所述衬底基板上形成有第二绝缘层;
形成有所述第二绝缘层的衬底基板上形成有所述数据线;
形成有所述数据线的衬底基板上形成有第三绝缘层;
形成有所述第三绝缘层的衬底基板上形成有所述第一电极。
6. 根据权利要求4或5所述的阵列基板,其特征在于,
形成有所述第二绝缘层的衬底基板上形成有薄膜晶体管,所述薄膜晶体管的漏极与所述数据线连接,源极与所述第一电极或者所述第二电极连接。
7. 根据权利要求1或2所述的阵列基板,其特征在于,
所述第一电极为板状电极,所述第二电极为狭缝电极。
8. 根据权利要求7所述的阵列基板,其特征在于,
所述板状电极为像素电极,所述狭缝电极为公共电极;
或者,
所述板状电极为公共电极,所述狭缝电极为像素电极。
9. 根据权利要求7所述的阵列基板,其特征在于,
所述狭缝电极的狭缝在所述衬底基板上的正投影的长度方向与所述数据线在所述衬底基板上的正投影的长度方向存在夹角。
10. 一种阵列基板的制造方法,其特征在于,用于制造权利要求1至9任一所述的阵列基板,所述阵列基板包括衬底基板,所述阵列基板的制造方法包括:

在所述衬底基板上形成数据线；

在形成有所述数据线的衬底基板上形成第一电极；

在形成有所述第一电极的衬底基板上形成第一绝缘层；

在形成有所述第一绝缘层的衬底基板上形成第二电极和屏蔽电极，使所述数据线在所述衬底基板上的正投影落在所述屏蔽电极在所述衬底基板上的正投影内，所述屏蔽电极为长条状结构，一端与所述第二电极连接，另一端与所述第二电极未连接；

在所述屏蔽电极上与所述第二电极连接的位置处形成至少一个开口，使所述至少一个开口在所述数据线上的正投影在所述数据线的延伸方向上覆盖所述数据线。

11. 根据权利要求10所述的阵列基板的制造方法，其特征在于，所述开口的宽度大于或者等于所述数据线的宽度。

12. 根据权利要求10或11所述的阵列基板的制造方法，其特征在于，所述屏蔽电极与所述第二电极呈一体结构。

13. 根据权利要求10所述的阵列基板的制造方法，其特征在于，所述数据线与所述第一电极位于同一层，

在所述衬底基板上形成数据线之前，所述阵列基板的制造方法还包括：

在所述衬底基板上形成第二绝缘层；

所述在所述衬底基板上形成数据线，包括：

在形成有所述第二绝缘层的衬底基板上形成所述数据线；

所述在形成有所述数据线的衬底基板上形成第一电极，包括：

在形成有所述第二绝缘层的衬底基板上形成所述第一电极。

14. 根据权利要求10所述的阵列基板的制造方法，其特征在于，所述数据线与所述第一电极位于不同层，

在所述衬底基板上形成数据线之前，所述阵列基板的制造方法还包括：

在所述衬底基板上形成第二绝缘层；

所述在所述衬底基板上形成数据线，包括：

在形成有所述第二绝缘层的衬底基板上形成所述数据线；

在形成有所述数据线的衬底基板上形成第一电极之前，所述阵列基板的制造方法还包括：

在形成有所述数据线的衬底基板上形成第三绝缘层；

所述在形成有所述数据线的衬底基板上形成第一电极，包括：

在形成有所述第三绝缘层的衬底基板上形成所述第一电极。

15. 根据权利要求13或14所述的阵列基板的制造方法，其特征在于，所述阵列基板的制造方法还包括：

在形成有所述第二绝缘层的衬底基板上形成薄膜晶体管，使所述薄膜晶体管的漏极与所述数据线连接，源极与所述第一电极或者所述第二电极连接。

16. 根据权利要求10或11所述的阵列基板的制造方法，其特征在于，所述第一电极为板状电极，所述第二电极为狭缝电极。

17. 根据权利要求16所述的阵列基板的制造方法，其特征在于，所述板状电极为像素电极，所述狭缝电极为公共电极；

或者，

所述板状电极为公共电极，所述狭缝电极为像素电极。

18. 根据权利要求16所述的阵列基板的制造方法，其特征在于，

所述狭缝电极的狭缝在所述衬底基板上的正投影的长度方向与所述数据线在所述衬底基板上的正投影的长度方向存在夹角。

19. 一种显示装置，其特征在于，所述显示装置包括：权利要求1至9任一所述的阵列基板。

阵列基板及其制造方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种阵列基板及其制造方法、显示装置。

背景技术

[0002] 随着显示技术的不断发展,显示装置广泛应用于显示领域,现有的显示装置通常可以为薄膜晶体管液晶显示器(英文:Thin Film Transistor Liquid Crystal Display,简称:TFT-LCD),TFT-LCD以其大尺寸、高度集成、功能强大、工艺灵活、低成本等优势而广泛应用于电视机、电脑、手机等领域。

[0003] 显示装置通常可以包括对盒成型的阵列基板和彩膜基板,以及填充在阵列基板和彩膜基板之间的液晶层。图1是相关技术提供的一种阵列基板00的结构示意图,参见图1,阵列基板00包括衬底基板001,衬底基板001上形成有多根数据线002(图1中仅示出一根)和栅线(图1中未画出),各个数据线和栅线交叉且绝缘,且相邻的两根数据线002和与该相邻的两根数据线002相交的相邻的两根栅线围成像素区(图1中未画出),每个像素区内形成有像素电极003和公共电极004,其中,像素电极003可以为板状电极,公共电极004可以为狭缝电极,数据线002与像素电极003位于同一层,公共电极004与数据线002位于不同层,且公共电极004位于数据线002与像素电极003的上方,公共电极004所在层与数据线002所在层之间、数据线002所在层与衬底基板001之间都设置有绝缘层005。由于公共电极004和数据线002位于不同层,公共电极004和数据线002之间存在一定距离,使得数据线002和公共电极004之间形成电场,该电场导致液晶显示装置中位于数据线002上方以及数据线002上方的两侧的液晶分子无法有效偏转,造成显示装置漏光。相关技术中,为了避免数据线002和公共电极004之间形成电场,通常在数据线002上方设置屏蔽电极006来屏蔽数据线002的信号,如图1所示,屏蔽电极006覆盖数据线002在公共电极004所在层的正投影区域,其中,且屏蔽电极006可以与公共电极004连接。

[0004] 在实现本发明的过程中,发明人发现相关技术至少存在以下问题:在数据线上方设置屏蔽电极后,屏蔽电极的信号会对数据线上的信号产生影响,导致数据线在承受原有负载的基础上,还需要承受由于屏蔽电极的信号的影响产生的负载,因此,数据线的负载较大。

发明内容

[0005] 为了解决屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,本发明提供一种阵列基板及其制造方法、显示装置。所述技术方案如下:

[0006] 第一方面,提供一种阵列基板,所述阵列基板包括:

[0007] 衬底基板,

[0008] 所述衬底基板上形成有数据线;

[0009] 形成有所述数据线的衬底基板上形成有第一电极;

[0010] 形成有所述第一电极的衬底基板上形成有第一绝缘层;

- [0011] 形成有所述第一绝缘层的衬底基板上形成有第二电极和屏蔽电极；
- [0012] 其中，所述数据线在所述衬底基板上的正投影落在所述屏蔽电极在所述衬底基板上的正投影内，所述屏蔽电极上形成有至少一个开口，且所述至少一个开口位于所述数据线在所述屏蔽电极的正投影区域内。
- [0013] 可选地，所述屏蔽电极与所述第二电极连接。
- [0014] 可选地，所述屏蔽电极为长条状结构，一端与所述第二电极连接，另一端与所述第二电极未连接，所述屏蔽电极上与所述第二电极连接的位置处形成有至少一个开口，且所述至少一个开口位于所述数据线在所述屏蔽电极的正投影区域内。
- [0015] 可选地，所述开口的宽度大于或者等于所述数据线的宽度。
- [0016] 可选地，所述屏蔽电极与所述第二电极呈一体结构。
- [0017] 可选地，所述数据线与所述第一电极位于同一层，
- [0018] 所述衬底基板上形成有第二绝缘层；
- [0019] 形成有所述第二绝缘层的衬底基板上形成有所述数据线；
- [0020] 形成有所述第二绝缘层的衬底基板上形成有所述第一电极。
- [0021] 可选地，所述数据线与所述第一电极位于不同层，
- [0022] 所述衬底基板上形成有第二绝缘层；
- [0023] 形成有所述第二绝缘层的衬底基板上形成有所述数据线；
- [0024] 形成有所述数据线的衬底基板上形成有第三绝缘层；
- [0025] 形成有所述第三绝缘层的衬底基板上形成有所述第一电极。
- [0026] 可选地，形成有所述第二绝缘层的衬底基板上形成有薄膜晶体管，所述薄膜晶体管的漏极与所述数据线连接，源极与所述第一电极或者所述第二电极连接。
- [0027] 可选地，所述第一电极为板状电极，所述第二电极为狭缝电极。
- [0028] 可选地，所述板状电极为像素电极，所述狭缝电极为公共电极；
- [0029] 或者，
- [0030] 所述板状电极为公共电极，所述狭缝电极为像素电极。
- [0031] 可选地，所述狭缝电极的狭缝在所述衬底基板上的正投影的长度方向与所述数据线在所述衬底基板上的正投影的长度方向存在夹角。
- [0032] 第二方面，提供一种阵列基板的制造方法，用于制造第一方面或第一方面任一可选方式所述的阵列基板，所述阵列基板包括衬底基板，所述阵列基板的制造方法包括：
- [0033] 在所述衬底基板上形成数据线；
- [0034] 在形成有所述数据线的衬底基板上形成第一电极；
- [0035] 在形成有所述第一电极的衬底基板上形成第一绝缘层；
- [0036] 在形成有所述第一绝缘层的衬底基板上形成第二电极和屏蔽电极，使所述数据线在所述衬底基板上的正投影落在所述屏蔽电极在所述衬底基板上的正投影内；
- [0037] 在所述屏蔽电极上形成至少一个开口，使所述至少一个开口位于所述数据线在所述屏蔽电极的正投影区域内。
- [0038] 可选地，所述屏蔽电极与所述第二电极连接。
- [0039] 可选地，所述屏蔽电极为长条状结构，一端与所述第二电极连接，另一端与所述第二电极未连接，

[0040] 所述在所述屏蔽电极上形成至少一个开口,使所述至少一个开口位于所述数据线在所述屏蔽电极的正投影区域内,包括:

[0041] 在所述屏蔽电极上与所述第二电极连接的位置处形成至少一个开口,使所述至少一个开口位于所述数据线在所述屏蔽电极的正投影区域内。

[0042] 可选地,所述开口的宽度大于或者等于所述数据线的宽度。

[0043] 可选地,所述屏蔽电极与所述第二电极呈一体结构。

[0044] 可选地,所述数据线与所述第一电极位于同一层,

[0045] 在所述衬底基板上形成数据线之前,所述阵列基板的制造方法还包括:

[0046] 在所述衬底基板上形成第二绝缘层;

[0047] 所述在所述衬底基板上形成数据线,包括:

[0048] 在形成有所述第二绝缘层的衬底基板上形成所述数据线;

[0049] 所述在形成有所述数据线的衬底基板上形成第一电极,包括:

[0050] 在形成有所述第二绝缘层的衬底基板上形成所述第一电极。

[0051] 可选地,所述数据线与所述第一电极位于不同层,

[0052] 在所述衬底基板上形成数据线之前,所述阵列基板的制造方法还包括:

[0053] 在所述衬底基板上形成第二绝缘层;

[0054] 所述在所述衬底基板上形成数据线,包括:

[0055] 在形成有所述第二绝缘层的衬底基板上形成所述数据线;

[0056] 在形成有所述数据线的衬底基板上形成第一电极之前,所述阵列基板的制造方法还包括:

[0057] 在形成有所述数据线的衬底基板上形成第三绝缘层;

[0058] 所述在形成有所述数据线的衬底基板上形成第一电极,包括:

[0059] 在形成有所述第三绝缘层的衬底基板上形成所述第一电极。

[0060] 可选地,所述阵列基板的制造方法还包括:

[0061] 在形成有所述第二绝缘层的衬底基板上形成薄膜晶体管,使所述薄膜晶体管的漏极与所述数据线连接,源极与所述第一电极或者所述第二电极连接。

[0062] 可选地,所述第一电极为板状电极,所述第二电极为狭缝电极。

[0063] 可选地,所述板状电极为像素电极,所述狭缝电极为公共电极;

[0064] 或者,

[0065] 所述板状电极为公共电极,所述狭缝电极为像素电极。

[0066] 可选地,所述狭缝电极的狭缝在所述衬底基板上的正投影的长度方向与所述数据线在所述衬底基板上的正投影的长度方向存在夹角。

[0067] 第三方面,提供一种显示装置,所述显示装置包括:第一方面或第一方面任一可选方式所述的阵列基板。

[0068] 本发明提供的技术方案带来的有益效果是:

[0069] 本发明提供的阵列基板及其制造方法、显示装置,阵列基板包括:衬底基板,衬底基板上形成有数据线;形成有数据线的衬底基板上形成有第一电极;形成有第一电极的衬底基板上形成有第一绝缘层;形成有第一绝缘层的衬底基板上形成有第二电极和屏蔽电极;数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,屏蔽电极上形

成有至少一个开口,且至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。

[0070] 应当理解的是,以上的一般描述和后文的细节描述仅是示例性的,并不能限制本发明。

附图说明

[0071] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0072] 图1是相关技术提供的一种阵列基板的结构示意图;

[0073] 图2是相关技术提供的一种阵列基板的俯视图;

[0074] 图3是本发明一个实施例提供的一种阵列基板的俯视图;

[0075] 图4是图3所示实施例提供的阵列基板D-D部位的剖面图;

[0076] 图5是本发明另一个实施例提供的一种阵列基板的俯视图;

[0077] 图6是图5所示实施例提供的另一种阵列基板的俯视图;

[0078] 图7是图5所示实施例提供的第一电极和数据线位于同一层时的阵列基板的E-E部位的剖面图;

[0079] 图8是图5所示实施例提供的第一电极和数据线位于同一层时的阵列基板的F-F部位的剖面图;

[0080] 图9是图5所示实施例提供的第一电极和数据线位于不同层时的阵列基板的E-E部位的剖面图;

[0081] 图10是图5所示实施例提供的第一电极和数据线位于不同层时的阵列基板的F-F部位的剖面图;

[0082] 图11是本发明一个实施例提供的阵列基板的制造方法的方法流程图;

[0083] 图12是本发明另一个实施例提供的阵列基板的制造方法的方法流程图;

[0084] 图13是图12所示实施例提供的在衬底基板上形成第二绝缘层后的结构示意图;

[0085] 图14是图12所示实施例提供的在形成有第二绝缘层的衬底基板上形成数据线后的结构示意图;

[0086] 图15是图12所示实施例提供的在形成有第二绝缘层的衬底基板上形成第一电极后的结构示意图;

[0087] 图16是图12所示实施例提供的在形成有第一电极的衬底基板上形成第一绝缘层后的结构示意图;

[0088] 图17是图12所示实施例提供的在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极后的结构示意图;

[0089] 图18是图12所示实施例提供的在屏蔽电极上形成至少一个开口后的结构示意图。

[0090] 图19是本发明再一个实施例提供的阵列基板的制造方法的方法流程图;

[0091] 图20是图19所示实施例提供的在形成有数据线的衬底基板上形成第三绝缘层后的结构示意图；

[0092] 图21是图19所示实施例提供的在形成有第三绝缘层的衬底基板上形成第一电极后的结构示意图；

[0093] 图22是图19所示实施例提供的在形成有第一电极的衬底基板上形成第一绝缘层后的结构示意图；

[0094] 图23是图19所示实施例提供的在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极后的结构示意图；

[0095] 图24是图19所示实施例提供的在屏蔽电极上形成至少一个开口后的结构示意图；

[0096] 图25是本发明一个实施例提供的显示装置的结构示意图。

[0097] 此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本发明的实施例，并与说明书一起用于解释本发明的原理。

具体实施方式

[0098] 为了使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明作进一步地详细描述，显然，所描述的实施例仅仅是本发明一部份实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例，都属于本发明保护的范围。

[0099] 请参考图2，其示出了相关技术提供的阵列基板00的俯视图，参见图2，阵列基板00包括衬底基板(图2中未画出)，衬底基板上形成有多根栅线007(图2中仅画出两根)和数据线002(图2中仅画出两根)，各个数据线002和栅线007交叉且绝缘，且相邻的两根数据线002和与该相邻的两根数据线002相交的相邻的两根栅线007围成像素区A，每个像素区A内形成有像素电极(图2中未画出)和公共电极004，其中，像素电极可以为板状电极，公共电极004可以为狭缝电极，数据线002与像素电极位于同一层，公共电极004与数据线002位于不同层，且公共电极004位于数据线002与像素电极的上方，公共电极004所在层与数据线002所在层之间、数据线002所在层与衬底基板001之间都设置有绝缘层(图2中未画出)。由于公共电极004和数据线002位于不同层，公共电极004和数据线002之间存在一定距离，该距离使得数据线002和公共电极004之间形成电场，该电场会导致液晶显示装置中位于数据线002上方以及数据线002上方的两侧的液晶分子无法有效偏转，造成显示装置漏光。因此，可以在数据线002上方设置屏蔽电极006来屏蔽数据线002的信号，其中，屏蔽电极006与公共电极004位于同一层，且屏蔽电极006可以与公共电极004连接，但是设置屏蔽电极006后，屏蔽电极006与数据线002之间会产生寄生电容，且屏蔽电极006的信号会对数据线002上的信号产生影响，导致数据线002的负载较大。参见图2可知，像素区A中还包括薄膜晶体管(英文：Thin Film Transistor, 简称：TFT)区B，TFT区B可以用于设置TFT，其中，每个TFT的源极均与数据线002连接，每个TFT的栅极均与栅线007连接，每个TFT的漏极均与像素电极连接，每个TFT还可以包括栅绝缘层、有源层等结构(图2中未画出)。

[0100] 请参考图3，其示出了本发明一个实施例提供的阵列基板01的俯视图，参见图3，阵列基板01可以衬底基板010，衬底基板010可以为透明基板，其具体可以是采用玻璃、石英、透明树脂等具有一定坚固性的导光且非金属材料制成的基板。

[0101] 衬底基板010上形成有多根栅线011(图3中仅画出两根)和数据线012(图3中仅画出两根),各个栅线011和数据线012交叉且绝缘,且相邻的两根数据线012和与该相邻的两根数据线012相交的相邻的两根栅线011围成像素区C,每个像素区C内形成有第一电极(图3中未画出)和第二电极013,第一电极和第二电极013可以位于不同层,且第一电极和第二电极013绝缘设置,数据线012上方设置有屏蔽电极014,数据线012在衬底基板010上的正投影落在屏蔽电极014在衬底基板010上的正投影内,屏蔽电极014上形成有至少一个开口0141。

[0102] 图4是图3所示实施例提供的阵列基板01的D-D部位的剖面图,参见图4,该阵列基板01包括:衬底基板010,衬底基板010上形成有数据线012;形成有数据线012的衬底基板010上形成有第一电极015;形成有第一电极015的衬底基板010上形成有第一绝缘层016;形成有第一绝缘层016的衬底基板010上形成有第二电极013和屏蔽电极014;其中,数据线012在衬底基板010上的正投影落在屏蔽电极014在衬底基板010上的正投影内,屏蔽电极014上形成有至少一个开口0141,且至少一个开口0141位于数据线012在屏蔽电极014的正投影区域内。

[0103] 由于在屏蔽电极014上形成有至少一个开口0141,该至少一个开口0141可以减小屏蔽电极014与数据线012的正对面积,因此,可以减少屏蔽电极014和数据线012之间的寄生电容,减小屏蔽电极014的信号对数据线012上的信号的影响,降低数据线012的负载。

[0104] 综上所述,本发明实施例提供的阵列基板,在衬底基板上形成有数据线;形成有数据线的衬底基板上形成有第一电极;形成有第一电极的衬底基板上形成有第一绝缘层;形成有第一绝缘层的衬底基板上形成有第二电极和屏蔽电极;数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,屏蔽电极上形成有至少一个开口,且至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明实施例通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。

[0105] 请参考图5,其示出了本发明另一个实施例提供的阵列基板02的俯视图,参见图5,阵列基板02可以衬底基板020,衬底基板020可以为透明基板,其具体可以是采用玻璃、石英、透明树脂等具有一定坚固性的导光且非金属材料制成的基板。

[0106] 衬底基板020上形成有多根栅线021(图5中仅画出两根)和数据线022(图5中仅画出两根),各个栅线021和数据线022交叉且绝缘,且相邻的两根数据线022和与该相邻的两根数据线022相交的相邻的两根栅线021围成像素区X,每个像素区X内形成有第一电极(图5中未画出)和第二电极023,第一电极和第二电极023可以位于不同层,第二电极023所在层可以位于第一电极所在层的上方,且第一电极和第二电极023绝缘设置,也即,第二电极023所在层与第一电极所在层之间可以设置第一绝缘层(图5中未画出),数据线022上方设置有屏蔽电极024,该屏蔽电极024与第二电极023可以位于同一层,数据线022在衬底基板020上的正投影落在屏蔽电极024在衬底基板020上的正投影内,屏蔽电极024上形成有至少一个开口0241,且至少一个开口0241位于数据线022在屏蔽电极024的正投影区域内。

[0107] 可选地,屏蔽电极024可以与第二电极023连接,其中,屏蔽电极024与第二电极023连接,可以通过第二电极023向屏蔽电极024施加电压信号,无需在阵列基板02上为屏蔽电极024单独布线,使得阵列基板02布线简单且容易实现,通过第二电极023向屏蔽电极024施

加电压信号具体可以为:向第二电极023施加电压信号,由于第二电极023与屏蔽电极024连接,施加在第二电极023上的电压信号可以传输至屏蔽电极024,从而实现对屏蔽电极024施加电压信号。屏蔽电极024与第二电极023连接,使得屏蔽电极024可以与第一电极形成驱动电场,该驱动电场可以有效驱动液晶分子偏转,增加阵列基板02的开口率。

[0108] 可选地,如图5所示,屏蔽电极024可以为长条状结构,该屏蔽电极024的长度方向(图5中未画出)可以与数据线022的长度方向y平行,屏蔽电极024的一端与第二电极023连接,另一端与第二电极023未连接,实际应用中,屏蔽电极024也可以在其除了两端以外的其他预定部位与第二电极023连接,屏蔽电极024上除该预定部位以外的部位与第二电极023未连接。其中,屏蔽电极024的一端与第二电极023连接,另一端与第二电极023未连接,这样可以减小屏蔽电极024与第二电极023连接部位的宽度,使得屏蔽电极024对第二电极023的影响减小,屏蔽电极024上与第二电极023连接的位置处形成有至少一个开口0241,且至少一个开口位于数据线022在屏蔽电极024的正投影区域内,在屏蔽电极024上与第二电极023连接的位置处形成至少一个开口0241,可以进一步减小屏蔽电极024与第二电极023连接部位的宽度,使得屏蔽电极024对第二电极023的影响减小。可选地,开口0241的宽度可以大于或者等于数据线022的宽度,这样可以进一步减小屏蔽电极024与数据线022的正对面积,进而降低数据线022的负载。

[0109] 可选地,屏蔽电极024与第二电极023呈一体结构,这样可以采用一次构图工艺形成屏蔽电极024和第二电极023,节省阵列基板02的制作工艺。

[0110] 可选地,第一电极可以为板状电极,第二电极023可以为狭缝电极,如图5所示,狭缝电极上设置有多条狭缝P,该多条狭缝P的长度方向平行,且狭缝电极的狭缝P在衬底基板020上的正投影的长度方向与数据线022在衬底基板020上的正投影的长度方向存在夹角,其中,在图5所示的阵列基板02中,狭缝电极的狭缝P在衬底基板020上的正投影的长度方向与数据线022在衬底基板020上的正投影的长度方向平行,且狭缝电极的狭缝P在衬底基板020上的正投影的长度方向、数据线022在衬底基板020上的正投影的长度方向都可以为图5中所示的方向y。

[0111] 图6所示的是狭缝电极的狭缝P在衬底基板020上的正投影的长度方向与数据线022在衬底基板020上的正投影的长度方向存在夹角时的阵列基板02,参见图6,屏蔽电极024为长条状结构,其长度方向与数据线022的长度方向y平行,且屏蔽电极024与第二电极023(狭缝电极)位于同一层,参见图6可知,第二电极023的狭缝P的长度与方向与屏蔽电极024的长度方向存在夹角,因此,第二电极023的狭缝在衬底基板020上的正投影的长度方向与数据线022在衬底基板020上的正投影的长度方向存在夹角,其中,该夹角的具体数值可以根据实际需要设置,本发明实施例对此不做限定,示例地,该夹角的范围可以为 $75^{\circ} \sim 80^{\circ}$,这样可以使得阵列基板02具有宽视角,进而形成具有宽视角的显示装置。可选地,板状电极为像素电极,狭缝电极为公共电极;或者,板状电极为公共电极,狭缝电极为像素电极,本发明实施例对此不做限定,本发明实施例以板状电极为像素电极,狭缝电极为公共电极为例进行说明。

[0112] 可选地,在本发明实施例中,数据线022与第一电极可以位于同一层,也可以位于不同层。当数据线022与第一电极可以位于同一层时,衬底基板020上形成有第二绝缘层;数据线022和第一电极都可以位于第二绝缘层上,以使得衬底基板020和数据线022、第一电极

绝缘设置。当数据线022与第一电极位于不同层时,衬底基板020上形成有第二绝缘层;形成有第二绝缘层的衬底基板020上形成有数据线022;形成有数据线022的衬底基板020上形成有第三绝缘层;形成有第三绝缘层的衬底基板020上形成有第一电极。也即,数据线022与第一电极位于不同层,数据线022位于第二绝缘层上,第一电极位于第三绝缘层上,以使得衬底基板020和数据线022绝缘设置、数据线022和第一电极绝缘设置。

[0113] 可选地,如图5或图6所示,在本发明实施例中,阵列基板02还可以包括:薄膜晶体管025,形成有第二绝缘层的衬底基板020上形成有薄膜晶体管025,且薄膜晶体管025位于像素区X中,薄膜晶体管025可以与数据线022位于同一层。其中,薄膜晶体管025包括:源极、栅极和漏极(图5和图6中均未标出),薄膜晶体管025的源极可以与数据线022连接,栅极可以与栅线021连接,漏极可以与第一电极或第二电极连接,该薄膜晶体管025还可以包括栅绝缘层、有源层等结构,本发明实施例在此不再赘述。

[0114] 在本发明实施例中,数据线022与第一电极可以位于同一层,也可以位于不同层,当数据线022与第一电极位于同一层时,图5所示的阵列基板02的E-E部位的剖面图可以如图7所示,图5所示的阵列基板02的F-F部位的剖面图可以如图8所示。

[0115] 参见图7和图8,阵列基板02包括:衬底基板020,衬底基板020上形成有数据线022;形成有数据线022的衬底基板020上形成有第一电极026;形成有第一电极026的衬底基板020上形成有第一绝缘层027;形成有第一绝缘层027的衬底基板020上形成有第二电极023和屏蔽电极024;其中,数据线022在衬底基板020上的正投影落在屏蔽电极024在衬底基板020上的正投影内。可选地,如图7和图8所示,衬底基板020上形成有第二绝缘层028;形成有第二绝缘层028的衬底基板020上形成有数据线022和第一电极026。参见图7或图8可知,数据线022和第一电极026位于同一层。

[0116] 参见图7,第二电极023和屏蔽电极024连接,屏蔽电极024上形成有至少一个开口0241,且至少一个开口0241位于数据线022在屏蔽电极024的正投影区域内,开口0241的宽度d1可以大于或者等于数据线022的宽度d。其中,屏蔽电极024与第二电极023可以呈一体结构,这样可以采用一次构图工艺形成屏蔽电极024和第二电极023,节省阵列基板02的制作工艺,需要说明的是,为了便于查看,图7中仅示出了第二电极023和屏蔽电极024连接,并未示出其呈一体结构。

[0117] 参见图8,第二电极023和屏蔽电极024未连接,这样可以减小屏蔽电极024对第二电极023的影响。

[0118] 可选地,当数据线022与第一电极位于不同层时,图5所示的阵列基板02的E-E部位的剖面图可以如图9所示,图5所示的阵列基板02的F-F部位的剖面图可以如图10所示。

[0119] 参见图9和图10,阵列基板02包括:衬底基板020,衬底基板020上形成有数据线022;形成有数据线022的衬底基板020上形成有第一电极026;形成有第一电极026的衬底基板020上形成有第一绝缘层027;形成有第一绝缘层027的衬底基板020上形成有第二电极023和屏蔽电极024;其中,数据线022在衬底基板020上的正投影落在屏蔽电极024在衬底基板020上的正投影内。可选地,如图9和图10所示,衬底基板020上形成有第二绝缘层028;形成有第二绝缘层028的衬底基板020上形成有数据线022;形成有数据线022的衬底基板020上形成有第三绝缘层029;形成有第三绝缘层029的衬底基板020上形成有第一电极026。参见图9或图10可知,数据线022和第一电极026位于不同层。

[0120] 参见图9,第二电极023和屏蔽电极024连接,屏蔽电极024上形成有至少一个开口0241,且至少一个开口0241位于数据线022在屏蔽电极024的正投影区域内,开口0241的宽度 d_1 可以大于或者等于数据线022的宽度 d 。其中,屏蔽电极024与第二电极023可以呈一体结构,这样可以采用一次构图工艺形成屏蔽电极024和第二电极023,节省阵列基板02的制作工艺,需要说明的是,为了便于查看,图9中仅示出了第二电极023和屏蔽电极024连接,并未示出其呈一体结构。

[0121] 参见图10,第二电极023和屏蔽电极024未连接,这样可以减小屏蔽电极024对第二电极023的影响。

[0122] 综上所述,本发明实施例提供的阵列基板,在衬底基板上形成有数据线;形成有数据线的衬底基板上形成有第一电极;形成有第一电极的衬底基板上形成有第一绝缘层;形成有第一绝缘层的衬底基板上形成有第二电极和屏蔽电极;数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,屏蔽电极上形成有至少一个开口,且至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明实施例通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。

[0123] 由于形成屏蔽电极后,屏蔽电极与第二电极位于同一层,数据线的信号也会对屏蔽电极的信号造成干扰,进而导致对第二电极的信号的影响,若数据线的信号的波动较大,则会导致第二电极的信号波动较大,进而导致采用该阵列基板形成的显示装置的屏幕出现Greenish(全屏发绿)、flicker(闪烁)等现象。而本发明实施例通过在屏蔽电极上形成开口,减小了数据线与屏蔽电极的正对面积,进而减小了数据线上的信号对屏蔽电极的信号的影响,从而减小了对第二电极的信号的影响,避免采用该阵列基板形成的显示装置的屏幕出现Greenish、flicker等现象。

[0124] 本发明实施例提供的阵列基板可以应用于下文的方法,本发明实施例中阵列基板的制造方法和制造原理可以参见下文各实施例中的描述。

[0125] 请参考图11,其示出了本发明一个实施例提供的阵列基板的制造方法的方法流程图,该阵列基板的制造方法可以用于制造图3至图10任一所示的阵列基板,其中,该阵列基板可以包括:衬底基板,衬底基板可以为透明基板,其具体可以是采用玻璃、石英、透明树脂等具有一定坚固性的导光且非金属材料制成的基板。参见图11,该阵列基板的制造方法可以包括如下几个步骤:

[0126] 在步骤1101中,在衬底基板上形成数据线。

[0127] 在步骤1102中,在形成有数据线的衬底基板上形成第一电极。

[0128] 在步骤1103中,在形成有第一电极的衬底基板上形成第一绝缘层。

[0129] 在步骤1104中,在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极,使数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内。

[0130] 在步骤1105中,在屏蔽电极上形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。

[0131] 综上所述,本发明实施例提供的阵列基板的制造方法,通过在衬底基板上形成数据线,在形成有数据线的衬底基板上形成第一电极,在形成有第一电极的衬底基板上形成

第一绝缘层,在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极,使数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,在屏蔽电极上形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明实施例通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。

[0132] 可选地,屏蔽电极与第二电极连接。

[0133] 可选地,屏蔽电极为长条状结构,一端与第二电极连接,另一端与第二电极未连接,步骤1105可以包括:

[0134] 在屏蔽电极上与第二电极连接的位置处形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。

[0135] 可选地,开口的宽度大于或者等于数据线的宽度。

[0136] 可选地,屏蔽电极与第二电极呈一体结构。

[0137] 可选地,数据线与第一电极位于同一层,

[0138] 在步骤1101之前,该阵列基板的制造方法还可以包括:

[0139] 在衬底基板上形成第二绝缘层;

[0140] 步骤1101可以包括:

[0141] 在形成有第二绝缘层的衬底基板上形成数据线;

[0142] 步骤1102可以包括:

[0143] 在形成有第二绝缘层的衬底基板上形成第一电极。

[0144] 可选地,数据线与第一电极位于不同层,

[0145] 在步骤1101之前,该阵列基板的制造方法还可以包括:

[0146] 在衬底基板上形成第二绝缘层;

[0147] 步骤1101可以包括:

[0148] 在形成有第二绝缘层的衬底基板上形成数据线;

[0149] 在步骤1102之前,该阵列基板的制造方法还可以包括:

[0150] 在形成有数据线的衬底基板上形成第三绝缘层;

[0151] 步骤1102可以包括:

[0152] 在形成有第三绝缘层的衬底基板上形成第一电极。

[0153] 可选地,该阵列基板的制造方法还可以包括:

[0154] 在形成有第二绝缘层的衬底基板上形成薄膜晶体管,使薄膜晶体管与数据线位于同一层。

[0155] 可选地,第一电极为板状电极,第二电极为狭缝电极。

[0156] 可选地,板状电极为像素电极,狭缝电极为公共电极;或者,

[0157] 板状电极为公共电极,狭缝电极为像素电极。

[0158] 可选地,狭缝电极的狭缝在衬底基板上的正投影的长度方向与数据线在衬底基板上的正投影的长度方向存在夹角。

[0159] 上述所有可选技术方案,可以采用任意结合形成本发明的可选实施例,在此不再一一赘述。

[0160] 综上所述,本发明实施例提供的阵列基板的制造方法,通过在衬底基板上形成数据线,在形成有数据线的衬底基板上形成第一电极,在形成有第一电极的衬底基板上形成第一绝缘层,在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极,使数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,在屏蔽电极上形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明实施例通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。

[0161] 请参考图12,其示出了本发明另一个实施例提供的阵列基板的制造方法的方法流程图,该阵列基板的制造方法可以用于制造图3至图10任一所示的阵列基板,且在本发明实施例中,数据线与第一电极可以位于同一层,也可以位于不同层,本实施例以数据线与第一电极位于同一层为例进行说明,本实施例以该阵列基板的制造方法应用于图7所示的阵列基板02为例进行说明。

[0162] 其中,该阵列基板02可以包括:衬底基板020,衬底基板020可以为透明基板,其具体可以是采用玻璃、石英、透明树脂等具有一定坚固性的导光且非金属材料制成的基板。参见图12,该阵列基板的制造方法可以包括如下几个步骤:

[0163] 在步骤1201中,在衬底基板上形成第二绝缘层。

[0164] 请参考图13,其示出的是在衬底基板020上形成第二绝缘层028后的结构示意图。具体地,可以采用涂覆、磁控溅射、热蒸发或者等离子体增强化学气相沉积法(英文:Plasma Enhanced Chemical Vapor Deposition,简称:PECVD)等方法在衬底基板020上沉积一层具有一定厚度的光刻胶薄膜,采用掩模板对光刻胶薄膜进行曝光,使光刻胶薄膜形成完全曝光区和非曝光区,之后采用显影工艺处理,使完全曝光区的光刻胶薄膜被完全去除,非曝光区域的光刻胶薄膜全部保留,烘烤处理后形成第二绝缘层028。其中,第二绝缘层028可以选用氧化物、氮化物或氧氮化合物生成,对应的反应气体可以为 SiH_4 、 NH_3 、 N_2 的混合气体或 SiH_2Cl_2 、 NH_3 、 N_2 的混合气体。

[0165] 其中,在衬底基板020上形成第二绝缘层028,使得衬底基板020与后续的数据线022之间彼此绝缘。

[0166] 需要说明的是,实际应用中,在步骤1201之前,可以通过一次构图工艺在衬底基板020上形成栅线,之后在形成有栅线的衬底基板020上形成第二绝缘层028,使得栅线与后续的数据线022之间彼此绝缘。其中,栅线的形成过程可以参考现有技术,本发明实施例在此不再赘述。

[0167] 在步骤1202中,在形成有第二绝缘层的衬底基板上形成数据线。

[0168] 请参考图14,其示出的是在形成有第二绝缘层028的衬底基板020上形成数据线022后的结构示意图。具体地,可以采用涂覆、磁控溅射、热蒸发或者PECVD等方法在形成有第二绝缘层028的衬底基板020上沉积一层具有一定厚度的光刻胶薄膜,采用掩模板对光刻胶薄膜进行曝光,使光刻胶薄膜形成完全曝光区和非曝光区,之后采用显影工艺处理,使完全曝光区的光刻胶薄膜被完全去除,非曝光区域的光刻胶薄膜全部保留,烘烤处理后形成数据线022。

[0169] 需要说明的是,实际应用中,衬底基板020上形成有栅线,数据线022可以与栅线相

交,以使得相邻的两条数据线022和与该相邻的两条数据线022相交的栅线能够围成像素区,示例地,数据线022可以与栅线垂直,且多条数据线022可以平行设置。

[0170] 在步骤1203中,在形成有第二绝缘层的衬底基板上形成第一电极。

[0171] 请参考图15,其示出的是在形成有第二绝缘层028的衬底基板020上形成第一电极026后的结构示意图。参见图15可知,第一电极026与数据线位于同一层,其中,第一电极026可以为板状电极,第一电极026可以为像素电极或公共电极,本发明实施例对此不做限定,本发明实施例以第一电极026可以为像素电极为例进行说明。可以采用构图工艺在形成有第二绝缘层028的衬底基板020上形成第一电极026,具体地,可以采用涂覆、磁控溅射、热蒸发或者PECVD等方法在形成有第二绝缘层028的衬底基板020上沉积一层具有一定厚度的光刻胶薄膜,采用掩模板对光刻胶薄膜进行曝光,使光刻胶薄膜形成完全曝光区和非曝光区,之后采用显影工艺处理,使完全曝光区的光刻胶薄膜被完全去除,非曝光区域的光刻胶薄膜全部保留,烘烤处理后形成第一电极026。其中,如图15所示,第一电极026与数据线022未连接。

[0172] 在步骤1204中,在形成有第一电极的衬底基板上形成第一绝缘层。

[0173] 请参考图16,其示出的是在形成有第一电极026的衬底基板020上形成第一绝缘层027后的结构示意图。其中,在形成有第一电极026的衬底基板020上形成第一绝缘层027的过程可以参考步骤1201中在衬底基板020上形成第二绝缘层028的过程,本实施例在此不再赘述。

[0174] 其中,第一绝缘层027的设置可以使得第一电极026与数据线022之间、第一电极026所在层与后续的第二电极023所在层之间彼此绝缘。

[0175] 在步骤1205中,在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极,使数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内。

[0176] 请参考图17,其示出的是在形成有第一绝缘层027的衬底基板020上形成第二电极023和屏蔽电极024后的结构示意图。参见图17可知,第二电极023和屏蔽电极024位于同一层,且第二电极023和屏蔽电极024连接。其中,屏蔽电极024与第二电极023连接,可以通过第二电极023向屏蔽电极024施加电压信号,无需在阵列基板02上为屏蔽电极024单独布线,使得阵列基板02布线简单且容易实现,通过第二电极023向屏蔽电极024施加电压信号具体可以为:向第二电极023施加电压信号,由于第二电极023与屏蔽电极024连接,施加在第二电极023上的电压信号可以传输至屏蔽电极024,从而实现对屏蔽电极024施加电压信号。屏蔽电极024与第二电极023连接,使得屏蔽电极024可以与第一电极026形成驱动电场,该驱动电场可以有效驱动液晶分子偏转,增加阵列基板02的开口率。

[0177] 进一步地,屏蔽电极024与第二电极023可以呈一体结构,这样可以采用一次构图工艺形成屏蔽电极024和第二电极023,节省阵列基板02的制作工艺。

[0178] 其中,第二电极023可以为狭缝电极。第二电极023可以为公共电极或者像素电极,本发明实施例对此不做限定,本发明实施例以第二电极023为公共电极为例进行说明。在本发明实施例中,屏蔽电极024可以为长条状结构,屏蔽电极024的长度方向可以与数据线022的长度方向平行,且屏蔽电极024的长度方向可以与狭缝电极的狭缝的长度方向平行,或者,屏蔽电极024的长度方向可以与狭缝电极的狭缝的长度方向存在夹角,因此,狭缝电极的狭缝在衬底基板020上的正投影的长度方向与数据线022在衬底基板020上的正投影的长

度方向可以存在夹角,该夹角的具体数值可以根据实际需要设置,本发明实施例对此不做限定,示例地,该夹角的范围可以为 $75^{\circ}\sim 80^{\circ}$,这样可以使得阵列基板02具有宽视角,进而形成具有宽视角的显示装置。

[0179] 在步骤1206中,在屏蔽电极上形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。

[0180] 请参考图18,其示出的是在屏蔽电极024上形成至少一个开口0241后的结构示意图。其中,屏蔽电极024可以为长条状结构,屏蔽电极024的一端可以与第二电极023连接,另一端与第二电极023未连接,这样可以减小屏蔽电极024与第二电极023连接部位的宽度,使得屏蔽电极024对第二电极023的影响减小,可以在屏蔽电极024上与第二电极023连接的位置处形成至少一个开口0241,使至少一个开口0241位于数据线022在屏蔽电极024的正投影区域内。可选地,开口0241的宽度可以大于或者等于数据线022的宽度。

[0181] 具体地,可以采用曝光工艺对屏蔽电极024进行曝光,使屏蔽电极024上与第二电极023连接的位置处形成完全曝光区域,之后采用显影工艺去除该完全曝光区域的屏蔽电极,形成至少一个开口0241。

[0182] 在步骤1207中,在形成有第二绝缘层的衬底基板上形成薄膜晶体管,使薄膜晶体管与数据线位于同一层。

[0183] 其中,在形成有第二绝缘层的衬底基板上形成薄膜晶体管后的结构示意图可以参考图6,其中,薄膜晶体管可以包括源极、栅极和漏极,该源极可以与数据线022连接,栅极可以与栅线021连接,漏极可以与第一电极或第二电极连接,该薄膜晶体管025还可以包括栅绝缘层、有源层等结构,本发明实施例在此不再赘述。

[0184] 需要说明的是,本发明实施例提供的阵列基板的制造方法步骤的先后顺序可以进行适当调整,步骤也可以根据情况进行相应增减,示例地,步骤1207可以位于步骤1201之前,在衬底基板020上形成栅线后形成薄膜晶体管,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化的方法,都应涵盖在本发明的保护范围之内,因此不再赘述。

[0185] 还需要说明的是,本发明实施例提供的阵列基板的制造方法可以适用于高级超维转换(英文:ADvanced Super Dimension Switch,简称:ADS)型、平面转换(英文:In-Plane Switching,简称:IPS)型、扭曲向列(英文:Twist Nematic,简称:TN)型等类型的液晶显示装置的生产。ADS技术通过同一平面内像素电极边缘所产生的平行电场以及像素电极层与公共电极层间产生的纵向电场形成多维电场,使液晶盒内像素电极间、电极正上方所有取向液晶分子都能够产生旋转转换,从而提高了平面取向系液晶工作效率并增大了透光效率。

[0186] 综上所述,本发明实施例提供的阵列基板的制造方法,通过在衬底基板上形成数据线,在形成有数据线的衬底基板上形成第一电极,在形成有第一电极的衬底基板上形成第一绝缘层,在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极,使数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,在屏蔽电极上形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明实施例通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负

载较大的问题,达到了降低数据线的负载的效果。

[0187] 由于形成屏蔽电极后,屏蔽电极与第二电极位于同一层,数据线的信号也会对屏蔽电极的信号造成干扰,进而导致对第二电极的信号的影响,若数据线的信号的波动较大,则会导致第二电极的信号波动较大,进而导致采用该阵列基板形成的显示装置的屏幕出现Greenish、flicker等现象。而本发明实施例通过在屏蔽电极上形成开口,减小了数据线与屏蔽电极的正对面积,进而减小了数据线上的信号对屏蔽电极的信号的影响,从而减小了对第二电极的信号的影响,避免采用该阵列基板形成的显示装置的屏幕出现Greenish、flicker等现象。

[0188] 请参考图19,其示出了本发明再一个实施例提供的阵列基板的制造方法的方法流程图,该阵列基板的制造方法可以用于制造图3至图10任一所示的阵列基板,且在本发明实施例中,数据线与第一电极可以位于同一层,也可以位于不同层,本实施例以数据线与第一电极位于同一层为例进行说明,本实施例以该阵列基板的制造方法应用于图9所示的阵列基板02为例进行说明。

[0189] 其中,该阵列基板02可以包括:衬底基板020,衬底基板020可以为透明基板,其具体可以是采用玻璃、石英、透明树脂等具有一定坚固性的导光且非金属材料制成的基板。在本发明实施例中,数据线与第一电极可以位于同一层,也可以位于不同层,本实施例以数据线与第一电极位于不同层为例进行说明,参见图19,该阵列基板的制造方法可以包括如下几个步骤:

[0190] 在步骤1901中,在衬底基板上形成第二绝缘层。

[0191] 该步骤1901与图12所示实施例中的步骤1201相同或类似,其实现过程可以参考图12所示实施例中的步骤1201,本实施例在此不再赘述。

[0192] 在步骤1902中,在形成有第二绝缘层的衬底基板上形成数据线。

[0193] 该步骤1902与图12所示实施例中的步骤1202相同或类似,其实现过程可以参考图12所示实施例中的步骤1202,本实施例在此不再赘述。

[0194] 在步骤1903中,在形成有数据线的衬底基板上形成第三绝缘层。

[0195] 请参考图20,其示出的是在形成有数据线022的衬底基板020上形成第三绝缘层029后的结构示意图。

[0196] 具体地,可以采用涂覆、磁控溅射、热蒸发或者PECVD等方法在形成有数据线022的衬底基板020上沉积一层具有一定厚度的光刻胶薄膜,采用掩模板对光刻胶薄膜进行曝光,使光刻胶薄膜形成完全曝光区和非曝光区,之后采用显影工艺处理,使完全曝光区的光刻胶薄膜被完全去除,非曝光区域的光刻胶薄膜全部保留,烘烤处理后形成第三绝缘层029。其中,第三绝缘层029可以选用氧化物、氮化物或氧氮化合物生成,对应的反应气体可以为 SiH_4 、 NH_3 、 N_2 的混合气体或 SiH_2Cl_2 、 NH_3 、 N_2 的混合气体。

[0197] 其中,在形成有数据线022的衬底基板020上形成第三绝缘层029,使得数据线022与后续的第一电极026之间彼此绝缘。

[0198] 在步骤1904中,在形成有第三绝缘层的衬底基板上形成第一电极。

[0199] 图21是图19所示实施例提供的在形成有第三绝缘层029的衬底基板020上形成第一电极026后的结构示意图。

[0200] 在步骤1905中,在形成有第一电极的衬底基板上形成第一绝缘层。

[0201] 图22是图19所示实施例提供的在形成有第一电极026的衬底基板020上形成第一绝缘层027后的结构示意图。

[0202] 在步骤1906中,在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极,使数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内。

[0203] 图23是图19所示实施例提供的在形成有第一绝缘层027的衬底基板020上形成第二电极023和屏蔽电极024后的结构示意图。

[0204] 在步骤1907中,在屏蔽电极上形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。

[0205] 图24是图19所示实施例提供的在屏蔽电极024上形成至少一个开口0241后的结构示意图。

[0206] 在步骤1908中,在形成有第二绝缘层的衬底基板上形成薄膜晶体管,使薄膜晶体管与数据线位于同一层。

[0207] 上述步骤1904至步骤1908与图12所示实施例中的步骤1203至步骤1207相同或者类似,其实现过程可以参考图12所示实施例中的步骤1203至步骤1207,各个步骤中的构图工艺可以包括光刻胶涂覆、曝光、显影、刻蚀、光刻胶剥离等工艺,本实施例在此不再赘述。

[0208] 需要说明的是,本发明实施例提供的阵列基板的制造方法步骤的先后顺序可以进行适当调整,步骤也可以根据情况进行相应增减,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化的方法,都应涵盖在本发明的保护范围之内,因此不再赘述。

[0209] 还需要说明的是,本发明实施例提供的阵列基板的制造方法可以适用于ADS型、IPS型、TN型等类型的液晶显示装置的生产。ADS技术通过同一平面内像素电极边缘所产生的平行电场以及像素电极层与公共电极层间产生的纵向电场形成多维电场,使液晶盒内像素电极间、电极正上方所有取向液晶分子都能够产生旋转转换,从而提高了平面取向系液晶工作效率并增大了透光效率。

[0210] 综上所述,本发明实施例提供的阵列基板的制造方法,通过在衬底基板上形成数据线,在形成有数据线的衬底基板上形成第一电极,在形成有第一电极的衬底基板上形成第一绝缘层,在形成有第一绝缘层的衬底基板上形成第二电极和屏蔽电极,使数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,在屏蔽电极上形成至少一个开口,使至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明实施例通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。

[0211] 由于形成屏蔽电极后,屏蔽电极与第二电极位于同一层,数据线的信号也会对屏蔽电极的信号造成干扰,进而导致对第二电极的信号的影响,若数据线的信号的波动较大,则会导致第二电极的信号波动较大,进而导致采用该阵列基板形成的显示装置的屏幕出现Greenish、flicker等现象。而本发明实施例通过在屏蔽电极上形成开口,减小了数据线与屏蔽电极的正对面积,进而减小了数据线上的信号对屏蔽电极的信号的影响,从而减小了对第二电极的信号的影响,避免采用该阵列基板形成的显示装置的屏幕出现Greenish、flicker等现象。

[0212] 本发明实施例提供了一种显示装置,该显示装置可以包括:图3至图10任一所示的阵列基板。该显示装置可以为:液晶面板、电子纸、有机发光二极管(英文:Organic Light-Emitting Diode,简称:OLED)面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0213] 示例地,请参考图25,其示出了本发明实施例提供的一种显示装置03的结构示意图,该显示装置03可以为液晶面板,参见图25,该显示装置03可以包括:对盒成型的阵列基板031和彩膜基板032,以及填充在阵列基板031和彩膜基板032之间的液晶层033。彩膜基板032上可以形成有黑矩阵图形(图25中未画出)和像素图形图形,比如像素图形可以为RGB(红、绿、蓝)图形。

[0214] 其中,如图25所示,该液晶层033包括多个液晶分子0331和隔垫物0332,该隔垫物0332分别与阵列基板031和彩膜基板032相接触,用于支撑阵列基板031和彩膜基板032,使得阵列基板031和彩膜基板032之间形成空间,液晶分子0331位于该空间内。

[0215] 其中,阵列基板031的背光侧设置有上偏光片034,彩膜基板032远离阵列基板031的一侧设置有下偏光片035。

[0216] 进一步地,请继续参考图25,该显示装置03还包括:背光源036。背光源036设置在上偏光片034远离阵列基板031的一侧。可选地,背光源036可以包括光源0361和导光板0362,光源0361可以设置在上偏光片034远离阵列基板031的一侧,导光板0362可以设置在光源0361与上偏光片034之间,此时,该背光源036可以称为直下式背光源。需要说明的是,光源0361还可以设置在导光板0362的侧面,此时,该背光源036可以称为侧入式背光源,本发明实施例在此不再赘述。

[0217] 综上所述,本发明实施例提供的显示装置,该显示装置包括阵列基板,阵列基板的衬底基板上形成有数据线;形成有数据线的衬底基板上形成有第一电极;形成有第一电极的衬底基板上形成有第一绝缘层;形成有第一绝缘层的衬底基板上形成有第二电极和屏蔽电极;数据线在衬底基板上的正投影落在屏蔽电极在衬底基板上的正投影内,屏蔽电极上形成有至少一个开口,且至少一个开口位于数据线在屏蔽电极的正投影区域内。本发明实施例通过在屏蔽电极上形成开口,减小了屏蔽电极与数据线的正对面积,进而减小了屏蔽电极的信号对数据线上的信号的影响,解决了屏蔽电极的信号对数据线上的信号产生影响,导致数据线的负载较大的问题,达到了降低数据线的负载的效果。

[0218] 由于形成屏蔽电极后,屏蔽电极与第二电极位于同一层,数据线的信号也会对屏蔽电极的信号造成干扰,进而导致对第二电极的信号的影响,若数据线的信号的波动较大,则会导致第二电极的信号波动较大,进而导致显示装置的屏幕出现Greenish、flicker等现象。而本发明实施例通过在屏蔽电极上形成开口,减小了数据线与屏蔽电极的正对面积,进而减小了数据线上的信号对屏蔽电极的信号的影响,从而减小了对第二电极的信号的影响,避免显示装置的屏幕出现Greenish、flicker等现象。

[0219] 本领域普通技术人员可以理解实现上述实施例的全部或部分步骤可以通过硬件来完成,也可以通过程序来指令相关的硬件完成,所述的程序可以存储于一种计算机可读存储介质中,上述提到的存储介质可以是只读存储器,磁盘或光盘等。

[0220] 以上所述仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

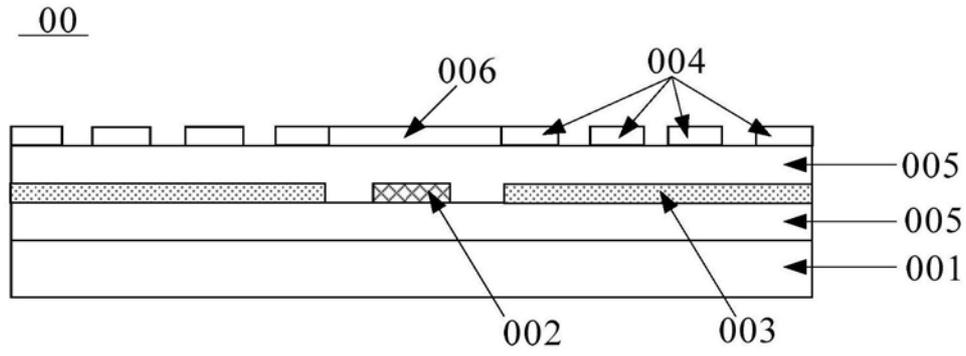


图1

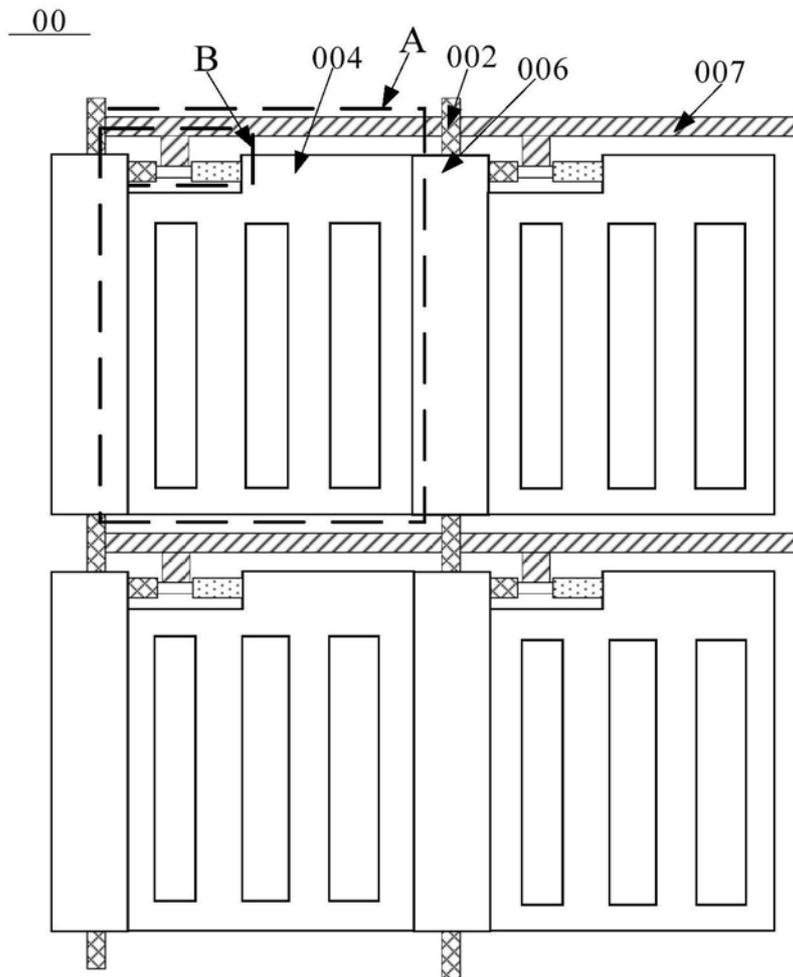


图2

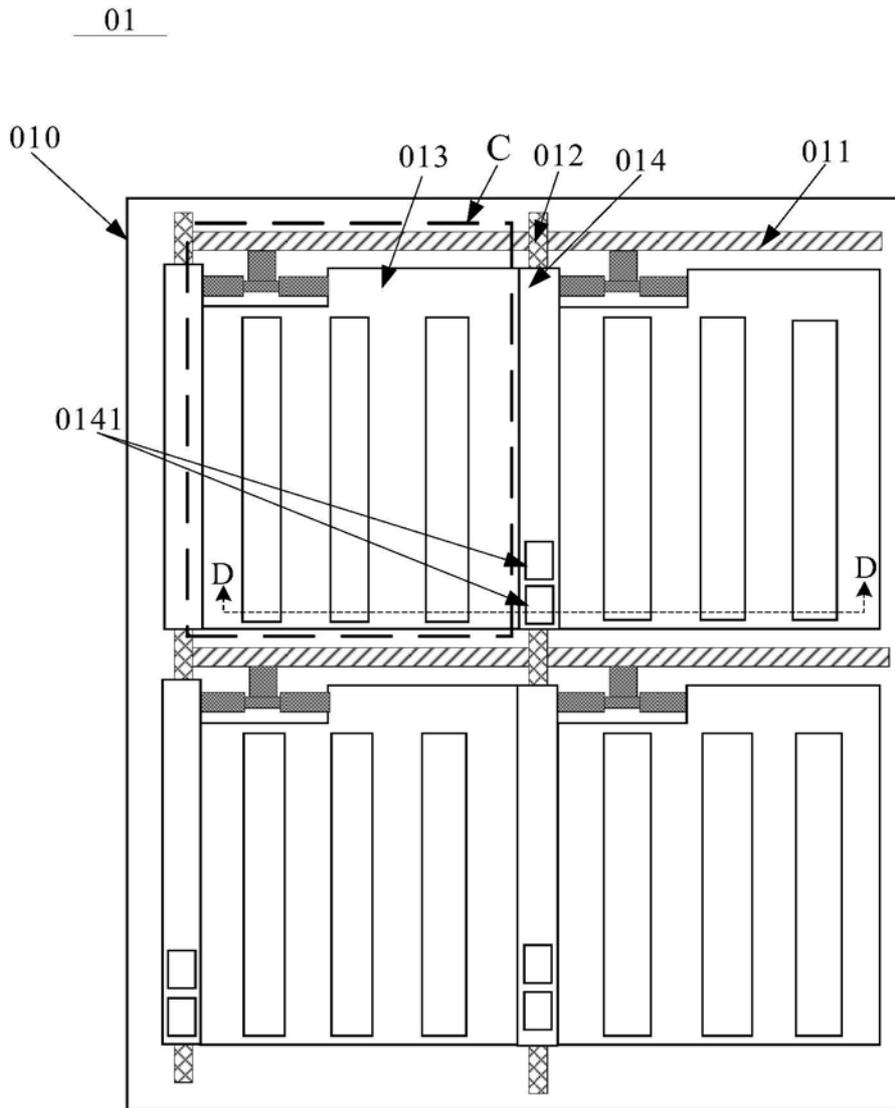


图3

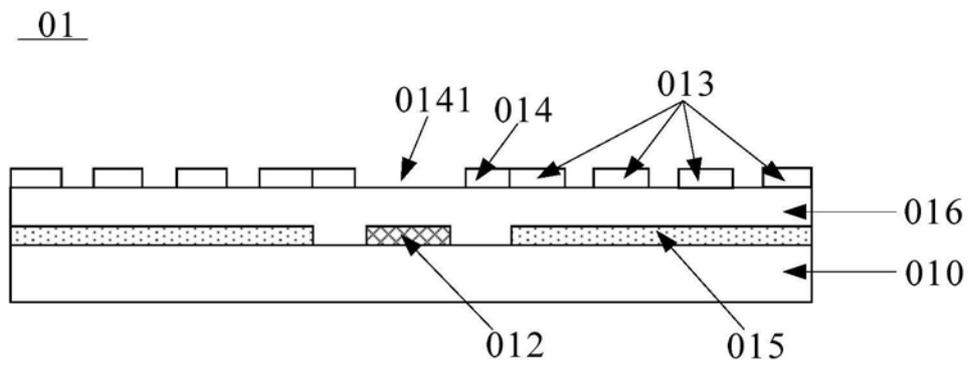


图4

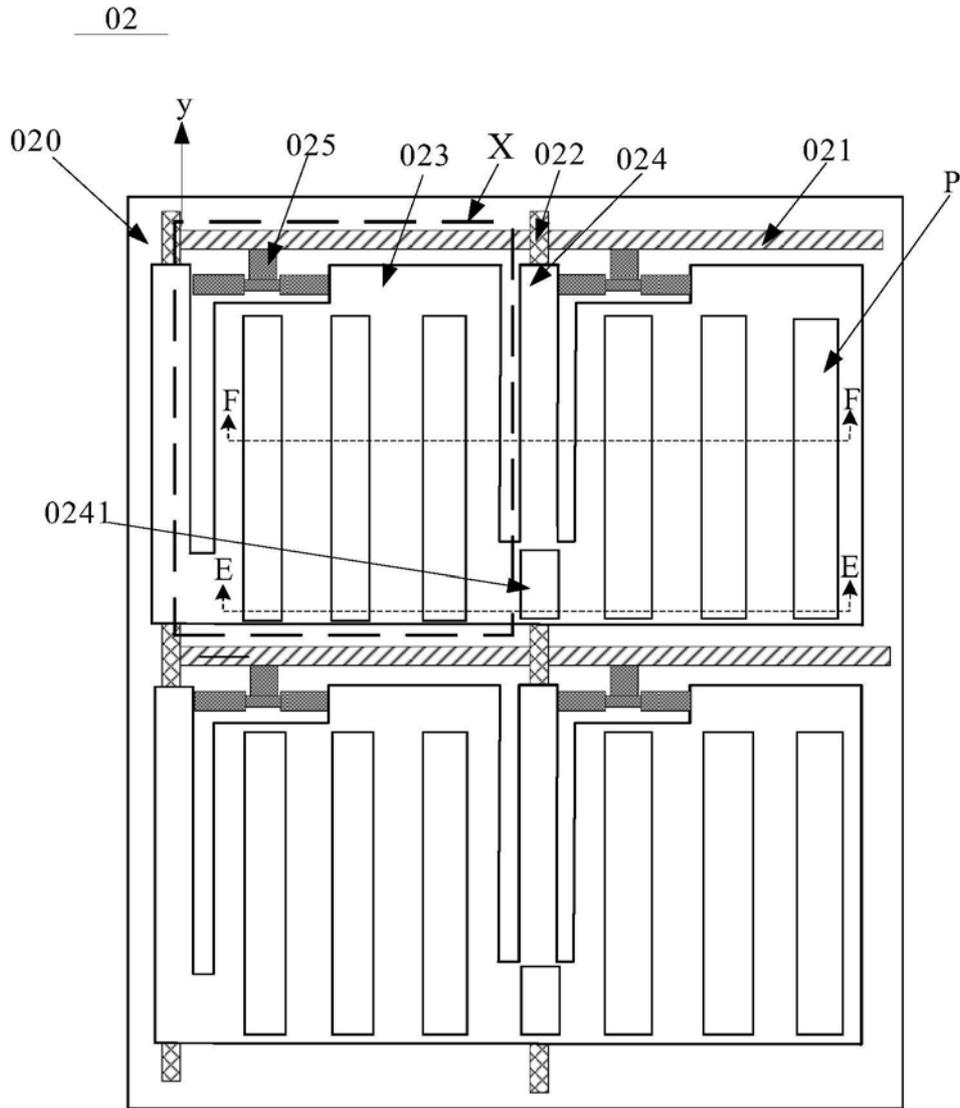


图5

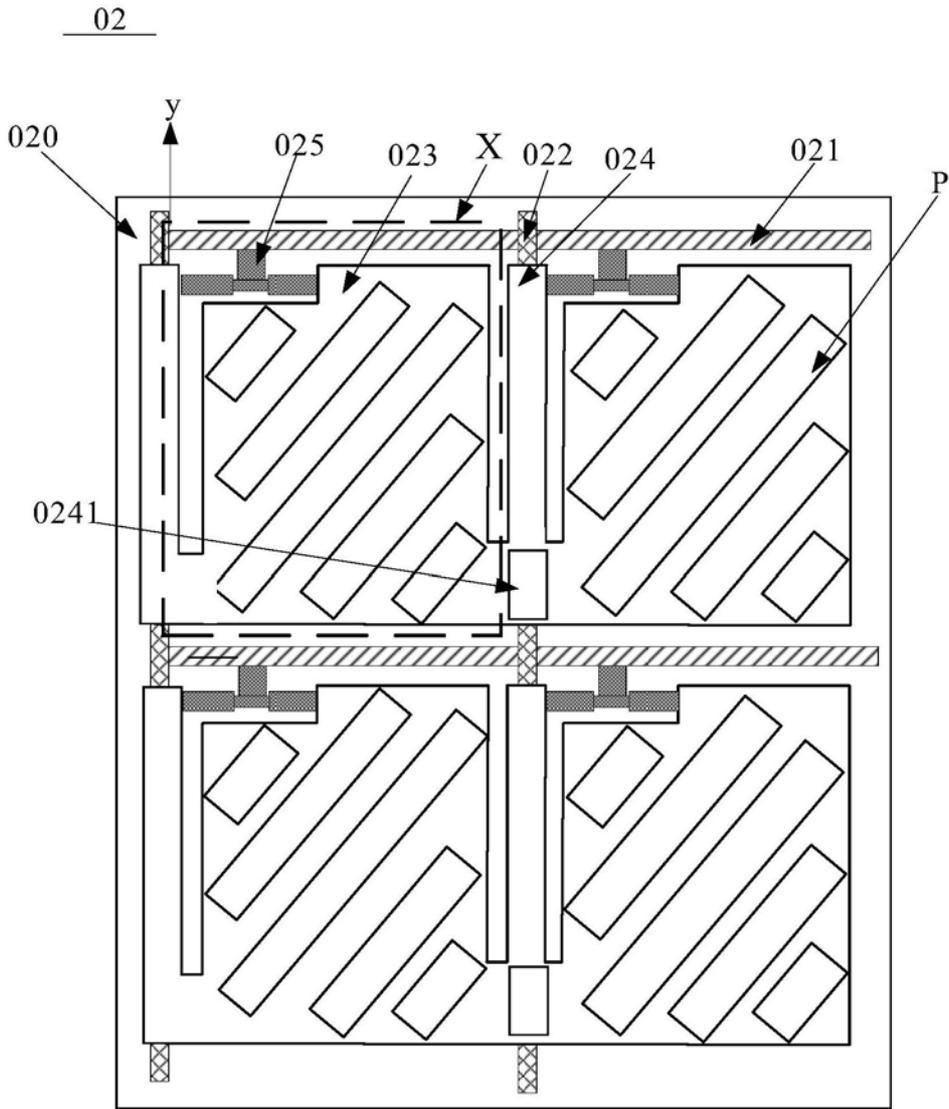


图6

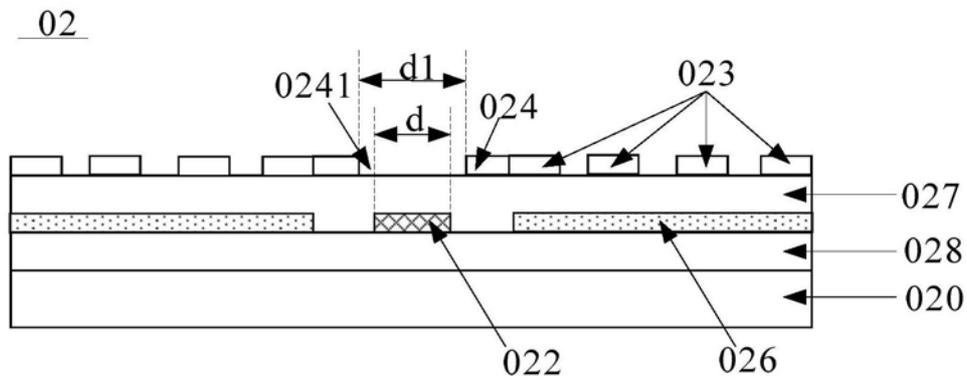


图7

02

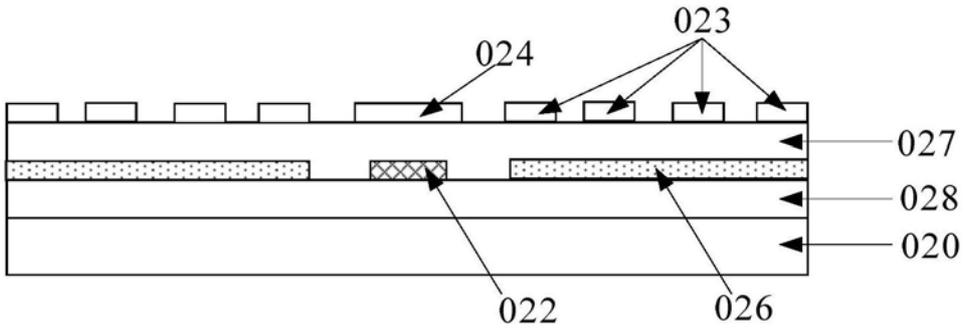


图8

02

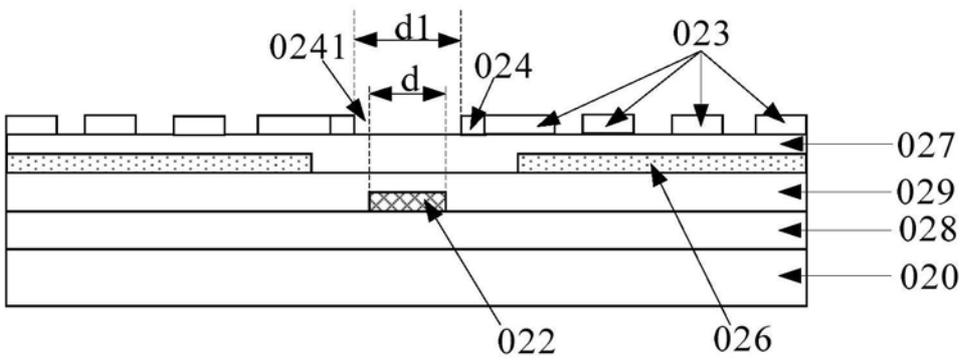


图9

02

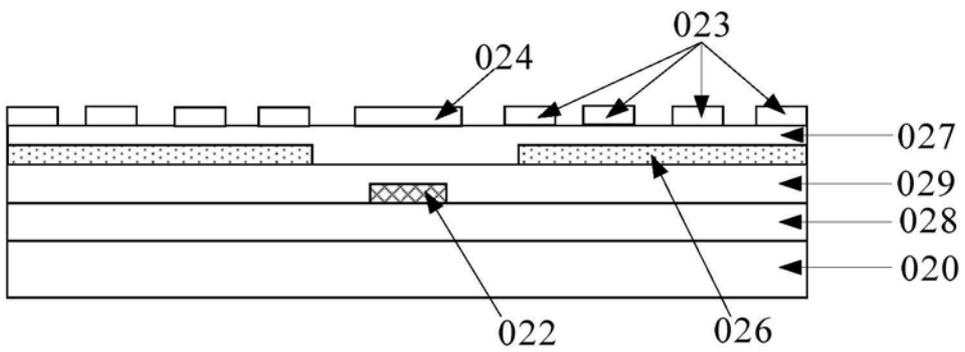


图10

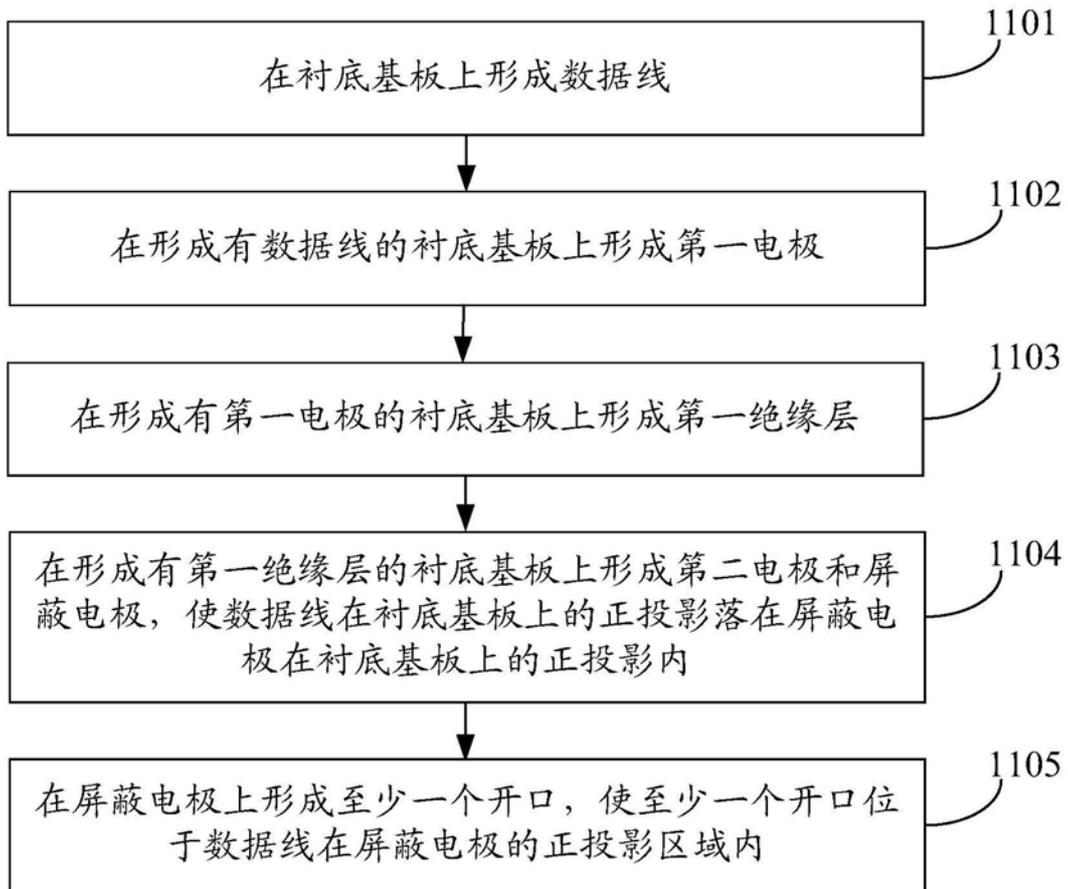


图11

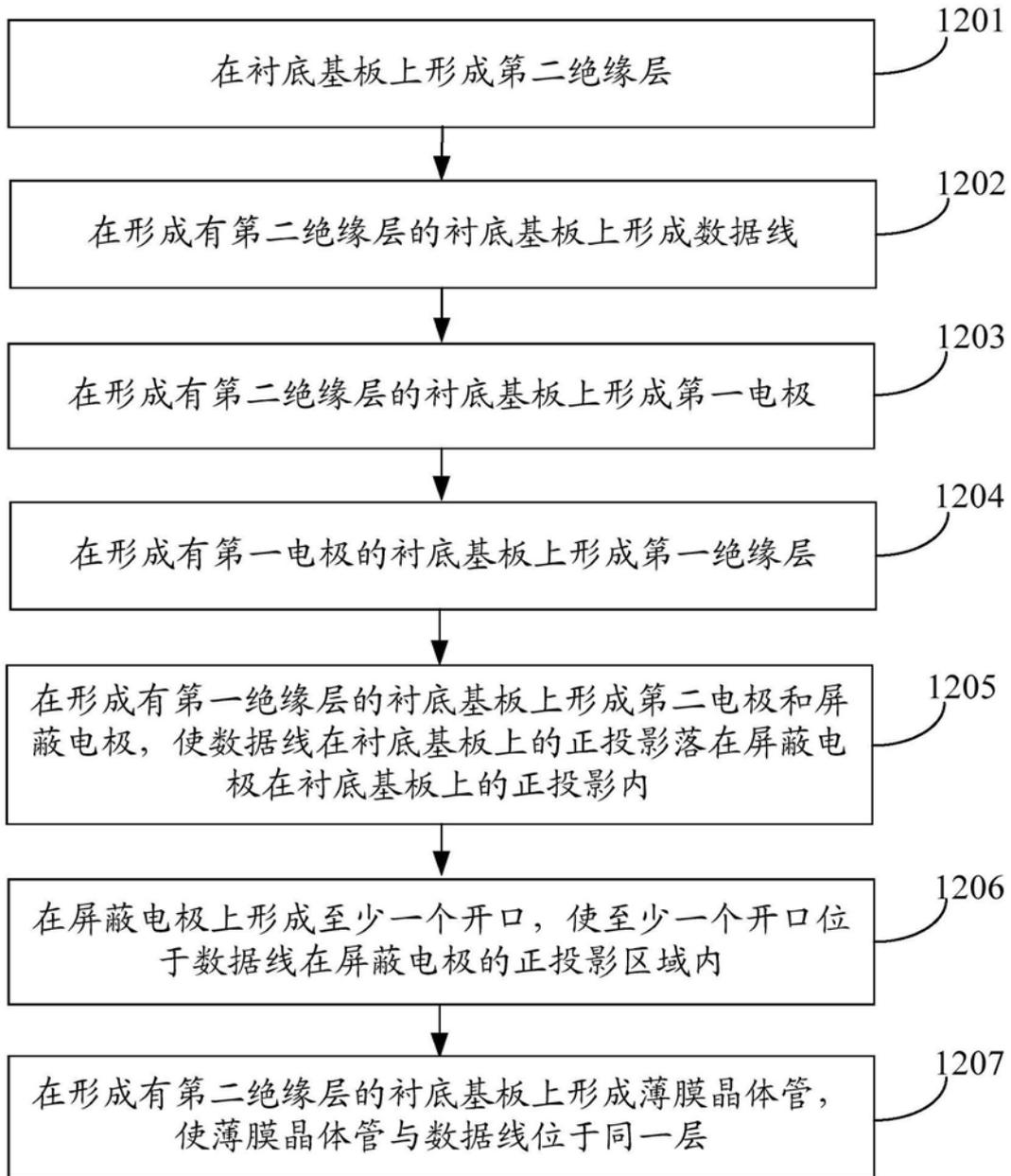


图12



图13

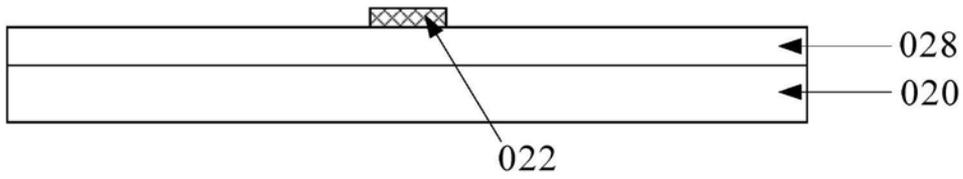


图14

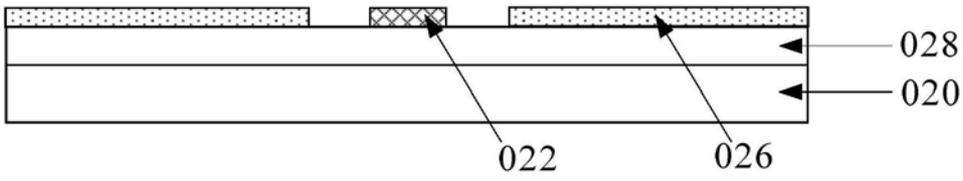


图15

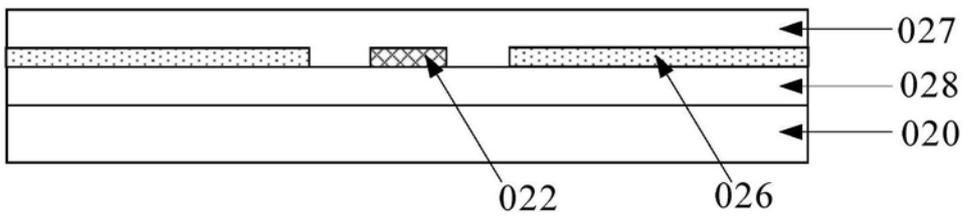


图16

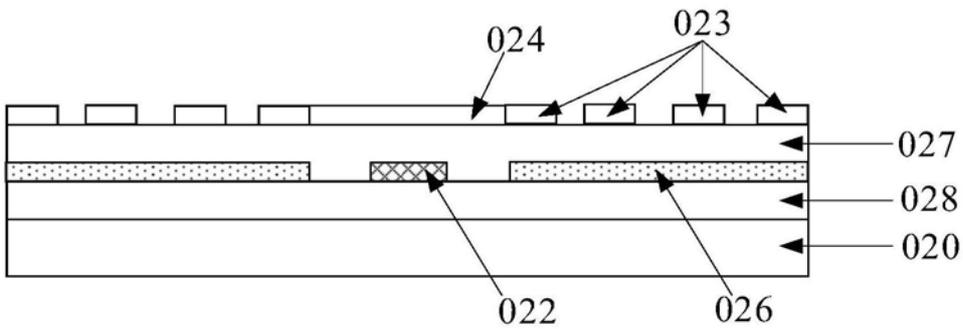


图17

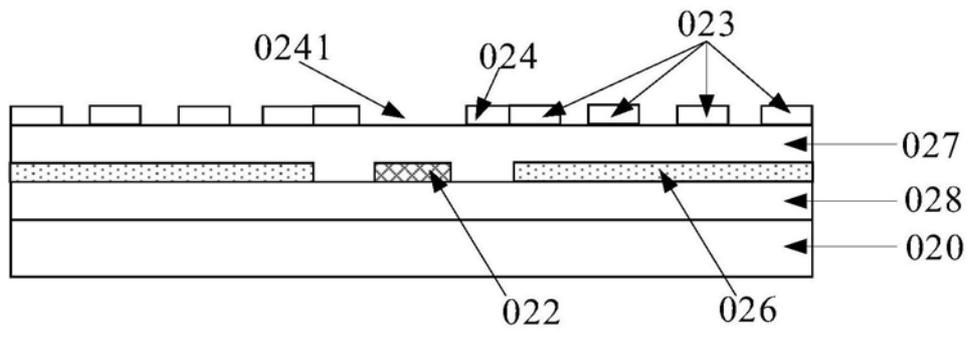


图18

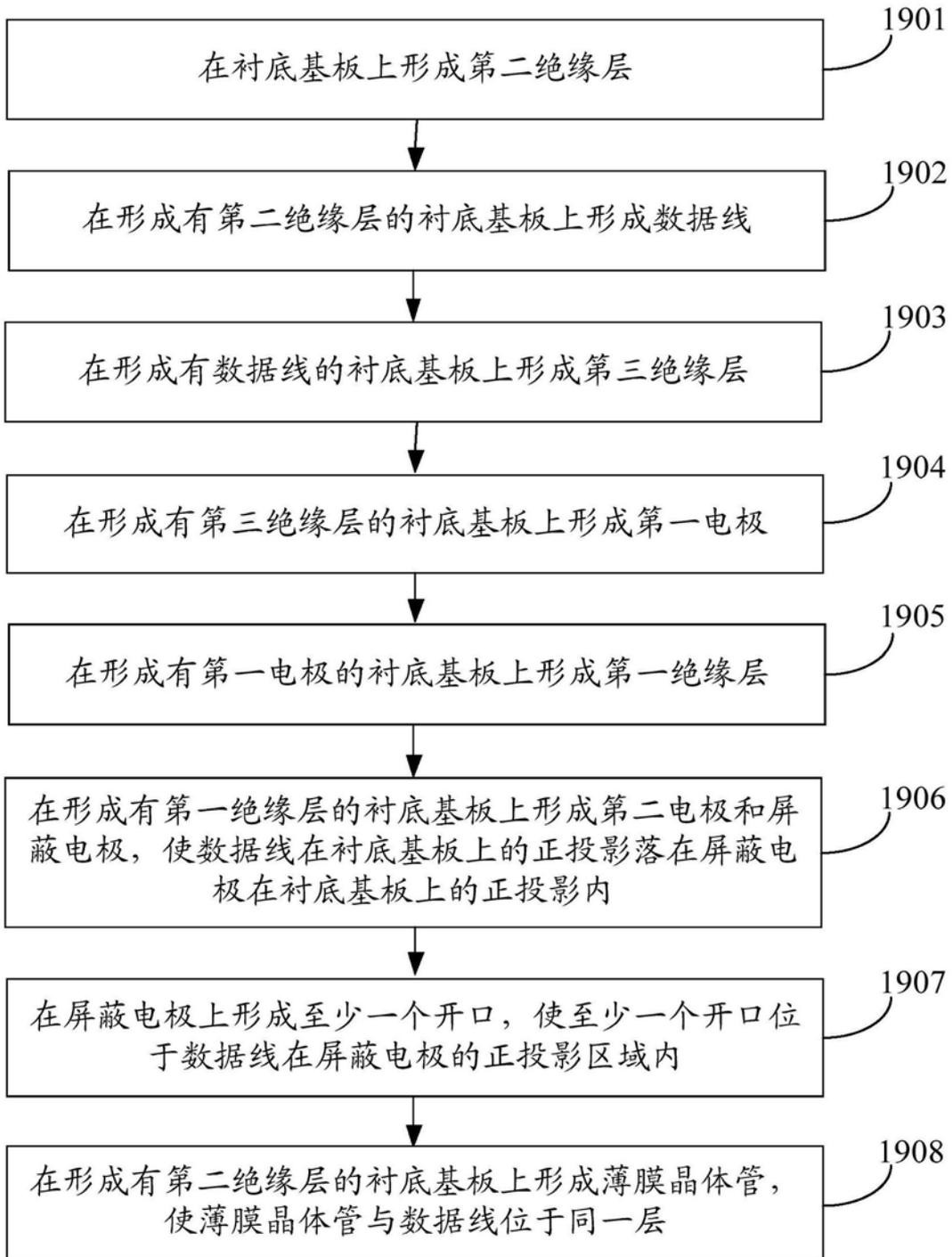


图19

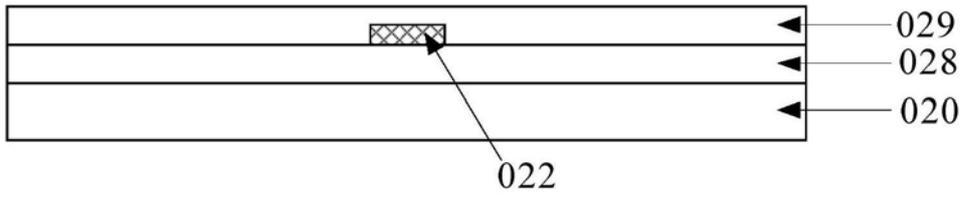


图20

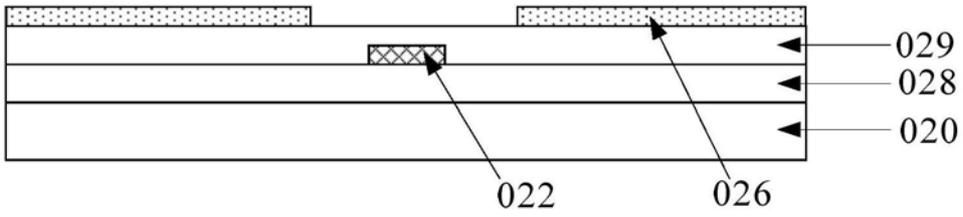


图21

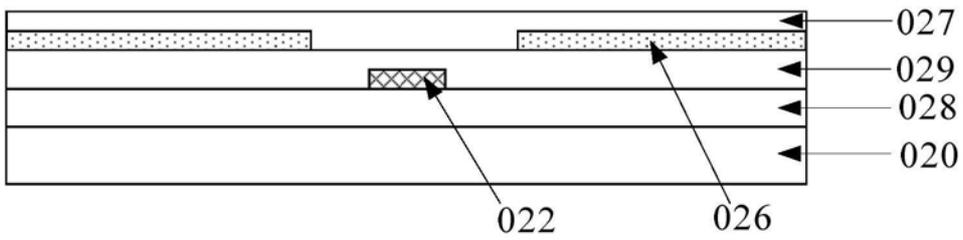


图22

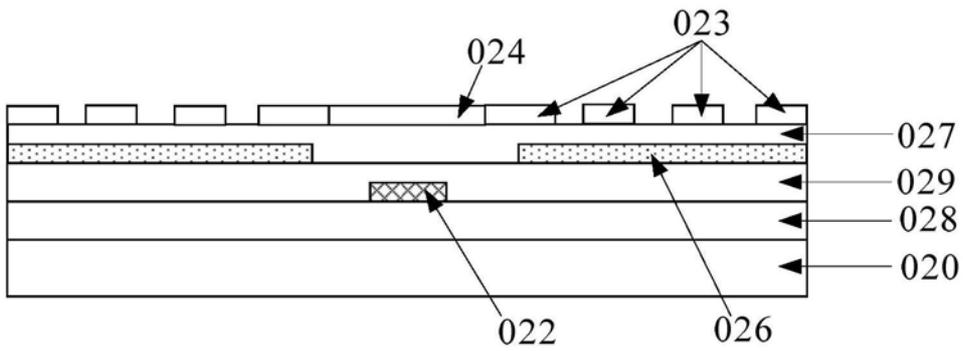


图23

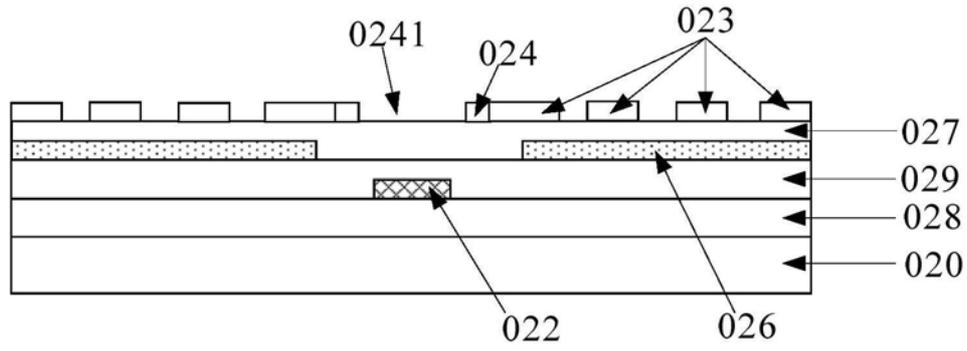


图24

03

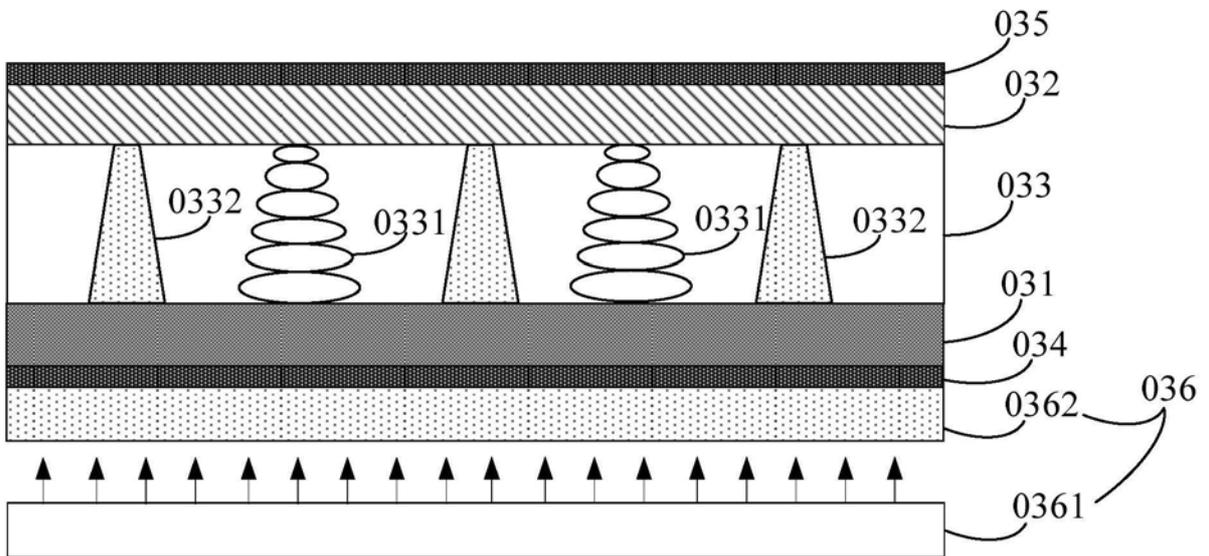


图25