



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년03월17일
 (11) 등록번호 10-1022822
 (24) 등록일자 2011년03월09일

(51) Int. Cl.

H01L 31/04 (2006.01)

(21) 출원번호 10-2008-0137942

(22) 출원일자 2008년12월31일

심사청구일자 2008년12월31일

(65) 공개번호 10-2010-0079449

(43) 공개일자 2010년07월08일

(56) 선행기술조사문헌

KR1020080046172 A*

W02008052707 A1

W02007149945 A2

KR1020080100057 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

한국철강 주식회사

경상남도 창원시 성산구 신촌동 70

(72) 발명자

정준수

충청북도 증평군 증평읍 초중리 584-13 수성빌리지 303호

인용일

충청북도 청주시 흥덕구 분평동 주공아파트 402-1408

(뒷면에 계속)

(74) 대리인

김성호

전체 청구항 수 : 총 12 항

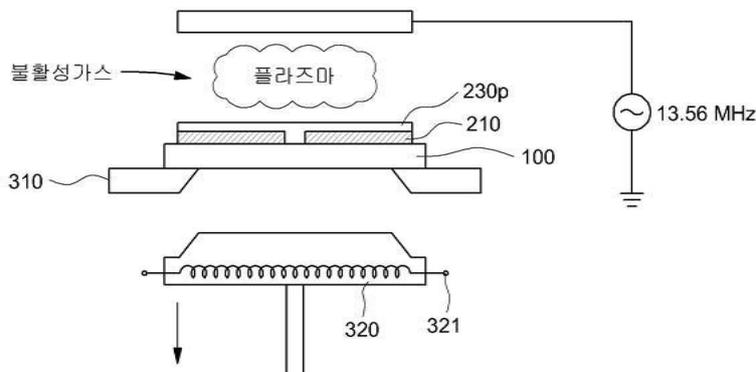
심사관 : 이동윤

(54) 광기전력 장치의 제조 방법

(57) 요약

본 발명의 광기전력 장치의 제조 방법은 기판이 반응실 내 로딩 플레이트 상에 놓이는 단계, 상기 로딩 플레이트 상에 놓인 기판과 기판 홀더가 접촉하는 단계, 원료 가스 및 도핑 가스를 주입한 후 플라즈마로 분해하여 박막 반도체층을 증착하는 단계, 불활성 가스를 주입하여 상기 불활성 가스의 플라즈마를 형성하는 단계 및 상기 기판과 상기 기판 홀더가 분리되는 단계를 포함한다.

대표도 - 도2b



(72) 발명자

최영필

충청북도 충주시 교현1동 472-12번지 15-2

조성욱

충청북도 증평군 증평읍 창동리 삼보 2차 아파트
307호

명승엽

서울 동작구 상도2동 22/6 159-78호

특허청구의 범위

청구항 1

기판이 반응실 내 로딩 플레이트 상에 놓이는 단계;

상기 로딩 플레이트 상에 놓인 기판과 기판 홀더가 접촉하는 단계;

원료 가스 및 도핑 가스를 주입한 후 플라즈마로 분해하여 박막 반도체층을 증착하는 단계;

상기 기판과 상기 기판 홀더 사이의 정전기를 제거하기 위해 불활성 가스를 주입하여 상기 불활성 가스의 플라즈마를 형성하는 단계; 및

상기 기판과 상기 기판 홀더가 분리되는 단계

를 포함하는 광기전력 장치의 제조 방법.

청구항 2

제1항에 있어서,

상기 박막 반도체층은 p 타입 반도체층, 진성 반도체층 또는 n 타입 반도체층 중 하나인 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 3

제1항에 있어서,

상기 박막 반도체층 상에 버퍼층을 형성하는 단계, 상기 불활성 가스를 주입하는 단계 및 상기 불활성 가스의 플라즈마를 형성하는 단계를 더 포함하는 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 불활성 가스는 수소를 포함하며,

상기 불활성 가스의 플라즈마의 여기 전력은 100 W 이상 12000 W 이하인 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 5

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 불활성 가스는 수소를 포함하며,

상기 수소의 유량은 100 sccm 이상 10000 sccm 이하인 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 6

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 불활성 가스의 플라즈마의 유지 시간은 10 초 이상 1 분 이하인 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 7

기판이 반응실 내 로딩 플레이트 상에 놓이는 단계;

상기 로딩 플레이트 상에 놓인 기판과 기판 홀더가 접촉하는 단계;

원료 가스 및 도핑 가스를 주입한 후 플라즈마로 분해하여 상기 기판 상에 p 타입 실리콘 카바이드를 형성하는 단계;

상기 기판과 상기 기판 홀더 사이의 정전기를 제거하기 위해 불활성 가스를 주입하여 상기 불활성 가스의 플라

즈마를 형성하는 단계; 및
 상기 기판과 상기 기판 홀더가 분리되는 단계
 를 포함하는 광기전력 장치의 제조 방법.

청구항 8

제7항에 있어서,
 상기 p 타입 실리콘 카바이드 상에 진성 실리콘 및 n 타입 실리콘을 순차적으로 형성하고,
 상기 진성 실리콘의 형성 단계 또는 상기 n 타입 실리콘의 형성 단계 중 적어도 하나 이후에 상기 불활성 가스의 플라즈마를 형성하는 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 9

제7항에 있어서,
 상기 p 타입 실리콘 카바이드 상에 버퍼층, 진성 실리콘 및 n 타입 실리콘을 순차적으로 형성하고,
 상기 버퍼층의 형성 단계, 상기 진성 실리콘의 형성 단계 또는 상기 n 타입 실리콘의 형성 단계 중 적어도 하나 이후에 상기 불활성 가스의 플라즈마를 형성하는 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 10

제7항 내지 제9항 중 어느 한 항에 있어서,
 상기 불활성 가스는 수소를 포함하며,
 상기 불활성 가스의 플라즈마의 여기 전력은 100 W 이상 12000 W 이하인 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 11

제7항 내지 제9항 중 어느 한 항에 있어서,
 상기 불활성 가스는 수소를 포함하며,
 상기 수소의 유량은 100 sccm 이상 10000 sccm 이하인 것을 특징으로 하는 광기전력 장치의 제조 방법.

청구항 12

제7항 내지 제9항 중 어느 한 항에 있어서,
 상기 불활성 가스의 플라즈마의 유지 시간은 10 초 이상 1 분 이하인 것을 특징으로 하는 광기전력 장치의 제조 방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 광기전력 장치의 제조 방법에 관한 것이다.

배경기술

[0002] 최근 석유나 석탄과 같은 기존 에너지 자원의 고갈이 예측되면서 이들을 대체할 대체 에너지에 대한 관심이 높아지고 있다. 그 중에서도 광기전력장치는 에너지 자원이 풍부하고 환경오염에 대한 문제점이 없어 특히 주목 받고 있다.

[0003] 광기전력 장치는 빛을 전기에너지로 변환시키는 광전변환현상을 이용한다. 광기전력 장치는 실리콘 반도체 (silicon semiconductor)나 화합물 반도체를 이용하는 것과 같이 다양한 형태가 있다. 예를 들어, 실리콘 반도체

체의 경우 불순물로 도핑된 실리콘 반도체에 빛이 입사되면 빛의 에너지가 반도체 내부의 전자와 홀을 발생시키고 반도체에 연결된 전극 및 도선을 통하여 외부로 전류가 흐르게 된다.

[0004] 이와 같은 광기전력 장치에 대한 관심이 높아지고 시장이 형성됨에 따라 광기전력 모듈의 제조 비용을 줄이고 수율을 높이기 위한 다양한 연구가 진행되고 있다.

발명의 내용

해결 하고자하는 과제

[0005] 본 발명의 광기전력 장치의 수율 향상을 통한 제조 비용을 줄일 수 있는 광기전력 장치의 제조 방법을 제공하기 위한 것이다.

[0006] 본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

[0007] 본 발명의 광기전력 장치의 제조 방법은 기판이 반응실 내 로딩 플레이트 상에 놓이는 단계, 상기 로딩 플레이트 상에 놓인 기판과 기판 홀더가 접촉하는 단계, 원료 가스 및 도핑 가스를 주입한 후 플라즈마로 분해하여 박막 반도체층을 증착하는 단계, 불활성 가스를 주입하여 상기 불활성 가스의 플라즈마를 형성하는 단계 및 상기 기판과 상기 기판 홀더가 분리되는 단계를 포함한다.

효과

[0008] 본 발명의 광기전력 장치의 제조 방법은 마이크로결정 실리콘층이나 비정질 실리콘층의 형성시 정전기를 제거하여 기판과 기판 홀더가 분리되는 과정에서 기판의 파손을 방지함으로써 광기전력 장치의 수율 향상을 통하여 제조 비용을 줄일 수 있다.

발명의 실시를 위한 구체적인 내용

[0009] 다음으로 도면을 참조하여 본 발명의 실시예에 따른 광기전력 장치의 제조 방법에 대하여 상세히 설명된다.

[0010] 도 1a 내지 도 1h는 본 발명의 실시예에 따른 광기전력 모듈의 제조 공정을 나타낸다.

[0011] 도 1a에 도시된 바와 같이, 먼저 기판(100)이 준비된다. 기판(100)은 절연성 투명기판(100)일 수 있다.

[0012] 도 1b에 도시된 바와 같이, 유리 기판(100) 상에 제1 전극(210)이 형성된다. 본 발명의 실시예에서 제1 전극(210)은 CVD(Chemical Vapor Deposition)법으로 형성될 수 있으며, 산화주석(SnO₂)이나 산화아연(ZnO)과 같은 투명 전도성 산화물(TCO : Transparent Conductive Oxide)로 이루어질 수 있다.

[0013] 도 1c에 도시된 바와 같이, 레이저가 제1 전극(210) 측이나 유리 기판(100)측으로 조사되어 제1 전극(210)이 스크라이브(scribe)된다. 이에 의하여 제1 전극(210)에 제1 분리홈(220)이 형성된다. 즉, 제1 분리홈(220)은 제1 전극(210)을 관통하므로 인접한 제1 전극들(210) 사이의 단락이 방지된다.

[0014] 도 1d에 도시된 바와 같이, 제1 전극(210)과 제1 분리홈(220)을 덮도록 광전변환층(230)이 CVD법으로 적층된다. 이 때 광전변환층(230)은 p 타입 반도체층, 진성 반도체층 및 n 타입 반도체층 순으로 적층될 수 있다. p 타입 반도체층의 형성을 위하여 모노 실란(SiH₄)과 같이 실리콘을 포함하는 원료 가스와 B₂H₆와 같이 3족 원소를 포함하는 도핑 가스가 반응실에 혼입되면 CVD법에 따라 p 타입 반도체층이 적층된다. 이후 실리콘을 포함하는 원료 가스만이 반응실에 유입되면 CVD법에 따라 진성 반도체층이 p 타입 반도체층 상에 형성된다. 마지막으로 PH₃와 같이 5족 원소를 포함하는 도핑 가스와 실리콘을 포함하는 원료 가스가 혼입되면 CVD법에 따라 n 타입 반도체층이 진성 반도체층 상에 적층된다. 이에 따라 제1 전극(210) 상에 위치하는 광전변환층(230)은 p 타입 반도체층, 진성 반도체층 및 n 타입 반도체층 순으로 적층된 비정질 반도체층을 포함한다.

[0015] 이와 같은 광전변환층(230)의 제조 공정에 대해서는 도 2a 내지 도 2를 참조하여 이후에 상세히 설명될 것이다.

[0016] 도 1e에 도시된 바와 같이, 대기중에서 레이저가 유리 기판(100)측이나 광전변환층(230)측으로 조사되어 광전변환층(230)이 스크라이브된다. 이에 의하여 광전변환층(230)에 대하여 제2 분리홈(240)이 형성된다.

- [0017] 도 1f에 도시된 바와 같이, CVD나 스퍼터링 방법으로 광전변환층(230) 및 제2 분리층(240)을 덮는 산화아연 후면반사층(250)이 형성된다. 제2 전극(260)은 Al이나 Ag와 같은 금속 전극일 수 있다. 이 때 산화아연 후면반사층(250)이 1.5 μm 이상으로 두껍게 형성되면 산화아연 후면반사층(250)이 제2 전극의 역할까지 겸할 수 있으므로 금속전극이 없어질 수 있다.
- [0018] 도 1g에 도시된 바와 같이, 대기중에서 레이저가 조사되어 광전변환층(230), 산화아연 후면반사층(250) 및 제2 전극(260)이 스크라이브된다. 이에 따라 광전변환층(230), 산화아연 후면반사층(250) 및 제2 전극(260)에 대하여 제3 분리층(270)이 형성된다.
- [0019] 도 1h에 도시된 바와 같이, 제1 전극(210) 및 산화아연 후면반사층(250)에 실버 페이스트가 도포되고 실버 페이스트(silver paste)와 같은 도전성 페이스트에 버스 바(BB, bus bar)가 부착된다. 도전성 페이스트와 버스 바(BB)는 빛의 조사에 의하여 광전변환층(230)으로부터 발생된 전기를 외부로 공급하기 위하여 접속함(미도시)에 연결된다. 광전변환층(230), 제1 전극(210) 및 산화아연 후면반사층(250)을 포함하는 광기전력 셀(200)을 보호하기 위하여 제1 보호층(300)이 라미네이션 공법에 의하여 광기전력 셀(200)의 일부 또는 전부를 덮는다. 제1 보호층(300)은 EVA(Ethylene Vinyl Acetate)를 포함할 수 있다. 또한 제2 보호층(400)이 제1 보호층(300) 상에 형성될 수 있다. 제2 보호층(400)은 PVF(Poly-Vinyl Fluoride) 필름, Al 포일(foil), PET(Poly-Ethylene Terephthalate) 필름, PVF(Poly-Vinyl Fluoride) 필름이 순서대로 적층되어 샌드위치 구조로 형성된 TPT 구조의 백 시트(back sheet)일 수 있다. 또한 제2 보호층(400)은 PVDF(Poly-Vinylidene Fluoride) 필름, Al 포일(foil), PET(Poly-Ethylene Terephthalate) 필름, PVDF(Poly-Vinylidene Fluoride) 필름이 순서대로 적층된 백 시트를 포함할 수 있다.
- [0020] 본 발명의 실시예에 따른 광기전력 장치의 제조 방법은 박막 반도체층이 형성된 후 불활성 가스의 플라즈마가 반응실 내에 형성되어 기판과 기판 홀더의 정전기가 제거된다.
- [0021] 도 2a 내지 도 2는 광전변환층의 제조 공정을 나타낸 것이다.
- [0022] 도 2a에 도시된 바와 같이, 유리 기판(100)은 반응실 내 로딩 플레이트(loading plate)(310) 상에 놓여 있고, 기판 홀더(320)에 감겨진 코일(coil)(221)에 의하여 유리 기판(100)은 150 $^{\circ}\text{C}$ 내지 300 $^{\circ}\text{C}$ 로 가열된다.
- [0023] 반응실에 모노 실란(SiH_4)과 같이 실리콘을 포함하는 원료 가스, CH_4 와 같은 탄소원료가스, 수소, B_2H_6 와 같이 3족 원소를 포함하는 반응 가스가 혼합되고 외부에서 공급된 13.56 MHz를 지닌 고전압이 공급된다. 이에 따라 방전이 발생하여 원료 가스가 분해되고 p 타입 실리콘 카바이드 창층(window layer)과 같은 p타입 반도체층(230p)이 제1 전극(310) 상에 적층된다.
- [0024] 도 2b에 도시된 바와 같이, p타입 반도체층(230p)이 소정 두께까지 적층되면 원료 가스, 탄소원료가스 수소와 3족 원소를 포함하는 반응 가스가 제거되고 H_2 , Ar, N_2 같은 불활성 가스가 주입된다. 이 때 고전압이 공급되면 불활성 가스는 플라즈마 상태가 된다. 이와 같은 플라즈마 상태의 불활성 가스는 p 타입 반도체(230p)이 적층된 유리 기판(100)과 기판 홀더(320) 사이의 정전기를 없앤다.
- [0025] 즉, 유리 기판(100)과 기판 홀더(320)는 p 타입 실리콘 카바이드 창층이 형성되는 과정에서 접촉하므로 유리 기판(100)과 기판 홀더(320)의 마찰에 의하여 정전기가 발생한다. 유리 기판(100)과 기판 홀더(320)의 정전기는 기판 홀더(320)가 유리 기판(100)으로부터 분리되는 것을 방해한다. 따라서 기판 홀더(320)가 아래로 이동할 때 유리 기판(100) 역시 정전기에 의하여 기판 홀더(320)의 이동 방향으로 힘이 가해진다. 이 때 유리 기판(100)은 로딩 플레이트(310) 상에 놓여 있는 상태이므로 유리 기판(100)이 파손될 수 있다.
- [0026] 따라서 p 타입 반도체(230p)이 제1 전극(210) 상에 형성된 후 불활성 가스의 플라즈마가 유리 기판(100)과 기판 홀더(320) 사이의 정전기를 제거함으로써 유리 기판(100)과 기판 홀더(320)의 분리시 유리 기판(100)이 파손되는 것이 방지된다.
- [0027] 이와 같이 플라즈마에 의하여 정전기가 제거된 후 유리 기판(100)과 기판 홀더(320)가 분리된다.
- [0028] 본 발명의 실시예에서 불활성 가스는 Ar, N_2 , H_2 를 포함할 수 있으며, H_2 의 경우 분자량이 작아 확산 속도가 빠르고 가격 역시 낮다. 정전기를 제거하기 위하여 반응실로 유입되는 H_2 의 유량은 100 sccm 이상 10000 sccm 이하일 수 있다. 이 때 sccm은 standard cubic cm per minute의 약자이다. H_2 의 유량은 100 sccm 이상 10000 sccm 이하인 경우 수소 가스로 인한 제조 비용의 급격한 증가없이 정전기 제거가 가능하다. 즉, H_2 의 유량은 100 sccm 이하일 경우 정전기 제거가 충분히 이루어지지 않으며 10000 sccm 이상인 경우 제조 비용이 증가한다.

- [0029] 외부에서 공급되는 H₂의 여기 전력은 100 W 이상 12000 W 이하일 수 있다. H₂의 여기 전력이 100W 이하인 경우 H₂ 가스가 플라즈마 상태로 충분하지 않게 변한다. 또한 여기 전력이 10000 W 이상인 경우 수소 양이온의 운동량이 과도하게 커져 p 타입 반도체(230p)의 막질을 손상시킬 수 있다. 즉, 여기 전력이 공급되면 수소 가스는 전자와 수소 양이온이 분리되는 플라즈마 상태가 되며 수소 양이온은 공급되는 전압의 극성에 따라 이동하게 된다. 따라서 여기 전력이 지나치게 크면 수소 양이온의 운동량도 증가하게 되므로 수소 양이온이 p 타입 반도체층의 막질과 충돌하여 막질에 손상을 가한다. H₂의 여기 전력은 100 W 이상 12000 W 이하인 경우 막질의 손상없이 정전기가 안정적으로 제거된다.
- [0030] 수소 가스가 반응실 내에서 플라즈마 상태를 유지하는 시간은 10 초 이상 1 분 이하일 수 있다. 플라즈마 상태를 유지하는 시간이 10 초 이상 1 분 이하인 경우 안정적인 정전기 제거가 가능하고 막질의 손상을 줄일 수 있다.
- [0031] 도 2c에 도시된 바와 같이, p 타입 반도체(230p)이 형성된 유리 기판(100)은 다시 로딩 플레이트(loading plate)(310) 상에 놓여 지고, 기판 홀더(320)와 유리 기판(100)이 접촉하여 150 °C 내지 300 °C로 가열된다. p 타입 반도체(230p) 상에는 진성 실리콘과 같은 진성 반도체층(230i)이 형성된다. 이를 위하여 반응실에 수소와 모노 실란(SiH₄)과 같이 실리콘을 포함하는 원료 가스가 공급되고, 13.56 MHz를 지닌 고전압이 공급된다. 이에 따라 플라즈마 방전이 발생하여 원료 가스가 분해되고 진성 반도체층(230i)이 p 타입 반도체(230p) 상에 적층된다.
- [0032] 진성 반도체층(230i)이 형성된 후 바로 또다른 실리콘이 형성될 수도 있으나 진성 반도체층(230i)이 형성된 후 정전기 제거 공정이 이루어질 수 있다.
- [0033] 도 2d에 도시된 바와 같이, 원료 가스가 제거된 후 기판 홀더(320)와 유리 기판(100) 사이의 정전기를 제거하기 위하여 불활성 가스가 반응실 내로 주입된다. 불활성 가스는 Ar, N₂, H₂를 포함할 수 있다. 반응실로 유입되는 H₂의 유량은 100 sccm 이상 10000 sccm 이하이고 H₂의 여기 전력은 100 W 이상 12000 W 이하일 수 있다. 또한 수소 가스가 반응실 내에서 플라즈마 상태를 유지하는 시간은 10 초 이상 1 분 이하일 수 있다. 이와 같은 수소 가스의 유량, 여기 전력 및 플라즈마 상태를 유지하는 시간에 대한 설명은 앞에서 이루어졌으므로 생략된다.
- [0034] 도 2e에 도시된 바와 같이, p 타입 반도체(230p) 상에 진성 반도체층(230i) 대신에 버퍼층(230b)이 형성될 수도 있다. p 타입 반도체(230p)이 형성된 유리 기판(100)은 다시 로딩 플레이트(loading plate)(310) 상에 놓여 지고, 기판 홀더(320)와 유리 기판(100)이 접촉하여 150 °C 내지 300 °C로 가열된다. 버퍼층(230b)의 형성을 위하여 반응실 내로 모노실란(SiH₄), 수소, B₂H₆ 및 메탄가스(CH₄)가 주입된다. 13.56 MHz를 지닌 고전압이 공급되면, 방전이 발생하여 원료 가스가 분해되고 버퍼층(230i)이 p 타입 반도체(230p) 상에 형성된다.
- [0035] 버퍼층(230b)은 p 타입 반도체(230p)과 이후에 형성되는 진성 반도체층(230i) 사이의 계면에 존재하는 결함을 제거하고, p 타입 반도체(230p)에 포함되는 p형 불순물이 진성 반도체층(230i)에 혼입하여 광감응도(photo sensitivity)가 감소되는 것을 방지한다.
- [0036] 버퍼층(230b)이 형성된 후 도 2c에 도시된 바와 같이 진성 반도체층(230i) 상에 또다른 실리콘이 형성될 수도 있으나 버퍼층(230b)이 형성된 후 정전기 제거 공정이 이루어질 수 있다.
- [0037] 도 2f에 도시된 바와 같이, 반응 가스가 제거된 후 기판 홀더(320)와 유리 기판(100) 사이의 정전기를 제거하기 위하여 불활성 가스가 반응실 내로 주입된다. 불활성 가스는 Ar, N₂, H₂를 포함할 수 있다. 반응실로 유입되는 H₂의 유량은 100 sccm 이상 10000 sccm 이하이고 H₂의 여기 전력은 100 W 이상 12000 W 이하일 수 있다. 또한 수소 가스가 반응실 내에서 플라즈마 상태를 유지하는 시간은 10 초 이상 1 분 이하일 수 있다. 이와 같은 수소 가스의 유량, 여기 전력 및 플라즈마 상태를 유지하는 시간에 대한 설명은 앞에서 이루어졌으므로 생략된다.
- [0038] 도 2g에 도시된 바와 같이, p 타입 반도체(230p), 버퍼층(230b) 및 진성 반도체층(230i)이 형성되거나, p 타입 반도체(230p) 및 진성 반도체층(230i)이 형성된 유리 기판(100)이 다시 로딩 플레이트(loading plate)(310) 상에 놓여 지고, 기판 홀더(320)와 유리 기판(100)이 접촉하여 150 °C 내지 300 °C로 가열된다. 진성 반도체층(230i) 상에는 n 타입 실리콘과 같은 n 타입 반도체층(230n)이 형성된다. 이를 위하여 반응실에 수소, 모노 실란(SiH₄)과 같이 실리콘을 포함하는 원료 가스와 PH₃와 같이 5족 원소를 포함하는 도핑 가스가 혼입되고 외부에서 공급된 13.56 MHz를 지닌 고전압이 공급된다. 이에 따라 플라즈마 방전이 발생하여 원료 가스가 분해되고 n 타입 반도체층(230n)이 진성 반도체층(230i) 상에 적층된다.
- [0039] n 타입 반도체층(230n)이 형성된 후 다음 공정으로 넘어갈 수 있으나 n타입 반도체층(230n)이 형성된 후 정전기

제거 공정이 이루어질 수 있다.

[0040] 도 2h에 도시된 바와 같이, 반응 가스가 제거된 후 기판 홀더(320)와 유리 기판(100) 사이의 정전기를 제거하기 위하여 불활성 가스가 반응실 내로 주입된다. 불활성 가스는 Ar, N₂, H₂를 포함할 수 있다. 반응실로 유입되는 H₂의 유량은 100 sccm 이상 10000 sccm 이하이고 H₂의 여기 전력은 100 W 이상 12000 W 이하일 수 있다. 또한 수소 가스가 반응실 내에서 플라즈마 상태를 유지하는 시간은 10 초 이상 1 분 이하일 수 있다. 이와 같은 수소 가스의 유량, 여기 전력 및 플라즈마 상태를 유지하는 시간에 대한 설명은 앞에서 이루어졌으므로 생략된다.

[0041] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 하고, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

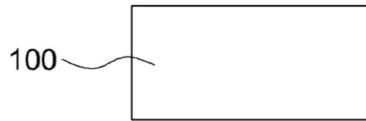
도면의 간단한 설명

[0042] 도 1a 내지 도 1h은 본 발명의 실시예에 따른 광기전력 장치의 제조 공정을 나타낸 것이다.

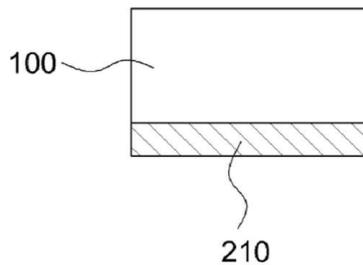
[0043] 도 2a 내지 도 2h는 광전변환층의 제조 공정을 나타낸 것이다.

도면

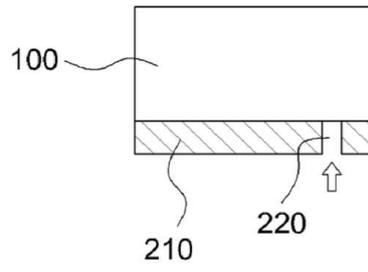
도면1a



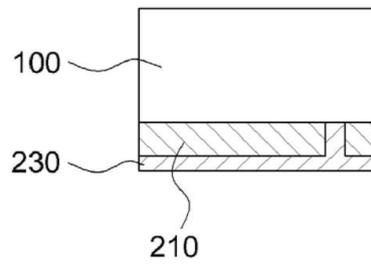
도면1b



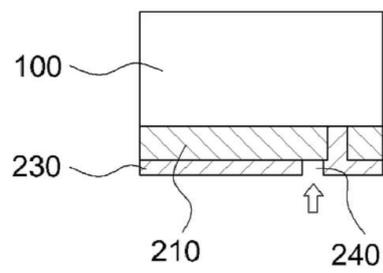
도면1c



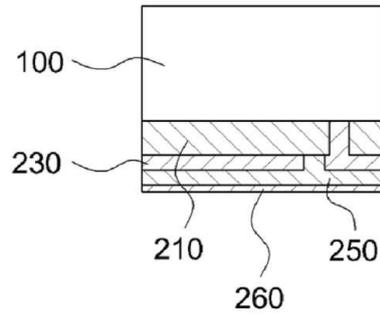
도면1d



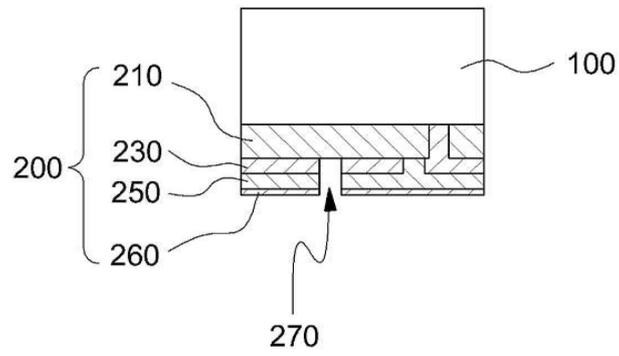
도면1e



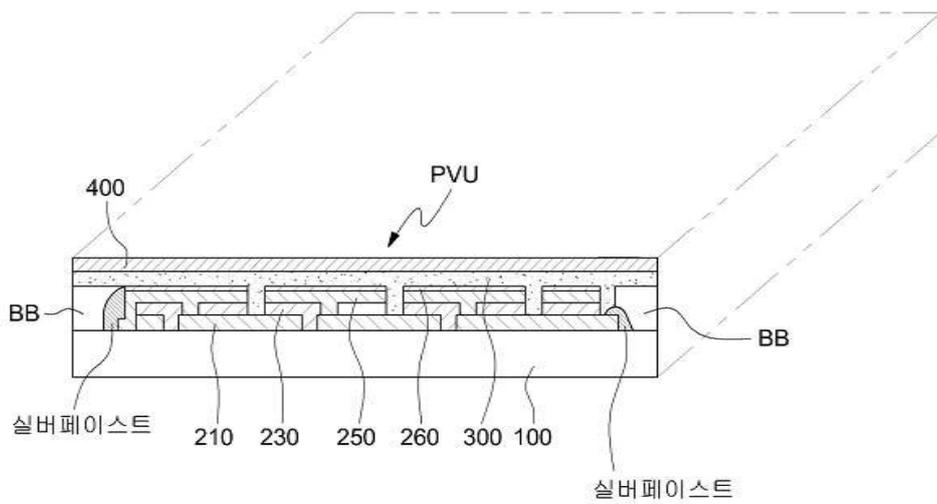
도면1f



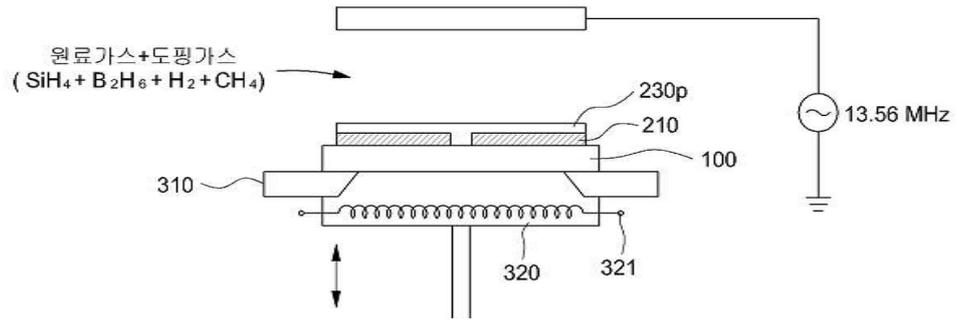
도면1g



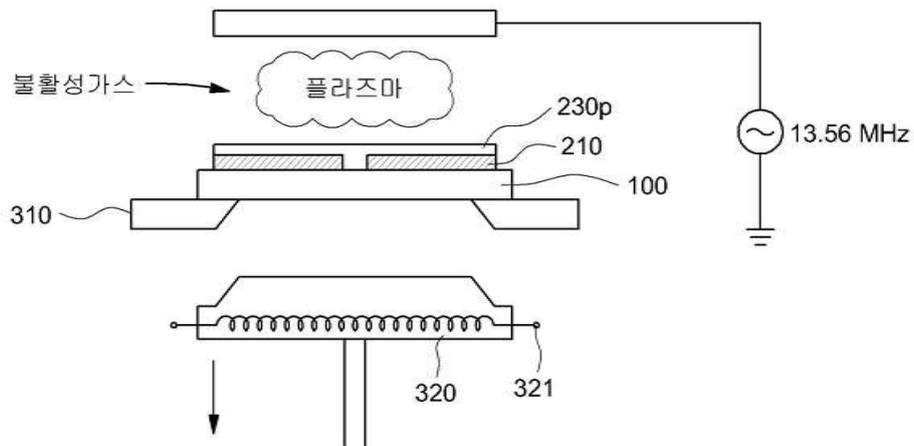
도면1h



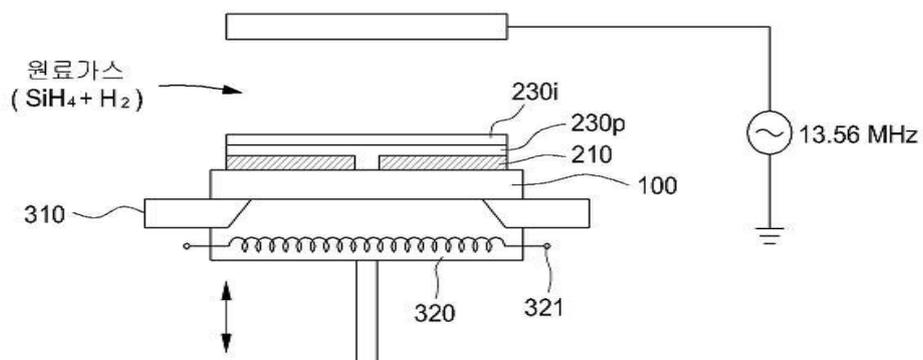
도면2a



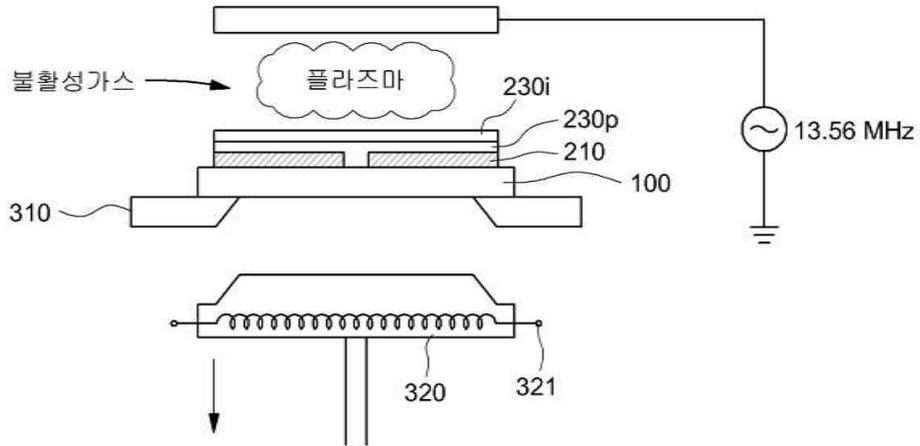
도면2b



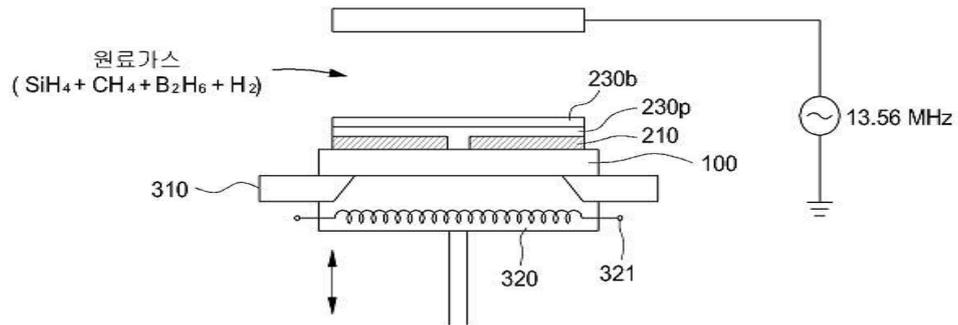
도면2c



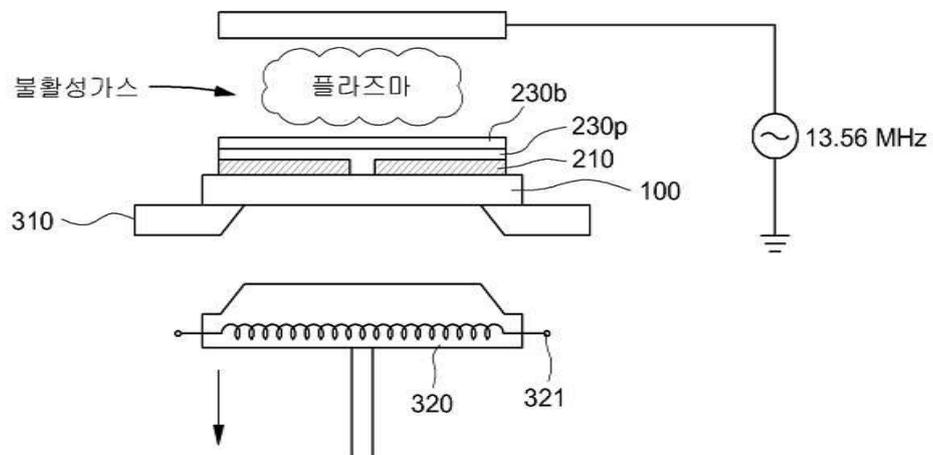
도면2d



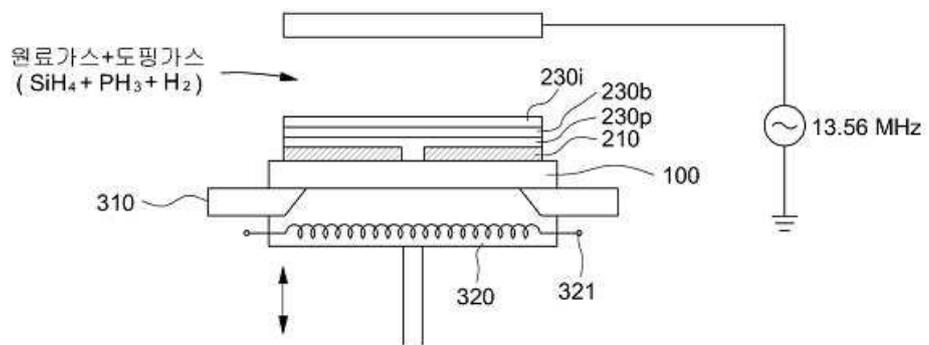
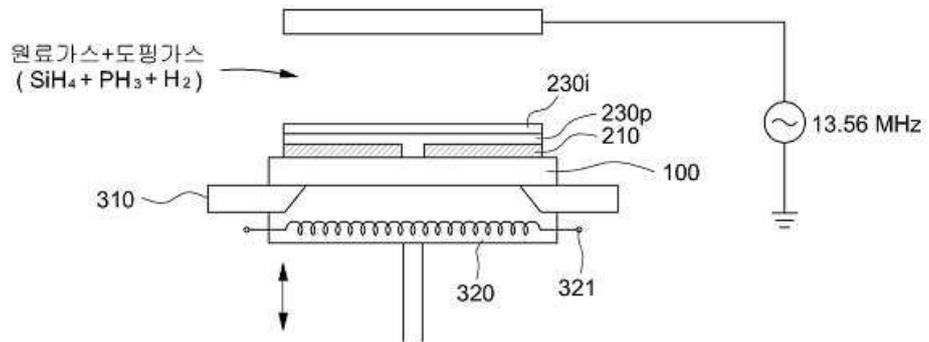
도면2e



도면2f



도면2g



도면2h

