

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4991320号
(P4991320)

(45) 発行日 平成24年8月1日(2012.8.1)

(24) 登録日 平成24年5月11日(2012.5.11)

(51) Int.Cl.	F 1	
G 0 6 F 12/00	(2006.01)	G O 6 F 12/00 5 4 2 L
G 0 6 F 12/02	(2006.01)	G O 6 F 12/00 5 4 2 D
G 0 6 F 12/16	(2006.01)	G O 6 F 12/00 5 0 1 A
G 1 1 C 16/02	(2006.01)	G O 6 F 12/00 5 6 0 A
G 0 6 K 17/00	(2006.01)	G O 6 F 12/00 5 9 7 U
請求項の数 11 (全 27 頁) 最終頁に続く		

(21) 出願番号	特願2007-4673 (P2007-4673)	(73) 特許権者	000003078
(22) 出願日	平成19年1月12日 (2007.1.12)		株式会社東芝
(65) 公開番号	特開2008-171257 (P2008-171257A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成20年7月24日 (2008.7.24)	(74) 代理人	100091351
審査請求日	平成21年3月12日 (2009.3.12)		弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100075672
			弁理士 峰 隆司
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100084618
			弁理士 村松 貞男
最終頁に続く			

(54) 【発明の名称】 ホスト装置およびメモリシステム

(57) 【特許請求の範囲】

【請求項1】

不揮発性の半導体メモリと、前記半導体メモリを制御するコントローラと、を具備するメモリシステムを挿入され、

書き込みデータにF A Tファイルシステムにおいて定義されたクラスタを割り当て、且つF A Tファイルシステムにおいて定義されたファイルアロケーションテーブルとディレクトリエントリとを含む管理データを用いて前記クラスタに割り当てられたデータを管理するファイル管理システムを搭載しているホスト装置であって、

前記ディレクトリエントリは、最上層のルートディレクトリのエントリ情報であるルートディレクトリエントリと、前記ルートディレクトリに属するサブディレクトリのエントリ情報であるサブディレクトリエントリと、を含み、

前記ファイル管理システムは、前記管理データに対して、アドレスが連続する所定範囲の前記複数のクラスタを割り当て、

前記ファイル管理システムは、更新要求を受けた場合、前記管理データの更新ための書き込みデータに対しては前記管理データを含んだデータ領域に対して割り当てられているクラスタを割り当てて上書きを行い、前記管理データ以外の書き込みデータに対しては管理データ以外の割り当て済みの前記クラスタよりも高位のアドレスを有する前記クラスタのみを割り当てて書き込みを行う、

ことを特徴とするホスト装置。

【請求項2】

前記管理データが前記クラスタが割り当て済みか否かを示すビットマップテーブルを含んでいることを特徴とする請求項 1 に記載のホスト装置。

【請求項 3】

不揮発性の半導体メモリと、前記半導体メモリを制御するコントローラと、を具備し、前記コントローラが、

固有の論理アドレスを割り当てられた書き込みデータを供給され、

前記書き込みデータに割り当てられた前記論理アドレスが第 1 範囲に属する場合、割り当て済みの論理アドレスを割り当てられた前記書き込みデータの書き込みを受け付け、

前記書き込みデータに割り当てられた前記論理アドレスが第 2 範囲に属する場合、割り当て済みの前記論理アドレスよりも高位の論理アドレスを割り当てられた前記書き込みデータのみ書き込みを受け付け、割り当て済みの前記論理アドレスと同じかより低位の論理アドレスを割り当てられた前記書き込みデータのみ書き込みを拒絶する、

ことを特徴とするメモリシステム。

【請求項 4】

前記メモリシステムの初期化後、前記メモリシステムにアクセスするホスト装置からデータ書き込み許可を要求する信号を受信した後から前記メモリシステムが再び初期化されるまでの間、前記ホストからのデータ書き込み要求を受け付けることを特徴とする請求項 3 に記載のメモリシステム。

【請求項 5】

前記メモリシステムにアクセスするホストからの要求に応答して、前記コントローラが前記第 2 範囲に属する前記論理アドレスを示す情報を外部に出力する機能を有することを特徴とする請求項 3 に記載のメモリシステム。

【請求項 6】

前記メモリシステムにアクセスするホストからの要求に応答して、前記コントローラが前記第 2 範囲に属する前記論理アドレスが未割り当てである状態と同じ状態に移行する機能を有することを特徴とする請求項 3 に記載のメモリシステム。

【請求項 7】

前記メモリシステムにアクセスするホストからの要求に応答して、前記コントローラが前記第 1 範囲および前記第 2 範囲のそれぞれの範囲を変更する機能を有することを特徴とする請求項 3 に記載のメモリシステム。

【請求項 8】

前記半導体メモリが、1つのメモリセルに複数ビットのデータを記憶させる機能を有し、

前記コントローラが、前記第 1 範囲に属する前記論理アドレスを割り当てられた前記書き込みデータを前記メモリセルに m (m は 1 以上の整数) ビットのデータを記憶させることによって前記半導体メモリに書き込み、前記第 2 範囲に属する前記論理アドレスを割り当てられた前記書き込みデータを前記メモリセルに n (n は $n > m$ の整数) ビットのデータを記憶させることによって前記半導体メモリに書き込む、

ことを特徴とする請求項 3 に記載のメモリシステム。

【請求項 9】

前記不揮発性半導体メモリが、

複数のメモリセルからなる記憶単位ごとにデータを記憶し、

複数の前記記憶単位からなるブロックごとにデータを消去され、

前記コントローラが、

前記第 1 範囲に属する前記論理アドレスと、この論理アドレスを割り当てられた前記書き込みデータを記憶している前記記憶単位との対応を管理し、

前記第 2 範囲に属する複数の前記論理アドレスからなる論理ブロックと、この論理ブロックに属する論理アドレスを割り当てられた複数の前記書き込みデータを記憶している前記記憶単位を含んだ前記ブロックと、の対応を管理する、

ことを特徴とする請求項 3 に記載のメモリシステム。

10

20

30

40

50

【請求項10】

前記メモリが、FATファイルシステムにおいて定義されたファイルアロケーションテーブルを書き込まれ、

前記コントローラが、前記コントローラが前記ファイルアロケーションテーブルを書き換えることがあるかないかを示す情報を保持している、

ことを特徴とする請求項3に記載のメモリシステム。

【請求項11】

前記書き込みデータに割り当てられた前記論理アドレスが第2範囲に属する場合、割り当て済みの前記論理アドレスと同じかより低位の論理アドレスを割り当てられた前記書き込みデータのみ書き込みに対してエラーを送信する、

ことを特徴とする請求項3に記載のメモリシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ホスト装置およびメモリシステムに関し、例えば、NAND型フラッシュメモリと、このメモリを制御するコントローラとを有するメモリシステム、およびメモリシステムを挿入されるホスト装置に関する。

【背景技術】

【0002】

現在、音楽データや映像データの記録メディアとして、フラッシュメモリ等の不揮発性半導体メモリを用いた、メモリカードに代表されるメモリシステムが使われている。メモリシステムに使用されるフラッシュメモリの代表例としては、NAND型フラッシュメモリが挙げられる。NAND型フラッシュメモリでは、複数のビットからなるページと呼ばれる単位で書き込みが行われる。そして、複数のページからなるブロックと呼ばれる単位でしか消去を行えない。このため、ブロックに記憶されたデータの一部のみを書き換える場合は、書き換える新データを消去済みの新ブロックに書き込み、旧データ（新データに書き換えられるデータ）を含んでいる旧ブロックから、書き換えられないデータを新ブロックにコピーする必要がある。このような処理は「引越し書き込み（巻き添えコピー）」と呼ばれる。この「引越し書き込み」は書き換えられないデータのコピー動作を伴うため、「引越し書き込み」が多発すると、オーバーヘッドが非常に増大する。

【0003】

また、記憶媒体が記憶しているデータを管理するためのファイルシステムとして、FAT（file allocation table）ファイルシステムが用いられている。FATファイルシステムは、データをクラスタ（ファイルシステムが用いる書き込み領域の単位）ごとに割り当て、データのクラスタへの割り当てをFATと呼ばれる表で管理する。FATファイルシステムは、ハードディスク等の、高速なランダム書き換えが可能なメディアを前提としたファイルシステムである。ランダム書き込みとは、クラスタのアドレスによらずに、空いているクラスタにランダムにデータが書き込まれる方式である。

【0004】

FATファイルシステムでは、ファイルを構成するファイルデータ（実データ）の書き換えのたびに、FAT等の管理データの更新が発生する。このため、NAND型フラッシュメモリを管理するファイルシステムとしてFATファイルシステムが採用された場合、ファイルデータの書き換えのたびに、「引越し書き込み」が発生し、ファイルの書き換え速度が低下する。

【0005】

今後、NAND型フラッシュメモリが大容量化するに連れて、ブロックサイズが更に大きくなる可能性が高い。この結果、「引越し書き込み」に要する処理時間の増大等、弊害が大きくなることが予想される。

【0006】

NAND型フラッシュメモリとFATファイルシステムとの組み合わせに起因する短所

10

20

30

40

50

に対処するために、ホスト装置にU D F (universal disc format) などの追記型ファイルシステムを用いることが提案されている (特許文献 1) 。追記型ファイルシステムを用いることによって、N A N D 型フラッシュメモリを用いたメモリシステムに対して効率よくデータを書き込むことができる。

【 0 0 0 7 】

追記型ファイルシステムは、N A N D 型フラッシュメモリを用いたメモリシステムのファイルシステムとしては適している。しかしながら、追記型ファイルシステムは、これまで主に用いられてきたF A T ファイルシステムと互換性がなく、また、ホスト装置にとってはファイルシステムを新規に開発および搭載する必要がある。このため、ホスト装置の製造に負担が強いられるという問題点がある。

10

【特許文献 1】特開2006-040264号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 8 】

本発明は、従来のファイルシステムと親和しやすく、大容量で且つ高速な書き込みを実現できるホスト装置およびメモリシステムを提供しようとするものである。

【課題を解決するための手段】

【 0 0 0 9 】

本発明の一態様によるホスト装置は、不揮発性の半導体メモリと、前記半導体メモリを制御するコントローラと、を具備するメモリシステムを挿入され、書き込みデータにF A T ファイルシステムにおいて定義されたクラスタを割り当て、且つF A T ファイルシステムにおいて定義されたファイルアロケーションテーブルとディレクトリエントリとを含む管理データを用いて前記クラスタに割り当てられたデータを管理するファイル管理システムを搭載しているホスト装置であって、前記ディレクトリエントリは、最上層のルートディレクトリのエントリ情報であるルートディレクトリエントリと、前記ルートディレクトリに属するサブディレクトリのエントリ情報であるサブディレクトリエントリと、を含み、前記ファイル管理システムは、前記管理データに対して、アドレスが連続する所定範囲の前記複数のクラスタを割り当て、前記ファイル管理システムは、更新要求を受けた場合、前記管理データの更新ための書き込みデータに対しては前記管理データを含んだデータ領域に対して割り当てられているクラスタを割り当てて上書きを行い、前記管理データ以外の書き込みデータに対しては管理データ以外の割り当て済みの前記クラスタよりも高位のアドレスを有する前記クラスタのみを割り当てて書き込みを行う、ことを特徴とする。

20

30

【 0 0 1 0 】

本発明の一態様によるメモリシステムは、不揮発性の半導体メモリと、前記半導体メモリを制御するコントローラと、を具備し、前記コントローラが、固有の論理アドレスを割り当てられた書き込みデータを供給され、前記書き込みデータに割り当てられた前記論理アドレスが第 1 範囲に属する場合、割り当て済みの論理アドレスを割り当てられた前記書き込みデータの書き込みを受け付け、前記書き込みデータに割り当てられた前記論理アドレスが第 2 範囲に属する場合、割り当て済みの前記論理アドレスよりも高位の論理アドレスを割り当てられた前記書き込みデータのみ書き込みを受け付け、割り当て済みの前記論理アドレスと同じかより低位の論理アドレスを割り当てられた前記書き込みデータのみ書き込みを拒絶する、ことを特徴とする。

40

【発明の効果】

【 0 0 1 1 】

本発明によれば、従来のファイルシステムと親和しやすく、大容量で且つ高速な書き込みを実現できるホスト装置およびメモリシステムを提供できる。

【発明を実施するための最良の形態】

【 0 0 1 2 】

以下に本発明の実施形態について図面を参照して説明する。なお、以下の説明において、略同一の機能及び構成を有する構成要素については、同一符号を付し、重複説明は必要

50

な場合にのみ行う。

【 0 0 1 3 】

また、以下に示す各実施形態は、この発明の技術的思想を具体化するための装置や方法を例示するものであって、この発明の技術的思想は、構成部品の材質、形状、構造、配置等を下記のものに特定するものでない。この発明の技術的思想は、特許請求の範囲において、種々の変更を加えることができる。

【 0 0 1 4 】

なお、以下、本発明の実施形態に係るメモリシステムの一例としてメモリカードを用いて説明を行う。

【 0 0 1 5 】

[1] 構成

[1 - 1] 全体の構成

図 1 は、本発明の一実施形態に係るメモリシステムおよびホスト装置の主要部を概略的に示す機能ブロック図である。各機能ブロックは、ハードウェア、コンピュータソフトウェア、のいずれかまたは両者の組み合わせとして実現することができる。このため、各ブロックは、これらのいずれでもあることが明確となるように、概してそれらの機能の観点から以下に説明される。このような機能が、ハードウェアとして実行されるか、またはソフトウェアとして実行されるかは、具体的な実施態様またはシステム全体に課される設計制約に依存する。当業者は、具体的な実施態様ごとに、種々の方法でこれらの機能を実現し得るが、そのような実現を決定することは本発明の範疇に含まれるものである。

【 0 0 1 6 】

図 1 において、ホスト装置（以下、ホストと称する）1 は、挿入されるメモリカード 2 に対してアクセスを行うためのハードウェアおよびソフトウェア（システム）を備えている。ホスト 1 は、アプリケーション、オペレーティングシステム等のソフトウェアを備えている。ソフトウェア 3 は、ユーザから、メモリカード 2 へのデータの書き込み、メモリカード 2 からのデータの読み出しを指示される。ソフトウェア 3 は、書き込みおよび読み出しをファイルシステム 4 に指示する。

【 0 0 1 7 】

ファイルシステム 4 は、管理対象の記憶媒体に記録されているファイル（データ）を管理するための仕組みであり、記憶媒体の記憶領域内に管理情報を記録し、この管理情報を用いてファイルを管理する。ファイルシステム 4 では、記憶媒体におけるファイルやフォルダなどのディレクトリ情報の作成方法、ファイルやフォルダなどの移動方法や削除方法、データの記録方式、管理情報が記録されている領域の場所や利用方法などが定められている。ファイルシステム 4 は、F A T ファイルシステムを基礎としており、本明細書を通じた動作を実行可能に構成されており、具体的な動作に関しては適宜説明する。

【 0 0 1 8 】

ホスト 1 は、S D インタフェース 5 を有する。S D インタフェース 5 は、ホスト 1 とメモリカード 2（コントローラ 7）との間のインタフェース処理を行うのに必要なハードウェア、ソフトウェアからなる。ホスト 1 は、S D インタフェース 5 を介してメモリカード 2 と通信を行う。S D インタフェース 5 は、ホスト 1 とメモリカード 2 とが通信するのに必要な様々な取り決めを規定し、後述のメモリカード 2 の S D インタフェース 1 1 と相互に認識可能な各種のコマンドの組を備えている。また、S D インタフェース 5 は、メモリカード 2 の S D インタフェース 1 1 と接続可能なハードウェア上の構成（ピンの配置、数等）も含む。

【 0 0 1 9 】

メモリカード 2 は、ホスト 1 に接続されたとき、およびオフ状態のホスト 1 に挿入された状態でホスト 1 がオンされたときに電源供給を受けて初期化動作を行った後、ホスト 1 からのアクセスに応じた処理を行う。メモリカード 2 は、N A N D 型フラッシュメモリ 6、メモリ 6 を制御するためのコントローラ 7 を有する。

【 0 0 2 0 】

10

20

30

40

50

メモリ6は、データを不揮発に記憶し、複数のメモリセルからなるページと呼ばれる単位でデータの書き込みおよび読み出しを行う。ページには、各ページに固有の物理アドレスが割り当てられている。また、メモリ6は、複数のページからなる物理ブロックと呼ばれる単位でデータの消去を行う。なお、物理ブロック単位で物理アドレスが割り当てられていることもある。

【0021】

コントローラ7は、メモリ6によるデータの記憶状態を管理する。記憶状態の管理とは、どの物理アドレスのページ（または物理ブロック）が、ホスト1により割り当てられたどの論理アドレスのデータを保持しているかの関係、およびどの物理アドレスのページ（または物理ブロック）が消去状態（何も書き込まれていない、または無効なデータを保持している状態）であるかを管理することをいう。

10

【0022】

コントローラ7は、SDインタフェース11、MPU（micro processing unit）12、ROM（read only memory）13、RAM（read only memory）14、NANDインタフェース15を含んでいる。

【0023】

SDインタフェース11は、ホスト1とコントローラ7との間のインタフェース処理を行うのに必要なハードウェア、ソフトウェアからなる。メモリカード2（コントローラ6）は、SDインタフェース11を介してホスト1と通信を行う。SDインタフェース11は、SDインタフェース5と同様に、両者の通信を可能とする取り決めを規定し、各種のコマンドの組を備え、ハードウェア上の構成（ピンの配置、数等）も含む。

20

【0024】

SDインタフェース11は、レジスタ16を含んでいる。図2に、レジスタ16の構成を例示する。レジスタ16は、カードステータスレジスタ、CID、RCA、DSR、CSD、SCR、OCRの各種レジスタを有する。カードステータスレジスタは、通常動作において使用され、例えばエラー情報が記憶される。CID、RCA、DSR、CSD、SCR、OCRは、主にメモリカード2の初期化時に使用される。CID（card identification number）には、メモリカード2の個体番号が記憶される。RCA（relative card address）には、相対カードアドレスが記憶される。DSR（driver stage register）には、メモリカード2のバス駆動力等が記憶される。CSD（card specific data）には、メモリカード2の特性パラメータ値が記憶される。SCR（SD configuration data register）には、メモリカード2のデータ配置が記憶される。OCR（operation condition register）には、メモリカード2の動作範囲電圧に制限のある場合、動作電圧が記憶される。

30

【0025】

MPU12は、メモリカード2全体の動作を司る。MPU12は、例えば、メモリカード2が電源供給を受けた際に、ROM13内に格納されているファームウェア（制御プログラム）をRAM14上に読み出して所定の処理を実行する。MPU12は、制御プログラムに従って、各種のテーブル（後述）をRAM14上で作成したり、ホスト1から書き込みコマンド、読み出しコマンド、消去コマンドを受けてメモリ6に対する所定の処理を実行したりする。

40

【0026】

ROM13は、MPU12により制御される制御プログラムなどを格納する。RAM14は、MPU12の作業エリアとして使用され、制御プログラムや各種のテーブルを記憶する。このようなテーブルとして、ファイルシステム4によってデータに割り当てられた論理アドレスを有するデータを実際に記憶しているページの物理アドレスの変換テーブル（論物テーブル）が含まれる。NANDインタフェース15は、コントローラ7とメモリ6とのインタフェース処理を行う。

【0027】

メモリ6内の記憶領域は、保存されるデータの種類に応じて複数の領域に区分けされて

50

いる。この複数の領域は、システムデータ領域 2 1、機密データ領域 2 2、保護データ領域 2 3、ユーザデータ領域 2 4、を含む。

【 0 0 2 8 】

システムデータ領域 2 1 は、コントローラ 7 が、その動作に必要なデータを保存するためにメモリ 6 内で確保しておく領域であり、主にメモリカード 2 に関する管理情報を格納し、メモリカード 2 のセキュリティ情報やメディア ID などのカード情報を格納する。機密データ領域 2 2 は、暗号化に用いる鍵情報や認証時に使用する機密データを保存しており、ホスト 1 はアクセスできない。

【 0 0 2 9 】

保護データ領域 2 3 は、重要なデータ、セキュアなデータを格納する。ホスト 1 は、保護データ領域 2 3 にアクセス可能であるが、ホスト 1 とメモリカード 2 との間での相互認証によりホスト 1 の正当性が証明された後に限られる。

【 0 0 3 0 】

ユーザデータ領域 2 4 は、ホスト 1 が自由にアクセスおよび使用することが可能で、例えば AV コンテンツファイルや画像データ等のユーザデータを格納する。以下の説明で、メモリ 6 は、このユーザデータ領域 2 4 を指すものとする。なお、コントローラ 7 は、ユーザデータ領域 2 4 の一部を確保し、自身の動作に必要な制御データ（論理テーブル、後述の最終割り当て論理ブロックアドレス等）を保存する。保護データ領域 2 3 とユーザデータ領域 2 4 はホスト 1 から別のボリュームとして論理フォーマットされてファイル管理される。

【 0 0 3 1 】

[1 - 2] メモリの構成

次に、図 3、図 4 を用いて、メモリの構成について説明する。

【 0 0 3 2 】

[1 - 2 - 1] メモリ空間およびメモリの物理的な構成

まず、図 3 を用いて、メモリ 6 のメモリ空間の構成について説明する。図 3 は、メモリ 6 のメモリ空間の構成を示す図である。

【 0 0 3 3 】

図 3 に示すように、メモリ 6 は、通常のメモリ領域 3 1 とページバッファ 3 2 とを有する。

【 0 0 3 4 】

メモリ領域 3 1 は、複数のブロック B L K を含んでいる。各物理ブロック B L K は、複数のページ P G から構成される。各ページ P G は、直列接続された複数のメモリセルトランジスタを含んでいる。

【 0 0 3 5 】

各メモリセルは、いわゆるスタックゲート構造型の M O S F E T (metal oxide semiconductor field effect transistor) からなる。スタックゲート構造の M O S トランジスタは、トンネル絶縁膜、浮遊ゲート電極、電極間絶縁膜、制御ゲート電極、ソース/ドレイン拡散層を含む。各メモリセルトランジスタは、浮遊ゲート電極に蓄えられる電子の数に応じて閾値電圧が変化し、この閾値電圧の違いに応じた情報を記憶する。メモリセルトランジスタは、2 つ以上の閾値電圧の異なる状態を取り得、いわゆる多値を記憶可能な構成を有する。そして、メモリ 6 のセンスアンプ、電位発生回路等を含む制御回路は、メモリセルトランジスタに多ビットのデータを書き込み、多ビットのデータを読み出すことが可能な構成を有している。

【 0 0 3 6 】

同じ行に属するメモリセルトランジスタの制御ゲート電極は、同じワード線と接続される。同じ列に属し且つ直列接続されたメモリセルトランジスタの両端には選択ゲートトランジスタが設けられる。一方の選択ゲートトランジスタは、ビット線と接続される。この法則に則って、メモリセルトランジスタ、選択ゲートトランジスタ、ワード線、ビット線が設けられる。データの書き込みおよび読み出しは複数のメモリセルトランジスタの集合

10

20

30

40

50

毎に行われ、このメモリセルトランジスタの集合からなる記憶領域が1つのページに対応する。

【0037】

図3の例の場合、各ページPGは、2112バイト(512バイト分のデータ記憶部×4+10バイト分の冗長部×4+24バイト分の管理データ記憶部)を有しており、各ブロックBLKは例えば128ページからなる。

【0038】

ページバッファ32は、メモリ6へのデータ入出力を行い、データを一時的に保持する。ページバッファ32が保持可能なデータサイズは、例えば、ページPGのサイズと同じく2112バイト(2048バイト+64バイト)である。データ書き込みなどの際、ページバッファ32は、メモリ6に対するデータ入出力処理を、自身の記憶容量に相当する1ページ分の単位で実行する。データの消去は物理ブロックBLK単位で行われる。

10

【0039】

また、メモリ6は、1つのメモリセルトランジスタに1ビットのデータを書き込むことができるモードと、多ビットのデータ、すなわち 2^n (n は自然数)値のデータを書き込むモードとを有する。メモリ6が1つのメモリセルトランジスタに1ビットのデータを書き込むモードを2値モードと称し、多ビットのデータを書き込むモードを多値モードと称する。

【0040】

[1-2-2]メモリの書き込みモード

20

次に、図4を用いて、2値モードおよび多値モードについて説明する。図4は、2値モードと多値モードとの違いを示す図である。上記のように、メモリ6の各メモリセルトランジスタは、2以上のビットのデータを記憶できる。すなわち、 2^n (n は自然数)値の値を記憶する。しかしながら、以下の説明では、多値モードの一例として、4値モードについて説明する。図4においては、横軸は閾値電圧 V_{th} を示し、縦軸はメモリセルの存在確率を示している。

【0041】

まず4値モードについて説明する。図4に示すように、メモリセルトランジスタは、閾値電圧 V_{th} の大きさに応じて、閾値電圧の低い順に例えば“11”、“01”、“10”、“00”の4つのデータのいずれかを記憶できる。“11”データを記憶しているメモリセルトランジスタの閾値電圧 $V_{th}[V]$ は、 $V_{th} < 0$ である。“01”データを記憶しているメモリセルトランジスタの閾値電圧 $V_{th}[V]$ は、 $0 < V_{th} < V_{th1}$ である。“10”データを記憶しているメモリセルトランジスタの閾値電圧 $V_{th}[V]$ は、 $V_{th1} < V_{th} < V_{th2}$ である。“00”データを記憶しているメモリセルトランジスタの閾値電圧 $V_{th}[V]$ は、 $V_{th2} < V_{th} < V_{th3}$ である。

30

【0042】

次に2値モードについて説明する。図4に示すように、メモリセルトランジスタは、閾値電圧 V_{th} の大きさに応じて、閾値電圧の低い順に“1”、“0”の2つのデータのいずれかを記憶できる。“1”データを記憶しているメモリセルトランジスタの閾値電圧 $V_{th}[V]$ は、 $V_{th} < 0$ である。“0”データを記憶しているメモリセルトランジスタの閾値電圧 $V_{th}[V]$ は、 $V_{th1} < V_{th} < V_{th2}$ である。

40

【0043】

“1”データは4値モードにおける“11”データに等しく、“0”データは4値モードにおける“10”データに等しい閾値電圧を有する。すなわち、2値モードとは、4値モードにおける2ビットデータのうち、低位ビットのみを用いた動作モードとすることができる。メモリ6が、メモリセルトランジスタに対して2値モードでデータを書き込むか、または4値モードでデータを書き込むかは、コントローラ7の指示に従う。具体的には、2ビットデータの低位ビットには低位ページアドレスが割り当てられ、上位ビットには上位ページアドレスが割り当てられる。メモリセルトランジスタに対して2値モードでデータを書き込む場合、コントローラ7は、これらのページアドレスのうち低位ページアド

50

レスのみを使用してメモリ 6 にデータを書き込む。メモリセルトランジスタに対して多値モードでデータを書き込む場合、コントローラ 7 は、上位ページアドレスと低位ページアドレスの両方を使用してメモリ 6 にデータを書き込む。

【 0 0 4 4 】

データの書き込みは、まず低位ビットから行われる。消去状態を“ 1 1 ”とすると、まず低位ビットに“ 0 ”または“ 1 ”が書き込まれることにより、メモリセルトランジスタは“ 1 1 ”(“ - 1 ”)、または“ 1 0 ”(“ - 0 ”)を保持する状態になる。ここで、“ - ”は不定を意味する。2 値モードの場合、以上で書き込みは終了する。

【 0 0 4 5 】

一方、4 値モードで書き込まれる場合には、続けて上位ビットに“ 0 ”または“ 1 ”が書き込まれる。その結果、“ 1 1 ”(“ - 1 ”)を保持していたメモリセルトランジスタは、“ 1 1 ”または“ 0 1 ”を保持する状態になり、“ 1 0 ”(“ - 0 ”)を保持していたメモリセルトランジスタは“ 1 0 ”または“ 0 0 ”を保持する状態になる。その他の 8 値モード、1 6 値モード等について、同様である。

【 0 0 4 6 】

多値モードでは、1 メモリセル当たりのデータ記憶量が大きい、書き込みが遅い。一方、2 値モードでは、1 メモリセル当たりのデータの記憶量が小さい、書き込みが速く、書き換え頻度に対する耐性も高い。

【 0 0 4 7 】

メモリ 6 は、物理ブロックごとに、2 値モードでの書き込みまたは多値モードでの書き込みを選択することができる。

【 0 0 4 8 】

なお、4 値のみでなく 8 値(1 メモリセル当たり 3 ビット)や 1 6 値(1 メモリセル当たり 4 ビット)といった拡張も考えられる。いずれも 1 メモリセル当たりのビット数が少ないほど、書き込みが速く、書き換え頻度に対する耐性も高い。

【 0 0 4 9 】

[1 - 2 - 3] メモリのフォーマット

次に、メモリカード 2 のフォーマットについて説明する。メモリ 3 は、以下の形式でフォーマットされる。このフォーマットは、本発明の一実施形態に係るファイルシステム(例えばホスト 1 内のファイルシステム 4)によって行われる。

【 0 0 5 0 】

[1 - 2 - 3 - 1] F A T ファイルシステム

本発明の一実施形態に係るファイルシステムによるメモリ 3 のフォーマットの説明に先立って、このファイルシステムが基礎としている F A T ファイルシステムの概要について、図 5、図 6 を用いて説明する。図 5 は、F A T ファイルシステムによりフォーマットされたメモリ空間の状態を示している。そして、以下に示す管理データの幾つかが書き込まれる。ここでいうメモリ空間は、F A T ファイルシステムが自由にアクセスできるメモリ領域であり、図 1 のメモリ 6 においては、ユーザデータ領域 2 4 に一致する。

【 0 0 5 1 】

図 5 に示すように、F A T ファイルシステムは、管理対象のメモリのメモリ空間を所定の大きさ(例えば 1 6 k バイト)のクラスタに分割して管理する。メモリ空間 4 0 の最低位から所定の範囲のクラスタ番号の領域には管理データが割り当てられる。以下、管理データを記憶する領域を、管理データブロック 4 1 と称する。管理データブロック 4 1 より高位のクラスタ番号の領域には、ファイルデータが割り当てられる。以下、ファイルデータを記憶する領域をファイルデータブロック 4 2 と称する。

【 0 0 5 2 】

管理データブロック 4 1 は、さらに、パーティションテーブルに割り当てられる領域 4 3、ブートセクタに割り当てられる領域 4 4、F A T 1、F A T 2 に割り当てられる領域 4 5、4 6、ルートディレクトリエントリに割り当てられる領域 4 7 に分けられる。パーティションテーブルは、各パーティションのファイルシステムタイプとその先頭セクタ等

10

20

30

40

50

の情報を格納している。ブートセクタは、パーティションテーブルが示す先頭セクタに位置し、B P B (BIOS parameter block) を含んでいる。B P B は、ファイルシステムが使用する、メモリ 6 の様々なパラメータを示している。F A T ファイルシステムは、メモリをフォーマットする時、このパラメータを書き込む。F A T ファイルシステムは、起動時に B P B を読み込むことにより、ファイルフォーマットのパラメータを認識する。

【 0 0 5 3 】

F A T 1 は、メモリに書き込まれ、クラスタの大きさに分割されたファイルデータの一部 (以下、単にファイルデータと称する) がどのクラスタに記憶されているか、およびファイルデータを復元するためのクラスタのつながりを示している。F A T 2 は、F A T 1 のバックアップであり、F A T 1 と同じ内容を格納している。

10

【 0 0 5 4 】

1 つのファイルを構成する各ファイルデータが、連続するクラスタに割り当てられることは必須ではないので、F A T ファイルシステムは、空いているクラスタを、クラスタ番号の順を気にすることなく (ランダムに) ファイルデータに割り当てる。そして、F A T 1、F A T 2 は、ファイルデータを格納しているクラスタの接続関係を格納している。F A T 1、F A T 2 (以下、単に F A T と記載する) が格納している情報をトレースすることにより、元のファイルが復元される。

【 0 0 5 5 】

ルートディレクトリエントリは、ルートディレクトリに属する各ファイルのファイルエントリを記憶する。ファイルエントリには、ファイル名またはフォルダ名、ファイルサイズ、属性およびファイルの更新日時情報、どのクラスタがファイルの先頭クラスタであるかを示すフラグ等が含まれる。なお、F A T フォーマット形式のバージョン (例えば、F A T 1 6、F A T 3 2) によっては、ルートディレクトリエントリを F A T の後の任意のアドレスに置くことができる。

20

【 0 0 5 6 】

あるファイルが、ルートディレクトリに属するサブディレクトリに属する場合、ルートディレクトリエントリには、ルートディレクトリに属するサブディレクトリのエントリ (サブディレクトリエントリ) に割り当てられるクラスタの番号が記載されている。そして、サブディレクトリエントリは、自身に属する各ファイルのファイルエントリを保持している。図 5 に示すように、サブディレクトリエントリは、F A T ファイルシステムによって、ファイルデータブロック 4 2 内の任意のクラスタ 4 8 に書き込まれる。サブディレクトリエントリも管理データに属し、頻繁に書き換えられることが多い。

30

【 0 0 5 7 】

図 6 は、F A T およびファイルエントリの一例を示している。図 6 に示すように、ルートディレクトリエントリは、ファイルエントリとして各ファイル「F I L E 1 . t x t」、「F I L E 2 . t x t」、「F I L E 3 . t x t」の先頭のクラスタの位置情報を格納している。「F I L E 1 . t x t」、「F I L E 2 . t x t」、「F I L E 3 . t x t」、の先頭クラスタは、それぞれクラスタ 0 0 0 2、0 0 0 5、0 0 0 7 である。

【 0 0 5 8 】

F A T には、各クラスタの次に接続されるべきクラスタの番号が記載されている。例えば、「F I L E 1 . t x t」の場合、先頭のクラスタ 0 0 0 2 のデータに続くデータを格納するクラスタはクラスタ 0 0 0 3 で、クラスタ 0 0 0 3 のデータに続くデータを格納するクラスタはクラスタ 0 0 0 4 であることが分かる。そしてクラスタ 0 0 0 2、0 0 0 3、0 0 0 4 のデータを接続することにより、「F I L E 1 . t x t」のファイルが復元される。ファイルデータの最後の部分を格納するクラスタには、「F F F F」が書き込まれている。

40

【 0 0 5 9 】

[1 - 2 - 3 - 2] 本発明の実施形態に係るファイルシステム

次に、図 7 を用いて、F A T ファイルシステムを基礎とする、本発明の一実施形態に係るファイルシステムについて説明する。本発明の一実施形態に係るファイルシステム (以

50

下、ホスト 1 内のファイルシステム 4 もそれに該当するものとする)は、以下に示す形に記憶媒体のメモリ空間をフォーマットする。そして、ファイルシステム 4 によって、メモリカード 2 はフォーマットされている。

【 0 0 6 0 】

図 7 は、本発明の一実施形態に係るファイルシステム 4 によってフォーマットされたメモリ空間を示している。図 7 のメモリ空間 5 0 は、フォーマット対象の記憶媒体の記憶領域のうち、ファイルシステム 4 が使用可能な領域に一致する。

【 0 0 6 1 】

図 7 に示すように、ファイルシステム 4 は、ファイルシステム 4 がファイルデータを管理するために用いる管理データが割り当てられる領域を、最低位の論理アドレスから所定の範囲の論理アドレスに限定する。すなわち、管理データには、この所定の範囲内の論理アドレスのみが割り当てられる。ここで、管理データとして、F A T ファイルシステムで用いられるものと同じ、パーティションテーブル、ブートセクタ、F A T 1、F A T 2、ルートディレクトリエントリ、サブディレクトリエントリが含まれる。

【 0 0 6 2 】

管理データを格納するブロック(管理データブロック 5 1)には、パーティションテーブルに割り当てられる領域 5 3、ブートセクタに割り当てられる領域 5 4、F A T 1、F A T 2 に割り当てられる領域 5 5、5 6、ルートディレクトリエントリに割り当てられる領域 5 7、サブディレクトリエントリに割り当てられる領域 5 8 が含まれる。ブロック 5 3 乃至 5 8 が格納するデータは、従来の F A T ファイルシステムにおいて定義されている

【 0 0 6 3 】

メモリ空間 5 0 の、管理データブロック 5 1 を除く部分は、ファイルデータの書き込み専用のファイルデータブロック 5 2 である。管理データブロック 5 1 の容量は、メモリ空間 5 0 の大きさと、確保されることが求められるファイルデータブロック 5 2 の大きさを考慮して決定される。例えば、パーティションテーブル領域 5 3、ブートセクタ領域 5 4、F A T 1 領域 5 5、F A T 2 領域 5 6、ルートディレクトリエントリ領域 5 7、サブディレクトリエントリ領域 5 8 の容量は、それぞれ 1 2 1 . 5 k B、0 . 5 k B、1 2 3 k B、1 2 3 k B、1 6 k B、6 4 k B である。ファイルデータブロック 5 2 の容量は、

【 0 0 6 4 】

なお、ファイルシステム 4 は、F A T ファイルシステム(F A T 1 6、3 2 等の違いを問わない)を基礎としている。さらに、F A T ファイルシステムに限らず、F A T の拡張を含む類似のファイルシステムを利用することもできる。例えば、管理データを用いてファイルデータを管理し、管理データが頻繁に書き換えられるようなファイルシステムが該当する。

【 0 0 6 5 】

本発明の一実施形態に係るメモリカード 2 は、ファイルシステム 4 によってフォーマットされている。したがって、メモリ 3 は、図 7 のようにフォーマットされている。

【 0 0 6 6 】

[1 - 2 - 4] 管理データ、ファイルデータブロックと書き込み方式との関係

次に、図 8 を用いて、管理データブロック 5 1、ファイルデータブロック 5 2 と、書き込み方式との関係について説明する。

【 0 0 6 7 】

図 8 は、管理データブロック 5 1、ファイルデータブロック 5 2 と書き込み方式との対応を示す図である。図 8 に示すように、コントローラ 7 は、管理データブロック 5 1 に属する論理アドレスに対して更新要求を受けた場合、上書きを行う。ここで、「上書き」とはデータが既に割り当てられている論理アドレスを別のデータに割り当てることが可能な書き込み方式である。以下、管理データブロック 5 1 に属する論理アドレスを上書き型論理アドレスと称する。なお、メモリ 6 は N A N D 型フラッシュメモリであるため書き込み

済みのデータに対する再書き込みができない。このため、必要に応じて、以下のキャッシュ用物理ブロック（キャッシュブロック）と呼ばれる構成を用いることができる。

【 0 0 6 8 】

上書き型論理アドレスを割り当てられるデータは、管理データであり、頻繁に更新される。このため、頻繁な更新に対して高速な書き込みを行うために、メモリ 6 中に、キャッシュブロックと呼ばれる追記専用のブロックを設けても良い。キャッシュブロックは、各論理アドレスのデータが本来書き込まれる物理ブロック（オリジナルブロック）に加えて設けられる。

【 0 0 6 9 】

ある所定の論理アドレスのデータは、同じオリジナルブロックに書き込まれる。そして、オリジナルブロックに書き込み済みのデータの更新要求が来る度に、このデータはキャッシュブロック内の空いているページに、低位の物理アドレスから高位の物理アドレスへと順次書き込まれる。このとき、メモリカード 2 は、ある論理アドレスの最新のデータがキャッシュブロックのどこのページに書き込まれているかを示す対応表を作成しておく。このため、ある論理アドレスに対して頻繁に更新要求が発生しても、引越し処理を行うことを回避して、高速な書き込みを実現できる。キャッシュブロックが用いられる場合、すなわち上書き型論理アドレスについては、1つのセクタの論理アドレスと1つのページの物理アドレスとの対応が管理される。

10

【 0 0 7 0 】

ファイルデータが小容量である場合、このようなファイルデータに上書き型論理アドレスを割り当てることもできる。

20

【 0 0 7 1 】

一方、コントローラ 7 は、ファイルデータブロック 5 2 に属する論理アドレスを割り当てられたデータについては、上書きを禁止し、追記のみを許可する。「追記」とは、データが既に割り当てられている論理アドレスより高位の論理アドレスのみを書き込みデータに割り当てる方式である。すなわち、コントローラ 7 は、割り当て済みの論理アドレスより高位の論理アドレスが割り当てられている場合のみ、書き込み要求を受け付ける。この条件に合致しない書き込み要求に対しては、コントローラ 7 は、書き込みを行わないとともに、ライトプロテクトエラーを示すステータスをホスト 1 に対して送信する。以下、ファイルデータブロック 5 2 に属する論理アドレスを追記型論理アドレスと称する。

30

【 0 0 7 2 】

追記型論理アドレスを割り当てられたデータについては、例えば、所定数の複数の論理アドレスをまとめたもの（論理ブロックと称する）に1つの物理ブロックが割り当てられる。このため、追記型論理アドレスについては、論理ブロックのアドレス（論理ブロックごとに割り当てられる）と物理ブロックのアドレスとの対応が管理される。論理ブロックは、例えば物理ブロックと同じ大きさを有する。

【 0 0 7 3 】

ファイルシステム 1 0 は、ファイルデータを更新する際、割り当て済みの論理アドレスより高位の論理アドレスを割り当てられたファイルデータの書き込みと、管理データの更新をメモリカード 2 に要求する。

40

【 0 0 7 4 】

上書き型論理アドレスの範囲を示す情報、例えば最高位の上書き型論理アドレスが、システムデータ領域 2 1 に書き込まれている。最高位上書き型論理アドレスの情報は、例えば、メモリカード 2 がフォーマットされる際に書き込まれる。最低位の追記型論理アドレスを用いて、上書き型論理アドレスと追記型論理アドレスとの境界を示すことも可能である。

【 0 0 7 5 】

[1 - 2 - 5] 書き込み方式と書き込みモードとの対応について

次に、図 9 を用いて、書き込み方式と書き込みモードとの対応について説明する。図 9 は、本発明の一実施形態に係るコントローラの書き込み方式と書き込みモードとの対応を

50

示している。

【 0 0 7 6 】

図 9 に示すように、コントローラ 7 は、上書き型論理アドレスを割り当てられた書き込みデータを 2 値モードでメモリ 6 に書き込み、追記型論理アドレスを割り当てられた書き込みデータを多値モードでメモリ 6 に書き込むことができる。したがって、容量が少なく且つ頻繁に更新を要求される管理データが、小容量だが高速書き込みが可能で書き換え頻度への耐性も高い 2 値モードで書き込まれ、容量が大きいファイルデータが、大容量だが低速書き込みの多値モードで書き込まれる。このようにデータの特性に依じた書き込みモードを選択することによって、メモリカード 2 に高速で書き込みつつ、大きな記憶容量を確保することができる。より、一般的な記載として、管理データが 1 つのメモリセルが m (m は 1 以上の整数) ビットのデータを記憶するように書き込まれ、ファイルデータが 1 つのメモリセルが n (n は $n > m$ の整数) ビットのデータを記憶するように書き込まれることができる。

10

【 0 0 7 7 】

各物理ブロックが、2 値モード書き込み用または多値モード書き込み用へと分類されてもよい。具体的には、コントローラ 7 は、例えば最低位の物理アドレスから所定の境界までに含まれる物理ブロックを 2 値モードでの書き込み用に用い、この境界から最高位の物理アドレスまでに含まれる物理ブロックを多値モードでの書き込み用に用いることができる。

【 0 0 7 8 】

20

多値モードでの書き込みの際に、2 値モード用の物理ブロックをバッファ 3 2 として使用することも可能である。また、上記のように、コントローラ 7 は、制御データをユーザデータ領域 2 4 に書き込む。コントローラ 7 は、この制御データも 2 値モードで物理ブロックに書き込み、上書きを行うこともできる。

【 0 0 7 9 】

また、上記のように、保護データ領域 2 3 とユーザデータ領域 2 4 はホスト 1 から別のボリュームとして論理フォーマットされている。そして、保護データ領域 2 3 は、一般に、その容量が小さく、保護データ領域 2 3 に書き込まれるファイルデータは、頻繁に更新される。そこで、コントローラ 7 は、保護データ領域 2 3 には、2 値モードで書き込み、上書きも許可されている。システムデータ領域 2 1、機密データ領域 2 2 にも、同様に、2 値モードで書き込まれ、上書きが許可される。

30

【 0 0 8 0 】

なお、上記のように保護データ領域 2 3 とユーザデータ領域 2 4 とが別のボリュームに属するのではなく、保護データ領域 2 3 とユーザデータ領域 2 4 とが相互に異なるパーティションに属する構成も考えられる。この場合、各パーティションごとに、全てのデータに対して上書きが許可されている従来のファイルシステムと、管理データのみを上書きが許可されている本発明の実施形態に係るファイルシステムと、のいずれかが適用されるという手法を取ることができる。

【 0 0 8 1 】

[1 - 3] S D インタフェースの構成

40

次に、図 1 0 乃至図 1 6 を用いて、S D インタフェースの構成について説明する。

【 0 0 8 2 】

[1 - 3 - 1] 最終割り当て論理アドレスを授受するための手法

ホスト 1 (ファイルシステム 4) は、ファイルデータを追記方式で書き込むために、最後に割り当てられた論理アドレス (最終割り当て論理アドレス) を知得する必要がある。そこで、最終割り当て論理アドレスを授受するためのコマンドが、S D インタフェース 5、1 1 において設けられる。図 1 0、図 1 1 は、最終割り当て論理アドレスを授受するための構成を示す図である。

【 0 0 8 3 】

コントローラ 7 は、後述のように、書き込みの際に、最後に割り当てられた論理アドレ

50

スをRAM 14上に書き込む。

【0084】

図10に示すように、ホスト1は、最終割り当て論理アドレスの送信を要求するコマンドをコントローラ7に発行する。コントローラ7は、このコマンドを受け取ると、RAM 14上に記憶されている、最終割り当て論理アドレスをレスポンスとして、ホスト1に送信する。ホスト1は、このレスポンスによって、最終割り当て論理アドレスを知得する。そして、ホスト1は、この論理アドレスの次の論理アドレスから、割り当てを開始することによって、メモ리카ード2への追記を行うことができる。

【0085】

また、専用のコマンドが設けられる代わりに、以下の手法を用いることができる。すなわち、図11に示すように、コントローラ7が特定の論理アドレスの読み出し要求を受けた際に、読み出しデータとして最終割り当て論理アドレスをホスト1に送信する。この特定の論理アドレスとして、例えば、パーティションテーブルブロック53の最終セクタ内の最後の8バイトとすることができる。この手法によれば、新規コマンドをサポートしていない従来仕様のUSB (universal serial bus) RW (リーダライタ) を介してメモ리카ード2が用いられる場合も、USB RWを挿入されているPC (personal computer) 上のソフトウェアを用いて最終書き込み論理アドレスのメモ리카ード2からの読み出しが可能となる。

【0086】

[1-3-2] データ書き込みの許可の認証を行うための手法

従来のファイルシステムを介して本発明の一実施形態に係るメモ리카ード2への書き込みが行われると、管理データに不整合が生じて、この結果、ファイルの内容が破壊される恐れがある。そこで、メモ리카ード2への書き込みの認証を行うためのコマンドが、SDインタフェース5、11において設けられる。図12、図13は、データ書き込みの許可の認証を行うための構成を示す図である。

【0087】

図12に示すように、コントローラ7は、初期化後に、ホスト1からのデータ書き込み許可要求コマンドの送信を待つ。コントローラ7がこのコマンドを受けた場合、ホスト1は、このコマンドをサポートしており、すなわち、本発明の一実施形態に係るファイルシステム4を搭載しているため、メモ리카ード2は書き込み要求を受け付ける。

【0088】

一方、データ書き込み許可要求コマンドを受信しなかった場合は、コントローラ7は、ホスト1からの書き込み要求に対して常にライトプロテクトエラー信号を返す。この技術により、メモ리카ード2のデータが、本発明の一実施形態に係るファイルシステム4でないファイルシステムによって破壊されることが回避される。

【0089】

また、専用のコマンドが設けられる代わりに、以下の手法を用いることができる。すなわち、図13に示すように、あるホストから、コントローラ7が特定の論理アドレスへの特定のデータの書き込み要求を受けると、メモ리카ード2は、以降、このホストからの書き込み要求を受け付ける。特定の論理アドレスとして、例えば、パーティションテーブルブロック53の最終セクタ内の最初の8バイトとすることができる。特定のデータとして、例えば、0x01、0x23、0x45、0x67、0x89、0xAB、0xCD、0xEFの少なくとも1つとすることができる。この手法によれば、新規コマンドをサポートしていない従来仕様のUSB RWを介してメモ리카ード2が用いられる場合も、USB RWを挿入されているPC上のソフトウェアを介してメモ리카ード2への書き込みが可能となる。

【0090】

[1-3-3] 上書き型論理アドレスの範囲をホストが知得するための手法

ホスト1 (ファイルシステム4) は、上書き型論理アドレスと追記型論理アドレスの境界を知得する必要がある。そこで、最高位の上書き型論理アドレスを授受するためのコマ

10

20

30

40

50

ンドが、SDインタフェース5、11において設けられる。図14、図15は、最高位上書き型論理アドレスをホストが知得するための構成を示す図である。なお、上書き型論理アドレスと追記型論理アドレスとの境界を示す手法として、最高位上書き型論理アドレスに代えて最低位の追記型論理アドレスを用いて、以下の処理を行うことも可能である。

【0091】

図14に示すように、ホスト1は、最高位上書き型論理アドレスの送信を要求するコマンドをコントローラ7に発行する。コントローラ7は、このコマンドを受け取ると、システムデータ領域21に記憶されている、最高位上書き型論理アドレスをレスポンスとして、ホスト1に送信する。

【0092】

ホスト1は、このコマンドを使用して上書き型論理アドレスの範囲を知ることができる。ホスト1のファイルシステム10は、最高位上書き型論理アドレスを参照して、このアドレスより低位の論理アドレス、すなわち、上書き型論理アドレスに、新規のファイルやディレクトリエントリを作成する。

【0093】

また、専用のコマンドが設けられる代わりに、以下の手法を用いることができる。すなわち、図15に示すように、コントローラ7が特定の論理アドレスの読み出し要求を受けた際に、読み出しデータとして最高位上書き型論理アドレスをホスト1に送信する。特定の論理アドレスとして、例えば、パーティションテーブルブロック53の最終セクタ内の最後から2番目の8バイトとすることができる。この手法によれば、新規コマンドをサポートしていない従来仕様のUSB RWを介してメモリカード2が用いられる場合も、USB RWを挿入されているPC上のソフトウェアを用いて最高位上書き型論理アドレスのメモリカード2からの読み出しが可能となる。

【0094】

[1-3-4] カードタイプフラグ

メモリカード2のタイプとそれに応じた書き込み方式を示すフラグがレジスタ16のうちのレジスタCS Dに記載される。図16は、レジスタCS Dの詳細の一例を示している。

【0095】

図16に示すように、CS Dに従来から定義されている領域に加えて（定義されていない領域を用いて）、3つの領域が定義される。第0乃至第4ビットが定義済みとして、新たに定義されるビットCT、OW、FCが、第5、6、7ビットに設けられる例が示されている。

【0096】

ビットCT（レジスタCT）は、管理データへの論理アドレスの割り当てに対する制限について示している。例えば、“0”は、メモリカード2への書き込みの際、管理データ（特に、ディレクトリエントリ）にどの論理アドレスが割り当てられても構わないことを示している。一方、例えば“1”は、本発明の一実施形態のように、管理データに、所定の範囲の論理アドレスが割り当てられなければならないことを示している。

【0097】

ビットOW（レジスタOW）は、ファイルデータの上書きの制限について示している。例えば“0”は、ファイルデータの上書きに制限が課されていないことを示している。一方、例えば、“1”は、本発明に係る一実施形態のように、一部の論理アドレス等について上書きが許可されていない（追記のみ許可）ことを示している。

【0098】

ビットFC（レジスタFC）は、メモリカード2が、FATを書き換える可能性の有無について示している。コントローラによっては、その動作の特性上、ファイルデータを書き込んだ後で自らがFATを書き換えることがある。この場合、ホストのファイルシステムは、データの書き込み後にFATを読み出す処理を行う必要がある。このため、ホストのファイルシステムが、FATの読み出しが必要かを知得できるように、レジスタFCが

10

20

30

40

50

設けられている。例えば“0”は、メモリカード2がFATを書き換えることがない（ファイルシステムによるFATの再読み出し不要）ことを示す。一方、例えば“1”は、メモリカード2がFATを書き換えることがある（ファイルシステムによるFATの再読み出し要）ことを示す。

【0099】

本発明の一実施形態に係るメモリカード2では、CT = 1、OW = 1、FC = 0である。

【0100】

以上のビットが設けられることにより、ファイルシステムが、メモリカード2の特性を容易に知得することができる。

10

【0101】

[2]動作

次に、図17乃至図21を参照して、ホスト1およびメモリカード2の動作について説明する。

【0102】

[2-1]メモリカードの初期化

次に、図17を用いて、メモリカード2の初期化の動作について説明する。図17は、本発明の一実施形態に係るメモリカードの初期化のフローチャートである。

【0103】

コントローラ7は、どの追記型論理アドレスまでデータが割り当てられているかを初期化処理において知るための幾つかの情報を、適宜、メモリ6に書き込んでいる。例えば、追記型論理アドレスを割り当てられたファイルデータの書き込みの際、コントローラ7は、ファイルデータの書き込みに加えて、各ページの冗長領域に書き込み済みを示すフラグを書き込む。また、最後に割り当てられた論理アドレスを含む論理ブロックのアドレスがシステムデータ領域21に保存されている。

20

【0104】

図17に示すように、電源供給の開始に際して初期化コマンドを受け取ると、コントローラ7は、初期化処理を開始する。初期化処理S1は、従来のメモリカードと同じ初期化処理（ステップS1a）と、追記型論理アドレスの内で割り当て済みの最終の論理アドレスを計算し、その論理アドレスをRAM14に書き込む処理（ステップ1b乃至ステップS1d）からなる。

30

【0105】

追記型論理アドレスについては、論理ブロックと物理ブロックとの対応が管理されているのみなので、以下の方法によって、最後に割り当てられた1つの論理アドレスが特定される。まず、ステップS1bにおいて、コントローラ7は、システムデータ領域21から、最後に割り当てられた論理アドレスを包含する論理ブロックのアドレス（最終割り当て論理ブロックアドレス）を知得する。

【0106】

次に、ステップS1cにおいて、コントローラ7は、最終割り当て論理ブロックに割り当てられている物理ブロック（最終書き込み物理ブロック）内の各ページの冗長領域を検査して、最後に書き込まれたページの物理アドレスを知得する。この結果、コントローラ7は、最終書き込み物理ブロック内の書き込み済みページの数を知得する。次に、ステップS1dにおいて、コントローラ7は、（最終書き込み論理ブロックアドレスより低位のアドレスの全論理ブロック数×論理ブロック当たりの論理アドレス数+最終書き込み物理ブロック内の書き込みページ数）によって、最後に割り当てられた論理アドレスを知得する。次に、ステップS5において、最後に割り当てられた論理アドレス（最終割り当て論理アドレス）をRAM14上に書き込む。

40

【0107】

[2-2]書き込み

次に、図18を用いて、メモリカード2内での書き込み動作について説明する。図18

50

は、本発明の一実施形態に係るメモリカード内での書き込み動作のフローチャートである。

【0108】

図18に示すように、ステップS11において、コントローラ7は、書き込みコマンドと、論理アドレスを割り当てられた書き込みデータとを受信する。

【0109】

ステップS12において、コントローラ7は、書き込みデータに割り当てられた論理アドレスが、上書き型論理アドレスであるか否かを判断する。上書き型論理アドレスを割り当てられた書き込みデータであった場合、処理はステップS13に移行する。ステップS13において、コントローラ7は、メモリ6にデータを書き込む。ステップS13において書き込まれるデータは管理データであり、頻繁に上書きされることが予想される。そこで、コントローラ7は、項目[1-2-4]に記載したキャッシュブロックを用いて書き込みを行ってもよい。

10

【0110】

一方、ステップS12での判断の結果、書き込みデータの論理アドレスが追記型であった場合、処理はステップS14に移行する。ステップS14において、コントローラ7は、RAM14を参照して、書き込みデータの論理アドレスが、最終割り当て論理アドレスより大きいか(より高位か)否かを判定する。

【0111】

ステップS14での判断の結果、書き込みデータの論理アドレスが最終割り当て論理アドレスより高位でなかった場合、すなわち、上書き要求であった場合、処理はステップS15に移行する。ステップS15において、コントローラ7は、ライトプロテクトエラーをホスト1に送信し、書き込みを拒否した上で、書き込み動作を終了する。

20

【0112】

一方、ステップS14での判断の結果、書き込みデータの論理アドレスが最終割り当て論理アドレスより高位であった場合、処理はステップS16に移行する。書き込みデータは、最後に書き込まれたページを含んでいる物理ブロックとは別の物理ブロック内のページに書き込まれることが求められることがある。ステップS16において、書き込みデータが、最後に書き込まれたページを含んでいる物理ブロック内のページ書き込まれるべきか、別の物理ブロックに書き込まれるべきかが判断される。

30

【0113】

最終書き込みページを含んでいる物理ブロック内のページに書き込まれる場合は、処理はステップS17に移行する。ステップS17において、コントローラ7は、割り当てられた物理ブロック内のページに、書き込みデータを書き込む。この際、コントローラ7は、図19に示すように、書き込まれるページの冗長領域のビットに、データが書き込み済みの旨のフラグ(例えば“0”)を書き込む。なお、ここで書き込まれる書き込みデータはファイルデータなので、コントローラ7は、多値モードで書き込みデータを書き込むことができる。

【0114】

次に、ステップS18において、コントローラ7は、最終割り当て論理アドレスをRAM14に書き込む。

40

【0115】

一方、ステップS16において、最終書き込みページを含んでいる物理ブロックとは別の物理ブロック内のページに書き込まれる場合、処理はステップS19に移行する。ステップS19において、書き込みデータが書き込まれる物理ブロックが割り当てられる。ここで、消去済みの物理ブロックが無い場合、コントローラ7は、有効なデータを保持していない物理ブロックを消去し、この物理ブロックに書き込みデータを書き込む。

【0116】

次に、ステップS20において、コントローラ7は、書き込みデータが書き込まれた物理ブロックに対応する論理ブロックのアドレスを、最終割り当て論理ブロックアドレスと

50

して設定する。そして、最終書き込み論理ブロックアドレスが、コントローラ7の制御データの一部として、メモリ6に書き込まれる。この後、処理はステップS17に移行する。

【0117】

なお、最終割り当て論理アドレスが最高位の追記型論理アドレスと一致していた場合、コントローラ7は、最終割り当て論理アドレスを、最低位の追記型論理アドレスより1つ低位のアドレスに差し替える。すなわち、全ての追記型論理アドレスにデータが割り当てられていない状態を擬似的に作り出す。この結果、コントローラ7による追記が継続される。しかしながら、メモリ6には、最低位から連続する追記型論理アドレスをもともと割り当てられていたデータを物理ブロック(A)において保存しているため、図20に示すように、コントローラ7は、書き込みデータを通常用意されている予備の物理ブロック(B)に書き込む。このため、最新のデータの書き込みを行っている論理ブロックには、2つの物理ブロック(A)、(B)が割り当てられる。この物理ブロック(B)へのデータ書き込みが終了して、さらに別の物理ブロックへの書き込みが発生すると、予備用であった物理ブロック(B)が、本来の通常の物理ブロックとして扱われ、物理ブロック(A)が予備用として扱われる。

10

【0118】

また、上記のように、ファイルシステム4はファイルデータには追記方式で論理アドレスを割り当てる。このため、通常は、書き込みデータの論理アドレスは連続している。しかしながら、そうでなく、一部の論理アドレスが飛ばされる場合も起こり得る。例えば、図19に示すように、連続する論理アドレスA乃至Eにおいて、論理アドレスA、Bを割り当てられたデータの書き込み後、論理アドレスEを割り当てられたデータの書き込みが要求される場合がある。この場合、論理アドレスC、Dを割り当てられたデータが存在していたとしても、メモリカード2は、これらのデータの内容を保証しない。しかしながら、上記のように、通常は、ファイルデータの論理アドレスは連続しているため、このデータが保証されないという制約は大きな問題とならない。むしろ、飛ばされた論理アドレスのデータを保証するとすると、メモリカード2は、引越し処理を行わなければならない。よって、この制約によって、大きな問題を引き起こさずに、メモリカード2の書き込み速度の低下を回避できる。

20

【0119】

[2-3] ファイルシステム4の割り当て動作

次に、図21を参照して、ファイルシステム4による、書き込みデータへの論理アドレスの割り当て動作について説明する。図21は、本発明の一実施形態に係るファイルシステムによる割り当て動作を示すフローチャートである。

30

【0120】

ファイルシステム4は、書き込みデータへの論理アドレスの割り当てに際して、ステップS21において、レジスタCTを参照して、メモリカード2のタイプを判断する。管理データに割り当てることができる論理アドレスの制約がメモリカード2に課されていない場合、すなわち例えばレジスタCT1が0の場合、処理はステップS22に移行する。ステップS22において、ファイルシステム4は、従来のFATファイルシステムと同じ方法によって、書き込みデータに論理アドレスを割り当てる。

40

【0121】

一方、ステップS21の判断の結果、管理データに割り当てることができる論理アドレスに制約がある場合、処理はステップS23に移行する。ステップS23において、ファイルシステム4は、データ書き込み認証コマンドをメモリカード2に発行し、書き込みを有効にする。

【0122】

次に、ステップS24において、ファイルシステム4は、レジスタCTを参照して、ファイルデータの上書きが可能か否かを判断する。上書きが許可されている場合、すなわち例えばレジスタOWが0の場合、処理はステップS25に移行する。

50

【 0 1 2 3 】

ステップ S 2 5 において、ファイルシステム 4 は、未割り当ての論理アドレスを探索する。このとき、書き込みデータが割り当てられる論理アドレスの順番の前後、連続しているか、していないか等は問われない。次に、ステップ S 2 6 において、ファイルシステム 4 は、探索された未割り当ての論理アドレスを書き込みデータに割り当てる。次に、ステップ S 2 7 において、ファイルシステム 4 は、ステップ S 2 6 での割り当てが反映されるように、F A T、ディレクトリエントリの更新を行う。次に、処理はステップ S 2 8 に移行する。

【 0 1 2 4 】

一方、ステップ S 2 4 での判断の結果、上書きが禁止されている場合、処理はステップ S 3 1 に移行する。ステップ S 3 1 において、ファイルシステム 4 は、最終割り当て論理アドレス送信要求コマンドをメモリカード 2 に発行して、最終割り当て論理アドレスを知得する。次に、ステップ S 3 2 において、ファイルシステム 4 は、最終割り当て論理アドレスの次の論理アドレス（およびこれに続く論理アドレス）を書き込みデータに割り当てる。次に、ステップ S 3 3 において、ファイルシステム 4 は、ステップ S 3 2 での割り当てが反映されるように、F A T、ディレクトリエントリの更新を行う。次に、処理はステップ S 2 8 に移行する。

10

【 0 1 2 5 】

ステップ S 2 8 において、ファイルシステム 4 は、レジスタ F C を参照して、メモリカード 2 が F A T を書き換えることがあるか否かを判断する。メモリカード 2 が F A T を書き換えることが無い場合、処理は終了する。一方、F A T を書き換えることがあるメモリカード 2 の場合、ファイルシステム 4 は、F A T の内容をメモリカード 2 から読み出して、その内容を自身が把握している F A T に反映させる。この後、処理は終了する。

20

【 0 1 2 6 】

[2 - 4] 読み出し

次に、データの読み出し動作について説明する。読み出し動作は、従来のメモリカードと同じである。すなわち、ホスト 1 は、本発明の一実施形態に係るメモリカード 2 であることが否かを意識せずに、読み出しコマンドをメモリカード 2 に供給する。コントローラ 7 は、読み出しデータの論理アドレスを、論物変換テーブルを用いて物理アドレスに変換する。次いで、メモリカード 2 は、求められた物理アドレスのページ（物理ブロック）からデータを読み出してホスト 1 に出力する。

30

【 0 1 2 7 】

項目 [2 - 2] で述べたように、1つの論理ブロックに対して2つの物理ブロック（A）、（B）が割り当てられている場合、適宜、これら2つの物理ブロックから、読み出しデータが読み出される。

【 0 1 2 8 】

[4] 付加的構成

次に、図 2 2 乃至図 2 4 を用いて、ここまでの構成に付加的に用いることができる構成について説明する。

【 0 1 2 9 】

[4 - 1] 追記型アドレスを割り当てられたデータに対する初期化コマンド

追記型論理アドレスを割り当てられたデータを記憶している全物理ブロック（追記型論理アドレスデータ記憶物理ブロック）を初期化（消去）するためのコマンドが、S D インタフェース 5、1 1 において設けられる。図 2 2 は、追記型論理アドレスデータ記憶物理ブロックの初期化コマンドを受けた際のコントローラ 7 の処理を示すフローチャートである。

40

【 0 1 3 0 】

図 2 2 に示すように、ステップ S 4 1 において、コントローラ 7 は、コマンドを受けると、追記型論理アドレスを割り当てられたデータを記憶している全物理ブロックを消去する。一実施形態として全物理ブロックが記型論理アドレスを割り当てられたデータ記憶用

50

のものと上書き型論理アドレスを割り当てられたデータ記憶用のものに分けられている場合、追記型論理アドレスを割り当てられたデータ記憶用の全物理ブロックが消去される。

【0131】

次に、ステップS42において、最終割り当て論理ブロックアドレスを最低位の追記型論理ブロックアドレスに設定する。そして、最終割り当て論理ブロックアドレスを、コントローラ7の制御データとして、メモリ6に保存する。

【0132】

次に、コントローラ7は、最終割り当て論理アドレスを、最低位の追記型論理アドレス-1として、RAM14に書き込む。

【0133】

以上の処理により、追記型アドレスが全く割り当てられていない状態になる。

【0134】

[4-2] ビットマップテーブル

ファイルシステムによっては、いわゆるクラスタビットマップテーブルを作製することがある。クラスタビットマップテーブルは、各クラスタが割り当て済みか否かを示す表であり、例えば、クラスタ番号ごとに、未割り当てであれば“0”、割り当て済みであれば“1”が記載されている。

【0135】

クラスタビットマップテーブルも、管理データに属し、頻繁に書き換えられる。そこで、図23に示すように、クラスタビットマップテーブルに割り当てられるべき論理アドレスを固定し、コントローラ7は、この論理アドレスを上書き型論理アドレスとして扱う。頻繁に書き換えられるようなクラスタビットマップテーブルも管理データとして扱うことによって、データの特性に応じた書き込み方式の適正化が促進される。

【0136】

[4-3] 上書き型論理アドレスの範囲を変更するための手法

本発明の一実施形態に係るメモリカード2では、管理データに割り当てることができる論理アドレスの数が、メモリ6の記憶容量を考慮してフォーマットによって予め決められる。サブディレクトリエントリに割り当てることができる論理アドレスの容量も規定されている。そこで、例えばサブディレクトリエントリ用の容量が不足する場合等、管理データに割り当てることができる容量（上書き型論理アドレスの数）を増やすことが求められる場合がある。また、ファイルシステム4の機能拡張に起因しても、上書き型論理アドレス容量を増やすことが求められることもあり得る。このため、メモリカード2を新たに設計せずとも、上書き型論理アドレスの容量を変更できることが好ましい。そこで、上書き型論理アドレス容量を変更するためのコマンドが、SDインタフェース5、11において設けられる。図24は、上書き型論理アドレス容量を変更するための構成を示す図である。

【0137】

図24に示すように、ホスト1は、上書き型論理アドレス容量変更コマンドをメモリカード2に発行する。このコマンド内には、引数として、ホスト1が要求する上書き型論理アドレスの容量が記述されている。コントローラ7は、このコマンドを受けると、上書き型論理アドレスの境界に関する制御データを更新する。次いで、メモリカード2は、上書き型論理アドレス容量と、計算によって求められた追記型論理アドレスの容量とを、レスポンスとして、ホスト1に送信する。上書き型論理アドレス容量変更コマンドを用いれば、上書き型論理アドレスの容量を容易に変更できる。この新たな設定に必要な設定データはシステムデータ領域21に保存されている。

【0138】

なお、上書き型論理アドレスの境界が変更されると、ユーザデータ領域24内のデータは全て保証されない値になる。

【0139】

以上説明したように、本発明の実施形態に係るホスト1（ファイルシステム4）および

10

20

30

40

50

メモ리카ード2(コントローラ7)によれば、FATファイルシステムで用いられる管理データに割り当てられる論理アドレスが固定される。そして、管理データは上書きが許可されており、ファイルデータは追記のみが許可される。このように、データの種類(データの量、書き込み頻度)に応じた書き込み方式へと適正化されるので、大容量のメモ리카ード2であっても高速な書き込みを実現できる。

【0140】

また、FATファイルシステムを基礎とするファイルシステムが用いられるので、従来のFATファイルシステムと親和しやすい、ホスト1およびメモリシステム2が実現できる。

【0141】

その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと了解される。

【図面の簡単な説明】

【0142】

【図1】メモリシステムの機能ブロック図。

【図2】レジスタの構成を例示する図。

【図3】メモリのメモリ空間の構成を示す図。

【図4】2値モードと多値モードを示す図。

【図5】FATファイルシステムによりフォーマットされたメモリ空間を示す図。

【図6】FATが保持するデータの一例を示す図。

【図7】ファイルシステムによりフォーマットされたメモリ空間を示す図。

【図8】管理、ファイルデータブロックと書き込み方式との対応を示す図。

【図9】コントローラ7の書き込み方式と書き込みモードとの対応を示す図。

【図10】最終割り当て論理アドレスを授受するための構成を示す図。

【図11】最終割り当て論理アドレスを授受するための構成を示す図。

【図12】データ書き込みの許可の認証を行うための構成を示す図。

【図13】データ書き込みの許可の認証を行うための構成を示す図。

【図14】最高位上書き型論理アドレスをホストが知得するための構成を示す図。

【図15】最高位上書き型論理アドレスをホストが知得するための構成を示す図。

【図16】レジスタCS Dの詳細の一例を示す図。

【図17】メモ리카ードの初期化のフローチャート。

【図18】メモ리카ード内での書き込み動作のフローチャート。

【図19】メモ리카ードの書き込み処理の結果を示す図。

【図20】メモ리카ードの書き込み処理時の一状態を示す図。

【図21】ファイルシステムによる割り当て動作のフローチャート。

【図22】追記型論理アドレスデータ記憶物理ブロックの初期化コマンドを受けた際のフローチャート。

【図23】ビットマップテーブルが割り当てられる論理アドレスを示す図。

【図24】上書き型論理アドレス容量を変更するための構成を示す図。

【符号の説明】

【0143】

1...ホスト装置、2...メモ리카ード、3...ソフトウェアアプリケーション、4...ファイルシステム、5、11...SDインタフェース、6...メモリ、7...コントローラ、12...MPU、13...ROM、14...RAM、15...NANDインタフェース、51...管理データブロック、52...ファイルデータブロック。

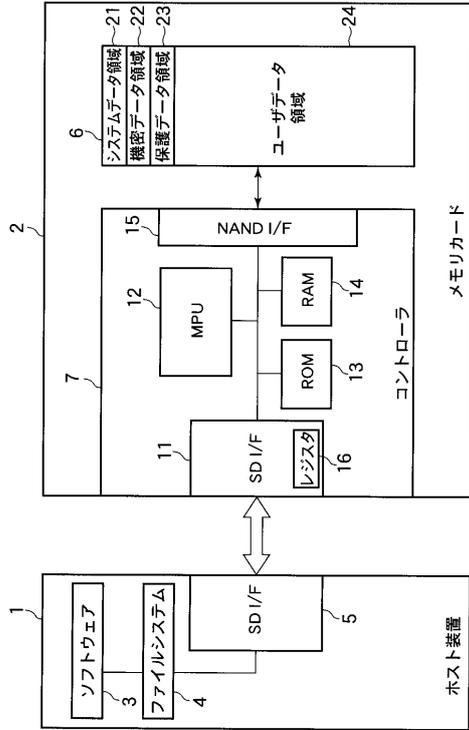
10

20

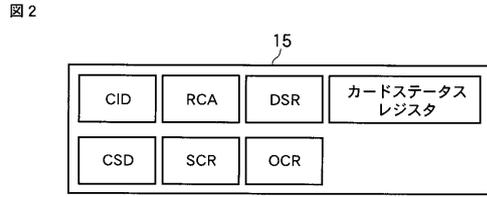
30

40

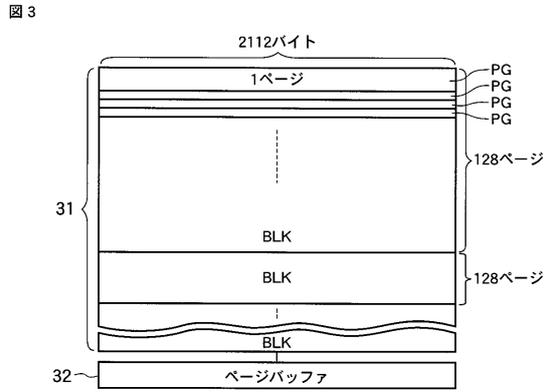
【図1】



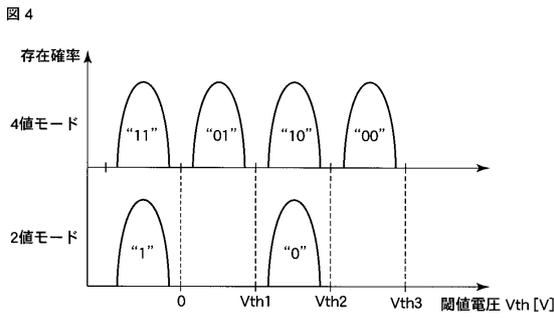
【図2】



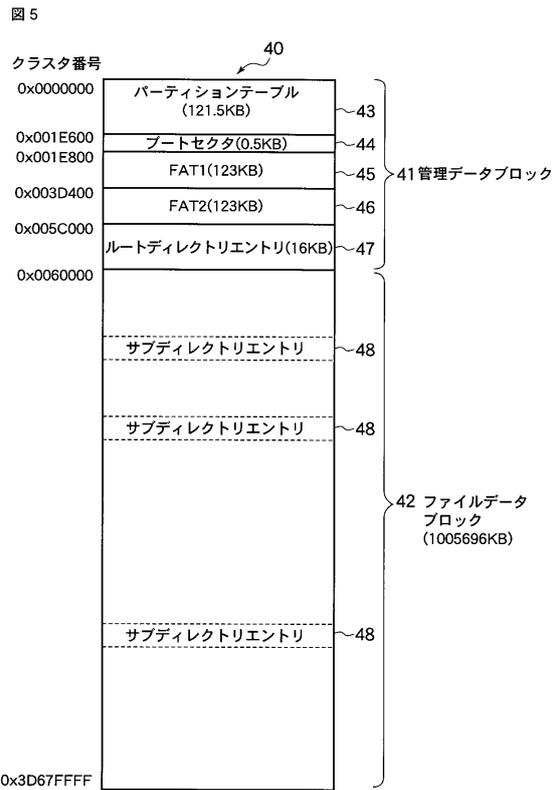
【図3】



【図4】

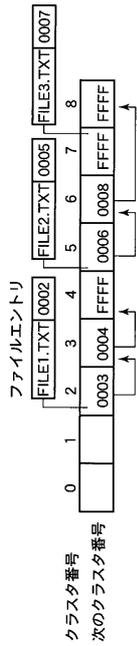


【図5】



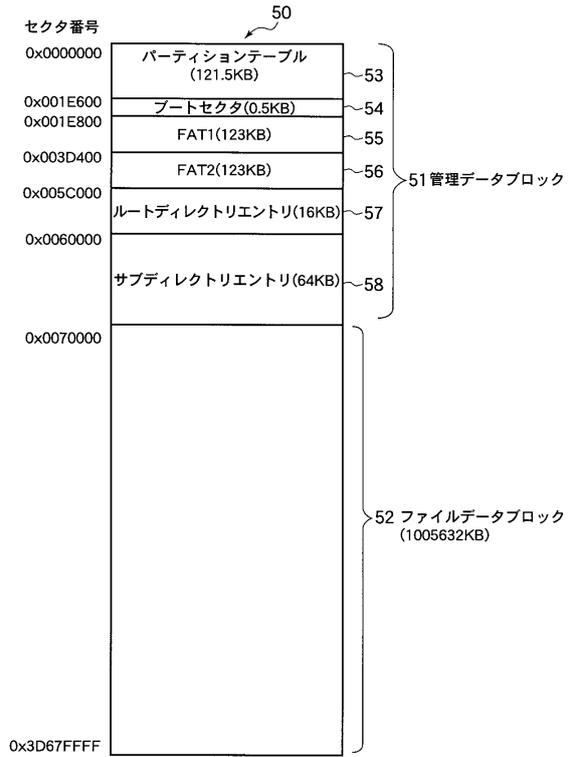
【図6】

図6



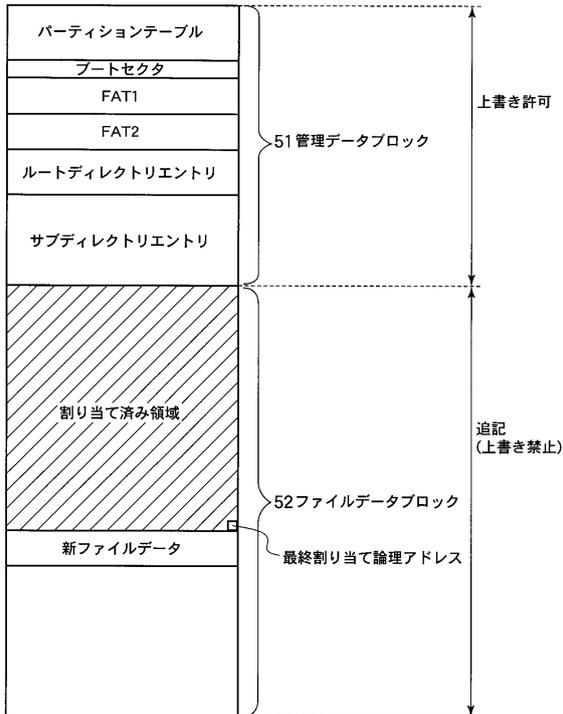
【図7】

図7



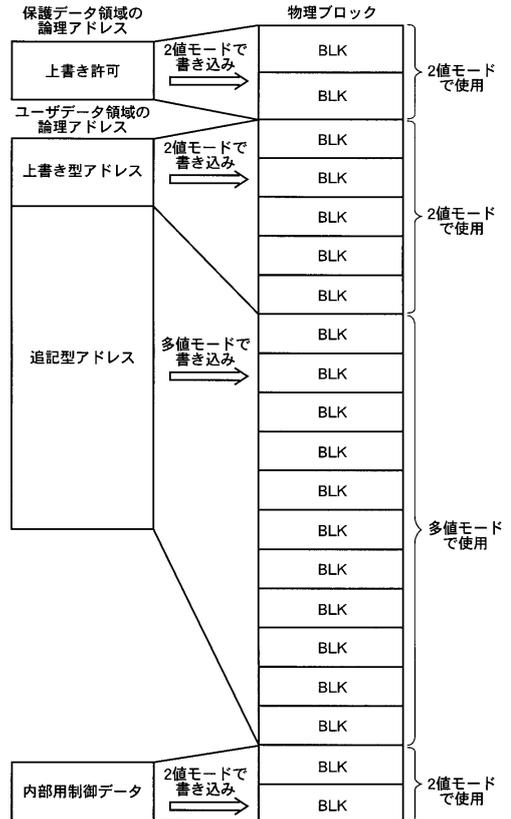
【図8】

図8



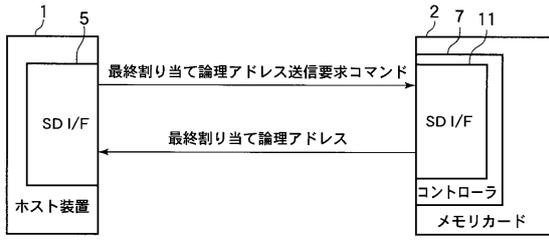
【図9】

図9



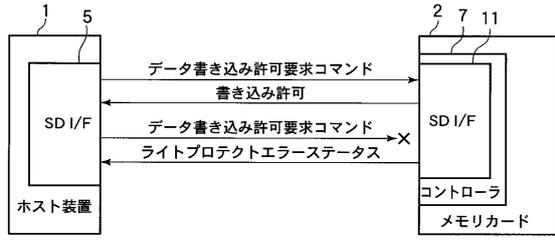
【図10】

図10



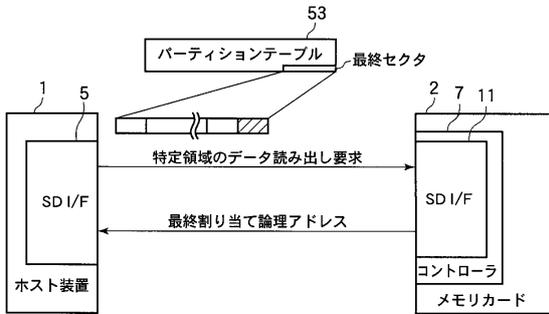
【図12】

図12



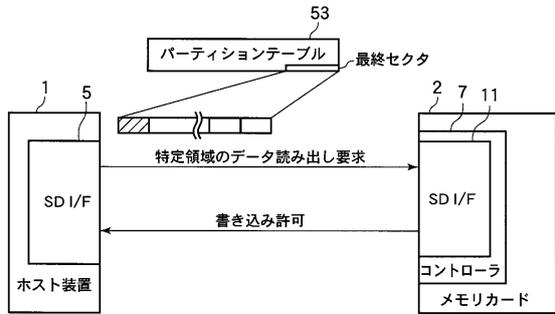
【図11】

図11



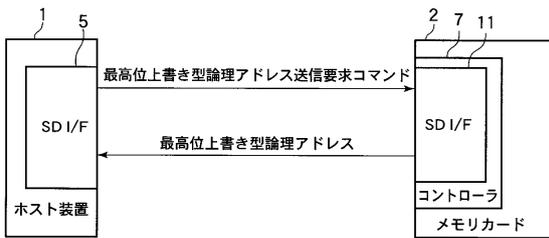
【図13】

図13



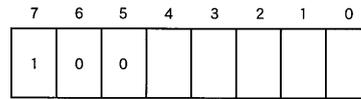
【図14】

図14



【図16】

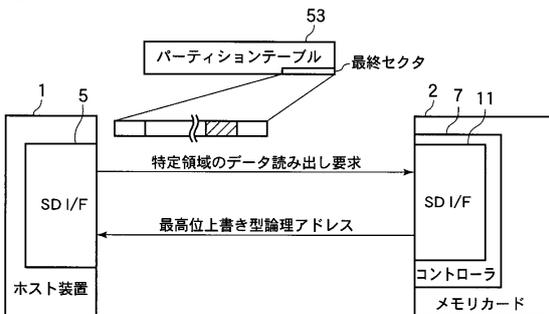
図16



- Bit7 CT 0=管理データ割り当て位置に制約なし
1=管理データ割り当て位置に制約あり
- Bit6 OW 0=ファイルデータの上書き許可
1=ファイルデータの上書き禁止
- Bit5 FC 0=メモリカードがFATを書き換えることはない
(ファイル書き込み後のFAT再読み出し不要)
1=メモリカードがFATを書き換えることがある
(ファイル書き込み後のFAT再読み出し要)

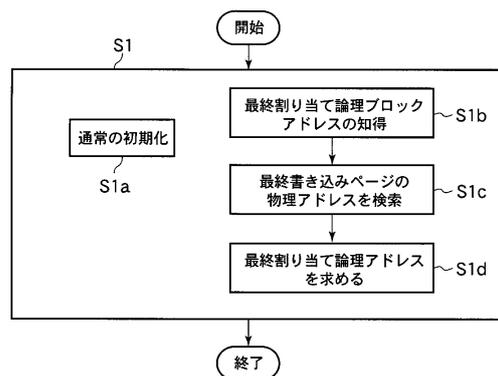
【図15】

図15



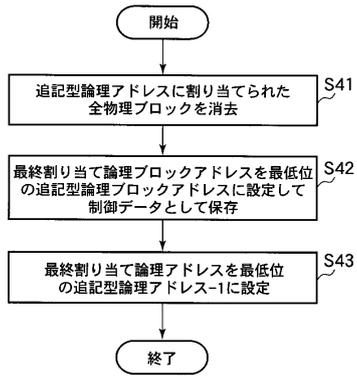
【図17】

図17



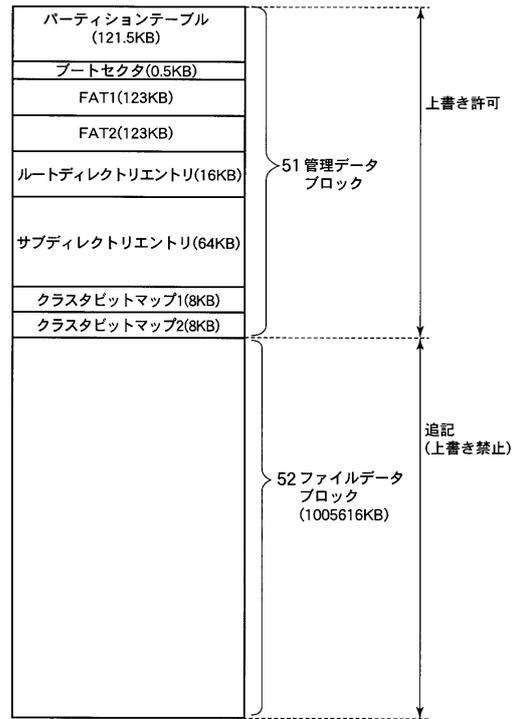
【図 22】

図 22



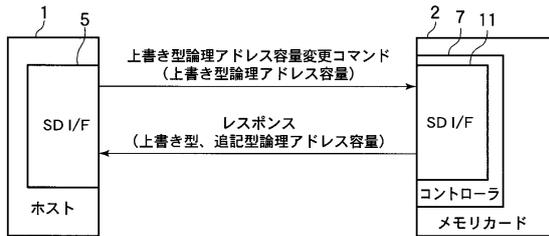
【図 23】

図 23



【図 24】

図 24



フロントページの続き

(51)Int.Cl. F I
G 0 6 K 19/07 (2006.01) G 0 6 F 12/02 5 3 0 B
G 0 6 F 12/16 3 1 0 A
G 1 1 C 17/00 6 0 1 E
G 1 1 C 17/00 6 4 1
G 0 6 K 17/00 D
G 0 6 K 19/00 N

(74)代理人 100092196
弁理士 橋本 良郎

(72)発明者 伊藤 隆文
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 田川 泰宏

(56)参考文献 特開2006-040264(JP,A)
特開平09-146801(JP,A)
特開2006-048926(JP,A)
特開2007-004234(JP,A)
特開2006-323499(JP,A)
国際公開第2005/043394(WO,A1)
特開2005-196882(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 6 F 1 2 / 0 0
G 0 6 F 1 2 / 0 2
G 0 6 F 1 2 / 1 6
G 0 6 K 1 7 / 0 0
G 0 6 K 1 9 / 0 7
G 1 1 C 1 6 / 0 2