

[12] 发明专利申请公开说明书

[21] 申请号 00801336.5

[43] 公开日 2001 年 10 月 10 日

[11] 公开号 CN 1317187A

[22] 申请日 2000.7.6 [21] 申请号 00801336.5

[30] 优先权

[32] 1999.7.6 [33] KR [31] 1999/26978

[32] 1999.7.10 [33] KR [31] 1999/27865

[86] 国际申请 PCT/KR00/00732 2000.7.6

[87] 国际公布 WO01/03369 英 2001.1.11

[85] 进入国家阶段日期 2001.3.6

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金润龟 金炳朝 金世亨

崔舜在 李永焕

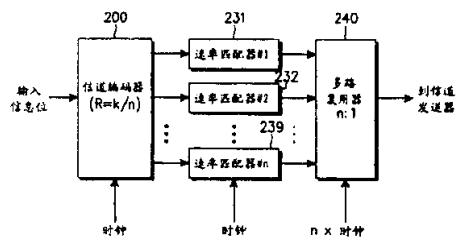
[74] 专利代理机构 柳沈知识产权律师事务所
代理人 马 莹

权利要求书 10 页 说明书 24 页 附图页数 9 页

[54] 发明名称 用于数据通信系统的速率匹配设备和方法

[57] 摘要

一种在数据通信系统中匹配信道编码码元的速率的设备和方法。该速率匹配设备和方法可应用到使用非系统码(诸如卷积码或线性块码)和系统码(诸如快速码)中的一种或二种的数据通信系统。速率匹配设备包括多个速率匹配块,速率匹配块的数目等于信道编码器的编码速率的倒数。速率匹配设备通过改变包括输入码元数目、输出码元数目、和穿孔/重发模式确定参数的初始参数,能够速率匹配用非系统码编码的码元或用系统码编码的码元。



权 利 要 求 书

1、一种用于数据通信系统的速率匹配设备，包括：

信道编码器，用于信道编码输入信息位，并且输出编码的码元；

5 多个速率匹配块，其数目等于信道编码器的编码速率的分母‘n’，该信道编码器的编码速率定义为 k/n ，

其中，所述多个速率匹配块的每一个分别接收若干编码码元，和

至少一个速率匹配块按照预定穿孔模式穿孔所述接收的码元，以便速率匹配所述接收的码元。

10 2、如权利要求 1 所述的速率匹配设备，其中，所述穿孔模式按照第一参数和第二参数被确定，所述第一参数用于确定一帧中首先要被穿孔的码元的位置，所述第二参数用于确定一帧中要被穿孔的码元周期。

15 3、如权利要求 2 所述的速率匹配设备，其中，所述每个速率匹配块具有相应的穿孔模式，该模式被确定使得从所述速率匹配块输出的码元数目彼此相等。

4、如权利要求 3 所述的速率匹配设备，其中，所述信道编码器是卷积编码器。

5、如权利要求 2 所述的速率匹配设备，其中，所述每个速率匹配块具有相应的穿孔模式，该模式被确定使得从所述速率匹配块输出的码元数目彼此不同。

20 6、如权利要求 2 所述的速率匹配设备，其中，所述每个速率匹配块具有相应的穿孔模式，该模式被确定使得从至少一个速率匹配块输出的码元数目不同于从至少另一个速率匹配块输出的码元数目。

25 7、如权利要求 6 所述的速率匹配设备，其中，所述信道编码器是快速编码器。

8、如权利要求 2 所述的速率匹配设备，其中，输入到至少一个速率匹配块的码元数目等于从该速率匹配块输出的码元数目。

9、如权利要求 2 所述的速率匹配设备，其中，每个速率匹配块具有相同的相应穿孔模式。

30 10、如权利要求 2 所述的速率匹配设备，其中，每个速率匹配块具有相应的穿孔模式，并且每个穿孔模式的所述第一参数彼此相等。

11、如权利要求 2 所述的速率匹配设备，其中，每个速率匹配块具有相应的穿孔模式，并且每个穿孔模式的所述第一参数彼此不同。

12、如权利要求 2 所述的速率匹配设备，其中，每个速率匹配块具有相应的穿孔模式，并且每个穿孔模式的所述第二参数彼此相等。

5 13、如权利要求 2 所述的速率匹配设备，其中，每个速率匹配块具有相应的穿孔模式，并且每个穿孔模式的所述第二参数彼此不同。

14、一种用于数据通信系统的速率匹配设备，包括：

信道编码器，用于信道编码信息位，并且产生信息位的编码码元。

10 多个速率匹配块，其数目等于信道编码器的编码速率的分母‘n’，该信道编码器的编码速率定义为 k/n ，

其中，所述多个速率匹配块的每一个分别接收若干编码码元，和

所述多个速率匹配块的每一个按照要被穿孔的输入码元数目和输出码元数目，确定要被穿孔的码元数目，并且按照预定的穿孔模式对所述输入码元穿孔所述确定数目的要穿孔的码元。

15 15、如权利要求 14 所述的速率匹配设备，进一步包括：

多路复用器，用于多路复用从所述速率匹配块输出的速率匹配码元，并且用于输出所述多路复用的码元用于信道传输。

20 16、权利要求 15 所述的速率匹配设备，其中，对于每个速率匹配块按照第一参数和第二参数确定所述穿孔模式，所述第一参数用于确定一帧中首先要被穿孔的码元的位置，所述第二参数用于确定一帧中要被穿孔的码元周期。

17、如权利要求 16 所述的速率匹配设备，其中，所述每个穿孔模式被确定使得从所述速率匹配块输出的码元数目彼此相等。

25 18、如权利要求 17 所述的速率匹配设备，其中，所述信道编码器是卷积编码器。

19、如权利要求 16 所述的速率匹配设备，其中，所述每个穿孔模式被确定使得从所述速率匹配块输出的码元数目彼此不同。

30 20、如权利要求 15 所述的速率匹配设备，其中，一个所述速率匹配块不穿孔相应的输入码元，并且其它速率匹配块按预定的穿孔模式，穿孔每个相应的输入码元。

21、如权利要求 20 所述的速率匹配设备，其中，所述信道编码器是快

速编码器。

22、如权利要求 16 所述的速率匹配设备，其中，所述被穿孔码元数目彼此相等。

23、如权利要求 16 所述的速率匹配设备，其中，所述穿孔模式的第一
5 参数彼此相等。

24、一种用于数据通信系统的速率匹配设备，包括：

信道编码器，用于信道编码输入信息位，并且输出编码的码元；

多路复用器，用于多路复用所述编码码元并且输出多路复用的码元；

存储器，用于存储若干输入码元、若干输出码元和穿孔模式；和

10 速率匹配块，用于按照输入码元数目和输出码元数目确定要被穿孔的码元数目，并且用于按照预定的穿孔模式将所述多路复用的码元穿孔所述确定数目的要被穿孔的码元，以便输出速率匹配的码元。

25、如权利要求 24 所述的速率匹配设备，其中，按照第一参数和第二参数确定所述穿孔模式，所述第一参数用于确定一帧中首先要被穿孔的码元
15 的位置，所述第二参数用于确定一帧中要被穿孔的码元周期。

26、如权利要求 25 所述的速率匹配设备，其中，所述信道编码器是卷积编码器。

27、如权利要求 25 所述的速率匹配设备，其中，所述信道编码器是卷积编码器。

20 28、如权利要求 25 所述的速率匹配设备，其中，所述信道编码器是快速编码器。

29、一种用于数据通信系统的速率匹配设备，包括：

信道编码器，用于信道编码输入信息位，并且产生信息位的编码码元；

多路复用器，用于多路复用所述编码码元并且输出多路复用的码元；

25 存储器，用于存储多个状态值组，每个状态值组包含用于穿孔所述多路复用的码元的参数；和

速率匹配块，用于按照状态值组的参数穿孔所述多路复用的码元，

其中，所述速率匹配块顺序接收在每个状态值组中的参数，并且按照接收的参数穿孔所述多路复用的码元。

30 30、如权利要求 29 所述的速率匹配设备，其中，所述速率匹配块在供给所述速率匹配块的时钟的每个周期期间从一个所述状态值组接收新参数。

31、如权利要求 30 所述的速率匹配设备，其中，所述速率匹配块按照在每个时钟周期期间从一个所述状态值组接收的参数，穿孔每个所述多路复用的码元。

5 32、如权利要求 29 所述的速率匹配设备，其中，所述参数包括输入的多路复用码元数目和来自所述速率匹配块的输出码元数目。

33、如权利要求 32 所述的速率匹配设备，其中，要被穿孔的码元数目基于所述输入的多路复用码元的数目和所述输出码元的数目。

10 34、如权利要求 32 所述的速率匹配设备，其中，所述参数进一步包括：位置参数，用于确定一帧中首先要被穿孔的输入多路复用码元的位置；周期参数，用于确定一帧中要被穿孔的输入的多路复用码元的周期。

35、如权利要求 34 所述的速率匹配设备，其中，所述状态值组的位置参数彼此相等。

36、如权利要求 34 所述的速率匹配设备，其中，所述状态值组的位置参数彼此不同。

15 37、如权利要求 34 所述的速率匹配设备，其中，所述状态值组的周期参数彼此相等。

38、如权利要求 34 所述的速率匹配设备，其中，所述状态值组的周期参数彼此不同。

20 39、一种用于数据通信系统的速率匹配方法，该数据通信系统包括：信道编码器，用于信道编码输入信息位和输出编码码元；多个速率匹配块，速率匹配块的数目是所述信道编码器的编码速率的倒数的函数，所述方法包括步骤：

在每个所述速率匹配块中分别接收编码码元，其数目小于等于、或大于等于通过将编码码元数目乘以编码速率确定的值；和

25 在至少一个速率匹配块中按照预定的穿孔模式穿孔所述接收的码元，以速率匹配所述接收的码元。

40、如权利要求 39 所述的速率匹配方法，其中，对于每个速率匹配块按照第一参数和第二参数确定所述穿孔模式，所述第一参数用于确定一帧中首先要被穿孔的码元的位置，所述第二参数用于确定一帧中要被穿孔的码元周期。

41、如权利要求 40 所述的速率匹配方法，其中，所述每个速率匹配块

穿孔相同数目的码元。

42、如权利要求 41 所述的速率匹配方法，其中，所述信道编码器是卷积编码器。

5 43、如权利要求 40 所述的速率匹配方法，其中，所述每个速率匹配块穿孔不同数目的码元。

44、如权利要求 40 所述的速率匹配方法，其中，至少一个所述速率匹配块不穿孔相应的输入码元，

45、如权利要求 44 所述的速率匹配方法，其中，所述信道编码器是快速编码器。

10 46、如权利要求 40 所述的速率匹配方法，其中，输入到至少一个所述速率匹配块的码元数目等于从该速率匹配块输出的码元数目。

47、如权利要求 40 所述的速率匹配方法，其中，每个所述速率匹配块具有彼此相等的相应的穿孔模式。

15 48、如权利要求 40 所述的速率匹配方法，其中，每个所述速率匹配块具有相应的穿孔模式，所述穿孔模式的所述第一参数彼此相等。

49、如权利要求 40 所述的速率匹配方法，其中，每个所述速率匹配块具有相应的穿孔模式，所述穿孔模式的所述第一参数彼此不同。

50、如权利要求 40 所述的速率匹配方法，其中，每个所述速率匹配块具有相应的穿孔模式，所述穿孔模式的所述第二参数彼此相等。

20 51、如权利要求 40 所述的速率匹配方法，其中，每个速率匹配块具有相应的穿孔模式，所述穿孔模式的所述第二参数彼此不同。

52、一种用于数据通信系统的速率匹配方法，该数据通信系统包括：信道编码器，用于信道编码输入信息位和输出编码码元；多个速率匹配块，速率匹配块的数目是所述信道编码器的编码速率的倒数的函数；多路复用器，25 用于多路复用速率匹配块的输出码元并且用于输出多路复用的码元用于信道传输，所述方法包括步骤：

在每个所述速率匹配块中分别接收编码码元，其数目由输入信息位数和编码器的编码速率确定；

按照输入码元数目和输出码元数目确定要穿孔的编码码元数；和

30 按照预定的穿孔模式对所述输入码元穿孔所述确定数目的要穿孔的码元。

53、如权利要求 52 所述的速率匹配方法，其中，对于每个速率匹配块按照第一参数和第二参数确定所述穿孔模式，所述第一参数用于确定一帧中首先要被穿孔的码元的位置，所述第二参数用于确定一帧中要被穿孔的码元周期。

5 54、如权利要求 53 所述的速率匹配方法，其中，所述每个穿孔模式被确定使得从所述速率匹配块输出的码元数目彼此相等。

55、如权利要求 54 所述的速率匹配方法，其中，所述信道编码器是卷积编码器。

10 56、如权利要求 53 所述的速率匹配方法，其中，所述每个穿孔模式被确定使得从所述速率匹配块输出的码元数目彼此不同。

57、如权利要求 53 所述的速率匹配方法，其中，所述每个穿孔模式被确定使得从至少一个所述速率匹配块输出的码元数目不同。

58、如权利要求 57 所述的速率匹配方法，其中，所述信道编码器是快速编码器。

15 59、如权利要求 53 所述的速率匹配方法，其中，输入到至少一个所述速率匹配块的码元数目等于从该速率匹配块输出的码元数目。

60、如权利要求 53 所述的速率匹配方法，其中，所述穿孔模式彼此相等。

20 61、如权利要求 53 所述的速率匹配方法，其中，所述穿孔模式的所述第一参数彼此相等。

62、如权利要求 53 所述的速率匹配方法，其中，所述穿孔模式的所述第一参数彼此不同。

63、如权利要求 53 所述的速率匹配方法，其中，所述穿孔模式的所述第二参数彼此相等。

25 64、如权利要求 53 所述的速率匹配方法，其中，所述穿孔模式的所述第二参数彼此不同。

65、一种在数据通信系统中速率匹配的方法，所述方法包括步骤：

(a) 信道编码信息位，并且产生所述信息位的编码码元；

(b) 多路复用所述编码码元并且输出多路复用的码元；

30 (c) 在存储器中存储多个状态值组，每个状态值组包含用于穿孔所述多路复用的码元的参数。

- (d) 顺序接收在每个状态值组中的参数；和
- (e) 按照接收的状态值组参数穿孔所述多路复用的码元。

66、如权利要求 65 所述的方法，其中，步骤(d)进一步包括步骤：在供给所述速率匹配块的时钟的每个周期期间从一个所述状态值组接收新参数，
5 用于穿孔/重发所述多路复用的码元。

67、如权利要求 66 所述的方法，其中，步骤(e)进一步包括步骤：按照在每个时钟周期期间从一个所述状态值组接收的参数，穿孔每个所述多路复用的码元。

68、如权利要求 66 所述的方法，其中，所述参数包括输入多路复用码
10 元数目和来自所述速率匹配块的输出码元数目。

69、如权利要求 68 所述的方法，其中，要被穿孔的码元数目基于输入多路复用码元的数目和所述输出码元的数目。

70、如权利要求 68 所述的方法，其中，所述参数进一步包括：位置参数，用于确定一帧中首先要被穿孔的输入多路复用码元的位置；周期参数，
15 用于确定一帧中要被穿孔的输入多路复用码元的周期。

71、如权利要求 70 所述的方法，其中，所述状态值组的位置参数彼此相等。

72、如权利要求 70 所述的方法，其中，所述状态值组的位置参数彼此不同。

20 73、如权利要求 70 所述的方法，其中，所述状态值组的周期参数彼此相等。

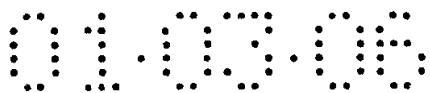
74、如权利要求 70 所述的方法，其中，所述状态值组的周期参数彼此不同。

75、一种用于确定在信道编码码元中要穿孔的码元用于速率匹配的方
25 法，包括步骤：

(a)通过接收 N_c 数目的输入码元和 N_i 数目的输出码元，确定要被穿孔的码元数‘y’；

(b)按照公式 $\{2 \times S(k) \times y\} + (b \times N_c) \mod \{a \times N_c\}$ 计算初速误差值‘e’，该值表示当前穿孔比率和希望的穿孔比率之间的差值，每个速率匹配块接收一组编码码元；

(c)对于每个输入码元更新误差值；



- (d)当所述误差值小于等于‘0’时，穿孔相应的输入码元；和
(e)重复执行步骤(c)和(d)，直到计数码元数‘m’大于‘Nc’，

其中， $S(k)$ 表示在下行链路中设定到“0”的偏移参数，‘a’表示用于确定一帧中首先要被穿孔的码元的位置的参数，‘b’表示用于确定一帧中要被穿孔的码元周期的参数。

5 76、一种数据通信系统中的速率匹配设备，包括：

信道编码器，用于信道编码输入信息位并且输出编码的码元；

多个速率匹配块，其数目是所述信道编码器的编码速率的倒数的函数，
其中，所述多个速率匹配块的每一个分别接收若干编码码元，和

10 至少一个速率匹配块按照预定的重发模式重发所述接收的码元，以便速
率匹配所述接收的码元。

77、一种数据通信系统中的速率匹配设备，包括：

信道编码器，用于信道编码输入信息位并且产生所述信息位的编码码
元；

15 多个速率匹配块，其数目等于信道编码器的编码速率的分母‘n’，该信
道编码器的编码速率定义为 k/n ，

其中，所述多个速率匹配块的每一个分别接收若干编码码元，和

所述多个速率匹配块的每一个按照要被重发的输入码元数目和输出码元
数目确定要被重发的码元数目，并且根据预定的重发模式，按照所述确定的
20 要被重发的码元数目，重发输入码元。

78、一种用于数据通信系统的速率匹配设备，包括：

信道编码器，用于信道编码输入信息位，并且输出编码码元；

多路复用器，用于多路复用所述编码码元并且输出多路复用的码元；

存储器，用于存储若干输入码元，若干输出码元和重发模式；和

25 速率匹配块，按照输入码元数目和输出码元数目确定要被重发的码元数
目，并且根据相应的重发模式，按照所述确定的要被重发的码元数目，重发
所述多路复用的码元，以便输出速率匹配的码元。

79、一种用于数据通信系统的速率匹配设备，包括：

信道编码器，用于信道编码信息位，并且产生所述信息位的编码码元；

多路复用器，用于多路复用所述编码码元并且输出多路复用的码元；

30 存储器，用于存储多个状态值组，每个所述状态值组包含用于重发所述

多路复用码元的参数；和

速率匹配块，按照所述状态值组的参数重发所述多路复用码元，

其中所述速率匹配块顺序接收在每个所述状态值组中的参数，并且按照所述接收的参数重发所述多路复用的码元。

5 80、一种用于数据通信系统的速率匹配方法，该数据通信系统包括：信道编码器，用于信道编码输入信息位和输出编码码元；多个速率匹配块，速率匹配块的数目是所述信道编码器的编码速率的倒数的函数；多路复用器，用于多路复用速率匹配块的输出码元，并且用于输出多路复用的码元用于信道传输，所述方法包括步骤：

10 在每个所述速率匹配块中分别接收编码码元，其数目由输入信息位数和编码器的编码速率确定；

按照输入码元数目和输出码元数目确定要穿孔的编码码元数目；和

根据预定的穿孔模式，对所述输入码元重发所述确定数目的要重发的码元。

15 81、一种在数据通信系统中速率匹配的方法，所述方法包括步骤：

(a)信道编码信息位，并且产生所述信息位的编码码元；

(b)多路复用所述编码码元并且输出多路复用的码元；

(c)在存储器中存储多个状态值组，每个状态值组包含用于穿孔所述多路复用的码元的参数。

20 (e)顺序接收在每个状态值组中的参数；和

(f)按照接收的状态值组参数重发所述多路复用的码元。

82、一种用于确定在信道编码码元中要重发的码元用于速率匹配的方法，包括步骤：

(a)通过接收 N_c 数目的输入码元和 N_i 数目的输出码元，确定要被穿孔的码元数 ‘y’；

(b)按照公式 $\{2 \times S(k) \times y\} + (b \times N_c) \mod \{a \times N_c\}$ 计算初速误差值 ‘e’，该值表示当前重发比率和希望的重发比率之间的差值，每个速率匹配块接收一组编码码元；

(c)对于每个输入码元更新误差值；

(d)当所述误差值小于等于 ‘0’ 时，重发相应的输入码元；和

(e)重复执行步骤(c)和(d)，直到计数的码元数 ‘m’ 大于 ‘ N_c ’，

其中， $S(k)$ 表示在下行链路中设定到“0”的偏移参数，‘a’表示用于确定一帧中首先要被重发的码元的位置的参数，‘b’表示用于确定一帧中要被重发的码元周期的参数。

83、一种数据通信系统中的速率匹配设备，包括：

5 快速编码器，用于快速编码输入信息位，并且输出编码的信息码元和奇偶码元；

信息码元速率匹配块，用于接收所述信息码元，按照若干输入码元和若干输出码元确定要重发的码元数目，并且按照预定的重发模式重发所述确定数目的码元；

10 奇偶码元速率匹配块，用于没有重发地输出奇偶码元；和

多路复用器，用于多路复用从速率匹配块输出的码元，并且输出多路复用的码元用于信道传输。

说 明 书

用于数据通信系统的速率匹配设备和方法

5

发明背景

1. 发明领域

本发明一般涉及数据通信系统的信道编码设备和方法，并且特别涉及用于信道编码码元的速率匹配的设备和方法。

2. 相关技术描述

通常，在诸如卫星系统、ISDN(综合业务数字网络)系统、数字蜂窝系统、W-CDMA(宽带码分多址)系统、UMTS(通用移动电信系统)和IMT-2000(国际移动电信-2000)系统的数字通信系统中，源用户数据在发送前用纠错码进行信道编码，以便增加系统的可靠性。卷积码和线性块码通常用于信道编码，并且对于线性块码，使用单个解码器。最近，除了这些码，快速(turbo)码也被广泛使用，该种码对于数据发送和接收是有用的。

在支持多用户的多址通信系统和具有多个信道的多信道通信系统中，信道编码码元与给定数目的传输信道码元相匹配，以便增加数据传输效率和改善系统性能。这种处理称作“速率匹配”。速率匹配也被执行以使输出码元速率与传输码元速率匹配。通常的速率匹配方法包括穿孔(puncturing)或重发(repeating)部分信道编码码元。

传统的速率匹配设备示于图1。参照图1，信道编码器100以编码速率 $R=k/n$ 对输入信息位(k)编码，并且输出编码码元(n)。多路复用器(MUX)110多路复用编码的码元。速率匹配块120通过穿孔或重发来速率匹配复用的编码码元，并且输出速率匹配的码元到发送器(未示出)。信道编码器100以具有CLOCK的速度的码元时钟的每个周期工作，并且多路复用器110和速率匹配块120以具有 $n \times$ CLOCK的速度的时钟的每个预定周期工作。

应注意，建议图1的速率匹配设备用于该种情况，即诸如卷积码或线性块码的非系统码用于信道编码的情况。对于码元，用非系统码诸如卷积码或线性块码进行信道编码，因为码元之间没有权重，即，由于从信道编码器100输出的编码码元的差错敏感性对于一帧内的每个码元是类似的，信道编码器100编码的码元能够无差别地提供给速率匹配块120并且进行穿孔或重发，

如图 1 所示。

然而，当使用系统码诸如快速码时，码元之间存在权重，对于提供给速率匹配块 120 的信道编码码元同等地进行穿孔或重发是不好的。因为信息码元和奇偶码元之间权重不相等，建议速率匹配块 120 能够对快速编码码元中的奇偶码元穿孔，但是不应对信息码元穿孔。作为另一选择，如果可能的话，速率匹配块 120 可以重发快速编码码元中的信息码元，以增加码元的能量，但是不应重发奇偶码元。即，当使用快速码时，难以使用图 1 的速率匹配设备。根据下列事实，这是正常的：图 1 的结构只可用于非系统码诸如卷积码或线性块码，并且快速码具有不同于卷积码和线性块码的新特性。

近来，为了解决这个问题，已经提出了一种方法，用于速率匹配用快速编码信道编码的码元。然而，只有当速率匹配快速编码的码元时才能够使用该种方法，并且当速率匹配用现有的卷积码或线性块码进行信道编码的码元时，不能使用。

因此，需要一种用于速率匹配用现有的非系统码进行信道编码的码元和用系统码进行信道编码的码元二者的单个设备和方法，例如，被设计支持非系统码和系统码二者的数据通信系统需要两个不同的结构以便速率匹配两种码，导致复杂性增加。然而，如果能够使用单个结构对不同的码元进行速率匹配，将降低设备的复杂性。

发明简述

因此，本发明的一个目的是提供一种数据通信系统中的设备和方法，用于使用单个结构，对用非系统码进行信道编码的码元和用系统码进行信道编码的码元二者均能速率匹配。

本发明的另一个目的是提供一种支持非系统码和系统码的数据通信系统中的设备和方法，用于选择性地对用非系统码进行信道编码的码元或用系统码进行信道编码的码元速率匹配。

本发明的另一个目的是提供数据通信系统中的设备和方法，用于速率匹配信道编码码元以增加数据传输效率和改善系统性能。

为了实现上述和其它目的，提出了在数据通信系统中用于匹配信道编码码元的速率的设备和方法。该速率匹配设备和方法可用于使用非系统码(卷积码或线性块码)和系统码(快速码)中的一种或两者的数据通信系统。速率匹配设备包括多个速率匹配块，速率匹配块的数目等于信道编码器的编码速率

的倒数。速率匹配设备通过改变初始参数，能够速率匹配用非系统码编码的码元或用系统码编码的码元，所述初始参数包括输入码元数、输出码元数和穿孔/重发模式确定参数。

附图简述

5 通过下面参照附图进行详细描述，本发明的上述和其它目的、特征和优点将变得更清楚。

图 1 是按照现有技术的速率匹配设备的结构图；

图 2 和 3 是按照本发明实施例的速率匹配设备的结构图；

图 4 是按照本发明实施例采用穿孔的速率匹配设备的结构图；

10 图 5 是按照本发明另一实施例采用穿孔的速率匹配设备的结构图；

图 6 是图 5 中所示的快速编码器的结构的详细图；

图 7 是按照本发明实施例采用穿孔的速率匹配过程的流程图；

图 8 是按照本发明又一实施例采用穿孔的速率匹配设备的结构图；

图 9 是按照本发明实施例通过重发的速率匹配设备的结构图；

15 图 10 是按照本发明另一实施例通过重发的速率匹配设备的结构图；

图 11 是按照本发明实施例通过重发的速率匹配过程的流程图。

优选实施例的详细描述

下面将参照附图描述本发明的优选实施例。在下面描述中，公知的功能或结构不再详述，因为它以不必要的细节对本发明造成模糊。

20 当设计速率匹配设备时需要的条件

首先，在描述本发明之前，将参照当速率匹配用非系统码诸如卷积码或线性块码信道编码的码元时应该考虑的条件(在下面描述中，非系统码假定是卷积码)。下面的条件 1A 到 3A 是当通过穿孔速率匹配编码的码元时应该考虑的条件，并且下面的条件 1C 和 2C 是当通过重发速率匹配编码的码元时应该考虑的条件。

25 条件 1A：作为被编码的码元的输入码元序列应该使用具有特定周期的穿孔模式被穿孔。

条件 2A：如果可能，输入码元中的被穿孔位数应该最小。

30 条件 3A：应该使用均匀穿孔模式，从而作为编码器输出的编码码元的输入码元序列应该被均匀穿孔。

条件 1C：作为被编码的码元的输入码元序列应该使用具有特定周期的

重发模式被重发。

条件 2C：应该使用均匀重发模式，这样为从编码器输出的编码码元的输入码元序列应该被均匀重发。

这些条件基于下面的假设：假定从使用卷积码的编码器输出的码元的差错敏感性对于一帧内的每个码元几乎相同。实际上，知道当上述条件用作在执行速率匹配的穿孔中的主要限制因素时，获得肯定的结果，如下列文献中所示的：[1]G.D.Forney，“卷积码 I：代数结构(Convolutional codes I:Algebraic structure)”IEEE 信息理论学报, IT-16 卷, 720-738 页, 1970 年 11 月,[2]J.B.Cain, G.C.Clark, 和 J.M.Geist, “速率 $(n-1)/n$ 的穿孔卷积码和简化的最低似然解码(Punctured convolutional codes of rate $(n-1)/n$ and simplified maximum likelihood decoding)” IEEE 信息理论学报, IT - 25 卷, 97 - 100 页, 1979 年 1 月。

下面，参照当速率匹配用系统码进行信道编码的码元时应该考虑的条件(在下面描述中，系统码将假定是快速码)。下面的条件 1B 到 5B 是当通过穿孔来速率匹配被编码的码元时应该考虑的条件，并且下面的条件 1D 到 5D 是当通过重发来速率匹配编码的码元时应该考虑的条件。

条件 1B：由于快速码是系统码，对应于由编码器编码的码元中的信息码元的部分不应该被穿孔。此外，由于迭代解码器用作快速码的解码器的原因，对应于信息码元的部分不应该被穿孔。

条件 2B：由于快速编码器包括并行连接的两个分量编码器，对于整个码的最小自由距离，最好使两个分量编码器的每个的最小自由距离最大。因此，为了获得最优性能，两个分量编码器的输出奇偶码元应该被均匀穿孔。

条件 3B：在大部分迭代解码器中，由于从第一内部解码器执行解码，第一分量解码器的第一输出码元不应该被穿孔。换言之，编码器的第一码元不应被穿孔，不管是否它是系统或奇偶位，因为第一码元表示编码的起始点。

条件 4B：每个分量编码器的输出奇偶码元应该使用均匀穿孔模式被穿孔，这样从编码器输出的编码码元诸如现有的卷积码应该被均匀穿孔。

条件 5B：快速编码器使用的终止尾位不应该被穿孔，因为对解码器的性能有坏影响。例如，SOVA(软输出维特比算法)解码器当终止尾位被穿孔时，与终止尾位不被穿孔的情况相比，具有降低的性能。

条件 1D：由于快速码是系统码，对应于由编码器编码的码元中的信息码元的部分应该被重发以增加码元的能量。此外，由于迭代解码器用作快速

码的解码器，对应于信息码元的部分应该被频繁重发。

条件 2D：由于快速编码器包括并行连接的两个分量编码器，对于整个码的最小自由距离，最好使两个分量编码器的每个的最小自由距离最大。因此，当重发奇偶码元时，两个分量编码器的输出奇偶码元应该被均匀重发，以便获得最优性能。

条件 3D：在大部分迭代解码器中，由于从第一内部解码器执行解码，当重发奇偶码元时，第一分量解码器的第一输出码元应该优先重发。

条件 4D：每个分量编码器的输出奇偶码元应该使用均匀重发模式被重发，这样从编码器输出的编码码元诸如现有的卷积码应该被均匀重发。

条件 5D：快速编码器使用的终止尾位不应该被重发，因为对解码器的性能有影响。例如，SOVA(软输出维特比算法)解码器按照终止尾位是否被重发具有不同的性能。

本发明用于实现一种速率匹配设备，它不仅满足条件 1A - 3A 和 1C - 2C 而且满足条件 1B - 5B 和 1D - 5D。即，本发明的采用穿孔的速率匹配设备用作对于卷积编码的码元满足条件 1A 到 3A 的速率匹配设备，并且还用作对于快速编码的码元满足条件 1C 到 2C 的速率匹配设备，并且还用作对于快速编码码元满足条件 1D 到 5D 的速率匹配设备。

速率匹配设备的基本结构

本发明的速率匹配设备的实施例示于图 2 和 3。更具体地说，图 2 示出了按照本发明实施例用硬件实现的速率匹配设备的例子，并且图 3 示出了按照本发明实施例用软件实现的速率匹配设备的例子。

参照图 2，信道编码器 200 以编码速率 $R=k/n$ 对输入信息位进行信道编码，并且输出编码的码元。在此， n 表示构成一个码字的编码码元的数目，并且 k 表示构成一个输入信息字的输入信息位的数目。有 n 个速率匹配块 231 - 239，其每个根据按照编码速率确定的码元数，分别接收从信道编码器 200 输出的编码码元，并且穿孔/重发接收的码元。 n 个速率匹配模块 231 - 239 的每个根据一帧中编码码元数乘以编码速率确定的数目，分别接收从信道编码器 200 输出的编码码元。例如，如果一帧中的编码码元数是 10，并且编码速率是 $R = 1/5$ ，5 个速率匹配块每个分别接收 2 个码元。速率匹配块 231 - 239 每个按照预定的穿孔模式穿孔接收的码元或按照预定重发模式重发接收的码元。多路复用器 240 多路复用来自速率匹配块 231 - 239 的速率匹配

的码元，并且将复用的码元输出到信道发送器(未示出)。由于信道发送器超出了本发明的范围，此处将免去信道发送器的详细描述。从下面对实施例的详细描述中速率匹配块 231 - 239 的速率匹配操作将变得更清楚。

参照图 3，信道编码器 200 以编码速率 $R = k/n$ 对输入信息位进行信道编码，并且输出编码的码元。具有速率匹配模块的数字信号处理器(DSP)250 使用速率匹配模块，对由信道编码器 200 信道编码的码元执行速率匹配(或穿孔/重发)。由 DSP 250 速率匹配的码元输出到信道发送器。速率匹配 DSP 250 从 n 个分离的数据流接收一帧的编码码元，此处从每个流接收的码元数等于按照编码速率确定的输入码元的数，并且以与图 2 所示相同的方式，穿孔/重发接收的码元。换言之，尽管 DSP 250 在硬件上是单个元件，它执行与图 2 的 n 个速率匹配块相同的速率匹配操作。DSP 250 也可由 CPU(中央处理器)实现，并且速率匹配操作可以由一子程序实现。当此处使用术语“速率匹配块”时，也是指在 DSP 250 中的速率匹配模块。

如图 2 和 3，本发明的速率匹配设备可以具有这样的结构，该结构包括对应于编码速率的数目那么多的速率匹配块(即，当 $k=1$ 时为编码速率的倒数，但如果 $k \neq 1$ 那么速率匹配块的数目可以等于编码速率的倒数乘以 k)，并且每个速率匹配块接收由一帧中的编码码元数乘以编码速率确定的数目那么多的码元，并且按照预定的穿孔模式穿孔接收的码元或按照预定的重发模式重发接收的码元。该结构具有信道编码码元被分别处理的特征，而图 1 的卷积速率匹配设备以一帧为单位处理信道编码码元。按照本发明改进的速率匹配设备能够用于卷积码和快速码两种码。即，按照本发明的速率匹配设备具有能够应用到卷积码和快速码两种码的单个结构，虽然需要两组不同的条件。

按照本发明的速率匹配设备也可有图 8 的结构。该速率匹配设备具有图 1 的卷积速率匹配设备和图 2 和 3 的新颖的速率匹配设备的组合结构。该速率匹配设备包括单个速率匹配块，即使由硬件实现，也具有较低的复杂性。

参照图 8，信道编码器 200 以编码速率 $R=k/n$ 信道编码输入信息位，并且输出编码码元。编码码元由多路复用器器 260 复用，并且复用的编码码元输出到速率匹配块 230。由速率匹配块 230 通过穿孔/重发进行速率匹配的码元发送到信道发送器。RAM(随机存取存储器)270 存储在由速率匹配块 230 执行的速率匹配期间接收的初始值，并且将初始值提供给速率匹配块 230。

信道编码器 200 以具有 CLOCK 速度的码元时钟的每个周期操作，并且多路复用器 260 和速率匹配块 230 以具有 $n \times$ CLOCK 速度的时钟的预定周期操作。提供到 RAM 270 的初始值包括输入码元数 N_c 、输出码元数 N_i 、误差值 ‘e’ 和穿孔/重发模式确定参数 ‘a’ 和 ‘b’。对于编码码元的每帧要穿孔的码元数目由输入码元数 N_c 和输出码元数 N_i 确定。RAM 270 存储在预定时间段对应于每个码元时钟的输入码元数 N_c 、输出码元数 N_i 、误差值 ‘e’、和穿孔/重发模式确定参数 ‘a’ 和 ‘b’。当通过穿孔进行速率匹配时，速率匹配块 230 在每个码元时钟周期接收存储在 RAM 270 中的相应的输入码元数 N_c 、输出码元数 N_i 、误差值 ‘e’、和穿孔/重发模式确定参数 ‘a’ 和 ‘b’，以确定正在每个码元时钟周期处理的特定码元是否需要被穿孔，并且按照相应穿孔模式进行穿孔。当通过重发执行速率匹配时，速率匹配块 230 在每个码元时钟周期接收存储在 RAM 270 中的相应的输入码元数 N_c 、输出码元数 N_i 、误差值 ‘e’、和穿孔/重发模式确定参数 ‘a’ 和 ‘b’，以确定正在每个码元时钟周期处理的特定码元是否需要被重发，并且按照相应的重发模式进行重发。

当在信道编码器 200 中使用卷积码或线性块码时，初始值设定到 RAM 270 中的特定穿孔/重发参数(N_c, N_i, e, b, a)。即，速率匹配块(RMB)工作如图 1 所示，而不更新 RAM 270。

当在信道编码器 200 中使用快速码时，速率匹配块 230 应该在指定为周期 ‘n’ (即，周期 $n =$ 具有 CLOCK 速度的时钟周期)的每个码元时钟周期，从 RMB1 到 RMBn(每个 $RMB[X=1 \text{ 到 } n]$ 与 N_c, N_i, e, b 和 a 的一组值相关)顺序操作。换言之，在具有 $n \times$ CLOCK 速度的时钟的每个周期，速率匹配块 230 用来自一个 $RMB[x=1 \text{ 到 } n]$ 的 N_c, N_i, e, b 和 a 值更新。这样，对于每个周期 n ，速率匹配块 230 用来自一个 RMB_x 的 N_c, N_i, e, b 和 a 值更新。例如，在 $1/(n \times \text{CLOCK})$ 的一个周期期间，速率匹配块 230 可以从 RMB1 接收 N_c, N_i, e, b 和 a 值，然后在 $1/(n \times \text{CLOCK})$ 的下个周期期间从 RMB2 接收 N_c, N_i, e, b 和 a 值，等等，直到由速率匹配块 230 接收来自 RMBn 的值。然后在下个周期 n 再重复相同的循环。因此，在某时间点处理的 RMB_x 的状态值即确定用于穿孔/重发的码元和模式的参数值(N_c, N_i, e, b, a)存储在 RAM 270 中，用于在下个时间点的处理。因此，如果当下个时间再次处理 RMB_x 时使用该值，那么能够使用单个 RMB 执行 n 个 RMB(RMB1 – RMBn)

的操作。对于处理速率，由于如图 1 和 2 所示使用 $n \times \text{CLOCK}$ ，复杂性将不增加。

同时，在图 2 中，速率匹配块 231 - 239 每个分别接收由一帧中编码码元的数目乘以编码速率确定的数目那么多的、由信道编码器 299 编码的码元。然而，应该注意，每个速率匹配块 231 - 239 也能分别接收不同数目的由信道编码器 200 编码的码元。例如，速率匹配块 231 - 239 之一能够单独接收小于由一帧中编码码元数目乘以编码速率确定的数目的数个编码码元，并且另一个速率匹配块能够单独接收大于由一帧中编码码元数目乘以编码速率确定的数目的数个编码码元。然而，为了简化，我们将描述每个速率匹配块 231 - 239 分别接收相同数目的由信道编码器 200 编码的码元。

速率匹配设备的实施例

现在将描述按照本发明实施例的速率匹配设备。在此，为了方便，将假设编码速率是 $R = 1/3$ 及提供 3 个速率匹配块进行描述。然而，应该注意，本发明的速率匹配设备应用到有 n 个速率匹配块即编码速率是 $R=k/n$ 的任何情况。此外，在下面描述中， N_{cs} 表示从信道编码器中输出的包括在一帧中的编码码元的总数。 N_c 表示输入到每个速率匹配块的码元数，并且输入码元数确定为 $N_c=R \times N_{cs}$ 。在下面描述中， $R \times N_{cs} = 1/3 \times N_{cs} = N_{cs}/3$ 。 N_i 表示从每个速率匹配块输出的码元数，并且输出码元数确定为 $N_i=R \times N_{is}$ ，在该说明书中其为 $N_{is}/3$ ，此处 N_{is} 表示速率匹配处理之后输出的码元总数。即 N_{is} 是从各速率匹配块输出的码元总数。因此，要由每个速率匹配块穿孔/重发的码元数由 y 确定， $y=N_c-N_i$ 。 N_c 值和 N_i 值能够变化。

此外，本发明使用参数 ‘a’ 和 ‘b’。它们是一帧内按照穿孔/重发模式确定的整数，即用于确定穿孔/重发模式的整数。参数 ‘a’ 是用于确定在穿孔/重发模式中第一码元的位置的偏移值。即，参数 ‘a’ 确定包括在一帧中的哪一个编码码元被当作穿孔/重发模式的第一码元。如果参数 ‘a’ 值增加，位于帧前面的码元将被穿孔/重发。参数 ‘b’ 是用于控制一帧中穿孔或重发周期的值。通过改变该参数值，能够穿孔/重发包括在帧中的所有编码码元。

如上所述，按照本发明的速率匹配设备不仅能够通过穿孔来执行速率匹配而且也能够通过重发来执行速率匹配。按照本发明的速率匹配设备的描述划分成通过穿孔进行速率匹配的设备和通过重发进行速率匹配的设备。

A. 采用穿孔的速率匹配设备的实施例

1. 采用穿孔的速率匹配设备的实施例（用于卷积码）

图 4 示出了按照本发明实施例的采用穿孔的速率匹配设备的结构。当图 2 和 3 的速率匹配设备通过穿孔来速率匹配卷积编码的码元时使用该结构。

参照图 4，卷积编码器 210 以编码速率 $R = 1/3$ 编码输入信息位 I_k ，并
且输出编码码元 C_{1k} 、 C_{2k} 和 C_{3k} 。编码码元 C_{1k} 、 C_{2k} 、 C_{3k} 分别提供给
速率匹配块 231、232 和 233。第一速率匹配块 231 穿孔编码码元 C_{1k} 。此处，
基于穿孔码元数 $y=N_c-N_i$ (其由输入码元数 N_c 和输出码元数 N_i 确定)和穿孔
模式确定参数‘a’和‘b’进行穿孔处理。例如，第一速率匹配块 231 能够
输出码元‘…11x10x01x…’(此处 x 表示穿孔码元)。第二速率匹配块 232 穿
孔编码码元 C_{2k} 。此处，基于穿孔码元数 $y=N_c-N_i$ (其由输入码元数 N_c 和输
出码元数 N_i 确定)和穿孔模式确定参数‘a’和‘b’进行穿孔处理。例如，
第二速率匹配块 232 能够输出码元‘…11x11x10x…’(此处 x 表示穿孔码元)。
第三速率匹配块 233 穿孔编码码元 C_{3k} 。此处，基于穿孔码元数 $y=N_c-N_i$ (其
由输入码元数 N_c 和输出码元数 N_i 确定)和穿孔模式确定参数‘a’和‘b’
进行穿孔处理。例如，第二速率匹配块 233 能够输出码元‘…01x11x11x…’
(此处 x 表示穿孔码元)。由速率匹配块 231、232 和 233 进行速率匹配的编码
码元被多路复用器 240(图 4 未示出)复用，并且提供给信道发送器。

在图 4 中，对于每个速率匹配块，输入码元数 N_c 和输出码元数 N_i 分
别同等地确定为 $N_c=R \times N_{cs}$ 和 $N_i=R \times N_{is}$ 。假定对于一帧中的每个码元，
编码码元的差错敏感性几乎相等，每个速率匹配块分别穿孔相同数目的信道
编码码元。即，在一帧内提供基本上均匀的穿孔模式，而与按照服务类型确
定的各穿孔位数无关。这是因为对于卷积码在一帧中的所有码元能够被均匀
穿孔。

因此，按照本发明的实施例，由卷积编码器 210 编码的码元以相同的数
目被分离，并且提供给速率匹配块 231、232 和 233。速率匹配块 231、232
和 233 每个穿孔相同数目的输入码元。此处，能够相同地或不同地确定穿孔
模式参数。即，对于速率匹配块 231、232 和 233 能够相同地或不同地确定
穿孔模式参数。

2. 采用穿孔的速率匹配设备的另一实施例(用于快速码)

图 5 示出了按照本发明的另一实施例的采用穿孔的速率匹配设备的结
构。当图 2 和 3 的速率匹配设备通过穿孔来速率匹配快速编码码元时使用该

结构。

参照图 5，快速编码器 220 以编码速率 $R = 1/3$ 编码输入信息位 I_k ，并且输出编码码元 C_{1k} 、 C_{2k} 和 C_{3k} 。在编码码元中，信息码元 C_{1k} 分别提供给第一速率匹配块 231，并且奇偶码元(或冗余码元) C_{2k} 和 C_{3k} 分别提供给 5 第二和第三速率匹配块 232 和 233。快速编码器 220 包括第一分量编码器 222、第二分量编码器 224 和交织器 226，如图 6 所示。快速编码器 220 的结构是本领域技术人员公知的。于是将略去对其的详细描述。快速编码器 220 的输入 $X(t)$ 对应于图 5 中的输入信息位 I_k 。快速编码器 220 的输出 $X(t)$ 、 $Y(t)$ 和 $Y'(t)$ 分别对应于图 5 中示出的编码码元 C_{1k} 、 C_{2k} 、 C_{3k} 。例如，对于快 10 速编码器 220 的第一输出，输入信息位 $I_k = X(t)$ 以原样输出，这样，在图 5 中，输入信息位 $I_k = X(t)$ 作为 C_{1k} 输出。

第一速率匹配块 231 根据下列准则穿孔编码码元 C_{1k} 。因为编码速率是 $R=1/3$ ，输入码元数 N_c 确定为 $N_c=R \times N_{cs}=N_{cs}/3$ ，它是编码码元总数的 $1/3$ 。输出码元数 N_i 也确定为 $N_i=R \times N_{cs}$ ，因为按照条件 1B 不对相应于信息位的 15 部分进行穿孔。穿孔模式确定参数‘a’和‘b’能够设定到一整数但它没有意义，因为按照条件 1B 不执行穿孔。例如，第一速率匹配块 231 可以输出码元‘…111101011…’。

第二速率匹配块 232 基于下列准则穿孔编码码元 C_{2k} 。因为编码速率是 $R=1/3$ ，输入码元数 N_c 确定为 $N_c=R \times N_{cs}=N_{cs}/3$ ，它是编码码元总数的 $1/3$ 。 20 因为按照条件 2B 和条件 4B 两个分量解码器的输出奇偶码元应该被均匀穿孔，并且对于一帧中总输入码元(N_{cs})，穿孔之后的总输出码元数是 N_{is} ，在穿孔之后从第二速率匹配块 232 输出的码元数 N_i 是 $N_i=[N_{is}-(R \times N_{cs})]/2$ 。如果 $N_i=[N_{is}-(R \times N_{cs})]/2$ 是奇数，输出码元数变成 $N_i=[N_{is}-(R \times N_{cs})+1]/2$ 或 $[N_{is}-(R \times N_{cs})-1]/2$ 。按照第二速率匹配块 232 和第三速率匹配块 233 之 25 间的关系选择二个值中的一个。即，当第二速率匹配块 232 的输出码元数确定为 $[N_{is}-(R \times N_{cs})+1]/2$ 时，第三速率匹配块 233 的输出码元数确定为 $[N_{is}-(R \times N_{cs})-1]/2$ 。相反，当第二速率匹配块 232 的输出码元数确定为 $[N_{is}-(R \times N_{cs})-1]/2$ 时，第三速率匹配块 233 的输出码元数确定为 $[N_{is}-(R \times N_{cs})+1]/2$ 。

30 穿孔模式确定参数‘a’和‘b’能够按照希望的穿孔模式选择为整数。这些整数只按照穿孔模式确定，并且参数能够设定到 $b=1$ 和 $a=2$ 。将参照下

面给出的表，详细描述用于确定穿孔模式确定参数的整数的方法。例如，第二速率匹配块 232 可以输出码元‘…11x11x10x…’(此处 x 表示被穿孔码元)。

第三速率匹配块 233 基于下列准则穿孔编码码元 C3k。因为编码速率是 $R=1/3$ ，输入码元数 N_c 确定为 $N_c=R \times N_{cs}=N_{cs}/3$ ，它是输入码元总数的 $1/3$ 。
 5 因为按照条件 2B 和条件 4B 两个分量解码器的总输出奇偶码元应该被均匀穿孔，并且对于一帧中总输入码元，穿孔之后的总输出码元数是 N_{is} ，在穿孔之后从第二速率匹配块 232 输出的码元数 N_i 是 $N_i=[N_{is}-(R \times N_{cs})]/2$ 。如果 $N_i=N_{is}-(R \times N_{cs})$ 是奇数，输出码元数变成 $N_i=[N_{is}-(R \times N_{cs})+1]/2$ 或 $[N_{is}-(R \times N_{cs})-1]/2$ 。按照第二速率匹配块 232 和第三速率匹配块 233 之间的关系选择二个值中的一个。即，当第二速率匹配块 232 的输出码元数确定为 $[N_{is}-(R \times N_{cs})+1]/2$ 时，第三速率匹配块 233 的输出码元数确定为 $[N_{is}-(R \times N_{cs})-1]/2$ 。相反，当第二速率匹配块 232 的输出码元数确定为 $[N_{is}-(R \times N_{cs})-1]/2$ 时，第三速率匹配块 233 的输出码元数确定为 $[N_{is}-(R \times N_{cs})+1]/2$ 。
 10

穿孔模式确定参数‘a’和‘b’能够按照希望的穿孔模式选择为整数。
 15 这些整数只按照穿孔模式确定，并且参数能够设定到 $b=1$ 和 $a=2$ 。将参照下面给出的表，详细描述用于确定穿孔模式确定参数的整数的方法。例如，第三速率匹配块 232 可以输出码元‘…01x11x11x…’(此处 x 表示被穿孔码元)。

在图 5 中，由快速编码器 220 编码的码元被分开，然后以相等的数目提供给速率匹配块 231、232 和 233。第一速率匹配块 231 按原样输出输入码元。第二和第三速率匹配块 232 和 233 穿孔相同数目的输入码元。此处，能够相同地或不同地确定穿孔模式。即，对于速率匹配块 232 和 233，能够相同或不同地确定穿孔模式。
 20

3、用于穿孔的参数的确定

在上述讨论的本发明实施例中，速率匹配块穿孔相同数目的码元(除了图 5 的速率匹配块 231)。然而，速率匹配块可以穿孔不同数目的码元。如果从各速率匹配块输出的码元数 N_i 被不同地设定，由各速率匹配块穿孔的码元数将不同地确定。此外，通过改变穿孔模式确定参数‘a’和‘b’，由各速率匹配块穿孔的码元模式能够相同或不同地确定。即，虽然具有单个结构，按照本发明的速率匹配设备也能够不同地确定各参数诸如输入码元数、输出码元数、要被穿孔的码元数和穿孔模式确定参数。下面表 1 通过举例示出了各种情况的参数。在此，编码速率假定是 $R=1/3$ 。因此，提供三个速率匹配
 30

块，并且各速率匹配块分别接收相同数目的码元，即 $Nc=Ncs/3$ 个码元。在此，速率匹配块分别接收由编码码元数目乘以编码速率确定的相同数目的码元。然而，应注意，本发明也可应用到速率匹配块分别接收不同数目码元（即，小于通过将一帧中的编码码元数目乘以编码速率确定的数目的码元或大于通过将一帧中的编码码元数目乘以编码速率确定的数目的码元）的情况。在下面描述中，RMB1、RMB2 和 RMB3 分别表示第一到第三速率匹配块。

[表 1]

情 况	RMB1				RMB2				RMB3			
	Nc	Ni	A	b	Nc	Ni	a	B	Nc	Ni	a	b
1	$Ncs/3$	$Nis/3$	p	q	$Ncs/3$	$Nis/3$	p	q	$Ncs/3$	$Nis/3$	p	Q
2	$Ncs/3$	$Nis/3$	p	q	$Ncs/3$	$Nis/3$	r	s	$Ncs/3$	$Nis/3$	t	W
3	$Ncs/3$	$Nis/3$	NA	NA	$Ncs/3$	$(Nis - R * Ncs)/2$	2	1	$Ncs/3$	$(Nis - R * Ncs)/2$	2	1
4	$Ncs/3$	$Nis/3$	NA	NA	$Ncs/3$	$(Nis - R * Ncs)/2$	2	1	$Ncs/3$	$(Nis - R * Ncs)/2$	5	1
5	$Ncs/3$	$Nis/3$	NA	NA	$Ncs/3$	$(Nis - R * Ncs)/2$	p	1	$Ncs/3$	$(Nis - R * Ncs)/2$	p	1
6	$Ncs/3$	$Nis/3$	NA	NA	$Ncs/3$	$(Nis - R * Ncs)/2$	p	1	$Ncs/3$	$(Nis - R * Ncs)/2$	q	1
7	$Ncs/3$	$Nis/3$	NA	NA	$Ncs/3$	$(Nis - R * Ncs)/2$	p	q	$Ncs/3$	$(Nis - R * Ncs)/2$	p	Q
8	$Ncs/3$	$Nis/3$	NA	NA	$Ncs/3$	$(Nis - R * Ncs)/2$	p	q	$Ncs/3$	$(Nis - R * Ncs)/2$	r	S
9	$Ncs/3$	Nis/p	s	1	$Ncs/3$	Nis/q	t	1	$Ncs/3$	Nis/r	w	1
10	$Ncs/3$	Nis/p	s	1	$Ncs/3$	Nis/q	t	y	$Ncs/3$	Nis/q	w	Z

在表 1 中，RMB1、RMB2 和 RMB3 表示速率匹配块，并且 p、q、r、s、t、w、x、y 和 z 是整数。在情况 9 和情况 10 中， $\left(\frac{1}{p} + \frac{1}{q} + \frac{1}{r}\right) = 1.0$ 。这是因为 $Nis\left(\frac{1}{p} + \frac{1}{q} + \frac{1}{r}\right) = Nis$ 。NA(Not Available, 无效)表示输入码元没有穿孔按原

样输出，参数‘a’和‘b’可设定到任何值。这里，参数‘a’和‘b’为正数。此外，示出了输入码元被穿孔以执行速率匹配以便输入码元数大于输出码元数(即， $N_{cs} > N_{is}$)的情况。将参照每个情况。

情况 1, 情况 2：在情况 1 和情况 2 中，一帧中的码元以均匀模式被穿孔。

5 具体地说，在情况 1 中，速率匹配块具有相同的穿孔模式，因为‘a’和‘b’参数相同，并且在情况 2 中，速率匹配块具有不同的穿孔模式，因为‘a’和‘b’参数不同。

情况 3：在系统穿孔中，信息码元不被穿孔，但是穿孔奇偶码元。在此，因为穿孔模式确定参数值‘a’和‘b’彼此相等，RMB2 和 RMB3 使用相同
10 穿孔模式执行一半——一半(half-and-half)的均匀穿孔。

情况 4：在系统穿孔中，信息码元不被穿孔，但是穿孔奇偶码元。在此，因为穿孔模式确定参数值‘a’和‘b’彼此不同，RMB2 和 RMB3 使用不同穿孔模式执行一半——一半的均匀穿孔。

情况 5：这是情况 3 的一般情况。在此情况下，穿孔模式确定参数‘a’
15 设定到整数‘p’，以便能够设定各种穿孔模式。参数‘a’对于 RMB2 和 RMB3 二者设定到相同值。

情况 6：是情况 4 的一般情况。在此情况下，穿孔模式确定参数‘a’
设定到整数‘p’和‘q’，以便能够设定各种穿孔模式。参数‘a’对于 RMB2
15 设定到‘p’并且对于 RMB3 设定到‘q’。

情况 7：这是情况 5 的更进一步的一般情况。在此情况下，穿孔模式确定参数‘a’设定到整数‘p’，穿孔模式确定参数‘b’设定到整数‘q’，以便能够设定各种穿孔模式。参数‘a’和‘b’对于 RMB2 和 RMB3 二者
20 设定到相同值。

情况 8：这是情况 6 的更进一步的一般情况。在此情况下，对于 RMB2 和 RMB3 穿孔模式确定参数‘a’分别设定到整数‘p’和‘r’，并且对于 RMB2 和 RMB3 穿孔模式确定参数‘b’分别设定到整数‘q’和‘s’，以便能够设定各种穿孔模式。参数‘a’和‘b’对于 RMB2 设定到‘p’和
25 ‘q’，并且对于 RMB3 二者设定到‘r’和‘s’。

情况 9, 情况 10：在这些情况下，所有可能的参数被改变。即，输出码元数能够设定到任何整数，并且穿孔模式确定参数‘a’和‘b’也能设定到任何给定的整数。

在表 1 中，当对卷积编码的码元进行速率匹配时可以使用情况 1 和情况 2。当对快速编码的码元进行速率匹配时可以使用情况 3 到情况 8。

穿孔模式可以按照穿孔模式确定参数 ‘a’ 的变化而变化。下面表 2 示出了根据参数 ‘a’ 的变化穿孔模式的变化。在表 2 中假定 $N_c=10$ ，
5 $N_i=8, y=N_c-N_i=10-8=2$, 和 $b=1$ 。按照穿孔模式穿孔的码元由 ‘x’ 表示。

[表 2]

情况	A	输入	输出
情况 1	1	12345678910	1234x6789x
情况 2	2	12345678910	123x567x910
情况 3	5	12345678910	X2345x78910
情况 4	10	12345678910	X23456x8910
情况 5	100	12345678910	X23456x8910

从表 2 中注意到能够通过固定 ‘b’ 到 ‘1’，并且设定 ‘a’ 到不同值，获得不同的穿孔模式。能够理解，随着 ‘a’ 值增加，穿孔模式的第一码元位于前面。当然，也能够通过改变参数 ‘b’，获得更多不同的穿孔模式。此外，能够通过设定参数 ‘b’ 到 1 并且对于参数 ‘a’ 使用满足下面等式 1 的值来防止第一码元被穿孔。因此，为了满足条件 3B，参数 ‘a’ 应该设定到等式 1 的范围内的值。
10

$$1 \leq a < [N_c/y] \cdots \cdots (1)$$

此处, $[N_c/y]$ 是小于或等于 N_c/y 的最大整数。

15 在等式 1 中，对于 $N_c=10$ 和 $y=2$, $N_c/y=10/2=5$ 。因此，如果 ‘a’ 具有值 1、2、3 和 4，第一码元将不被穿孔。

为了满足条件 5B，尾位不应该被穿孔。为此， N_c 应该设定到从其减去尾位数确定的一个值。即，如果输入码元数 N_c 设定到 N_c-NT ，此处 NT 表示尾位数，则尾位将不穿孔，于是满足条件 5B。换言之，尾位不进入速率 20 匹配块。于是速率匹配模式只考虑 N_c-NT 的帧尺寸。在速率匹配块穿孔或重发之后，尾位顺序级联到速率匹配块的输出码元。尾位不进行处理，仅附加在输出码元的最后。

4. 采用穿孔的速率匹配算法。

图 7 示出了本发明实施例采用穿孔进行速率匹配过程。根据示于下表 3 的速率匹配算法执行该过程。在表 3 中，“ $S_0=\{d_1, d_2, \dots, d_{N_c}\}$ ” 表示对于一
25

个速率匹配块输入的码元，即，对于一个速率匹配块以帧为单位输入的码元，并且一共由 N_c 个码元组成。偏移参数 $S(k)$ 是在该算法中使用的初始值，并且当本发明的速率匹配设备用在数字通信系统的下行链路中时(即，当对要从基站发送到移动台的编码码元执行速率匹配时)，恒定地设定到‘0’。 m 表示用于速率匹配的码元输入的阶数，并且具有 $1、2、3 \dots N_c$ 阶。从表 3 中注意到，能够改变包括输入码元数 N_c 、输出码元数 N_i 和穿孔模式确定参数‘a’和‘b’的参数。例如，这些参数能够如表 1 中所示改变。按照编码速率 R ，输入码元数 N_c 能够确定为除 $N_c/3$ 之外的值。图 7 对应于表 3 的算法应用到数字通信系统的下行链路即 $S(k)=0$ 的情况。

10

[表 3]

表示：

 $S_0 = \{d_1, d_2, \dots, d_{N_c}\} = N_c$ 数据位组

速率匹配规则如下：

如果执行穿孔

$$y = N_c - N_i$$

$e = (2 * S(k) * y + b * N_c) \bmod a * N_c$ → 当前的和希望的穿孔比率之间的初始误差
(下行链路： $S = 0$)

if $e=0$ then $e=aN_c$ $m=1$ → 当前位的索引 do while $m \leq N_c$ $e=e-a*y$ → 更新误差 if $e \leq 0$ then → 检验位数 m 是否应该被穿孔 puncture bit m from set S_0 $e=e+a*N_c$ → 更新误差

end if

 $m=m+1$ → 下个位

end do

当使用表 3 的算法时，提供了下列优点。

第一，能够可变地穿孔帧单位的编码码元。

第二，能够通过调节参数 N_c, N_i, a 和 b 产生各种穿孔模式。第三，能够将每个速率匹配块的复杂度和计算时间减少 $1/R$ 。这是因为，

如果使用多个速率匹配块，与使用一个速率匹配块的情况相比，将减少将由每个速率匹配块穿孔的码元数目。

参照图 7，在步骤 701 中，所有各类的参数包括输入码元数 N_c 、输出码元数 N_i 和穿孔模式确定参数‘a’和‘b’被初始化用于速率匹配处理。

5 当通过参数初始化确定 N_c 和 N_i 时，在步骤 702 中，要穿孔的码元数目由 $y=N_c-N_i$ 确定。在步骤 703 中，计算当前和希望的穿孔比率之间的初始误差值‘e’。初始误差值由 $e=b*N_c \bmod a*N_c$ 确定。

接下来，在步骤 704 中，表示输入码元阶数的‘m’设定到‘1’($m=1$)。

此后，在步骤 705 到 709 中，从开始码元检查各码元，以确定是否它们应该被穿孔。如果在步骤 707 中确定计算的误差值‘e’小于或等于‘0’，在步骤 708 中，相应码元被穿孔，然后误差值由 $e=e+a*N_c$ 更新。否则，如果在步骤 707 中确定计算的误差值‘e’大于‘0’，不执行穿孔。顺序接收编码码元、确定是否对接收的码元执行穿孔、并且相应地执行穿孔的操作被重复执行，一直到在步骤 705 中确定一帧中的所有码元被完全接收。

15 如上述算法所示的，要被穿孔或重发的第一码元的位置由(a,b)参数控制(设 $Initial_Offset_m$ =要被穿孔的第一码元的位置)。在上述算法中，对于第一次当‘e’ ≤ 0 时 $Initial_Offset_m=m$ 。下表给出了确定 $Initial_Offset_m$ 的例子。在下面的例子中，假定 bN_c 小于 aN_c 。

	$m=1$	$m=2$	$m=3$	$m=4=k$	$\cdots m=N_c$
初始 $e=bN_c$	$bN_c-ay \geq 0$	$bN_c-2ay \geq 0$	$bN_c-3ay \geq 0$	$bN_c-4ay \geq 0$	
穿孔或重 发	没有	没有	没有	穿孔或重 发	

“ $Initial_Offset_m = k=4$ ”

20 在下列等式中， P_{pnc} 表示在上述算法中的穿孔或重发周期。

$$Initial_Offset_m = [bN_c/ay] = [(b/a)*(N_c/y)] = [(b/a)*P_{pnc}]$$

$P_{pnc} = [N_c/y]$ 如果 N_c/y 是整数

= $[N_c/y] \pm 1$ 如果 N_c/y 不是整数

如上述等式所示，通过控制(a,b)参数，能够控制要被穿孔或重发的第一码元的位置。

例如，如果‘b’保持恒定，随着‘a’增加 $Initial_Offset_m$ 的值减小。

于是，通过增加‘a’，要被穿孔/重发的第一码元的位置将被推到接近于第一位置。如果选择‘a’大于by/Nc，那么Initial_Offset_m=1，这表示第一码元将被穿孔或重发。结果，通过在1和Ppnc之间选择‘a’值，能够操纵要穿孔/重发的第一码元的位置。例如，如果‘b’=1和‘a’=2，要被穿孔/重发的第一码元的位置将总是等于Ppnc/2。

对于‘b’参数，它与‘a’一起控制Initial_Offset_m，并且如下面所示的，一旦‘a’值确定，‘b’的值表达为 $1 \leq b \leq a$ 。如果‘a’保持恒定，如果‘b’增加Initial_Offset_m将增加，并且如果‘b’减少Initial_Offset_m将减少。于是，通过操纵(a,b)参数的值能够控制穿孔/重发位置。尽管‘b’的值可以是任意的，但是选择‘b’的值大于‘a’没有意义，如下面所示，因为一旦‘b’值变得大于‘a’，‘e’的初始值变成循环的(即，‘e’值自身重复)。

设‘a’=3

e的初始值=(2*S(k)*y+bNc)mod aNc;

15 e=bNc mod aNc 因为在下行链路 S(k)=0；

如果 b=1，则 e=Nc;

如果 b=2，则 e=2Nc;

如果 b=3，则 e=3Nc；

如果 b=4，则 e=Nc;

20 如果 b=5，则 e=2Nc;

如果 b=6，则 e=3Nc；

如上述例子所示，‘e’的初始值随着‘b’的值变化。然而，一旦‘b’值变得大于‘a’，‘e’的初始值自身循环重复。于是，给‘b’分配大于‘a’的值没有意义。结果，能够通过操纵(a,b)参数控制穿孔或重发模式。

25 B. 采用重发的速率匹配设备的实施例

1. 采用重发的速率匹配设备的实施例(用于卷积码)

图9示出了按照本发明实施例的重复速率匹配设备的结构。当图2和3的速率匹配设备通过重发速率匹配卷积编码的码元时使用该结构。

参照图9，卷积编码器210以编码速率R=1/3编码输入的信息位Ik，并且输出编码码元C1k、C2k和C3k。编码码元C1k、C2k、C3K分别提供给速率匹配块231、232和233。第一速率匹配块231选择性重发编码码元

C1k。此处，基于通过输入码元数 N_c 和输出码元数 N_i 确定的重发码元数 $y=N_i-N_c$ 和重发模式确定参数‘a’和‘b’，执行重发处理。例如，第一速率匹配块 231 能够输出码元‘…11(11)101(00)010…’（此处(11)和(00)表示重发码元）。

5 第二速率匹配块 232 选择性重发编码码元 C2k。此处，基于通过输入码元数 N_c 和输出码元数 N_i 确定的重发码元数 $y=N_i-N_c$ 和重发模式确定参数‘a’和‘b’，执行重发处理。例如，第二速率匹配块 232 能够输出码元‘…(11)01(00)1100…’（此处(11)和(00)表示重发码元）。

10 第三速率匹配块 233 重发编码码元 C3k。此处，基于通过输入码元数 N_c 和输出码元数 N_i 确定的重发码元数 $y=N_i-N_c$ 和重发模式确定参数‘a’和‘b’，执行重发处理。例如，第三速率匹配块 233 能够输出码元‘…0(11)1101(11)…’（此处(11)表示重发码元）。通过速率匹配块 231、232 和 233 速率匹配的编码码元由多路复用器 240 复用，并且提供给信道发送器。

15 在图 9 中，对于每个速率匹配块，输入码元数 N_c 和输出码元数 N_i 分别相等地确定为 $N_c=R \times N_{cs}$ 和 $N_i=R \times N_{is}$ 。假定对于一帧中的每个码元编
码码元的误差敏感性基本上相等，确定每个速率匹配块分别重发相同数目的信道编码码元。即，在一帧内提供基本上均匀的重发模式，与按照服务类型确定的各重发位数($y=N_i-N_c$)无关。这是因为，对于卷积码能够均匀重发一帧内的所有码元是可能的。

20 因此，按照本发明的实施例，由卷积编码器 210 编码的码元相同数目地分开，并且提供给速率匹配块 231、232 和 233。速率匹配块 231、232 和 233 每个重发相同数目的输入码元。此处，能够相同或不同地确定重发模式参数。即，对于速率匹配块 231、232 和 233，能够相同或不同地确定重发模式。

2. 采用重发的速率匹配设备的另一实施例(用于快速码)

25 图 10 示出了按照本发明的实施例的采用重发的速率匹配设备的结构。当图 2 和 3 的速率匹配设备通过重发速率匹配快速编码码元时使用该结构。

参照图 10，快速编码器 220 以编码速率 $R = 1/3$ 编码输入的信息位 I_k ，并且输出编码码元 C1k、C2k 和 C3k。在编码码元中，信息码元 C1k 分别提供给第一速率匹配块 231，并且奇偶码元(或冗余码元)C2k 和 C3k 分别各自提供给第二和第三速率匹配块 232 和 233。快速编码器 220 包括第一分量编码器 222、第二分量编码器 224 和交织器 226，如图 6 所示。分量编码器 222

和 223 可以使用递归系统码(RSC)。快速编码器 220 的结构是本领域技术人员公知的。于是将略去对其的详细描述。快速编码器 220 的输入 $X(t)$ 对应于图 10 中的输入信息位 I_k 。快速编码器 220 的输出 $X(t)$ 、 $Y(t)$ 和 $Y'(t)$ 分别对应于图 10 中示出的编码码元 C_{1k} 、 C_{2k} 、 C_{3k} 。对于快速编码器 220 的第一
5 输出，输入信息位 I_k 以原样输出，这样，在图 10 中，输入信息位 I_k 作为 C_{1k} 输出。

第一速率匹配块 231 根据下列准则重发编码码元 C_{1k} 。因为编码速率是 $R=1/3$ ，输入码元数 N_c 确定为 $N_c=R \times N_{cs}=N_{cs}/3$ ，它是输入码元(编码码元)总数的 $1/3$ 。输出码元数 N_i 确定为 $N_i=N_{is}-(2R \times N_{cs})$ ，因为应该按照条件 1D
10 执行重发。重发模式确定参数 ‘ a ’ 和 ‘ b ’，能够按照希望的重发模式设定到给定的整数。这些整数只根据重发模式确定，并且参数能够典型地设定到 $b=1$ 和 $a=2$ 。将参照下面给出的表，详细描述用于确定重发模式确定参数的整数的方法。例如，第一速率匹配块 231 可以输出码元 ‘…1(11)101(00)11…’ (在此(11)和(00)表示重发码元)。
15

第二速率匹配块 232 输出没有重发的编码码元 C_{2k} 。然而，第二速率匹配块 232 可以在诸如严格重发的某些条件下，重发编码码元 C_{2k} 。因为编码速率是 $R=1/3$ ，输入码元数 N_c 确定为 $N_c=R \times N_{cs}=N_{cs}/3$ ，这是输入码元总数的 $1/3$ 。输出码元数 N_i 确定为 $N_i=R \times N_{cs}$ ，其等于输入码元数，因为按照
20 条件 2D 和条件 4D 两种奇偶码元不应该重发。例如，第二速率匹配块 232 可以输出码元 ‘…1101111101…’ 在此，没有重发。

第三速率匹配块 233 输出没有重发的编码码元 C_{3k} 。然而，第三速率匹配块 233 也可以在诸如严格重发条件下，重发编码码元 C_{3k} 。因为编码速率是 $R=1/3$ ，输入码元数 N_c 确定为 $N_c=R \times N_{cs}=N_{cs}/3$ ，这是输入码元总数的 $1/3$ 。输出码元数 N_i 确定为 $N_i=R \times N_{cs}$ ，其等于输入码元数，因为按照
25 条件 2D 和条件 4D 两种奇偶码元不应该重发。重发模式确定参数 ‘ a ’ 和 ‘ b ’ 能够按照希望的重发模式设定到给定的整数。然而，如果块 232 或 233 不使用重发，则(a,b)参数对于速率匹配块 232 或 233 没有意义。所述整数只根据重发模式确定，并且参数能够典型地设定到 $b=1$ 和 $a=2$ 。将参照下面给出的表，
30 详细描述用于确定重发模式确定参数的整数的方法。例如，第三速率匹配块 233 可以输出没有经过重发的码元 ‘…01011010…’。

在图 10 中，由快速编码器 220 编码的码元以相同数目被分开，然后提

供给速率匹配块 231、232 和 233。第一速率匹配块 231 接收编码码元中的信息码元，并且按照预定重发模式重发接收的码元。第二和第三速率匹配块 232 和 233 接收编码码元中的奇偶码元，并且按原样输出接收的码元而没有重发。

5 3. 用于重发的参数确定

如上所述，用于各速率匹配块的重发模式可以相同或不同。即，在各速率匹配块中使用的码元重发模式和重发码元数目能够被不同地确定。如果从各重发速率匹配块输出的码元数 N_i 不同地设定，由各速率匹配块重发的码元数将得到不同地确定。此外，通过改变重发模式确定参数‘a’和‘b’，
10 由各速率匹配块重发的码元模式能够相同或不同地确定。即，虽然具有单个结构，按照本发明的速率匹配设备能够不同地确定各参数诸如输入码元数、输出码元数、要被重发的码元数和重发模式确定参数。

下面表 4 通过举例示出了各种情况的参数。在此，编码速率假定是 $R = 1/3$ 。因此，提供三个速率匹配块，并且各速率匹配块分别接收相同数目的码元，即 $N_c = N_{cs}/3$ 个码元。在此，速率匹配块分别接收由编码码元数目乘以编码速率确定的相同数目的码元。然而，应注意，本发明也可应用到速率匹配块分别接收不同数目码元（即，小于通过将一帧中的编码码元数目乘以编码速率确定的数目的码元或大于通过将一帧中的编码码元数目乘以编码速率确定的数目的码元）的情况。在下面描述中，RMB1、RMB2 和 RMB3 分
15 别表示第一到第三速率匹配块。
20

[表 4]

情 况	RMB1				RMB2				RMB3			
	N_c	N_i	a	b	N_c	N_i	a	B	N_c	N_i	a	b
1	$N_{cs}/3$	$N_{is} - 2N_{cs}/3$	2	1	$N_{cs}/3$	$N_{is}/3$	NA	NA	$N_{cs}/3$	$N_{is}/3$	NA	NA
2	$N_{cs}/3$	$N_{is} - 2N_{cs}/3$	p	q	$N_{cs}/3$	$N_{is}/3$	NA	NA	$N_{cs}/3$	$N_{is}/3$	NA	NA
3	$N_{cs}/3$	N_{is}/p	s	t	$N_{cs}/3$	N_{is}/q	s	t	$N_{cs}/3$	N_{is}/r	s	t
4	$N_{cs}/3$	N_{is}/p	s	t	$N_{cs}/3$	$N_{is}/3$	u	v	$N_{cs}/3$	$N_{is}/3$	w	x

在表 4 中，RMB1、RMB2 和 RMB3 表示速率匹配块，并且 p、q、r、s、

t 、 w 和 x 是给定整数。NA(Not Available, 无效)表示输入码元没有重发按原样输出, 参数 ‘a’ 和 ‘b’ 可设定到任何值。在此, 参数 ‘a’ 和 ‘b’ 是正数。此外, 示出了输入码元被重发以执行速率匹配从而输入码元数小于或等于输出码元数(即, $N_{cs} \leq N_{is}$)的情况。将参照每个情况。

5 情况 1, 在系统重发中, 信息码元被重发, 但是奇偶码元不重发。重发模式确定参数设定到 $a=2$ 和 $b=1$ 。

情况 2: 在系统重发中, 信息码元被重发, 但是奇偶码元不重发。重发模式确定参数设定到 $a=p$ 和 $b=q$ 。

当如图 10 所示只有快速编码信息码元被重发时, 能够使用情况 1 和情
10 况 2。

情况 3: 信息码元和奇偶码元均被重发, 并且对于所有 RMB1、RMB2 和 RMB3 相同地确定重发模式。对于 RMB1、RMB2 和 RMB3 重发码元数相等。

情况 4: 信息码元和奇偶码元均被重发, 并且对于所有或某些 RMB1、
15 RMB2 和 RMB3 不同地确定重发模式。对于 RMB2 和 RMB3 重发码元数相等。

表 5 表示重发模式根据参数 ‘a’ 的变化发生的变化。表 5 中假设 $N_c=8$, $N_i=10$, $y=N_i-N_c=10-8=2$, $b=1$ 。根据重发模式重发的码元表示为 ‘()’。

[表 5]

情况	A	输入码元	输出码元
情况 1	1	12345678	(11)23(44)5678
	2	12345678	1(22)345(66)78
	5	12345678	(11)234(55)678
	10	12345678	(11)234(55)678
	100	12345678	(11)234(55)678

20

从表 5 中注意到能够通过固定 ‘b’ 到 ‘1’, 并且设定 ‘a’ 到不同值, 获得各种重发模式。当然, 也能够通过改变参数 ‘b’ 获得更多不同的穿孔模式。此外, 能够通过设定参数 ‘b’ 到 1 并且使用满足下面等式 2 的值作为参数 ‘a’ 总是重发第一码元。因此, 为了满足条件 3D, 参数 ‘a’ 应该

设定到等式 2 的范围内的值。

$$A > [Nc/y] \dots \dots \dots (2)$$

此处, $[Nc/y]$ 是小于或等于 Nc/y 的最大整数。

在等式 2 中, 对于 $Nc=8$ 和 $y=2$, $Nc/y=8/2=4$ 。因此, 如果 ‘a’ 具有大
5 于 4 的值, 第一码元将重发。

为了满足条件 5D, 尾位应该重发。为此, Nc 应该设定到给其添加上尾
位数确定的一个值。即, 如果输入码元数 Nc 设定到 $Nc + NT$, 此处 NT 表
示尾位数, 用于信息码元的尾位将总是被重发, 于是满足条件 5D。换言之,
对于重发, 甚至尾位也进入速率匹配块并且被考虑重发。

10 4、通过重发的速率匹配算法

图 11 示出了按照本发明实施例通过重发进行速率匹配的过程。根据示
于下表 6 的速率匹配算法执行该过程。在表 6 中, “ $So=\{d1, d2, \dots, dNc\}$ ” 表
示为速率匹配输入的码元, 即, 为了速率匹配以帧为单位输入的码元, 并且
15 一共由 Nc 个码元组成。偏移参数 $S(k)$ 是在该算法中使用的初始值, 并且当
本发明的速率匹配设备用在数字通信系统的下行链路中时(即, 当对要从基
站发送到移动台的编码码元执行速率匹配时), 恒定地设定到 ‘0’。
‘m’ 表示输入用于速率匹配的码元的阶数, 并且具有 1、2、3\dots、 Nc 阶。从表 3 中
注意到, 能够改变包括输入码元数 Nc 、输出码元数 Ni 和重发模式确定参数
‘a’ 和 ‘b’ 的参数。例如, 这些参数能够如表 4 中所示改变。按照编码速
率 R , 输入码元数 Nc 能够确定为除了 $Ncs/3$ 之外的值。图 11 对应于表 6 的
20 算法应用到数字通信系统的下行链路即 $S(k)=0$ 的情况。

[表 6]

表示:

$So=\{d1, d2, \dots, dNc\}=Nc$ 数据位组

速率匹配规则如下:

如果执行重发

$$y=Nc-Ni$$

$e=(2*S(k)*y+bNc)mod\ aNc \rightarrow$ 当前的和希望的重发比率之间的初始误
差(下行链路: $S=0$)

if $e=0$ then $e=aNc$

$$m=1$$

→当前位的索引

```

do while m<=Nc
    e=e-a*y      →更新误差
    do while e<=0 then →检验位数 m 是否应该被重发
        repeat bit m from set So
        e=e+a*Nc  →更新误差
    end do
    m=m+1      →下个位
end do
end if

```

当使用表 6 的算法时，提供了下列优点。

第一，能够可变地重发帧单位的编码码元(或代码字码元)。

第二，能够通过调节参数 Nc、Ni、a 和 b 产生各种重发模式。

第三，能够将每个速率匹配块的复杂度和计算时间减少 1/R。这是因为

5 如果使用多个速率匹配块，与使用一个速率匹配块的情况相比，将减少要由
每个速率匹配块重发的码元数目。例如，如使用一个速率匹配块的情况相比，
可由每个速率匹配块重发的码元数目能够减少所述编码速率 R 的量。

参照图 11，在步骤 1101 中，包括输入码元数 Nc、输出码元数 Ni 和重
发模式确定参数 ‘a’ 和 ‘b’ 的所有各类参数被初始化用于速率匹配处理。

10 当通过参数初始化确定 Nc 和 Ni 时，在步骤 1102 中，要重发的码元数目由
 $y=Nc-Ni$ 确定。在步骤 1103 中，计算当前和希望的重发比率之间的初速误
差值 ‘e’。初始误差值由 $e=b*Nc \bmod a*Nc$ 确定。

接下来，在步骤 1104 中，表示输入码元阶数的 ‘m’ 设定到 ‘1’ ($m=1$)。
此后，在步骤 1105 到 1109 中，从开始码元检查各码元确定是否它们应该被
15 穿孔。如果在步骤 1107 中确定计算的误差值 ‘e’ 小于或等于 ‘0’，在步骤
1108 中，相应码元被重发，然后误差值由 $e=e+a*Nc$ 更新。否则，如果在步
骤 1107 中确定计算的误差值 ‘e’ 大于 ‘0’，不执行重发。顺序接收编码码
元、确定是否对接收的码元执行重发、并且相应地执行重发的操作被重复执
行，一直到在步骤 1105 中确定一帧中的所有码元被完全接收。在重发过程
20 中，在步骤 1106，由 $e=e-a*y$ 更新误差值。

如上所述，本发明的数据通信系统使用单个结构均能够对用非系统码信
道编码的码元和用系统码进行信道编码的码元执行速率匹配。因此，支持非

系统码和系统码二者的数据通信系统能够有选择地速率匹配用非系统码信道编码的码元或用系统码信道编码的码元，从而增加数据传输效率和改善系统性能。

本发明有下列优点。

5 第一，能够通过调整速率匹配块的参数任意设定穿孔/重发模式，并且通过简单调整参数能够满足当速率匹配快速编码码元时应该考虑的所有条件。

第二，能够通过使用相同的算法实现按照编码速率 R 的所有速率匹配块，并且所述速率匹配块结构简单。

10 第三，使用卷积码和快速码二种码的一个系统，使用单个速率匹配设备而不是使用不同的速率匹配设备，通过简单设定不同初始参数，能够支持卷积码和快速码两种码。

第四，不需要按照卷积码或快速码不同地实现速率匹配块。

第五，通过设定输入码元数为通过从输入码元数添加尾位数确定的一个值以便重发尾位，当使用 SOVA 解码器或由于没有重发尾位性能将下降时，该新颖的速率匹配设备是有用的。通过设定输入码元数为通过给没有尾位的数添加尾位数确定的值从而重发尾位，当使用 SOVA 解码器或由于没有重发尾位性能将下降时，该新颖的速率匹配设备是有用的。

通过设定输入码元数为通过从输入码元数添加尾位数确定的一个值以便重发尾位，当使用 SOVA 解码器或由于没有重发尾位性能将下降时，该新颖的速率匹配设备是有用的。

第六，通过设定穿孔模式确定参数 ‘ b ’ 为 ‘1’ 和设定参数 ‘ a ’ 为一特定范围内的值，能够防止一帧中的第一码元被穿孔。此外，通过设定穿孔模式确定参数 ‘ b ’ 为 ‘1’ 和设定参数 ‘ a ’ 为一特定范围内的值，能够重 25 发一帧中的第一码元。

虽然参照特定的优选实施例展示了本发明，本领域技术人员应理解，可以对其进行形式和细节上的各种变化而不脱离由所附权利要求限定的本发明的实质和范围。

说 明 书 附 图

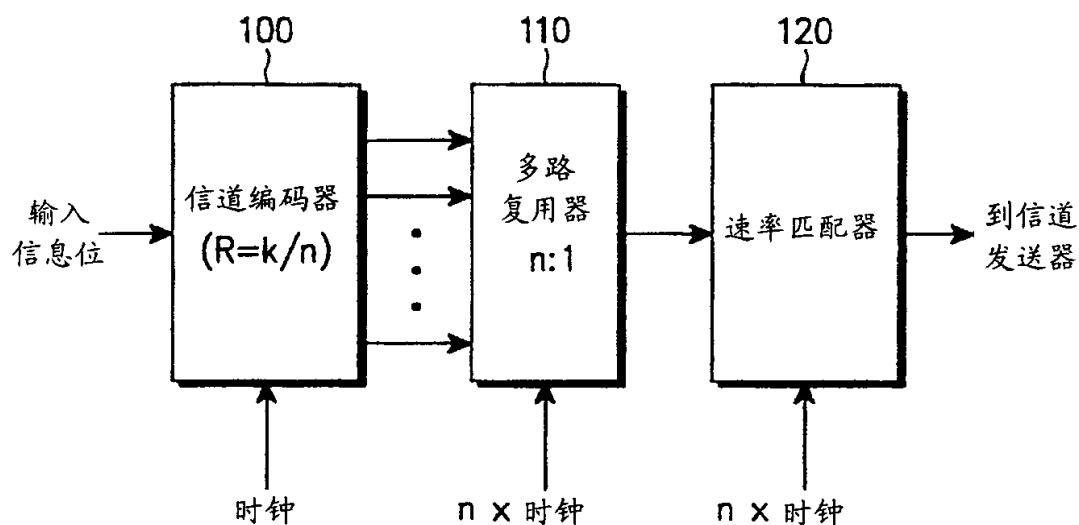


图 1

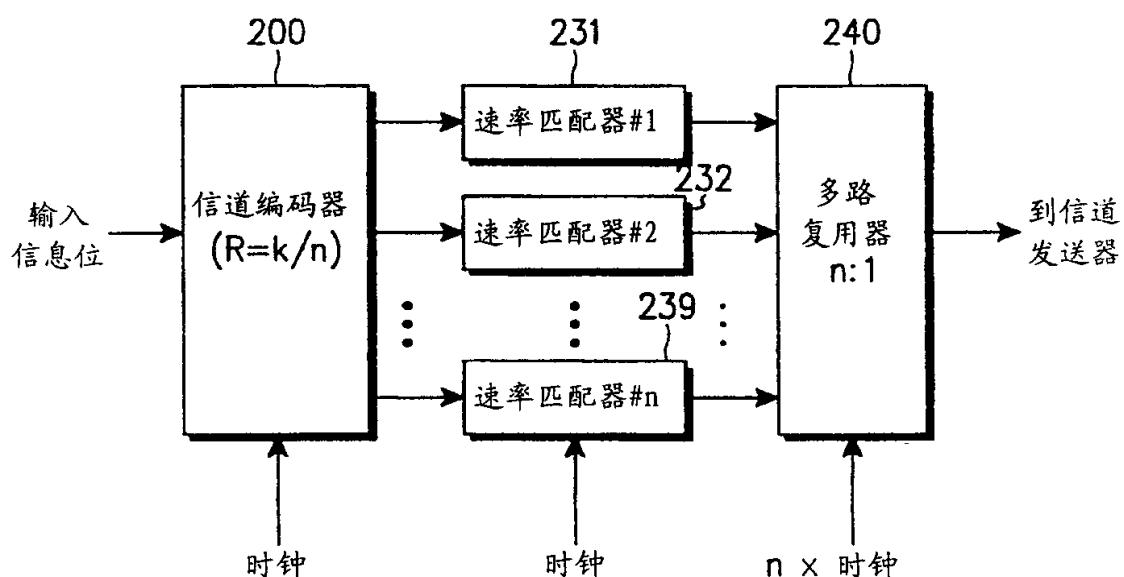


图 2

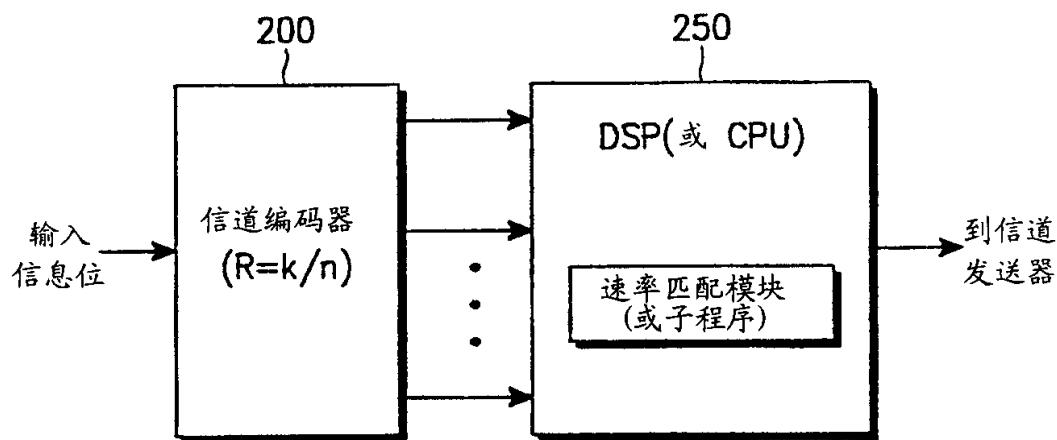


图 3

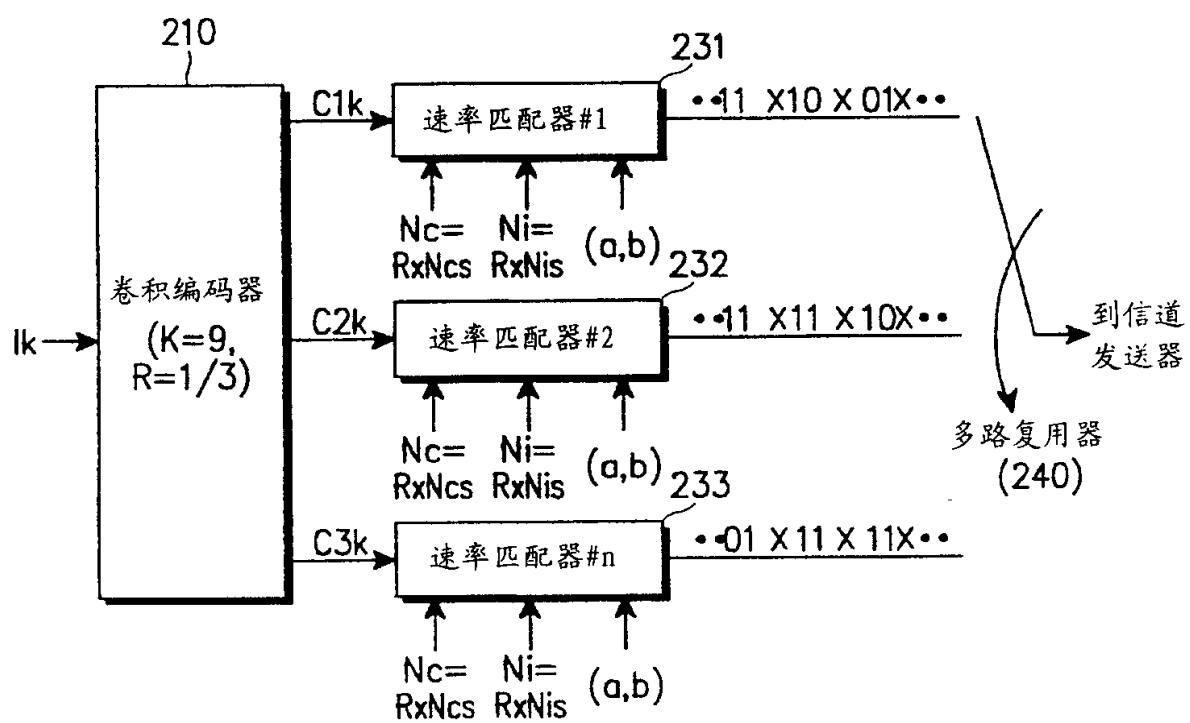


图 4

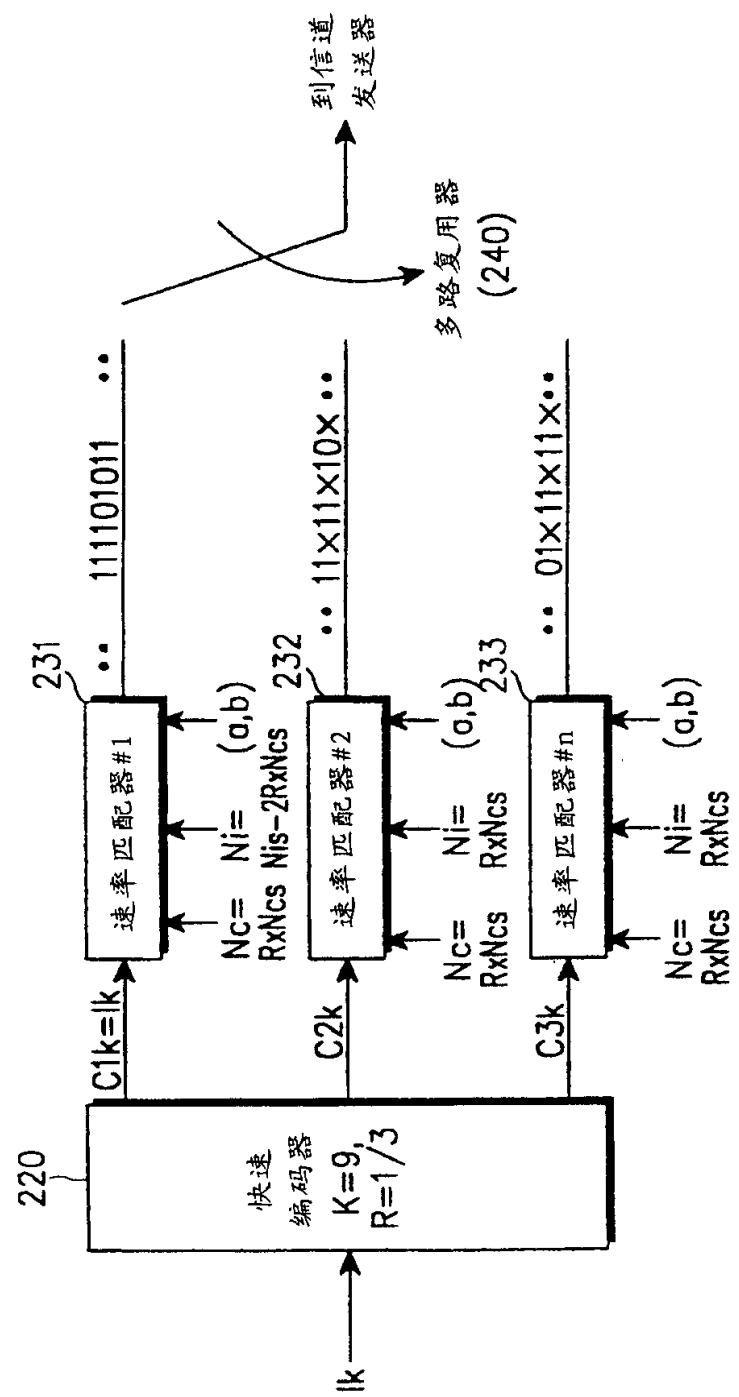


图 5

01-03-06

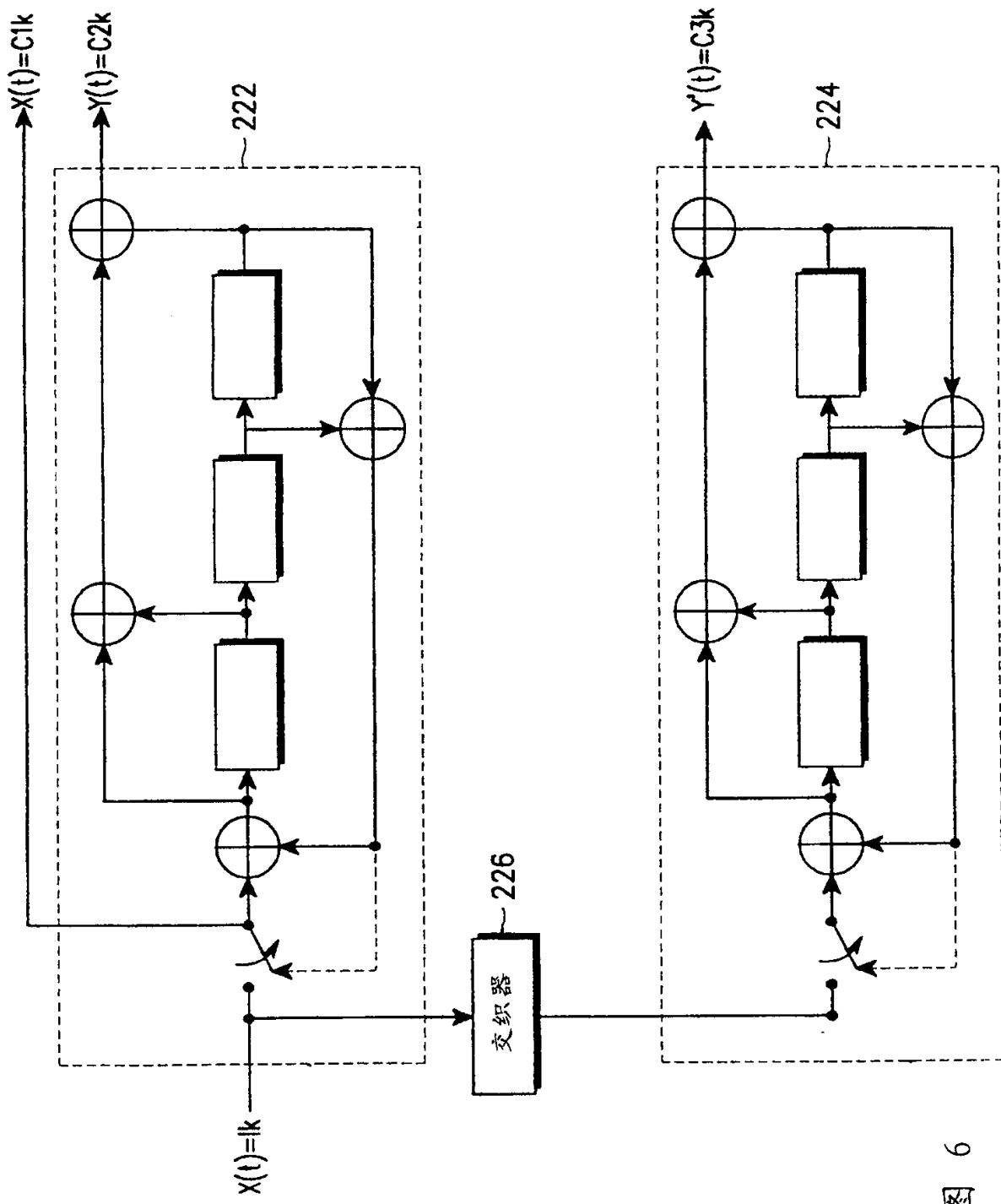


图 6

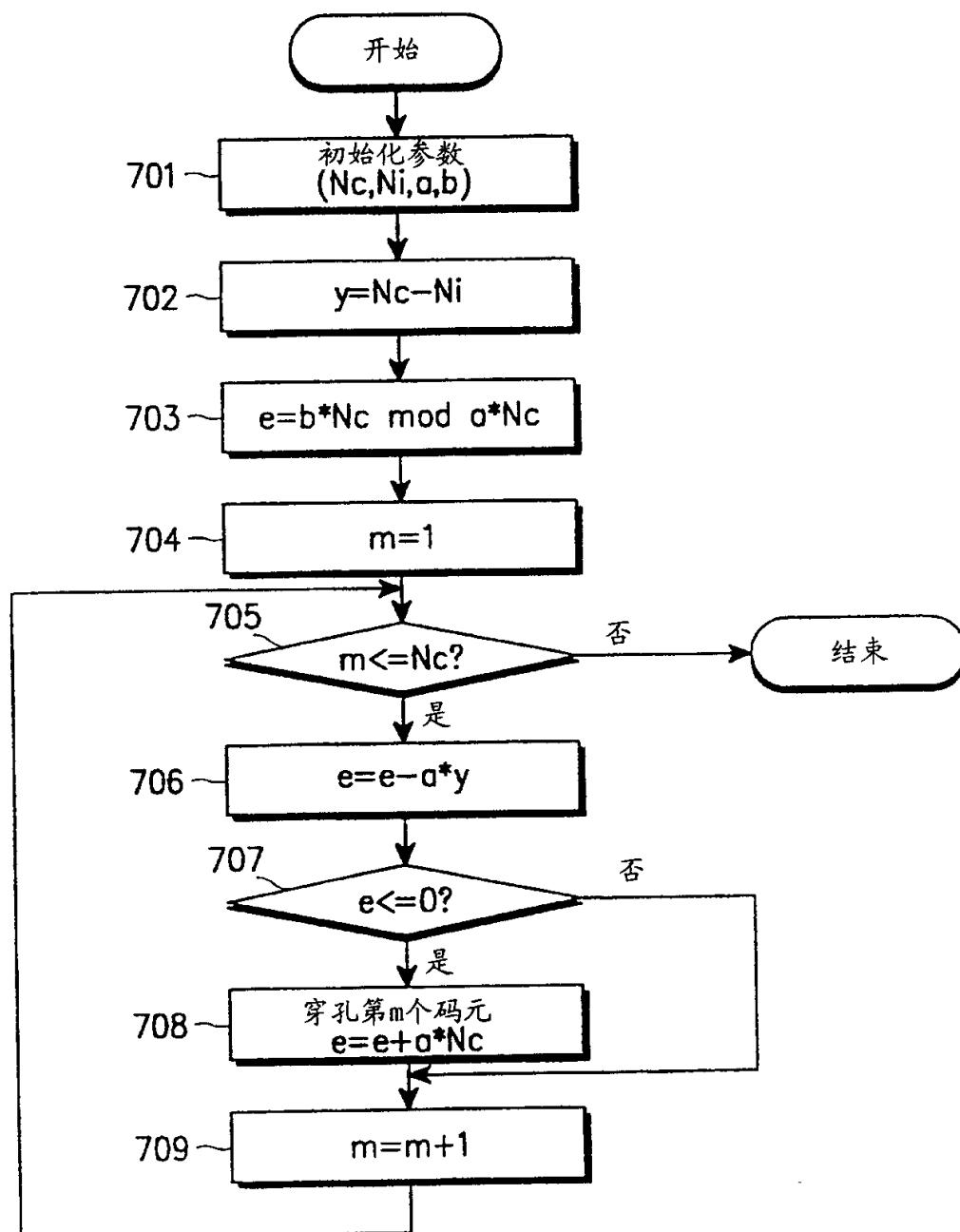


图 7

01·03·06

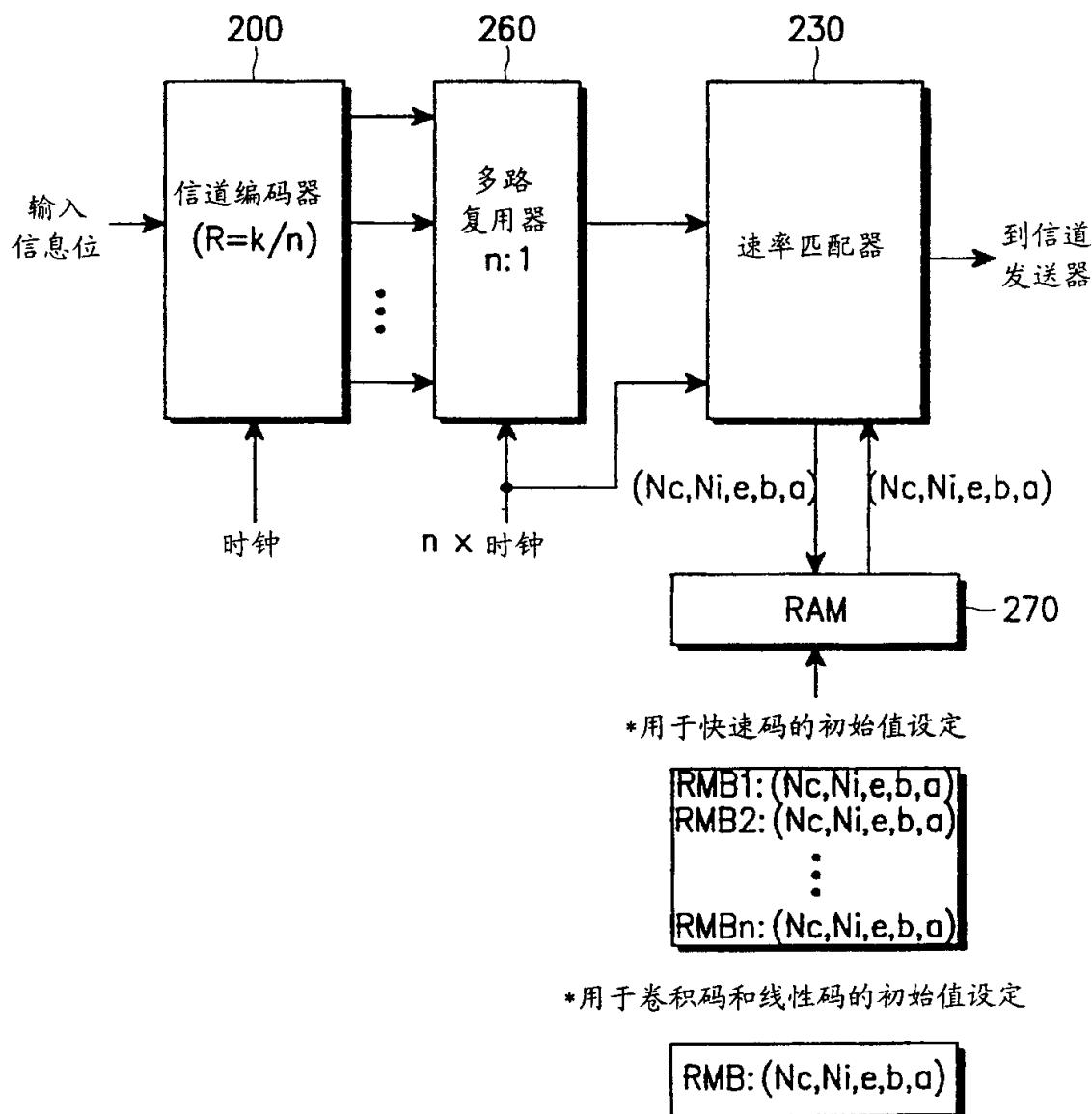


图 8

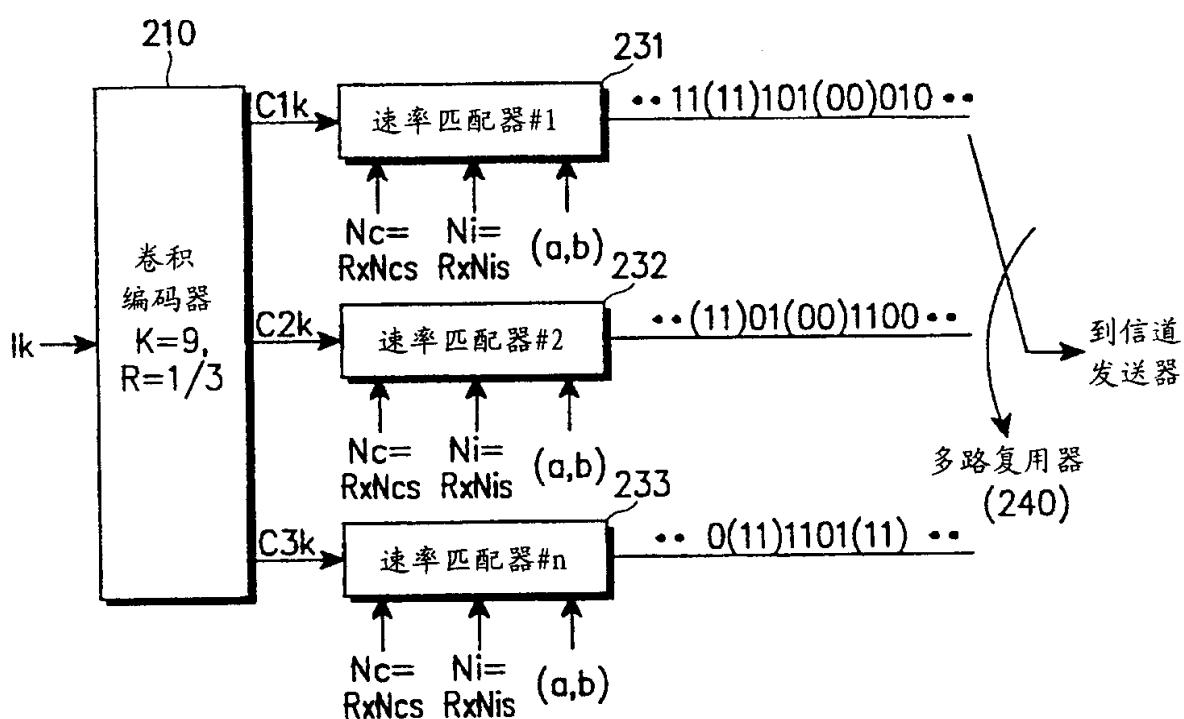


图 9

01·03·06

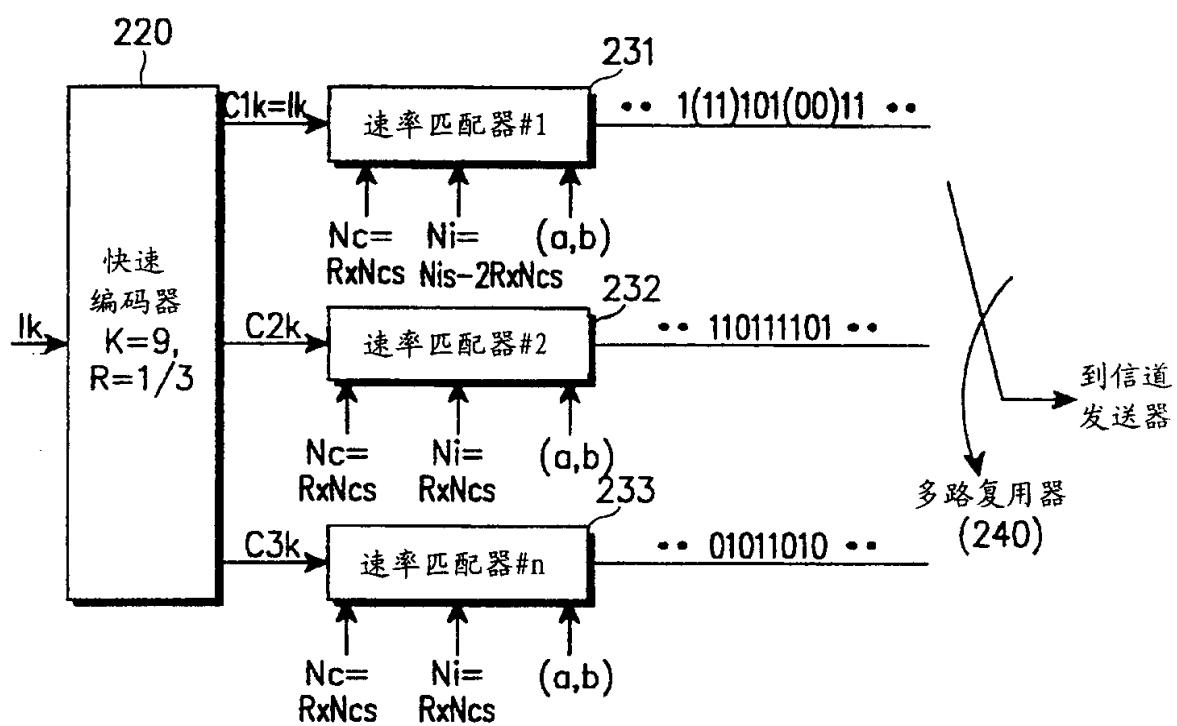


图 10

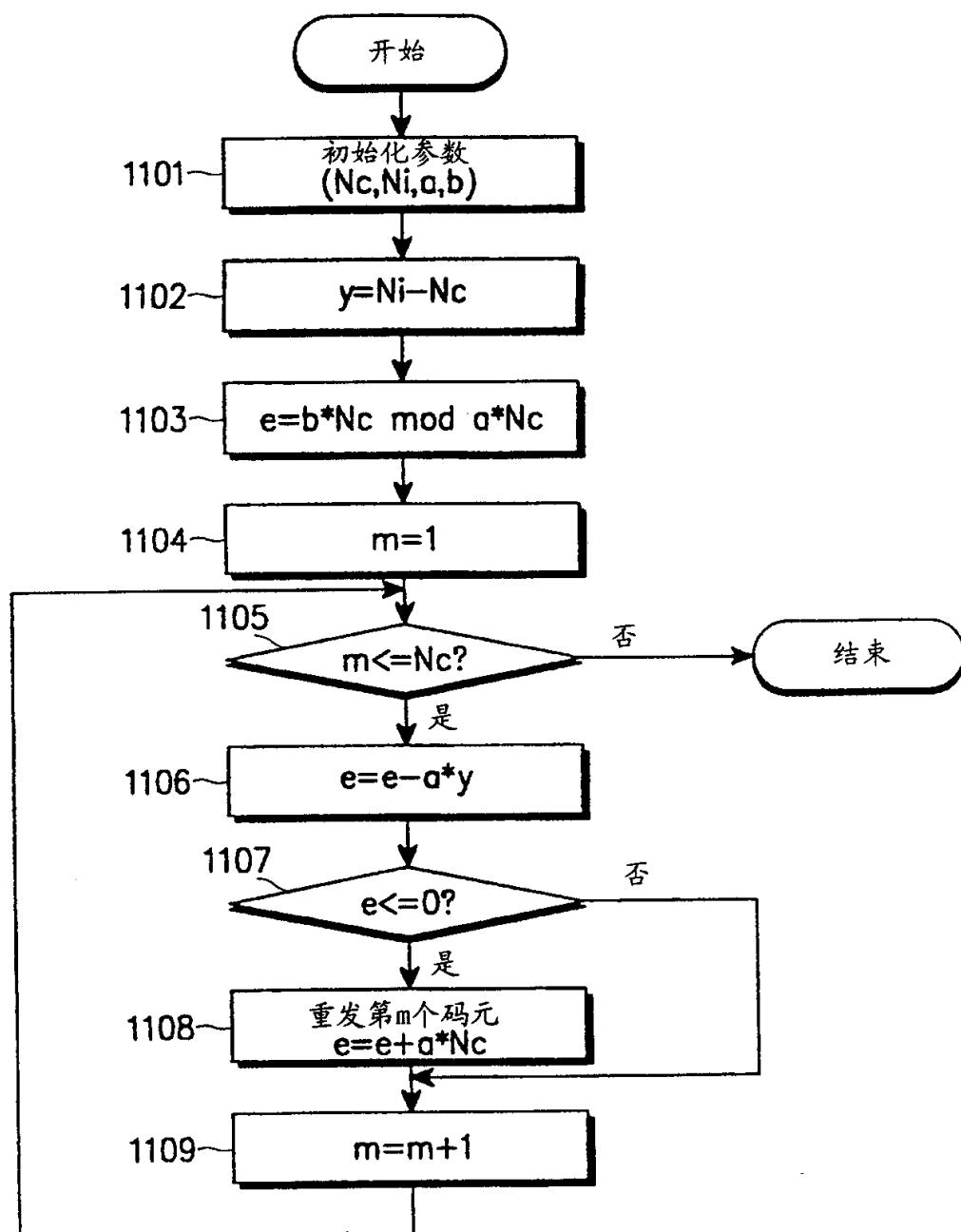


图 11