



(12) 发明专利

(10) 授权公告号 CN 110825155 B

(45) 授权公告日 2021.02.26

(21) 申请号 201911246767.1

审查员 盛艳燕

(22) 申请日 2019.12.06

(65) 同一申请的已公布的文献号

申请公布号 CN 110825155 A

(43) 申请公布日 2020.02.21

(73) 专利权人 思瑞浦微电子科技(苏州)股份有限公司

地址 215123 江苏省苏州市苏州工业园区
星湖街328号创意产业园2-B304-1

(72) 发明人 李海波 王永攀

(74) 专利代理机构 苏州三英知识产权代理有限公司 32412

代理人 周仁青

(51) Int.Cl.

G05F 1/567 (2006.01)

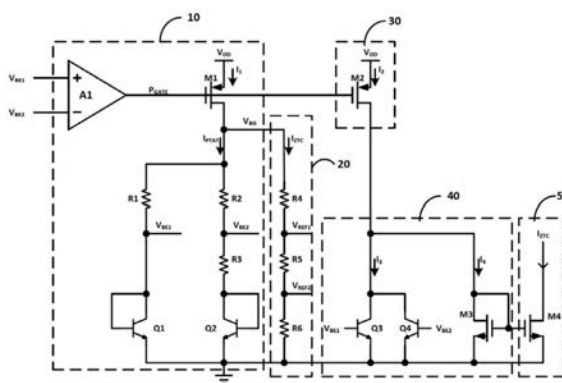
权利要求书1页 说明书5页 附图2页

(54) 发明名称

零温度系数参考电压及电流源产生电路

(57) 摘要

本发明揭示了一种零温度系数参考电压及电流源产生电路,所述电路包括:参考电压产生单元,用于产生零温度系数的参考电压 V_{BG} ,包括运放、MOS管M1、若干NPN晶体管及电阻;电流源产生单元,用于产生零温度系数的电流源 I_{ZTC} ,包括与MOS管M1相连且串联设置的若干电阻单元;第一电流复制单元,用于复制MOS管M1中的电流;第二电流复制单元,与第一电流复制单元相连,用于复制第一支路和第二支路中的电流;电流源输出单元,与第二电流复制单元并联且与第一电流复制单元相连,用于输出零温度系数的电流 I_{ZTC} 。本发明的电路只需一个运放即可产生零温度系数参考电压及电流源,且电路架构简单,减小了消耗面积,降低了整体电路的成本。



1. 一种零温度系数参考电压及电流源产生电路,其特征在于,所述电路包括:

参考电压产生单元,用于产生零温度系数的参考电压 V_{BG} ,包括运放、MOS管M1、及与MOS管M1相连且并联设置的第一支路和第二支路,第一支路和第二支路分别包括若干NPN晶体管及电阻;

电流源产生单元,用于产生零温度系数的电流 I_{ZTC} ,包括与MOS管M1相连且串联设置的若干电阻单元,所述电流源产生单元包括一个或多个串联设置的电阻单元,每个电阻单元为多晶硅电阻;

第一电流复制单元,用于复制MOS管M1中的电流;

第二电流复制单元,与第一电流复制单元相连,用于复制第一支路和第二支路中的电流;

电流源输出单元,与第二电流复制单元并联且与第一电流复制单元相连,用于输出零温度系数的电流 I_{ZTC} 。

2. 根据权利要求1所述的零温度系数参考电压及电流源产生电路,其特征在于,所述MOS管M1的源极与电源电压 V_{DD} 相连,栅极与运放的输出端相连,漏极与第一支路、第二支路及电流源产生单元相连。

3. 根据权利要求1所述的零温度系数参考电压及电流源产生电路,其特征在于,所述参考电压产生单元中,第一支路包括串联设置于MOS管M1的漏极和地电位之间的电阻R1及第一NPN晶体管,第二支路包括串联设置于MOS管M1的漏极和地电位之间的电阻R2、R3及第二NPN晶体管,电阻R1和第一NPN晶体管之间的电压 V_{BE1} 及电阻R2和R3之间的电压 V_{BE2} 分别为运放的两个输入信号。

4. 根据权利要求3所述的零温度系数参考电压及电流源产生电路,其特征在于,所述第一NPN晶体管为一个或多个NPN晶体管Q1,第二NPN晶体管为多个NPN晶体管Q2,且NPN晶体管Q2的个数大于NPN晶体管Q1的个数。

5. 根据权利要求1所述的零温度系数参考电压及电流源产生电路,其特征在于,所述第一电流复制单元包括与MOS管M1共栅连接的MOS管M2,MOS管M1和M2构成电流镜,MOS管M2的源极与电源电压 V_{DD} 相连,漏极与第二电流复制单元和电流源输出单元相连。

6. 根据权利要求1所述的零温度系数参考电压及电流源产生电路,其特征在于,所述第二电流复制单元包括并联设置的第三NPN晶体管和第四NPN晶体管,第三NPN晶体管和第一NPN晶体管、第四NPN晶体管和第二NPN晶体管分别构成电流镜。

7. 根据权利要求6所述的零温度系数参考电压及电流源产生电路,其特征在于,所述第三NPN晶体管包括若干NPN晶体管Q3,第四NPN晶体管包括若干NPN晶体管Q4,且NPN晶体管Q3的个数等于NPN晶体管Q4的个数。

8. 根据权利要求7所述的零温度系数参考电压及电流源产生电路,其特征在于,所述电流源输出单元包括MOS管M3,MOS管M3的漏极与MOS管M2的漏极相连,源极与地电位相连,MOS管M3中的电流为零温度系数的电流 I_{ZTC} 。

9. 根据权利要求8所述的零温度系数参考电压及电流源产生电路,其特征在于,所述电流源输出单元还包括与MOS管M3共栅连接的MOS管M4,MOS管M4和MOS管M3构成电流镜,以复制MOS管M3中零温度系数的电流 I_{ZTC} 并输出。

零温度系数参考电压及电流源产生电路

技术领域

[0001] 本发明属于电路设计技术领域,具体涉及一种零温度系数参考电压及电流源产生电路。

背景技术

[0002] 模拟电路应用中常需要一个能够不受电源电压以及温度变化影响的稳定参考电压,以提升整体电路的良率、可靠度及精确度,此电路称之为“带隙基准电路(Bandgap Reference Circuit)”,它提供一参考电压以利于监督电源或是其他电路的操作正确性等,是一应用极为广泛且重要的电路。另外,基于零温度系数的带隙参考电压电路能够进一步提供零温度系数的电流源。

[0003] 现有技术中零温度系数参考电压及电流源产生电路参阅图1所示,其包括:

[0004] 参考电压产生单元,包括运放A1、MOS管PM1、NPN晶体管Q1和Q2、电阻R1~R3,参考电压产生单元用于产生零温度系数的参考电压 V_{BG} ;

[0005] MOS管PM2,与MOS管PM1组成第一电流镜,用于复制MOS管PM1中的电流 I_{PTAT} ;

[0006] 电流源产生单元,包括运放A2、MOS管PM3、电阻R4~R6,电流源产生单元用于产生零温度系数的电流源 I_{ZTC} ;

[0007] MOS管PM4,与MOS管PM3组成第二电流镜,用于复制MOS管PM3中的电流 I_{ZTC} 并输出。

[0008] 本实施例中的运放A2将 V_{BG} 电压加到电阻串R4~R6之上,电阻R4~R6中的电流通过第二电流镜镜像输出,其中:

[0009] $V_{REF1} = V_{BG} * (R5 + R6) / (R4 + R5 + R6)$;

[0010] $V_{REF2} = V_{BG} * R6 / (R4 + R5 + R6)$;

[0011] $I_{ZTC} = V_{BG} / (R4 + R5 + R6)$ 。

[0012] 当电阻采用多晶硅电阻时,半导体工艺中多晶硅电阻的温度系数很小,所以电流 I_{ZTC} 接近零温度系数。

[0013] 现有技术零温度系数参考电压及电流源产生电路中包括两个运放,运放会占用较大消耗面积,增加了整体电路的成本。

[0014] 因此,针对上述技术问题,有必要提供一种零温度系数参考电压及电流源产生电路。

发明内容

[0015] 本发明的目的在于提供一种零温度系数参考电压及电流源产生电路,以产生零温度系数参考电压及电流源。

[0016] 为了实现上述目的,本发明一实施例提供的技术方案如下:

[0017] 一种零温度系数参考电压及电流源产生电路,所述电路包括:

[0018] 参考电压产生单元,用于产生零温度系数的参考电压 V_{BG} ,包括运放、MOS管M1、及与MOS管M1相连且并联设置的第一支路和第二支路,第一支路和第二支路分别包括若干NPN晶

体管及电阻；

[0019] 电流源产生单元,用于产生零温度系数的电流源 I_{ZTC} ,包括与MOS管M1相连且串联设置的若干电阻单元；

[0020] 第一电流复制单元,用于复制MOS管M1中的电流；

[0021] 第二电流复制单元,与第一电流复制单元相连,用于复制第一支路和第二支路中的电流；

[0022] 电流源输出单元,与第二电流复制单元并联且与第一电流复制单元相连,用于输出零温度系数的电流源 I_{ZTC} 。

[0023] 一实施例中,所述MOS管M1的源极与电源电压 V_{DD} 相连,栅极与运放的输出端相连,漏极与第一支路、第二支路及电流源产生单元相连。

[0024] 一实施例中,所述参考电压产生单元中,第一支路包括串联设置于MOS管M1的漏极和地电位之间的电阻R1及第一NPN晶体管,第二支路包括串联设置于MOS管M1的漏极和地电位之间的电阻R2、R3及第二NPN晶体管,电阻R1和第一NPN晶体管之间的电压 V_{BE1} 及电阻R2和R3之间的电压 V_{BE2} 分别为运放的两个输入信号。

[0025] 一实施例中,所述第一NPN晶体管为一个或多个NPN晶体管Q1,第二NPN晶体管为多个NPN晶体管Q2,且NPN晶体管Q2的个数大于NPN晶体管Q1的个数。

[0026] 一实施例中,所述电流源产生单元包括一个或多个串联设置的电阻单元,每个电阻单元为多晶硅电阻、正温度系数电阻、负温度系数电阻中的一个或多个的组合。

[0027] 一实施例中,所述第一电流复制单元包括与MOS管M1共栅连接的MOS管M2,MOS管M1和M2构成电流镜,MOS管M2的源极与电源电压 V_{DD} 相连,漏极与第二电流复制单元和电流源输出单元相连。

[0028] 一实施例中,所述第二电流复制单元包括并联设置的第三NPN晶体管和第四NPN晶体管,第三NPN晶体管和第一NPN晶体管、第四晶体管和第二NPN晶体管分别构成电流镜。

[0029] 一实施例中,所述第三NPN晶体管包括若干NPN晶体管Q3,第四NPN晶体管包括若干NPN晶体管Q4,且NPN晶体管Q3的个数等于NPN晶体管Q4的个数。

[0030] 一实施例中,所述电流源输出单元包括MOS管M3,MOS管M3的漏极与MOS管M2的漏极相连,源极与地电位相连,MOS管M3中的电流为零温度系数的电流 I_{ZTC} 。

[0031] 一实施例中,所述电流源输出单元还包括与MOS管M3共栅连接的MOS管M4,MOS管M4和MOS管M3构成电流镜,以复制MOS管M3中零温度系数的电流 I_{ZTC} 并输出。

[0032] 与现有技术相比,本发明具有以下优点:

[0033] 本发明的电路只需一个运放即可产生零温度系数参考电压及电流源,且电路架构简单,减小了消耗面积,降低了整体电路的成本。

附图说明

[0034] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明中记载的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0035] 图1为现有技术中零温度系数参考电压及电流源产生电路的电路原理图；

[0036] 图2为本发明一具体实施例中零温度系数参考电压及电流源产生电路的电路原理图。

具体实施方式

[0037] 以下将结合附图所示的各实施方式对本发明进行详细描述。但该等实施方式并不限制本发明,本领域的普通技术人员根据该等实施方式所做出的结构、方法、或功能上的变换均包含在本发明的保护范围内。

[0038] 并且,应当理解的是尽管术语第一、第二等在本文中可以被用于描述各种元件或结构,但是这些被描述对象不应受到这些术语的限制。这些术语仅用于将这些描述对象彼此区分开。例如,第一电流复制单元可以被称为第二电流复制单元,并且类似地第二电流复制单元也可以被称为第一电流复制单元,这并不背离本申请的保护范围。

[0039] 本发明公开了一种零温度系数参考电压及电流源产生电路,包括:

[0040] 参考电压产生单元,用于产生零温度系数的参考电压 V_{BG} ,包括运放、MOS管M1、及与MOS管M1相连且并联设置的第一支路和第二支路,M1为PMOS管,第一支路和第二支路分别包括若干NPN晶体管及电阻;

[0041] 电流源产生单元,用于产生零温度系数的电流源 I_{ZTC} ,包括与MOS管M1相连且串联设置的若干电阻单元;

[0042] 第一电流复制单元,用于复制MOS管M1中的电流;

[0043] 第二电流复制单元,与第一电流复制单元相连,用于复制第一支路和第二支路中的电流;

[0044] 电流源输出单元,与第二电流复制单元并联且与第一电流复制单元相连,用于输出零温度系数的电流 I_{ZTC} 。

[0045] 参图2所示为本发明一具体实施例中的零温度系数参考电压及电流源产生电路,包括:

[0046] 参考电压产生单元10,用于产生零温度系数的参考电压 V_{BG} ,其包括运放、MOS管M1、及与MOS管M1相连且并联设置的第一支路和第二支路,第一支路和第二支路分别包括若干NPN晶体管及电阻;

[0047] 电流源产生单元20,用于产生零温度系数的电流源 I_{ZTC} ,包括与MOS管M1相连且串联设置的若干电阻单元;

[0048] 第一电流复制单元30,用于复制MOS管M1中的电流;

[0049] 第二电流复制单元40,与第一电流复制单元相连,用于复制第一支路和第二支路中的电流;

[0050] 电流源输出单元50,与第二电流复制单元并联且与第一电流复制单元相连,用于输出零温度系数的电流 I_{ZTC} 。

[0051] 以下结合各单元对本实施例作进一步说明。

[0052] 参考电压产生单元10包括运放A1、MOS管M1、及与MOS管M1相连且并联设置的第一支路和第二支路,其中,运放A1的输出端与MOS管M1的栅极相连,MOS管M1的源极与电源电压 V_{DD} 相连,漏极与第一支路、第二支路及电流源产生单元20相连。

[0053] 具体地,第一支路包括串联设置于MOS管M1的漏极和地电位之间的电阻R1及第一

NPN晶体管,第二支路包括串联设置于MOS管M1的漏极和地电位之间的电阻R2、R3及第二NPN晶体管,第一NPN晶体管的基极和集电极均与电阻R1相连,第二NPN晶体管的基极和集电极均与电阻R3相连,第一NPN晶体管和第二NPN晶体管发射极均接地。

[0054] 其中,第一NPN晶体管为一个或多个NPN晶体管Q1,第二NPN晶体管为多个并联设置的NPN晶体管Q2。进一步地,NPN晶体管Q2的个数大于NPN晶体管Q1的个数,如本实施例中NPN晶体管Q1的个数 $m=1$,NPN晶体管Q2的个数 $m=8$ 。

[0055] 电阻R1和第一NPN晶体管之间的电压 V_{BE1} 及电阻R2和R3之间的电压 V_{BE2} 分别为运放A1的两个输入信号。

[0056] 参考电压产生单元10产生的电压 V_{BG} 为零温度系数,第一支路和第二支路的总电流 I_{PTAT} 为正温度系数。

[0057] 电流源产生单元20包括一个或多个串联设置的电阻单元,每个电阻单元为多晶硅电阻、正温度系数电阻、负温度系数电阻中的一个或多个的组合。

[0058] 具体地,本实施例中的电流源产生单元20包括三个串联设置的电阻R4、R5及R6,电阻R4、R5及R6均为多晶硅电阻,其温度系数很小,所以电阻串R4~R6中的电流 I_{ZTC} 近似于零温度系数。进一步地,还可以可以对电阻R4~R6的温度系数进行修调(trim),进一步减小温度系数。

[0059] 如果对电流 I_{ZTC} 的零温度系数有更高的要求,可以利用半导体工艺提供的正温度系数电阻和负温度系数电阻的进行组合,来代替单一种多晶硅电阻R4~R6,正温度系数电阻和负温度系数电阻能够相互抵消温度变化,得到温度系数更小的电流源。

[0060] 另外,本实施例中电阻R4和电阻R5之间电压为 V_{REF1} ,电阻R5和电阻R6之间电压为 V_{REF2} , V_{REF1} 和 V_{REF2} 也是零温度系数,可以作为零温度系数参考电压输出。

[0061] 第一电流复制单元30包括与MOS管M1共栅连接的MOS管M2,M2为PMOS管,MOS管M1和M2构成电流镜,用于复制MOS管M1中的电流,MOS管M2的源极与电源电压 V_{DD} 相连,漏极与第二电流复制单元和电流源输出单元相连。

[0062] MOS管M1中的电流 $I_1 = I_{PTAT} + I_{ZTC}$,M2和M1的宽长比为1:1,因此MOS管M2中的电流 $I_2 = I_1 = I_{PTAT} + I_{ZTC}$ 。

[0063] 第二电流复制单元40包括并联设置的第三NPN晶体管和第四NPN晶体管,第三NPN晶体管和第四NPN晶体管的基极分别与电压 V_{BE1} 和 V_{BE2} 相连,发射极均接地,集电极与MOS管M2的漏极相连。

[0064] 其中,第三NPN晶体管包括若干NPN晶体管Q3,第四NPN晶体管包括若干NPN晶体管Q4,NPN晶体管Q3的个数等于NPN晶体管Q4的个数,如本实施例中NPN晶体管Q3的个数 $m=1$,NPN晶体管Q4的个数 $m=1$ 。

[0065] 第三NPN晶体管和第一NPN晶体管、第四晶体管和第二NPN晶体管分别构成电流镜,因此,第二电流复制单元40中的电流 $I_3 = I_{PTAT}$ 。

[0066] 电流源输出单元50包括MOS管M3,M3为NMOS管,MOS管M3的漏极与MOS管M2的漏极相连,源极与地电位相连。

[0067] 由于 $I_1 = I_2$,因此, $I_{PTAT} + I_{ZTC} = I_3 + I_4$,再结合 $I_3 = I_{PTAT}$ 可知,MOS管M3中的电流 I_4 即零温度系数的电流 I_{ZTC} 。

[0068] 本实施例中的电流源输出单元50还与MOS管M3共栅连接的MOS管M4,M4为NMOS管,

MOS管M4和MOS管M3构成电流镜,且M3和M4的宽长比为1:1,MOS管M4可以复制MOS管M3中零温度系数的电流 I_{ZTC} 并输出共其他模块使用。

[0069] 上技术方案可以看出,本发明具有以下有益效果:

[0070] 本发明的电路只需一个运放即可产生零温度系数参考电压及电流源,且电路架构简单,减小了消耗面积,降低了整体电路的成本。

[0071] 对于本领域技术人员而言,显然本发明不限于上述示范性实施例的细节,而且在不背离本发明的精神或基本特征的情况下,能够以其他的具体形式实现本发明。因此,无论从哪一点来看,均应将实施例看作是示范性的,而且是非限制性的,本发明的范围由所附权利要求而不是上述说明限定,因此旨在将落在权利要求的等同要件的含义和范围内的所有变化囊括在本发明内。不应将权利要求中的任何附图标记视为限制所涉及的权利要求。

[0072] 此外,应当理解,虽然本说明书按照实施例加以描述,但并非每个实施例仅包含一个独立的技术方案,说明书的这种叙述方式仅仅是为清楚起见,本领域技术人员应当将说明书作为一个整体,各实施例中的技术方案也可以经适当组合,形成本领域技术人员可以理解的其他实施方式。

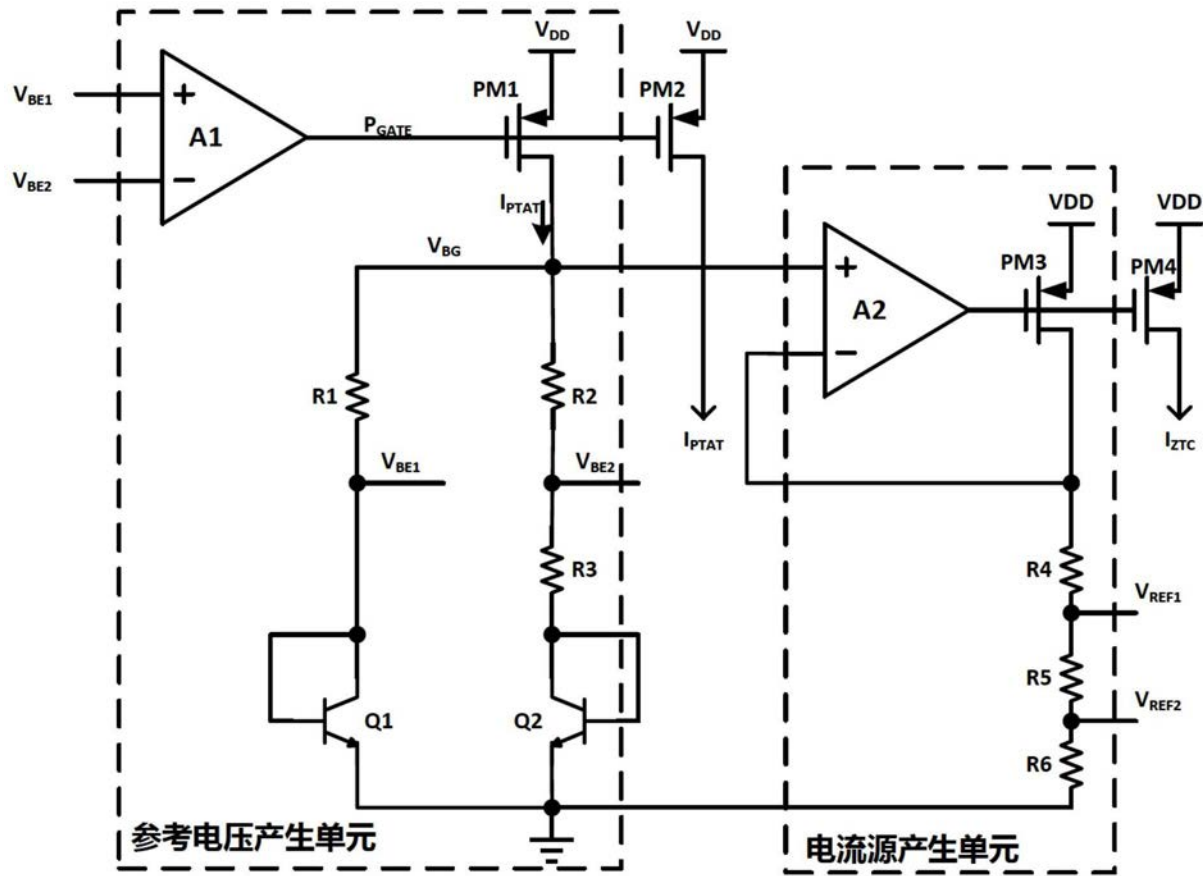


图1

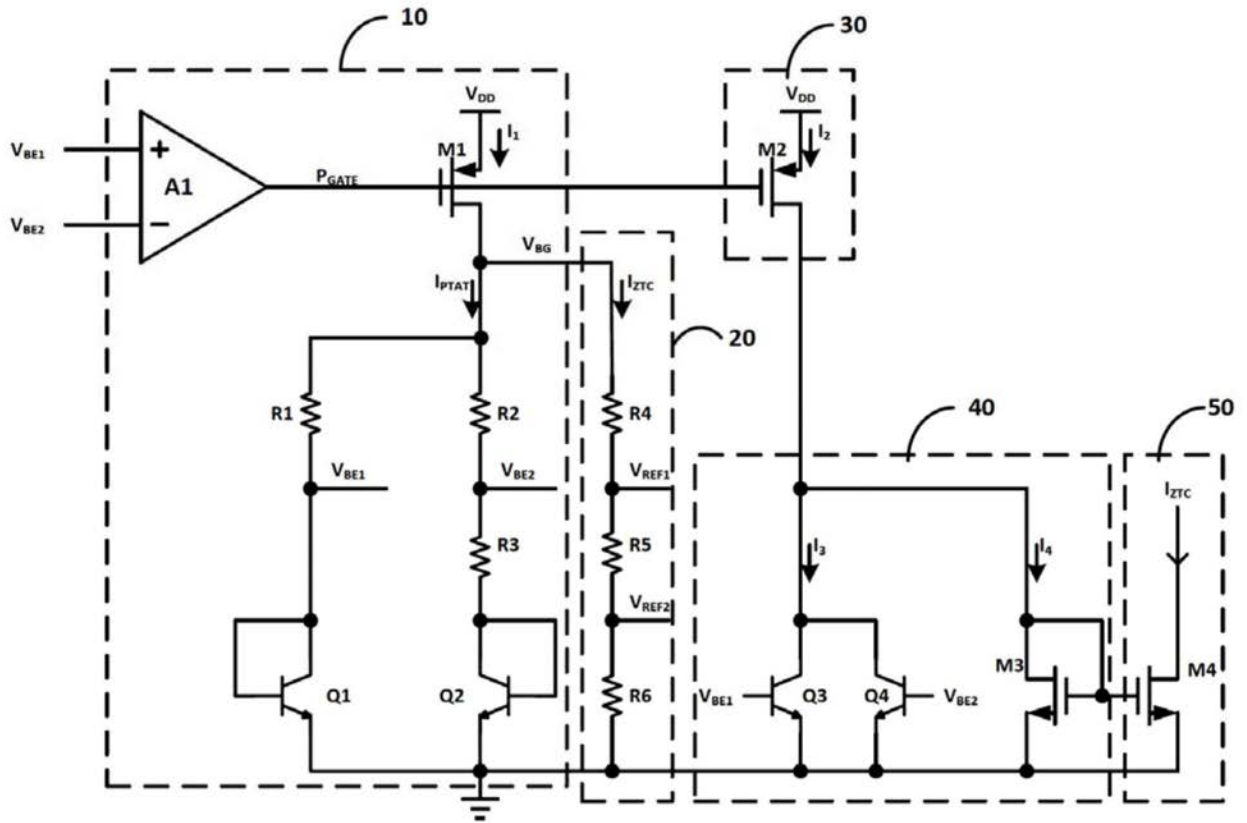


图2