

(21) 申請案號：099110679

(22) 申請日：中華民國 99 (2010) 年 04 月 07 日

(51) Int. Cl. : **G05F1/10 (2006.01)**

(71) 申請人：益力半導體股份有限公司 (中華民國) IDESYN SEMICONDUCTOR CORP. (TW)
 新竹縣竹北市光明六路東 1 段 257 號 15 樓

(72) 發明人：彭子軒 PENG, TZU HSUAN (TW) ; 余定政 YU, DING JENG (TW)

(74) 代理人：黃志揚

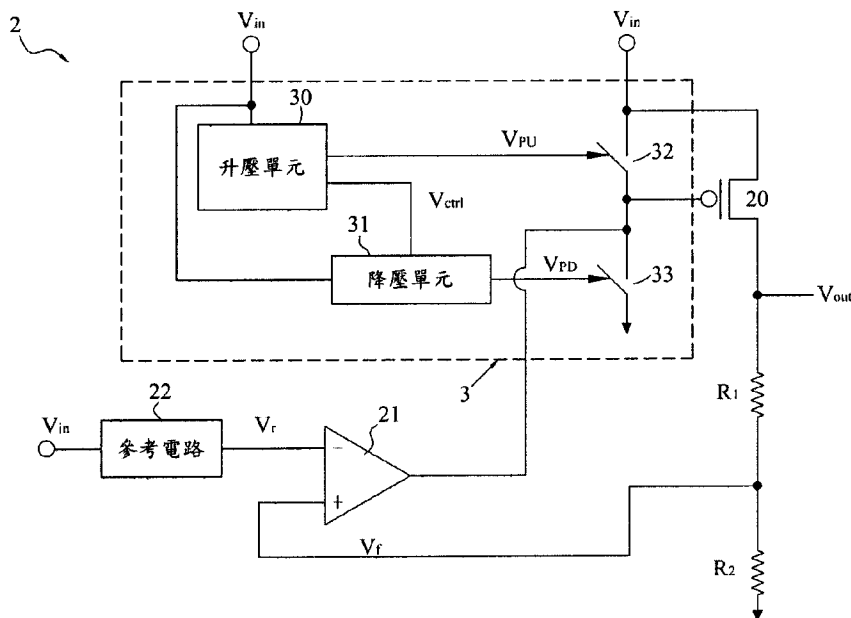
申請實體審查：有 申請專利範圍項數：9 項 圖式數：3 共 17 頁

(54) 名稱

線性穩壓電路

(57) 摘要

本發明提供一種線性穩壓電路，係輸入一直流輸入訊號，以偵測一輸出電壓變化，並驅使一輸出電壓維持穩態；該線性穩壓電路包括：一功率電晶體，其源極輸入一輸入電壓，而汲極則輸出一輸出電壓；一誤差放大器與該功率電晶體形成串聯，使該誤差放大器之一輸出端與該功率電晶體之一閘極電性相連；該誤差放大器偵測出該輸出電壓之變化，藉控制功率電晶體閘極電壓，以調整該輸出電壓；以及一升降電路包括一升壓單元、一降壓單元、一第一切換器以及一第二切換器；該升降電路用以偵測出一輸入電壓差變化，並將該輸入電壓差變化轉為一電流型式，藉以控制第一切換器或第二切換器的開啟，使該功率電晶體之閘極電壓改變，藉以獲得穩態之輸出電壓者。



2：線性穩壓電路

3：升降電路

20：功率電晶體

21：誤差放大器

22：參考電路

30：升壓單元

31：降壓單元

32：第一切換器

33：第二切換器

R₁：電阻

R₂：電阻

V_{ctrl}：控制訊號

V_f：回授訊號

V_{in}：輸入電壓

V_{out}：輸出電壓

V_{PD}：降壓訊號

V_{PU}：升壓訊號

V_r : 參考電壓

六、發明說明：

【發明所屬之技術領域】

[0001] 本發明係有關於一種線性穩壓電路，特別是指一種可偵測一輸入電壓，藉此可調整並獲得一穩定之輸出電壓的線性穩壓電路。

【先前技術】

[0002] 通訊和電子技術不斷發展，使得電子產品逐漸縮小其體積並追求更精密的操作，而這些電子產品，例如手機、相機等均需要較高的電源斥拒比(power supply rejection ratio，簡稱PSRR)，以達到低雜訊(low noise)以及低漣波(ripple)的供電，因而內部皆設置穩定電壓之裝置，如穩壓器(voltage regulator)，以提供該些精密電子產品一穩定的供應電壓。

[0003] 圖1顯示習用技藝中所使用的一低壓降(low dropout，簡稱LDO)穩壓電路1，包括一輸入電壓 V_{in} ，為一直流訊號，因常伴隨漣波(ripple)及雜訊(noise)等干擾源，致使輸出狀態不穩定，故利用該LDO穩壓電路1抑制該等干擾源，以獲取一穩定之輸出電壓 V_{out} 。

[0004] 該LDO穩壓電路1包含一功率電晶體10，該功率電晶體10之源極(source)係連接於該輸入電壓 V_{in} ，其汲極(drain)則與該輸出電壓 V_{out} 電性相連，該功率電晶體10之閘極(gate)並串聯至一誤差放大器(error amplifier) 11之輸出端。該誤差放大器11之反相輸入接受一由參考電路12而來之參考訊號 V_r ；而該輸出之電壓 V_{out} 經電阻 R_1 、 R_2 分壓後之一回授訊號 V_f ，並回授至該誤差放

大器11的同相輸入端。

[0005] 上述誤差放大器11係用於比較回授訊號 V_f 與該參考電壓訊號 V_r 間之差異，並補償(compensate)一誤差電壓(error voltage)至該功率電晶體10，作調整該輸出電壓 V_{out} 準位之用。

[0006] 受到輸出電壓 V_{out} 回授時間之牽制，使該LDO穩壓電路1無法即時反應。具體而言，該輸出電壓 V_{out} 的變化係透過回授，反應至誤差放大器11的同相輸入端，再經由該誤差放大器11處理後輸出，補償至功率電晶體10的閘極。因此，為迴路所限制，而無法快速反應並補償輸入電壓 V_{in} 的雜訊或是漣波。此外，輸出電壓 V_{out} 的穩定度除了受到輸入電壓 V_{in} 雜訊和漣波影響，亦與參考電壓訊號 V_r 相關。

【發明內容】

[0007] 本發明之一目的在於提供一種線性穩壓電路，可增強低壓降穩壓電路抗雜訊(noise)之能力及電源斥拒比(Power Supply Rejection Ratio，簡稱PSRR)，並快速反應輸入電壓的變化，以提供負載電路穩定的電源供應。

[0008] 本發明之另一目的在於提供一種線性穩壓電路，所增之升降電路以切換模式控制，並進行適度的補償，因此不影響線性穩壓電路的穩定性。

[0009] 根據本發明之線性穩壓電路的一實施例，其包括：
：一功率電晶體，其源極輸入一輸入電壓，而其汲極則

輸出一輸出電壓；一誤差放大器之輸出端與該功率電晶體之閘極形成串聯，藉以控制該功率電晶體之閘極電壓，來調整該輸出電壓，並同時偵測該輸出電壓變化；以及一升降電路包括一升壓單元、一降壓單元、一第一切換器以及一第二切換器；該升降電路以該輸入電壓變化轉換為一電流型式，藉以電流型式來控制該第一切換器或該第二切換器的開啟，使該功率電晶體之閘極電壓改變，藉以獲致穩態之輸出電壓者。

【實施方式】

[0010] 有關本發明之前述目的及其他技術內容，特點與功效，在以下配合參考圖式之實施方式的詳細說明中，將可清楚了解。

[0011] 請參閱圖2，為本發明之線性穩壓電路一實施例示意圖。本發明之線性穩壓電路2包括一功率電晶體20、一誤差放大器21、以及一升降電路3。該功率電晶體20源極與一輸入電壓 V_{in} 相連，其汲極則連接一輸出電壓 V_{out} 。該輸出電壓 V_{out} 經電阻 R_1 、 R_2 分壓回授後，形成一回授訊號 V_f ，連接於該誤差放大器21之同相輸入，而以一參考電壓 V_r 作為其反相輸入，其中該參考電壓 V_r 可由輸入電壓 V_{in} 輸入至一參考電路22而產生。如圖2之實施例所顯示，該功率電晶體20可為一P型電晶體，但實務上亦可使用N型電晶體，並不以此為限。

[0012] 本發明之升降電路3包含一升壓單元30、一降壓單元31、一第一切換器32以及一第二切換器33。該第一切換器32一端連接輸入電壓 V_{in} ，另一端則與該第二切換器33

電性串聯，兩切換器32，33連接處並電性連接至該功率電晶體20之閘極，藉以選擇拉升或降低功率電晶體20的閘極電壓，而抑制輸出電壓 V_{out} 之上升或下降，達到穩壓之目的。

[0013] 該輸入電壓 V_{in} 分別作為升壓單元30以及降壓單元31之輸入，該升壓單元30並以一控制訊號 V_{ctrl} 控制降壓單元31之開關。而該第一切換器32以及該第二切換器33分別以升壓單元30以及降壓單元31之輸出，包括一升壓訊號 V_{PU} 以及一降壓訊號 V_{PD} ，作為開關控制：當第一切換器32連通時，將提升該功率電晶體20之閘極電壓，因此抑制輸出電壓 V_{out} 之繼續上升；而當第二切換器33連通時，該功率電晶體20之閘極電壓將下降，因此抑制輸出電壓 V_{out} 之繼續下降。

[0014] 如圖3所示，其顯示本發明升降電路之一實施例。該升壓單元30包含一阻抗電晶體300、複數個電阻 R_{30} ， R_{31} ， R_{32} 以及一升壓延遲單元301。如圖3之實施例所顯示，該阻抗電晶體300可為一P型電晶體，但並不以此為限。該阻抗電晶體300的源極連接輸入電壓 V_{in} ，其汲極與該些電阻 R_{30} ， R_{31} ， R_{32} 形成電性串聯，其閘極則電性連接至電阻 R_{31} ， R_{32} 之連接處，形成一二極體等效阻抗。輸入電壓 V_{in} 經阻抗電晶體300後輸出一分壓訊號 V_D ，並於電阻 R_{30} ， R_{31} 之連接處輸出控制訊號 V_{ctrl} 。該二極體等效阻抗之功用係於輸入電壓 V_{in} 上升或下降時，同時牽引該分壓訊號 V_D 與該控制訊號 V_{ctrl} 之上升或下降。而該些電阻 R_{30} ， R_{31} ， R_{32} 係用以決定分壓訊號 V_D 以及控制

訊號 V_{ctrl} 的電壓準位，於實施上並不以電阻為限，亦可使用二極體或是其他功能相等的電子元件，而形成適當的電壓準位偏移(level shift)。

[0015] 如圖3之實施例，該第一切換器可為一P型電晶體320，但不以此為限。該分壓訊號 V_D 藉由升壓延遲單元301延遲，產生升壓訊號 V_{PU} ，並作為該P型電晶體320閘極之控制，P型電晶體320的源極則連接輸入電壓 V_{in} 。因此當輸入電壓 V_{in} 持續上升，該P型電晶體320之源極電壓將隨之增加，而閘極電壓(即為 V_{PU})因為受到升壓延遲單元301之延遲抑制，因此無法瞬時增加，造成該P型電晶體320之源閘極電壓差(表示為 V_{sg})變大。是故，P型電晶體320將導通，輸入電壓 V_{in} 經導通之P型電晶體320將補償至功率電晶體20(顯示於圖2)之閘極，因此抑制輸出電壓 V_{out} 隨輸入電壓 V_{in} 上升。反之，當輸入電壓 V_{in} 持續下降時，該P型電晶體320將無法導通，輸出電壓 V_{out} 將維持不變。

[0016] 該降壓單元31包含一電流啟動單元310、一鏡射(mirror)單元311以及一降壓延遲單元312。如圖3之實施例所顯示，該電流啟動單元310可為一P型電晶體，該鏡射單元311可為一N型電晶體，而該第二切換器可為一N型電晶體330，但並不以所舉例者為限。該輸入電壓 V_{in} 經降壓延遲單元312後與電流啟動單元310之源極電性相連，而電流啟動單元310之閘極則以該控制訊號 V_{ctrl} 所控制。如圖3所顯示，當輸入電壓 V_{in} 持續下降時，該控制電壓 V_{ctrl} 將隨之下降，然該電流啟動單元310之源極

電壓，因受到降壓延遲單元312的延遲抑制，因此無法瞬時下降，造成該電流啟動單元310之源開極電壓差(表示為 V_{sg})變大，因此電流啟動單元310將開啟，並透過該鏡射單元311將電壓變化轉換為電流形式，且依比例關係鏡射該電流至該N型電晶體330，於該N型電晶體330之閘極形成所揭的降壓訊號 V_{PD} 。反之，如輸入電壓 V_{in} 持續升高，則該控制訊號 V_{ctrl} 將隨之持續上升，無法順利開啟電流啟動單元310，該降壓單元31將無法作用。

[0017] 前揭之升壓延遲單元301以及降壓延遲單元312可選自一RC濾波器(RC filter)或一緩衝器(buffer)，藉以延遲輸入電壓 V_{in} 及分壓訊號 V_D 輸入之時間，但並不以所舉例者為限。

[0018] 綜上所述，本發明以升壓電路30以及降壓電路31分別產生升壓訊號 V_{PU} 以及降壓訊號 V_{PD} 。於輸入電壓 V_{in} 持續上升的情況下，以該升壓訊號 V_{PU} 作為第一切換器32之控制，俾使功率電晶體20之閘極電壓拉升，而抑制輸出電壓 V_{out} 隨輸入電壓 V_{in} 升高。於輸入電壓 V_{in} 持續下降的情況下，以降壓訊號 V_{PD} 作為第二切換器33之控制，俾使該功率電晶體20之閘極電壓降低，以抑制該輸出電壓 V_{out} 隨輸入電壓 V_{in} 繼續下降。本發明之線性穩壓電路2藉一前饋路徑(feed-forward path)方式而掌控反應時間，致使該升降電路3達到對雜訊反應速度快於回授電路的反應速度；且該升降電路3利用虛擬開關之切換方式控制補償電流，達到快速地抑制輸出電壓 V_{out} 的變化，進而影響回授電路，有效增加對系統的穩定度。

[0019] 雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

[0020] 為使本發明之上述及其他目的、特徵，優點與實施例得以容易瞭解，所述圖式之詳細說明如下：

[0021] 圖1顯示習用技藝中所使用的一低壓降穩壓電路；

[0022] 圖2係為本發明之線性穩壓電路一實施例；以及

[0023] 圖3為本發明之升降電路一實施例。

【主要元件符號說明】

[0024] 1, 2 : 線性穩壓電路

[0025] 12, 22 : 參考電路

[0026] 11, 21 : 誤差放大器

[0027] 10, 20 : 功率電晶體

[0028] 3 : 升降電路

[0029] 30 : 升壓單元

[0030] 300 : 阻抗電晶體

[0031] 301 : 升壓延遲單元

[0032] 31 : 降壓單元

[0033] 310 : 電流啟動單元

Intellectual
Property
Office

- [0034] 311 : 鏡射單元
- [0035] 312 : 降壓延遲單元
- [0036] 32 : 第一切換器
- [0037] 320 : P型電晶體
- [0038] 33 : 第二切換器
- [0039] 330 : N型電晶體
- [0040] $R_1, R_2, R_{30}, R_{31}, R_{32}$: 電阻
- [0041] V_{in} : 輸入電壓
- [0042] V_{out} : 輸出電壓
- [0043] V_r : 參考電壓
- [0044] V_f : 回授訊號
- [0045] V_D : 分壓訊號
- [0046] V_{ctrl} : 控制訊號
- [0047] V_{PU} : 升壓訊號
- [0048] V_{PD} : 降壓訊號

專利案號：099110679



日期：99年04月07日

發明專利說明書

※申請案號：099110679

※IPC分類：

G05F1/10

※申請日：99.4.7

一、發明名稱：

線性穩壓電路

二、中文發明摘要：

本發明提供一種線性穩壓電路，係輸入一直流輸入訊號，以偵測一輸出電壓變化，並驅使一輸出電壓維持穩態；該線性穩壓電路包括：一功率電晶體，其源極輸入一輸入電壓，而汲極則輸出一輸出電壓；一誤差放大器與該功率電晶體形成串聯，使該誤差放大器之一輸出端與該功率電晶體之一閘極電性相連；該誤差放大器偵測出該輸出電壓之變化，藉控制功率電晶體閘極電壓，以調整該輸出電壓；以及一升降電路包括一升壓單元、一降壓單元、一第一切換器以及一第二切換器；該升降電路用以偵測出一輸入電壓差變化，並將該輸入電壓差變化轉為一電流型式，藉以控制第一切換器或第二切換器的開啟，使該功率電晶體之閘極電壓改變，藉以獲得穩態之輸出電壓者。

三、英文發明摘要：

七、申請專利範圍：

1. 一種線性穩壓電路，包括：一功率電晶體，其源極連接至一輸入電壓，而其汲極則連接至一輸出電壓；一誤差放大器，與該功率電晶體形成電性串聯，致使該誤差放大器之一輸出端與該功率電晶體之閘極電性相連；該誤差放大器偵測輸出電壓變化，以控制該功率電晶體閘極之電壓，藉此調整該輸出電壓；以及一升降電路，包括：一升壓單元、一降壓單元、一第一切換器以及一第二切換器；該升壓單元以及該降壓單元輸入該輸入電壓並偵測輸入電壓之變化，於輸入電壓上升時，該升壓單元可輸出一升壓訊號，控制該第一切換器開啟，而於輸入電壓下降時，該降壓單元可輸出一降壓訊號，控制該第二切換器開啟，藉此選擇補償功率電晶體閘極之上升或者下降，以抑制輸出電壓之變化。
2. 如申請專利範圍第1項所述之線性穩壓電路，其中所述之升壓單元包括一阻抗電晶體、一升壓延遲單元以及複數個電阻；該阻抗電晶體之汲極與該些電阻電性串聯，其源極連接於輸入電壓，而閘極則電性連接至該些電阻的一分壓處，以形成一等效二極體阻抗；該升壓單元輸出一分壓訊號及一控制訊號，其中該分壓訊號經升壓延遲單元定義為該升壓訊號，藉以於輸入電壓上升時，控制第一切換器之開啟。
3. 如申請專利範圍第2項所述之線性穩壓電路，其中所述之降壓單元包括一電流啟動單元、一降壓延遲單元以及一鏡射單元；該輸入電壓經降壓延遲單元延遲後輸入至該電流

啟動單元，並藉由控制訊號啟動該電流啟動單元，使該電流啟動單元產生一電流至該鏡射單元，產生該降壓訊號，藉以於輸入電壓下降時，啟動該第二切換器。

- 4 . 如申請專利範圍第1項所述之線性穩壓電路，其中所述之第一切換器與第二切換器電性串聯，並與該功率電晶體之閘極電性相連。
- 5 . 如申請專利範圍第2項所述之線性穩壓電路，其中所述之升壓延遲單元可為一RC濾波器或一緩衝器，藉以延遲該分壓訊號。
- 6 . 如申請專利範圍第3項所述之線性穩壓電路，其中該降壓延遲單元亦可選自一RC濾波器或一緩衝器，藉以延遲該輸入電壓。
- 7 . 如申請專利範圍第1項所述之線性穩壓電路，其中該功率電晶體可選為N型電晶體或P型電晶體。
- 8 . 如申請專利範圍第1項所述之線性穩壓電路，其中該第一切換器可為P型電晶體或N型電晶體。
- 9 . 如申請專利範圍第1項所述之線性穩壓電路，其中該第二切換器可為P型電晶體或N型電晶體。

八、圖式：

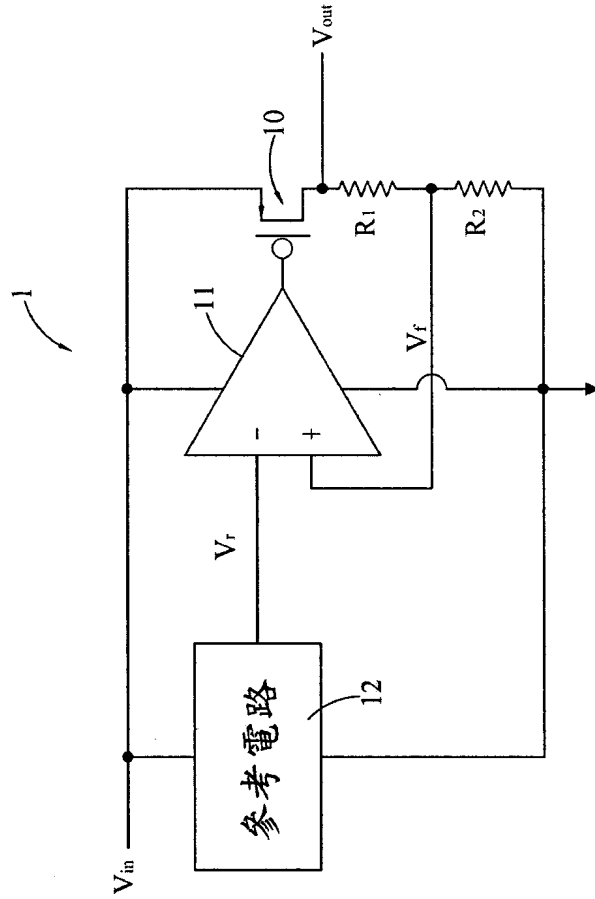


圖 1

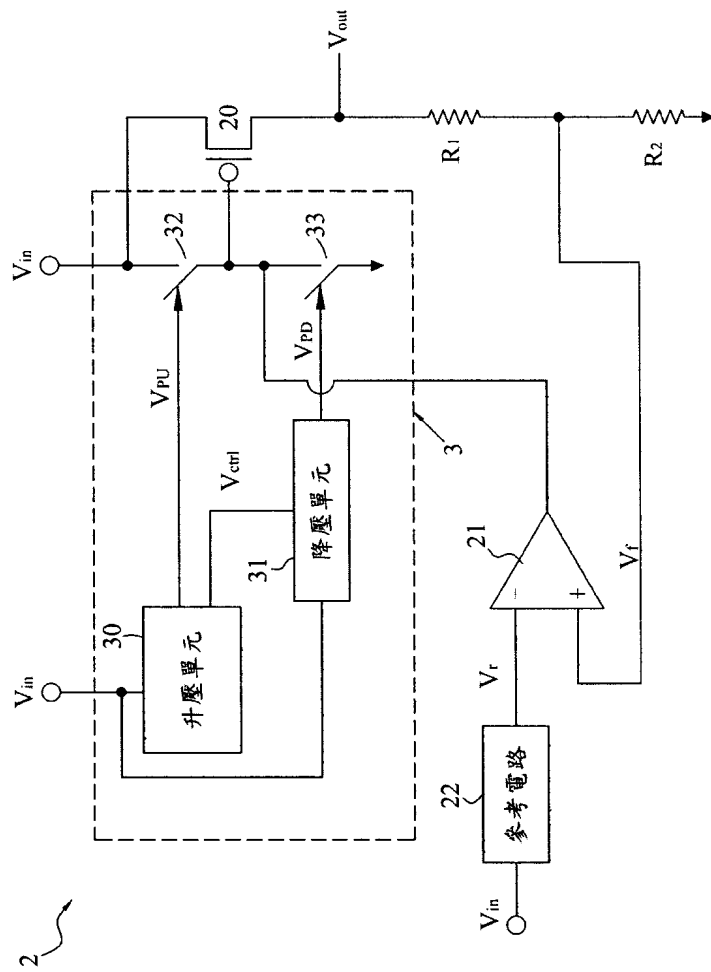


圖 2

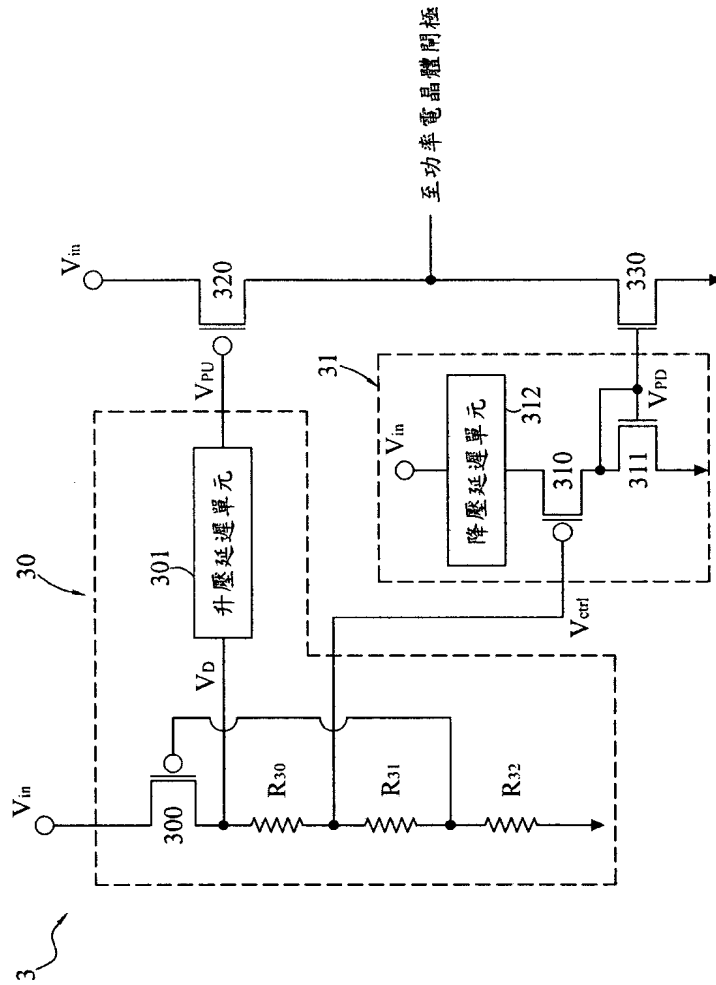


圖 3

四、指定代表圖：

(一)本案指定代表圖為：圖2。

(二)本代表圖之元件符號簡單說明：

2：線性穩壓電路

3：升降電路

22：參考電路

21：誤差放大器

20：功率電晶體

30：升壓單元

31：降壓單元

32：第一切換器

33：第二切換器

R_1, R_2 ：電阻

V_{in} ：輸入電壓

V_{out} ：輸出電壓

V_r ：參考電壓

V_f ：回授訊號

V_{ctrl} ：控制訊號

V_{PU} ：升壓訊號

V_{PD} ：降壓訊號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：