

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3702879号

(P3702879)

(45) 発行日 平成17年10月5日(2005.10.5)

(24) 登録日 平成17年7月29日(2005.7.29)

(51) Int. Cl.⁷

F I

G09G 3/30

G09G 3/30 J

G09G 3/20

G09G 3/20 612E

H05B 33/14

G09G 3/20 624B

G09G 3/20 624C

G09G 3/20 641C

請求項の数 14 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2003-44369 (P2003-44369)
 (22) 出願日 平成15年2月21日(2003.2.21)
 (65) 公開番号 特開2004-252310 (P2004-252310A)
 (43) 公開日 平成16年9月9日(2004.9.9)
 審査請求日 平成17年2月10日(2005.2.10)

早期審査対象出願

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107076
 弁理士 藤綱 英吉
 (74) 代理人 100107261
 弁理士 須澤 修
 (72) 発明者 小澤 徳郎
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 電気光学パネル、その駆動回路及び駆動方法、並びに電子機器

(57) 【特許請求の範囲】

【請求項1】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、

前記画素は、

電荷を保持する保持容量と、

入力信号を反転した出力信号を出力する反転手段と、

前記データ線と前記保持容量との間に設けられた第1スイッチング素子と、

前記保持容量と前記反転手段の入力との間に設けられた第2スイッチング素子と、

前記保持容量と前記反転手段の出力との間に設けられた第3スイッチング素子と、

前記反転手段の出力と接続される有機発光ダイオード素子と、

を備える電気光学パネル。

【請求項2】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、

前記画素は、

有機発光ダイオードと、

電荷を保持する保持容量と、

入力信号を反転した出力信号を出力する反転手段と、

前記データ線と前記保持容量との間に設けられた第1スイッチング素子と、

10

20

前記保持容量と前記反転手段の入力との間に設けられた第2スイッチング素子と、
前記保持容量と前記反転手段の出力との間に設けられた第3スイッチング素子と、
前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第4スイッチング素子と、
を備える電気光学パネル。

【請求項3】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、

前記画素は、

有機発光ダイオードと、

電荷を保持する電荷保持手段と、

入力信号を反転した出力信号を出力する反転手段と、

前記電荷保持手段と前記反転手段の出力とを接続し前記電荷保持手段と前記反転手段の入力を非接続とする第1状態と、前記電荷保持手段と前記反転手段の入力とを接続し前記電荷保持手段と前記反転手段の出力を非接続とする第2状態と、を切替えるスイッチング手段とを備え、

前記反転手段の出力を前記有機発光ダイオードに供給する電気光学パネルの駆動回路であって、

保持期間においては、前記第2状態とするように前記スイッチング手段を制御し、読出期間においては、前記第1状態から前記第2状態を経て再び前記第1状態とする1サイクル動作を一回以上実行するように前記スイッチング手段を制御する制御手段を

備えることを特徴とする電気光学パネルの駆動回路。

【請求項4】

前記画素は、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記反転手段の出力と前記電荷保持手段との間に設けられた第3スイッチング素子とを備え、

前記第1状態は、前記第2スイッチング素子がオフ状態であり、且つ前記第3スイッチング素子がオン状態であり、

前記第2状態は、前記第2スイッチング素子がオン状態であり、且つ前記第3スイッチング素子がオフ状態であり、

前記制御手段は、前記保持期間において、前記第2状態となるように前記第2スイッチング素子及び前記第3スイッチング素子を制御し、前記読出期間において、前記第1状態から前記第2状態を経て再び前記第1状態とする1サイクル動作を一回以上実行するように前記第2スイッチング素子及び前記第3スイッチング素子を制御する

ことを特徴とする請求項3に記載の電気光学パネルの駆動回路。

【請求項5】

前記第2スイッチング素子及び前記第3スイッチング素子がオフ状態であることを第3状態としたとき、

前記制御手段は、前記第1状態と前記第2状態との間で状態を移行させる場合に、前記第3状態を経て次の状態へ移行させるように前記第2スイッチング素子及び前記第3スイッチング素子を制御する

ことを特徴とする請求項4に記載の電気光学パネルの駆動回路。

【請求項6】

前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第4スイッチング素子を備え、

前記制御手段は、前記読出期間の前記1サイクル動作において、少なくとも最初に前記第1状態となった後から前記1サイクル動作が完了するまでの期間は前記第4スイッチング素子をオフ状態にするように制御する

ことを特徴とする請求項4又は5に記載の電気光学パネルの駆動回路。

10

20

30

40

50

【請求項 7】

前記反転手段は、高電位電源と低電位電源とによって動作し、

前記保持期間においては、前記反転手段へ前記高電位電源として第 1 高電位を供給するとともに前記低電位電源として第 1 低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第 1 高電位よりも高い第 2 高電位を供給するとともに前記低電位電源として前記第 1 低電位よりも低い第 2 低電位を供給する電源供給手段を

備えることを特徴とする請求項 3 乃至 6 のうちのいずれか 1 項に記載の電気光学パネルの駆動回路。

【請求項 8】

前記反転手段は、Pチャネル型の薄膜トランジスタとNチャネル型の薄膜トランジスタを備え、前記第 1 乃至第 3 スwitchング素子は薄膜トランジスタで構成されることを特徴とする請求項 3 乃至 7 のうちいずれか 1 項に記載の電気光学パネルの駆動回路。

10

【請求項 9】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられ有機発光ダイオードを含む各画素を備えた電気光学パネルと、

請求項 3 乃至 8 のうちいずれか 1 項に記載した電気光学パネルの駆動回路と、

を備えたことを特徴とする電子機器。

【請求項 10】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、

20

前記画素は、

有機発光ダイオードと、

電荷を保持する電荷保持手段と、

入力信号を反転した出力信号を出力する反転手段と、を備え、

前記電荷保持手段と前記反転手段の出力とを接続し前記電荷保持手段と前記反転手段の入力を非接続とする第 1 状態と、前記電荷保持手段と前記反転手段の入力を接続し前記電荷保持手段と前記反転手段の出力を非接続とする第 2 状態と、を切替え、前記反転手段の出力を前記有機発光ダイオードに供給する電気光学パネルの駆動方法であって、

保持期間においては、前記第 2 状態とし、

読出期間においては、前記第 1 状態から前記第 2 状態を経て再び前記第 1 状態とする 1 サイクル動作を一回以上実行する

30

ことを特徴とする電気光学パネルの駆動方法。

【請求項 11】

前記画素は、

前記データ線と前記電荷保持手段との間に設けられた第 1 スwitchング素子と、

前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第 2 スwitchング素子と、

前記反転手段の出力と前記電荷保持手段との間に設けられた第 3 スwitchング素子とを備え、

前記第 1 状態において、前記第 2 スwitchング素子がオフ状態であり、且つ前記第 3 スwitchング素子がオン状態であり、

40

前記第 2 状態において、前記第 2 スwitchング素子がオン状態であり、且つ前記第 3 スwitchング素子がオフ状態であり、

前記保持期間において、前記第 2 状態となるように前記第 2 スwitchング素子及び前記第 3 スwitchング素子を制御し、

前記読出期間において、前記第 1 状態から前記第 2 状態を経て再び前記第 1 状態とする 1 サイクル動作を一回以上実行するように前記第 2 スwitchング素子及び前記第 3 スwitchング素子を制御する

ことを特徴とする請求項 10 に記載の電気光学パネルの駆動方法。

【請求項 12】

50

前記第 2 スイッチング素子及び前記第 3 スイッチング素子がオフ状態であることを第 3 状態としたとき、

前記第 1 状態と前記第 2 状態との間で状態を移行させる場合に、前記第 3 状態を経て次の状態へ移行させるように前記第 2 スイッチング素子及び前記第 3 スイッチング素子を制御する

ことを特徴とする請求項 1 1 に記載の電気光学パネルの駆動方法。

【請求項 1 3】

前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第 4 スイッチング素子を備え、

前記読出期間の前記 1 サイクル動作において、少なくとも最初に前記第 1 状態となった後から前記 1 サイクル動作が完了するまでの期間は前記第 4 スイッチング素子をオフ状態にするように制御する

10

ことを特徴とする請求項 1 1 又は 1 2 に記載の電気光学パネルの駆動方法。

【請求項 1 4】

前記反転手段は、高電位電源と低電位電源とによって動作し、

前記保持期間においては、前記反転手段へ前記高電位電源として第 1 高電位を供給するとともに前記低電位電源として第 1 低電位を供給し、

前記読出期間においては前記反転手段へ前記高電位電源として前記第 1 高電位よりも高い第 2 高電位を供給するとともに前記低電位電源として前記第 1 低電位よりも低い第 2 低電位を供給する

20

ことを特徴とする請求項 1 1 乃至 1 3 のうちのいずれか 1 項に記載の電気光学パネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数のデータ線と複数の走査線との交差に対応して設けられた各画素内にデータを記憶する電気光学パネル、その駆動回路及び駆動方法、並びにこれを用いた電子機器に関する。

【0002】

【従来の技術】

30

電気光学物質として液晶を用いる液晶パネルとしてアクティブマトリクス型のものがある。この液晶パネルは、複数の走査線と複数のデータ線とを備え、データ線と走査線との交差に対応して、画素がマトリクス状に配置されている。さらに、画素内に S R A M (Static Random Access Memory) を備え、消費電力を低減する技術も公知である(例えば、特許文献 1)。

【0003】

図 1 7 に、従来の画素の構成を示す。従来の画素は、液晶容量 L C、トランジスタ T r 1 ~ T r 3、及びトランジスタ T r 4 並びに T r 5 で構成されるインバータを備える。この回路構成において、液晶容量 L C には 1 ビットの画像データに応じた電荷が蓄積される。そして、所定周期で液晶容量 L C に蓄積した電荷を再書き込みする。具体的には、T r 1 をオフ状態にして、T r 2 及び T r 3 のオン・オフを、T r 2 : オフ、T r 3 : オフ T r 2 : オフ、T r 3 : オン T r 2 : オフ、T r 3 : オフに制御することによって電荷の再書き込みを実行する。そして、液晶容量 L C に電荷を保持する期間にあっては、T r 2 をオン状態にする一方、T r 3 をオフ状態にする。

40

【0004】

この画素構成によれば、電荷の再書き込み時に液晶に印加する電圧極性を反転させることができ、かつ、データ線 3 を介して画像データを再書き込みする必要がないので液晶パネルの消費電力を削減することができる。

【0005】

【特許文献 1】

50

特開2002-207453号公報(図22、図24)

【0006】

【発明が解決しようとする課題】

しかしながら、従来の技術は電気光学素子として液晶を用いたものであるため、有機発光ダイオード素子(以下、OLED素子と称する。)を用いた電気光学パネルには直接適用できない。なぜならば、有機発光ダイオードには電荷を保持する機能がないからである。

【0007】

また、液晶の透過率は、液晶に印加される電圧の実効値に従って定まるので、印加電圧の極性を問わない。従って、インバータの出力を電気光学素子に供給しても液晶の印加電圧の極性が反転されるだけで透過率には変化がなく、むしろ交流駆動により焼き付き等を防止することができる。一方、OLED素子は、印加電圧の極性によって点灯と消灯とが制御されるので、単にインバータの出力をOLED素子に供給するだけでは、点灯と消灯とが逆転してしまい所望の画像を表示させることができない。これを解消するために、インバータを2個用いてラッチ回路を画素内に構成することも考えられるが、そのような構成では素子数の増加に伴い開口率が低下し、歩留まりが低下するといった問題がある。

10

【0008】

本発明は、上述した事情に鑑みてなされたものであり、開口率を向上させると共に歩留まりを向上できる電気光学パネル及びその駆動回路等を提供することを解決課題とする。

【0009】

【課題を解決するための手段】

20

上記課題を解決するために、本発明に係る電気光学パネルは、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する保持容量と、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記保持容量との間に設けられた第1スイッチング素子と、前記保持容量と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記保持容量と前記反転手段の出力との間に設けられた第3スイッチング素子と、前記反転手段の出力と接続される有機発光ダイオード素子と、を備える。

【0010】

この発明によれば、画素内に設けられた反転手段を用いて、データを記憶することができ、さらに、後述する駆動方法を適用して、保持容量に電荷を再書き込みしつつ、有機発光ダイオードの点灯・消灯を制御することができる。

30

【0011】

次に、本発明に係る電気光学パネルは、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する保持容量と、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記保持容量との間に設けられた第1スイッチング素子と、前記保持容量と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記保持容量と前記反転手段の出力との間に設けられた第3スイッチング素子と、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第4スイッチング素子と、を備える。

【0012】

40

この発明によれば、第4スイッチング素子が反転手段の出力と有機発光ダイオードとの間に設けるので、それらの間の接続状態を制御することができる。論理レベルを変更することなく保持容量に蓄積された電荷を再書き込みするには、偶数回の再書き込みが必要となる。奇数回目の書き込みによって保持容量の論理レベルは反転する。そのような状態で保持容量と反転手段の入力が接続されると、反転手段の出力論理レベルが反転するが、第4スイッチング素子をオフ状態にすることによって、有機発光ダイオードと反転手段の出力と分離できる。この結果、再書き込みに伴って、有機発光ダイオードの点灯・消灯が逆転することがなくなり、コントラストを向上させることが可能となる。

【0013】

次に、本発明に係る電気光学パネルの駆動回路は、複数のデータ線、複数の走査線、及

50

び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する電荷保持手段と、入力信号を反転した出力信号を出力する反転手段と、前記電荷保持手段と前記反転手段の出力とを接続し前記電荷保持手段と前記反転手段の入力を非接続とする第1状態と、前記電荷保持手段と前記反転手段の入力とを接続し前記電荷保持手段と前記反転手段の出力を非接続とする第2状態と、を切替えるスイッチング手段とを備え、前記反転手段の出力を前記有機発光ダイオードに供給する電気光学パネルの駆動回路であって、保持期間においては、前記第2状態とするように前記スイッチング手段を制御し、読出期間においては、前記第1状態から前記第2状態を経て再び前記第1状態とする1サイクル動作を一回以上実行するように前記スイッチング手段を制御する制御手段を備えることを特徴とする

10

【0014】

この発明によれば、読出期間において電荷保持手段と反転手段の出力とを偶数回接続する。これにより、電荷保持手段には、元の論理レベルと同一の論理レベルとなる電荷が蓄積される。従って、単一の反転手段によってデータを画素内で再書き込みすることが可能となり、電気光学パネルの開口率と歩留まりを大幅に向上させることが可能となる。

【0015】

ここで、前記画素は、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記反転手段の出力と前記電荷保持手段との間に設けられた第3スイッチング素子とを備え、前記第1状態は、前記第2スイッチング素子がオフ状態であり、且つ前記第3スイッチング素子がオン状態であり、前記第2状態は、前記第2スイッチング素子がオン状態であり、且つ前記第3スイッチング素子がオフ状態であり、前記制御手段は、前記保持期間において、前記第2状態となるように前記第2スイッチング素子及び前記第3スイッチング素子を制御し、前記読出期間において、前記第1状態から前記第2状態を経て再び前記第1状態とする1サイクル動作を一回以上実行するように前記第2スイッチング素子及び前記第3スイッチング素子を制御することが好ましい。

20

【0016】

この発明によれば、第1状態から第2状態へて再び第1状態とする1サイクル動作を一回以上実行するので、1サイクル動作によって反転手段の入力の論理レベルは元の論理レベルに戻り、電荷保持手段に蓄積される電荷はリフレッシュされる。

30

【0017】

より具体的には、前記第2スイッチング素子及び前記第3スイッチング素子がオフ状態であることを第3状態としたとき、前記制御手段は、前記第1状態と前記第2状態との間で状態を移行させる場合に、前記第3状態を経て次の状態へ移行させるように前記第2スイッチング素子及び前記第3スイッチング素子を制御することが好ましい。

【0018】

この発明によれば、第1状態と第2状態との間に第2及び第3スイッチング素子をともにオフ状態するので、動作マージンを見込むことができる。この結果、素子の性能等のばらつきによって第2スイッチング素子と第3スイッチング素子とが同時にオン状態となり、反転手段の出力が発振状態となることを回避することができる。

40

【0019】

さらに、前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第4スイッチング素子を備え、前記制御手段は、前記読出期間の前記1サイクル動作において、少なくとも最初に前記第1状態となった後から前記1サイクル動作が完了するまでの期間は前記第4スイッチング素子をオフ状態にするように制御することが好ましい。この場合には、反転手段の出力論理レベルが反転している期間は、反転手段の出力と有機発光ダイオードとを分離するから、当該期間において、本来、有機発光ダイオードを消灯すべきところを点灯するといった不都合を解消して、表示画像のコントラストを向上させることができる。

【0020】

50

くわえて、前記反転手段は、高電位電源と低電位電源とによって動作し、前記保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記低電位電源として前記第1低電位よりも低い第2低電位を供給する電源供給手段を備えることが好ましい。

【0021】

この発明によれば、読出期間における高電位電源の電位は保持期間よりも高電位であり、読出期間における低電位電源の電位は保持期間よりも低電位である。反転手段の出力信号は、保持期間と比較して読出期間の方が大振幅となるから、電荷保持手段には大振幅に対応する電荷が書き込まれる。そして、読出期間から保持期間へ移行すると、第2スイッチング素子がオン状態となって電荷保持手段と反転手段の入力容量が容量結合して電荷の移動が生じる。この際、反転手段の入力信号の振幅は低下するが、反転手段の電源電圧は下がっているので、振幅が低下した入力信号であっても反転手段は正常に動作し、また、リーク電流を低減させることができる。

10

【0022】

ここで、前記反転手段は、Pチャネル型の薄膜トランジスタとNチャネル型の薄膜トランジスタを備え、前記第1乃至第3スイッチング素子は薄膜トランジスタで構成されることが好ましい。

【0023】

次に、本発明に係る電子機器は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられ有機発光ダイオードを含む各画素を備えた電気光学パネルと、上述した電気光学パネルの駆動回路と、を備える。このような電子機器としては、例えば、例えば、ビデオカメラに用いられるビューファインダ、携帯電話機、ノート型コンピュータ等が該当する。

20

【0024】

次に、本発明に係る電気光学パネルの駆動方法は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する電荷保持手段と、入力信号を反転した出力信号を出力する反転手段と、を備え、前記電荷保持手段と前記反転手段の出力とを接続し前記電荷保持手段と前記反転手段の入力を非接続とする第1状態と、前記電荷保持手段と前記反転手段の入力を接続し前記電荷保持手段と前記反転手段の出力を非接続とする第2状態と、を切替え、前記反転手段の出力を前記有機発光ダイオードに供給する電気光学パネルの駆動方法であって、保持期間においては、前記第2状態とし、読出期間においては、前記第1状態から前記第2状態を経て再び前記第1状態とする1サイクル動作を一回以上実行することを特徴とする。

30

【0025】

この発明によれば、読出期間において電荷保持手段と反転手段の出力とを偶数回接続する。これにより、電荷保持手段には、元の論理レベルと同一の論理レベルとなる電荷が蓄積される。従って、単一の反転手段によってデータを画素内で再書き込みすることが可能となり、開口率と歩留まりを大幅に向上させた電気光学パネルを用いることができる。

40

【0026】

ここで、前記画素は、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記反転手段の出力と前記電荷保持手段との間に設けられた第3スイッチング素子とを備え、前記第1状態において、前記第2スイッチング素子がオフ状態であり、且つ前記第3スイッチング素子がオン状態であり、前記第2状態において、前記第2スイッチング素子がオン状態であり、且つ前記第3スイッチング素子がオフ状態であり、前記保持期間において、前記第2状態となるように前記第2スイッチング素子及び前記第3スイッチング素子を制御し、前記読出期間において、前記第1状態から前記第2状態を経て再び前記第1状態とする1サイクル動作を一回以上実行するように前記第2スイッチ

50

ング素子及び前記第3スイッチング素子を制御することが好ましい。

【0027】

この発明によれば、第1状態から第2状態へて再び第1状態とする1サイクル動作を一回以上実行するので、1サイクル動作によって反転手段の入力の論理レベルは元の論理レベルに戻り、電荷保持手段に蓄積される電荷はリフレッシュされる。

【0028】

また、前記第2スイッチング素子及び前記第3スイッチング素子がオフ状態であることを第3状態としたとき、前記第1状態と前記第2状態との間で状態を移行させる場合に、前記第3状態を経て次の状態へ移行させるように前記第2スイッチング素子及び前記第3スイッチング素子を制御することが好ましい。この発明によれば、第1状態と第2状態との間に第2及び第3スイッチング素子をとともオフ状態するので、動作マージンを見込むことができる。この結果、素子の性能等のばらつきによって第2スイッチング素子と第3スイッチング素子とが同時にオン状態となり、反転手段の出力が発振状態となることを回避することができる。

10

【0029】

さらに、前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第4スイッチング素子を備え、前記読出期間の前記1サイクル動作において、少なくとも最初に前記第1状態となった後から前記1サイクル動作が完了するまでの期間は前記第4スイッチング素子をオフ状態にするように制御することが好ましい。この場合には、反転手段の出力論理レベルが反転している期間は、反転手段の出力と有機発光ダイオードとを分離するから、当該期間において、本来、有機発光ダイオードを消灯すべきところを点灯するといった不都合を解消して、表示画像のコントラストを向上させることができる。

20

【0030】

くわえて、前記反転手段は、高電位電源と低電位電源とによって動作し、前記保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記低電位電源として前記第1低電位よりも低い第2低電位を供給することが好ましい。この発明によれば、読出期間における高電位電源の電位は保持期間よりも高電位であり、読出期間における低電位電源の電位は保持期間よりも低電位である。反転手段の出力信号は、保持期間と比較して読出期間の方が大振幅となるから、電荷保持手段には大振幅に対応する電荷が書き込まれる。そして、読出期間から保持期間へ移行すると、第2スイッチング素子がオン状態となって電荷保持手段と反転手段の入力容量が容量結合して電荷の移動が生じる。この際、反転手段の入力信号の振幅は低下するが、反転手段の電源電圧は下がっているため、振幅が低下した入力信号であっても反転手段は正常に動作し、また、リーク電流を低減させることができる。

30

【0031】

【発明の実施の形態】

< 1. 第1実施形態 >

40

< 1-1: 電気光学装置の全体構成 >

まず、本発明に係る電気光学パネルを用いた電気光学装置として、電気光学材料としてOLED素子を用いた装置を一例にとって説明する。図1は本発明の第1実施形態に係わる電気光学装置の電氣的構成を示すブロック図である。電気光学装置は、主要部として電気光学パネルAA、電源供給回路300、タイミング発生回路400、及びデータ供給回路500を備える。

【0032】

電気光学パネルAAは、素子基板と対向基板とを備える素子基板には、画像表示領域A、走査線駆動回路100、及びデータ線駆動回路200が形成される。これらの回路は、画像表示領域Aにおけるトランジスタと同一のプロセスで同時に形成される。なお、このト

50

ランジスタは、薄膜トランジスタ (Thin Film Transistor: 以下、「TFT」と称する) によって構成される。

【0033】

画像表示領域 A には、図 1 に示されるように、複数の走査線 2 が、X 方向に沿って平行に配列して形成される一方、複数のデータ線 3 が、Y 方向に沿って平行に配列して形成されている。そして、走査線 2 とデータ線 3 との交差付近においては、画素 P がマトリクス状に配置されている。画素 P の詳細は後述するが、画素 P は OLED 素子 70 を有する。

【0034】

タイミング発生回路 400 は、各種のタイミング信号を生成し、電気光学パネル AA 及び電源供給回路 300 に供給する。第 1 フィールド信号 FLD1 及び第 2 フィールド信号 FLD2 は、1 フィールド周期の信号であって、画素 P を構成する所定のトランジスタを制御する。X 走査開始パルス SPX は、水平走査の開始を指示するパルスであって、ハイレベルでアクティブとなる 1 水平走査周期のパルスである。X クロック信号 CKX は、画像データ D と同期した信号である。

10

【0035】

Y 走査開始パルス SPY は、垂直走査の開始を指示するパルスであって、ハイレベルでアクティブとなるパルスである。Y クロック信号 YCK は 2 水平走査周期の信号である。

【0036】

電源供給回路 300 は、第 1 高電位 VDD、第 2 高電位 VHH、第 1 低電位 VSS、及び第 2 低電位 VLL を生成する定電圧源と選択回路とを備える (図示略)。選択回路は、タイミング発生回路 400 からの制御信号に基づいて、第 1 高電位 VDD と第 2 高電位 VHH とのうちいずれか一方を選択して、高電位電源 VDDM として出力すると共に第 1 低電位 VSS と第 2 低電位 VLL とのうちいずれか一方を選択して、低電位電源 VSSM として出力する。より具体的には、所定期間に第 2 高電位 VHH を高電位電源 VDDM として出力すると同時に第 2 低電位 VLL を低電位電源 VSSM として出力する一方、他の期間に第 1 高電位 VDD を高電位電源 VDDM として出力すると同時に第 1 低電位 VSS を低電位電源 VSSM として出力する。高電位電源 VDDM と低電位電源 VSSM とは各画素 P に供給される。また、電気光学パネル AA の表示面とは反対の面側には、その一面に共通電極が形成されており、電源供給回路 300 は共通電極へ共通電極電位 VCOM を供給する。さらに、電源供給回路 300 は、走査線駆動回路 100、データ線駆動回路 200、タイミング発生回路 400、及びデータ供給回路 500 に対して所定の電源を供給する。

20

30

【0037】

走査線駆動回路 100 は、シフトレジスタ (図示略) を備え、Y クロック信号 YCK に基づいて Y 走査開始パルス SPY を順次シフトして走査信号 WRT を生成する。但し、Y 走査開始パルス SPY と Y クロック信号 YCK とは常時供給されているのではなく、表示画面が変更され、画素 P に記憶すべき出力画像データ Dout を書き換える必要がある場合にのみ供給される。

【0038】

データ線駆動回路 200 は、シフトレジスタ、第 1 ラッチ回路群、及び第 2 ラッチ回路群を備える。シフトレジスタは X 転送開始パルス SPX を X クロック信号 CKX に同期して順次シフトして、画像データ D をサンプリングするサンプリングパルスを生成し、これを第 1 データラッチ回路群に供給する。第 1 データラッチ回路群は、画像データ D をサンプリングパルスに基づいてラッチして点順次データをサンプルする。第 2 データラッチ回路群は点順次データをラッチパルス LP に従ってラッチして線順次データを生成する。この線順次データは 1 ビットの出力画像データ Dout である。

40

【0039】

< 1 - 2 : 画素の構成 >

図 2 は、1 画素の構成を示す回路図である。この図に示すように、1 画素 P は、第 1 トランジスタ TR1、第 2 トランジスタ TR2、第 3 トランジスタ TR3、インバータ INV

50

、保持容量C及びOLED素子70を備える。インバータINVは反転回路として機能し、第4トランジスタTR4及び第5トランジスタTR5を備える。これらのトランジスタは、スイッチング素子として機能し、またTFTによって構成されている。

【0040】

第1トランジスタTR1のソースはデータ線3に接続され、そのゲートは走査線2に接続され、さらに、ドレインは保持容量Cの一方の端子に接続される。従って、走査線2を介して供給される走査信号WRTがハイレベル(アクティブ)となると、データ線3の電位が第1トランジスタTR1を介して保持容量Cに取り込まれる。これにより、出力画像データDoutに応じた電荷が保持容量Cに蓄積される。なお、この例では、保持容量Cの他方の端子は接地されているが、素子のレイアウトを考量すると、これを第2制御線L2に接続してもよい。

10

【0041】

第2トランジスタTR2は保持容量CとインバータINVの入力との間に設けられており、ソースが保持容量Cの一方の端子と接続され、ドレインがインバータINVの入力と接続され、さらに、ゲートには第2制御線L2を介して第2フィールド信号FLD2が供給されるようになっている。第3トランジスタTR3は、保持容量CとインバータINVの出力との間に設けられており、ソースが保持容量Cの他方の端子と接続され、ドレインがインバータINVの出力と接続され、さらに、ゲートには第1制御線L1を介して第1フィールド信号FLD1が供給されるようになっている。第2トランジスタTR2と第3トランジスタTR3とは、保持容量CとインバータINVとの接続状態を切替えるスイッチング手段として機能する。また、インバータINVの出力にはOLED素子70のカソードが接続される。なお、OLED素子70のアノードには対向電極が接続されている。さらに、インバータINVには、電源供給線L3及びL4を介して、高電位電源VDDMと低電位電源VSSMとが供給されるようになっている。

20

【0042】

OLED素子70のアノードおよびカソードは、その積層構造の製造方法に従って、上述とは逆に接続しても良い。その場合は、書き込まれるべきまたは保持すべき映像信号に応じたデータの論理が逆になるだけで、他に違いは無い。

【0043】

<1-3:電気光学パネルAAの駆動>

30

次に、電気光学パネルAAの駆動動作について、読出動作と書込動作に分かち説明する。書込動作とは、データ線3を介して出力画像データDoutを画素Pに書き込むことであり、読出動作とは、一旦、画素Pに書き込んだ出力画像データDoutを画素Pの内部で再書き込みすること及び出力画像データDoutを保持することをいう。

【0044】

<1-3-1:読出動作>

まず、読出動作について説明する。読出動作時には、画素Pの内部にデータ線3の電位を取り込む必要がないので、走査信号WRTを非アクティブとして第1トランジスタTR1をオフ状態とする。

【0045】

40

図3に、読出動作時における図2に示す画素P及びその周辺構成の等価回路を示す。この図において、スイッチSW2は第2トランジスタTR2に、スイッチSW3は第3トランジスタTR3に相当する。また、電荷保持手段は保持容量Cに、電気光学素子はOLED素子70に相当する。図4は、図3に示す等価回路における読出動作時のタイミングチャートである。この図に示すように、読出動作の1フィールド期間Tfは、読出期間T1と保持期間T2とによって構成される。

【0046】

読出期間T1は保持期間T2より短く設定される。これは、読出期間T1においては、後述するように電荷の再書き込みを実行するため電力を消費するが、保持期間T2においては電力を殆ど消費しないため、前者の時間を後者より短時間とすることで、消費電力を低

50

減するためである。

【0047】

まず、読出期間T1のうち期間T1Aでは、第1フィールド信号FLD1及び第2フィールド信号FLD2が非アクティブ(ローレベル)となる。このとき、電荷保持手段(保持容量C)は、インバータINV及び電気光学素子(OLED素子70)から分離される。そして、インバータINVの入力容量には所定の電荷が蓄積される。この場合、インバータINVの入力論理レベルは、スイッチSW2がオフされる前の状態と同じである。

【0048】

次に、期間T1Bにおいて第2フィールド信号FLD2の非アクティブが維持された状態で第1フィールド信号FLD1がアクティブ(ハイレベル)となる。このとき、スイッチSW3がオン状態となり電荷保持手段(保持容量C)は、インバータINVの出力及び電気光学素子(OLED素子70)と接続される。インバータINVの出力論理レベルは出力論理レベルを反転したものとなるから、電荷保持手段には前の論理レベルを反転した論理レベルとなる電荷が書き込まれる。

10

【0049】

次に、期間T1Cにおいて第1フィールド信号FLD1及び第2フィールド信号FLD2が非アクティブとなる。これにより、電荷保持手段(保持容量C)が、インバータINV及び電気光学素子(OLED素子70)から分離される。さらに、期間T1Dにおいて第1フィールド信号FLD1の非アクティブが維持された状態で第2フィールド信号FLD2がアクティブとなる。このとき、スイッチSW2がオン状態となり電荷保持手段(保持容量C)は、インバータINVの出力と接続される。これにより、インバータINVの入力容量には、論理レベルを反転する電荷が書き込まれる。

20

【0050】

次に、期間T1Eにおいて第1フィールド信号FLD1及び第2フィールド信号FLD2が非アクティブとなり、電荷保持手段(保持容量C)が、インバータINV及び電気光学素子(OLED素子70)から分離される。さらに、期間T1Fにおいて第2フィールド信号FLD2の非アクティブが維持された状態で第1フィールド信号FLD1がアクティブとなる。このとき、スイッチSW3がオン状態となり電荷保持手段(保持容量C)は、インバータINVの出力と接続される。これにより、電荷保持手段には、論理レベルをさらに反転する電荷が書き込まれる。従って、期間T1Bと期間T1Fの2回の書き込みにより、電荷保持手段の論理レベルは読出期間T1が開始される前の論理レベルに戻る。

30

【0051】

この後、期間T1Gにおいて、第1フィールド信号FLD1及び第2フィールド信号FLD2が非アクティブとなる。これにより、電荷保持手段(保持容量C)が、インバータINV及び電気光学素子(OLED素子70)から分離される。

【0052】

このように読出期間T1において、電荷保持手段とインバータINVとを偶数回接続することにより、電荷保持手段に元の論理レベルを示す電荷を書き込むことができ、画素Pにラッチ回路を構成しなくても論理レベルを反転することなくデータを記憶することができる。この結果、画素Pを構成する素子数を減らし、開口率を向上させるとともに歩留まりを向上させることができる。

40

【0053】

また、スイッチSW2がオフ状態であり、且つスイッチSW3がオン状態であることを第1状態、スイッチSW2がオン状態であり、且つスイッチSW3がオフ状態であることを第2状態とする。この場合、電荷保持手段とインバータINVとを偶数回接続することは、第1状態から第2状態へて再び第1状態とする1サイクル動作を一回以上実行することを意味する。なお、この例では、1サイクル動作を1回実行しているが、1サイクル動作を複数回実行してもよいことは勿論である。

【0054】

さらに、スイッチSW2及びスイッチSW3がオフ状態であることを第3状態としたとき

50

、第1状態と第2状態との間で状態を移行させる場合に、第3状態を経て次の状態へ移行させる。これは、スイッチSW2及びスイッチSW3が同時にオン状態となると、インバータINVの出力が入力に帰還され、発振状態となるのを回避するためである。

【0055】

次に、保持期間T2においては、第1フィールド信号FLD1が非アクティブの状態、第2フィールド信号FLD2が非アクティブ(ローレベル)からアクティブ(ハイレベル)へと遷移する。このとき、スイッチSW2がオン状態となり、電荷保持手段とインバータINVの入力が接続される。読出期間T1において、最終的な電荷保持手段の論理レベルは、読出期間T1の開始前の論理レベルと一致するから、保持期間T1においては、電気光学素子(OLED素子70)の極1の電位は読出期間T1の開始前と一致する。一方、極2の電位は、読出期間T1及び保持期間T2を通して一定である。従って、電気光学素子に印加される電圧の極性は変化しない。これにより、電気光学素子として、有機発光ダイオードを用いることが可能となる。

10

【0056】

ここで、インバータINVには、高電位電源VDDMと低電位電源VSSMが供給されるが、読出期間T1において、高電位電源VDDMは第2高電位VHHとなり、低電位電源VSSMは第2低電位VLLとなる。そして、保持期間T2において、高電位電源VDDMは第1高電位VDDとなり、低電位電源VSSMは第1低電位VSSとなる。すなわち、読出期間T1は保持期間T2と比較してインバータINVの電源電圧を昇圧している。これは、インバータINVを構成する第4及び第5トランジスタTR4及びTR5を誤動作させることなく正常に反転動作させるためである。この点について図5を参照して説明する。

20

【0057】

図5は画素Pの各部における電位を示す詳細なタイミングチャートである。なお、同図において、“STG”は、図2に示すように電荷保持手段たる保持容量Cと第2及び第3トランジスタTR2及びTR3との接続点の電位(以下、保持電位と称する)を示す符号であり、“PXL”はインバータINVの出力電位を示す符号である。

【0058】

ここで、保持容量Cの容量値をCh1、インバータINVの入力容量をCinとする。仮に、読出期間T1において高電位電源VDDMを第1高電位VDDとし、低電位電源VSSMを第1低電位VSSにし、保持電位STGがハイレベル即ち、 $STG = VDD$ であったとする。この場合、読出期間T1の終了直前において、保持容量Cに蓄積される電荷量Qは、 $Q = Ch1 \cdot VDD$ となる。

30

【0059】

そして、読出期間T1から保持期間T2へ移行すると、第2トランジスタTR2がオフ状態からオン状態へ変化し、保持容量Cと入力容量Cinとが容量結合される。保持容量Cに蓄積されていた電荷が入力容量Cへ移動すると、インバータINVの入力電位Vは、 $V = Ch1 \cdot VDD / (Ch1 + Cin)$ となる。つまり、インバータINVの入力電位Vは第1高電位VDDを下回る。これによって、インバータINVを構成する第4トランジスタTR4のオフ抵抗値が低下し、第4トランジスタTR4は完全なオフ状態ではなくなり、リーク電流が流れるとともに誤動作が生じ易くなる。

40

【0060】

これに対して、本実施形態では、読出期間T1において高電位電源VDDMを第2高電位VHHとし、低電位電源VSSMを第2低電位VLLにしている。従って、読出期間T1の終了直前において、保持容量Cに蓄積される電荷量Qは、 $Q = Ch1 \cdot VHH$ となる。また、読出期間T1から保持期間T2へ移行して、保持容量Cと入力容量Cinとが容量結合されると、インバータINVの入力電位Vは、 $V = Ch1 \cdot VHH / (Ch1 + Cin)$ となる。

【0061】

第2高電位VHHは、第1高電位VDDよりも高電位であるから、読出期間T1において

50

インバータINVの電源電圧を昇圧しない場合と比較して、入力電位Vを高電位にすることができる。これにより、第4トランジスタTR4のオフ抵抗値の低下を防止し、リーク電流値を低減するとともに信頼性を向上させることができる。

【0062】

ここで、第4トランジスタTR4の閾値電圧を V_{th4} としたとき、トランジスタTR4のオフ状態を維持するためには、 $|V_{th4}| > |C_{h1} \cdot V_{HH} / (C_{h1} + C_{in}) - V_{DD}|$ であることが好ましい。この場合には、トランジスタTR4のゲート-ソース間電圧が閾値電圧 V_{th4} を下回るので、トランジスタTR4を確実にオフさせることができる。

【0063】

また、第5トランジスタTR5の閾値電圧を V_{th5} としたとき、トランジスタTR5のオフ状態を維持するためには、 $|V_{th5}| > |C_{h1} \cdot V_{LL} / (C_{h1} + C_{in}) - V_{SS}|$ であることが好ましい。この場合には、第5トランジスタTR5のドレイン-ゲート間電圧が閾値電圧 V_{th5} を下回るので、第5トランジスタTR5を確実にオフさせることができる。

【0064】

図5に示す例では、保持期間T2において保持電位STG（入力電位V）が、第1高電位VDDを上回るので、第4トランジスタTR4を確実にオフさせることができる。

【0065】

< 1-3-2：書込動作 >

次に、書込出動作について説明する。書込動作時には、画素Pの内部にデータ線3の電位を取り込む必要があるため、走査信号WRTをアクティブとして第1トランジスタTR1をオン状態とする。

【0066】

図6に、書込動作時における図2に示す画素及びその周辺構成の等価回路を示す。この図において、スイッチSW1は第1トランジスタTR1に相当する。図7は、図6に示す等価回路における書込動作を含むタイミングチャートである。この例にあっては、書き込み期間T3において、出力画像データDoutが画素Pに書き込まれる。書き込み動作は、画素Pに記憶されているデータを書き換える場合にのみ実行される。上述した読出動作により再書き込みが実行されるため、リーク電流によって電気光学素子への印加電圧が低下することがない。従って、データを書き換える必要のない場合には、書込動作は適宜省略される。これによって、容量性の負荷である走査線2やデータ線3を駆動する回数を減らし、消費電力を削減することができる。

【0067】

書き込み期間T3においては、走査信号WRTがアクティブとなり、スイッチSW1（第1トランジスタTR1）がオン状態となる。すると、データ線3を介して出力画像データDoutが画素Pに取り込まれる。このとき、出力画像データDoutの論理レベルは、電荷の状態で電荷保持手段に取り込まれる。この例では、時刻t1において出力画像データDoutの論理レベルがハイレベルからローレベルに遷移する。すると、インバータINVの出力（極1）が第1低電位VSSから第1高電位VDDへと変化すると共に電荷保持手段に保持される電荷を書き換える。このように書込動作を実行することによって、消費電力を大幅に削減することができる。

【0068】

< 2．第2実施形態 >

第2実施形態に係わる電気光学装置は、画素Pの構成、その駆動波形の詳細、及びタイミング発生回路400において制御信号VOFFを生成する点を除いて、図1に示す第1実施形態の電気光学装置と同様に構成されている。

【0069】

図8は、第2実施形態に係る電気光学装置の全体構成を示すブロック図であり、図9は、第2実施形態に係る電気光学パネルAAの1画素P'の構成を示す回路図である。画素P

10

20

30

40

50

' は、インバータ I N V の出力と O L E D 素子 7 0 との間に第 6 トランジスタ T R 6 を設けた点を除いて、図 2 に示す第 1 実施形態の画素 P と同様に構成されている。

【 0 0 7 0 】

図 1 0 に、読出動作時における図 9 に示す画素及びその周辺構成の等価回路を示す。この図において、スイッチ S W 4 は第 6 トランジスタ T R 6 に相当する。この電気光学パネル A A の動作を読出動作と書き込み動作に分けて説明する。図 1 1 に、読出動作における第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 の信号波形、並びに高電位電源 V D D M 及び低電位電源 V S S M の電圧波形を示す。

【 0 0 7 1 】

図 1 1 が図 4 と相違するのは、制御信号 V O F F が期間 T 1 C の開始から読出期間 T 1 の終了までの間にアクティブ（ローレベル）となる点である。これによって、スイッチ S W 4 がオフ状態となり、インバータ I N V の出力と電気光学素子とが分離される。このように両者を分離したのは、以下の理由による。

【 0 0 7 2 】

第 1 実施形態で説明したように、期間 T 1 B においてスイッチ S W 3 がオン状態になると、電荷保持手段とインバータ I N V が接続されるので、電荷保持手段には論理レベルを反転する電荷が書き込まれる。そして、期間 T 1 D においてスイッチ S W 2 がオン状態になると、インバータ I N V の出力論理レベルが反転する。このため、第 1 実施形態では、図 4 に示すように期間 T 1 D の開始から読出期間 T 1 が終了するまでの間、本来、消灯：黒（点灯：白）すべき画素が点灯：白（消灯：黒）してしまい、コントラストが低下する。従って、コントラストを向上させるためには少なくとも期間 T 1 D の開始から読出期間 T 1 が終了するまでの期間は、インバータ I N V の出力と電気光学素子とを分離する必要がある。そこで、期間 T 1 D の開始から読出期間 T 1 の終了までの期間、スイッチ S W 4 をオフ状態にしてインバータ I N V の出力と電気光学素子とを分離したのである。

【 0 0 7 3 】

ここで、制御信号 V O F F は、期間 T 1 D の開始からアクティブにして、スイッチ S W 4 をオフ状態にすればよいが、本実施形態においてはマージンを見込んで期間 T 1 C の開始から制御信号 V O F F をアクティブにした。

【 0 0 7 4 】

図 1 2 に画素 P ' の各部における電位を示す詳細なタイミングチャートを示す。第 2 実施形態も第 1 実施形態と同様に、インバータ I N V には、高電位電源 V D D M と低電位電源 V S S M が供給されるが、読出期間 T 1 において、高電位電源 V D D M は第 2 高電位 V H H となり、低電位電源 V S S M は第 2 低電位 V L L となる。そして、保持期間 T 2 において、高電位電源 V D D M は第 1 高電位 V D D となり、低電位電源 V S S M は第 1 低電位 V S S となる。これにより、読出期間 T 1 においてインバータ I N V の入力電位 V を高電位にすることができ、第 4 トランジスタ T R 4 及び第 5 トランジスタ T R 5 のオフ抵抗値の低下を防止し、リーク電流値を低減するとともに信頼性を向上させることができる。

【 0 0 7 5 】

第 4 トランジスタ T R 4 の閾値電圧 V_{th4} と第 1 高電位 V D D 及び第 2 高電位 V H H の関係は、上述した第 1 実施形態と同様に $|V_{th4}| > |C_{h1} \cdot V_{HH} / (C_{h1} + C_{in}) - V_{DD}|$ であることが好ましい。また、第 5 トランジスタ T R 5 の閾値電圧 V_{th5} と第 1 低電位 V S S 及び第 2 低電位 V L L の関係は、上述した第 1 実施形態と同様に $|V_{th5}| > |C_{h1} \cdot V_{LL} / (C_{h1} + C_{in}) - V_{SS}|$ であることが好ましい。

【 0 0 7 6 】

次に、書込動作について説明する。書込動作時には、画素 P ' の内部にデータ線 3 の電位を取り込む必要があるため、走査信号 W R T をアクティブとして第 1 トランジスタ T R 1 をオン状態とする。

【 0 0 7 7 】

図 1 3 に、書込動作時における図 9 に示す画素 P ' 及びその周辺構成の等価回路を示す。

この図において、スイッチSW1は第1トランジスタTR1に、スイッチSW4は第6トランジスタTR6に相当する。

【0078】

図14は、図13に示す等価回路における書込動作を含むタイミングチャートである。この例にあっては、書き込み期間T3において、出力画像データDoutが画素P'に書き込まれる。上述した読出動作により再書き込みが実行されるため、リーク電流によって電気光学素子への印加電圧が低下することがなく、データを書き換える必要のない場合には、書き込み動作は適宜省略される。これによって、容量性の負荷である走査線2やデータ線3を駆動する回数を減らし、消費電力を削減することができる。

【0079】

書き込み期間T3においては、走査信号WRTがハイレベル、制御信号VOFFがハイレベル、第1フィールド信号FLD1がローレベル、及び第2フィールド信号FLD2がハイレベルとなるから、スイッチSW1がオン状態、スイッチSW3がオフ状態、スイッチSW2がオン状態、スイッチSW4がオン状態となる。このため、図13に太線で示す経路で信号が流れる。

【0080】

図14に示す書き込み期間T3の時刻t1において、出力画像データDoutがハイレベルからローレベルへ変化すると、インバータINVの出力論理レベルはローレベルからハイレベルへ変化し、電気光学素子たるOLED素子70がオン状態からオフ状態へ変化する。これにより、画素P'に記憶されるデータの論理レベルを反転させ、電気光学素子の点灯・消灯を切替えることができる。

【0081】

<3. 電子機器>

次に、上述した電気光学装置を各種の電子機器に適用される場合について説明する。

<3-1: モバイル型コンピュータ>

まず、電気光学パネルAAを、モバイル型のパーソナルコンピュータに適用した例について説明する。図15は、このパーソナルコンピュータの構成を示す斜視図である。図において、コンピュータ1200は、キーボード1202を備えた本体部1204と、電気光学表示ユニット1206とから構成されている。

【0082】

<3-2-2: 携帯電話>

さらに、この電気光学パネルAAを、携帯電話に適用した例について説明する。図16は、この携帯電話の構成を示す斜視図である。図において、携帯電話1300は、複数の操作ボタン1302と電気光学パネルAAとを備えるものである。

【0083】

なお、図15及び図16を参照して説明した電子機器の他にも、テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた装置等などが挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【図面の簡単な説明】

【図1】 本発明の第1実施形態に係る電気光学装置の全体構成を示すブロック図である。

【図2】 同装置の電気光学パネルAAを構成する画素Pの回路図である。

【図3】 同パネルの読出動作時における画素P及びその周辺構成の等価回路を示すブロック図である。

【図4】 図3に示す等価回路における読出動作時のタイミングチャートである。

【図5】 画素Pの各部における電位を示す詳細なタイミングチャートである。

【図6】 同装置の書込動作時における画素P及びその周辺構成の等価回路を示すブロック図である。

10

20

30

40

50

【図7】 図6に示す等価回路における書込動作時のタイミングチャートである。

【図8】 本発明の第2実施形態に係る電気光学装置の全体構成を示すブロック図である。

【図9】 同実施形態に用いられる電気光学パネルAAを構成する画素P'の回路図である。

【図10】 同パネルの読出動作時における画素P'及びその周辺構成の等価回路を示すブロック図である。

【図11】 図10に示す等価回路における読出動作時のタイミングチャートである。

【図12】 画素P'の各部における電位を示す詳細なタイミングチャートである。

【図13】 同パネルの書込動作時における画素P'及びその周辺構成の等価回路を示すブロック図である。

【図14】 図12に示す等価回路における書込動作時のタイミングチャートである。

【図15】 同電気光学装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

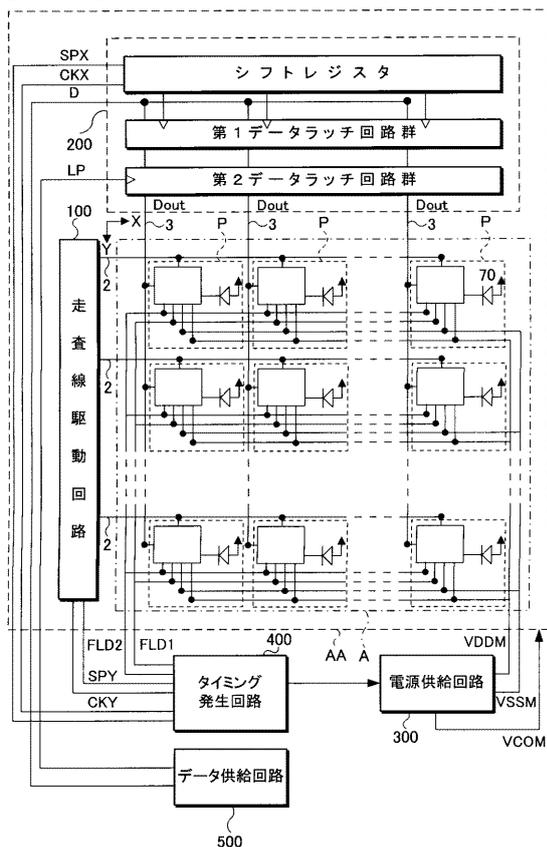
【図16】 同電気光学装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

【図17】 従来の画素の構成を示す回路図である。

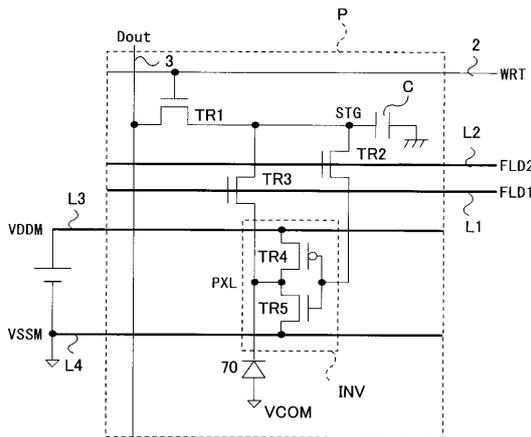
【符号の説明】

2 ... 走査線、3 ... データ線、6 ... 画素電極、70 ... O L E D素子（有機発光ダイオード）、100 ... 走査線駆動回路、200 ... データ線駆動回路、300 ... 電源供給回路（電源供給手段）、400 ... タイミング発生回路（制御手段）、158 ... 共通電極、P, P' ... 画素、C ... 保持容量、VDDM ... 高電位電源、VSSM ... 低電位電源、VDD ... 第1高電位、VHH ... 第2高電位、VSS ... 第1低電位、VLL ... 第2低電位、INV ... インバータ（反転手段）、SW1 ~ SW4 ... スイッチ（第1 ~ 第4スイッチング素子）、TR1 ~ TR6 ... 第1 ~ 第6トランジスタ、AA ... 電気光学パネル、

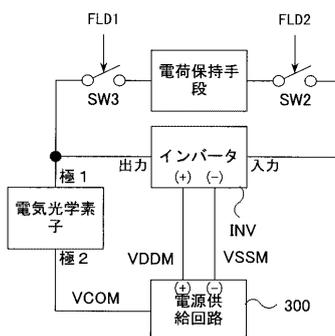
【図1】



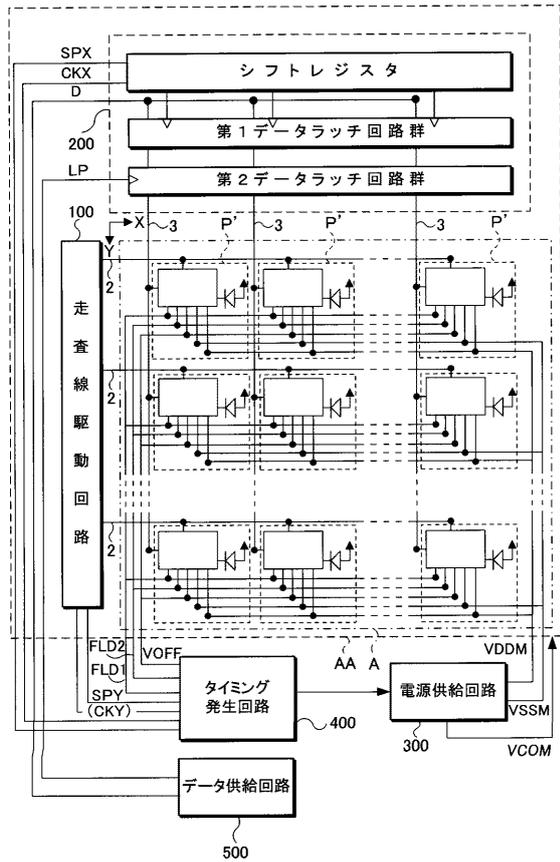
【図2】



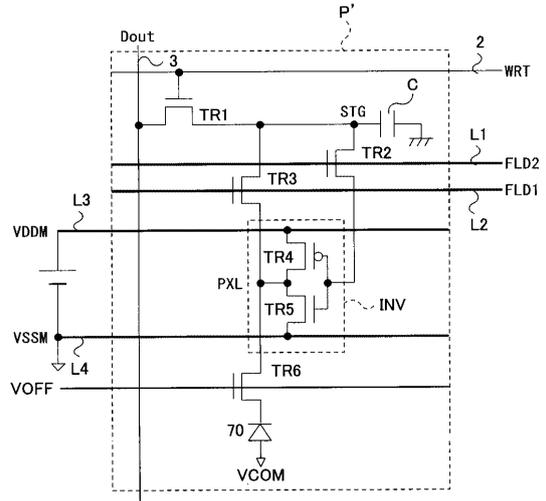
【図3】



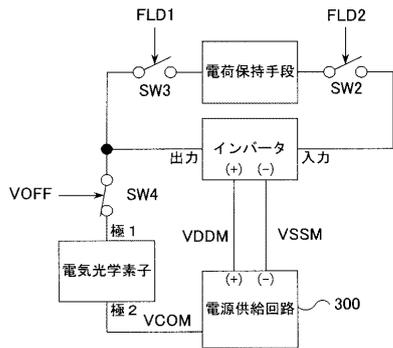
【図 8】



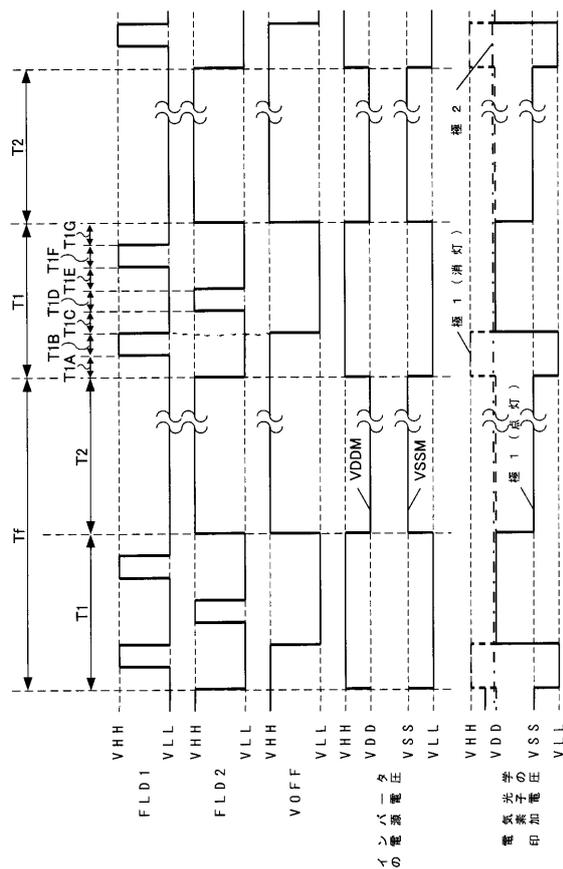
【図 9】



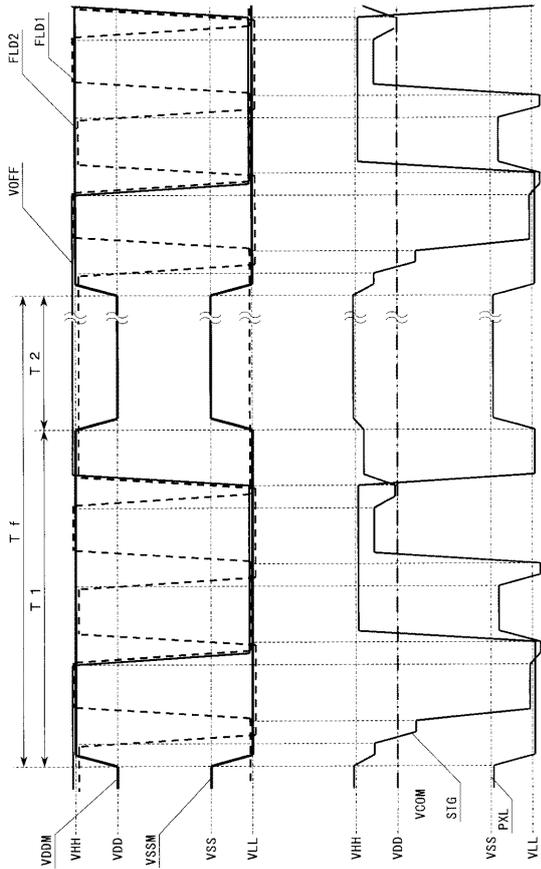
【図 10】



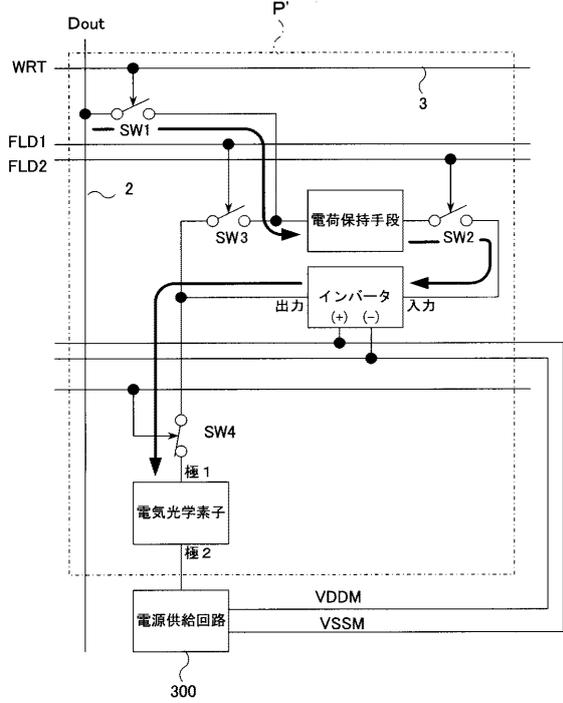
【図 11】



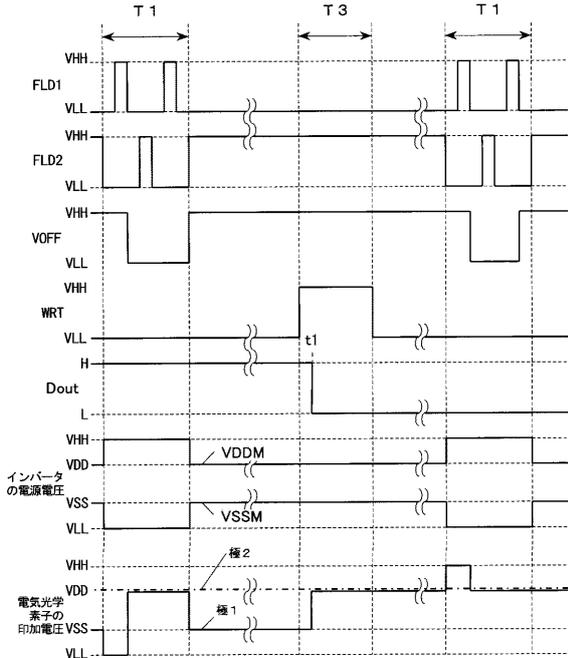
【図12】



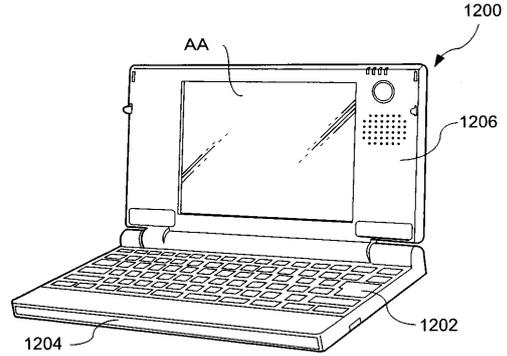
【図13】



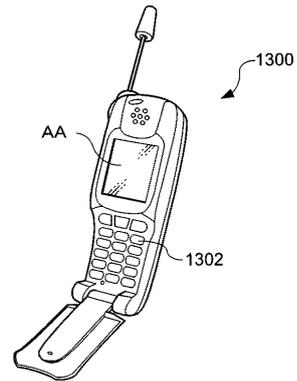
【図14】



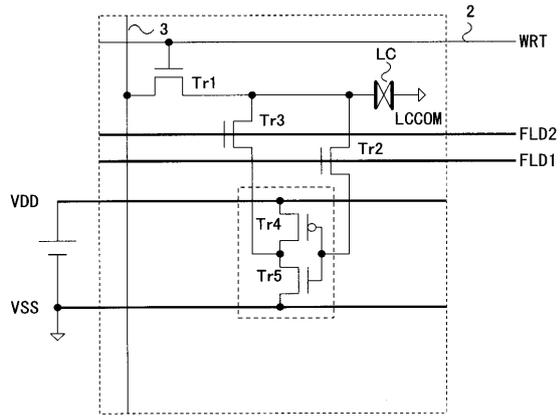
【図15】



【図16】



【 図 17 】



フロントページの続き

(51) Int.Cl.⁷

F I

G 0 9 G 3/20 6 4 2 D

H 0 5 B 33/14 A

(56) 参考文献 特開 2 0 0 2 - 2 7 8 4 9 8 (J P , A)

特開 2 0 0 2 - 2 0 7 4 5 3 (J P , A)

特開 2 0 0 3 - 1 0 8 0 9 9 (J P , A)

特開 2 0 0 2 - 1 7 5 0 4 0 (J P , A)

(58) 調査した分野(Int.Cl.⁷, D B 名)

G09G 3/00- 3/38