

(12) 发明专利

(10) 授权公告号 CN 101609800 B

(45) 授权公告日 2010.12.29

(21) 申请号 200910053504.9

(22) 申请日 2009.06.19

(73) 专利权人 上海新傲科技股份有限公司
地址 201821 上海市嘉定区普惠路 200 号
专利权人 中国科学院上海微系统与信息技术研究所

(72) 发明人 魏星 王湘 李显元 张苗 王曦
林成鲁

(74) 专利代理机构 上海翼胜专利商标事务所
(普通合伙) 31218

代理人 翟羽

(51) Int. Cl.

H01L 21/31 (2006.01)

H01L 21/762 (2006.01)

H01L 21/84 (2006.01)

H01L 21/20 (2006.01)

H01L 21/02 (2006.01)

(56) 对比文件

US 2006003554 A1, 2006.01.05,

CN 1722363 A, 2006.01.18,

US 2004151917 A1, 2004.08.05,

US 2004266137 A1, 2004.12.30,

TW 541710 B, 2003.07.11,

CN 1959933 A, 2007.05.09,

审查员 韩冰

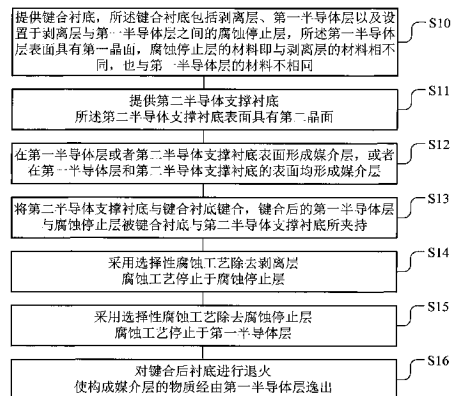
权利要求书 1 页 说明书 5 页 附图 3 页

(54) 发明名称

一种制备混合晶向半导体衬底的方法

(57) 摘要

一种制备混合晶向半导体衬底的方法,包括如下步骤:提供键合衬底,所述键合衬底包括剥离层、第一半导体层以及腐蚀停止层;提供第二半导体支撑衬底,所述第二半导体支撑衬底表面具有第二晶面;在第一半导体层或者第二半导体支撑衬底表面形成媒介层,或者在第一半导体层和第二半导体支撑衬底的表面均形成媒介层;将第二半导体支撑衬底与键合衬底键合,键合后的第一半导体层与腐蚀停止层被键合衬底与第二半导体支撑衬底所夹持;采用选择性腐蚀工艺除去剥离层,腐蚀工艺停止于腐蚀停止层;采用选择性腐蚀工艺除去腐蚀停止层,腐蚀工艺停止于第一半导体层;对键合后衬底进行退火,使构成媒介层的物质经由第一半导体层逸出。本发明的优点在于,利用高温退火消除键合界面的由亲水键合导致的自然氧化层的办法,能够制备出全局混合晶向体硅衬底,并且该全局混合晶向半导体衬底的表面半导体层具有良好的厚度均匀性。



CN 101609800 B

1. 一种制备混合晶向半导体衬底的方法,其特征在于,包括如下步骤:

提供键合衬底,所述键合衬底包括剥离层、第一半导体层以及设置于剥离层与第一半导体层之间的腐蚀停止层,所述第一半导体层表面具有第一晶面,腐蚀停止层的材料即与剥离层的材料不相同,也与第一半导体层的材料不相同;

提供第二半导体支撑衬底,所述第二半导体支撑衬底表面具有第二晶面;

在第一半导体层或者第二半导体支撑衬底表面形成媒介层,或者在第一半导体层和第二半导体支撑衬底的表面均形成媒介层,所述媒介层的材料为亲水材料;

将第二半导体支撑衬底与键合衬底键合,键合后的第一半导体层与腐蚀停止层被键合衬底与第二半导体支撑衬底所夹持;

采用选择性腐蚀工艺除去剥离层,腐蚀工艺停止于腐蚀停止层;

采用选择性腐蚀工艺除去腐蚀停止层,腐蚀工艺停止于第一半导体层;

对键合后衬底进行退火,使构成媒介层的物质经由第一半导体层逸出。

2. 根据权利要求1所述的制备混合晶向半导体衬底的方法,其特征在于,所述第一半导体层、剥离层以及第二半导体支撑衬底的材料为单晶硅,所述腐蚀停止层的材料为氧化硅。

3. 根据权利要求2所述的制备混合晶向半导体衬底的方法,其特征在于,所述媒介层的材料为氧化硅。

4. 根据权利要求2所述的制备混合晶向半导体衬底的方法,其特征在于,所述第一晶面为(100)晶面,第二晶面为(110)晶面。

5. 根据权利要求2所述的制备混合晶向半导体衬底的方法,其特征在于,所述第一晶面为(110)晶面,第二晶面为(100)晶面。

6. 根据权利要求1或2所述的制备混合晶向半导体衬底的方法,其特征在于,所述第一半导体层的厚度小于200nm,所形成的媒介层的总厚度小于50nm。

7. 根据权利要求6所述的制备混合晶向半导体衬底的方法,其特征在于,退火温度高于1100°C。

8. 根据权利要求6所述的制备混合晶向半导体衬底的方法,其特征在于,退火气氛为惰性气体。

9. 根据权利要求6所述的制备混合晶向半导体衬底的方法,其特征在于,退火气氛为惰性气体和氧气的混合气体,其中氧气的浓度不超过1%。

10. 根据权利要求6所述的制备混合晶向半导体衬底的方法,其特征在于,退火的时间不低于20分钟。

一种制备混合晶向半导体衬底的方法

【技术领域】

【0001】 本发明涉及半导体器件领域,尤其涉及一种制备混合晶向半导体衬底的方法。

【背景技术】

【0002】 在过去的几十年中,硅基 CMOS 器件性能的每次提升主要是依靠器件尺寸的减小所带来的,主要包括减小沟道长度,栅氧厚度和阈值电压。但是,集成电路的特征尺寸在 1999 年开始缩小到亚 100 纳米,进入纳米技术时代,随着芯片集成度的进一步提高,即器件特征尺寸的进一步缩小将会面临大量来自传统工作模式、传统材料乃至传统器件物理基础等方面的问题,因此必须在器件物理、材料、器件结构、关键工艺、集成技术等基础研究领域寻求突破。

【0003】 特别是目前随着 VLSI 技术进入 65nm 节点及其以下,器件的功耗越来越成为一个限制性的因素,要进一步提高芯片的集成度和运行速度,现有的体硅材料和工艺正接近它们的物理极限,在进一步减小集成电路的特征尺寸方面遇到了严峻的挑战,必须在材料和工艺上有新的重大突破。为了突破这一限制,研究人员不断提出和研究新的器件结构和材料,例如 FinFETs,垂直的 MOSFETs,高 k 绝缘材料或金属栅。此外,也可以通过包括全局应变或者沟道应变在内的应变工程来提高载流子的迁移率从而提升器件性能,例如在 90nm 技术中引入了由薄膜沉淀、沟道隔离、源漏硅化物材料等制备的工艺至应变硅沟道。此外,由新沟道材料例如 Ge 所带来的高迁移率也在加紧研究。另一方面,也可以通过基于衬底和沟道晶向的优化来提升载流子的迁移率,该方法即混合晶向技术 (hybrid orientation technology)。

【0004】 在目前的半导体技术中,CMOS 电路主要是制作在具有 (100) 晶面的硅衬底上,这是因为在 (100) 晶面上具有小的氧化物-界面电荷密度以及最高的电子迁移率。但是,空穴的迁移率在 (100) 晶片上较低,这就使得在 (100) 晶片上制备的 pMOSFETs 的驱动电流约为 nMOSFETs 的一半,虽然传统上使用更大的 pMOSFETs 可以来平衡 nMOSFETs,实际上这增大了栅和寄生电容。有报道称在 (100) 衬底通过将沟道方向从 $\langle 110 \rangle$ 转移至 $\langle 100 \rangle$ 晶向可以改善 pFET 的性能,但是更多的工作主要是集中在改变表面晶向的努力上,比如采用 (110) 或者 (111) 衬底可以带来更多的空穴迁移率的提升。人们发现空穴迁移率在 (110) 晶片的 $\langle 110 \rangle$ 晶向上具有最大值,该值是空穴在 (100) 晶片上的迁移率的两倍以上。但是,即使在不考虑沟道方向的情况下,该晶面方向完全不适用于制造 nFET。混合晶向技术基于衬底和沟道晶向的优化来提升载流子的迁移率从而达到提升器件性能的目的,即可以通过在 (110) 区域制备 pMOS 在 (100) 区域制备 nMOS 以实现器件性能的提升。目前,混合晶向技术是制备在 SOI 衬底之上,因此该技术所制备的器件是 SOI 和体硅器件的混合,这就给器件设计和版图设计带来苦难,并且使得制备工艺复杂。针对这一情况,提出了基于体硅技术的改良混合晶向技术,该技术与现有的体硅 CMOS 技术完全兼容,因此所引入的额外工艺步骤和设计的变更最少。因此,目前制备出可用于混合晶向技术的全局混合晶向体硅衬底是该技术的一个关键。

[0005] 目前,键合技术可以实现不同晶向硅层之间的转移。但是通过研磨或者腐蚀的办法减薄表面硅,该硅层的厚度均匀性很难得到精确控制。注氧隔离技术(SIMOX),由于采用该技术所制备的SOI衬底仅在同一片晶片上完成,顶层硅和支撑衬底必具有同一晶面方向,这样注氧隔离技术无法用于制备顶层硅和支撑衬底晶向不同的全局混合晶向SOI衬底,但是其提供的SOI衬底的顶层硅层具有优异的厚度均匀性,并且其埋氧层为一优良的腐蚀阻挡层。因此,结合该两项技术可以克服各自的缺点,实现不同晶向硅层的转移。

[0006] 此外,目前硅-硅直接键合技术包括憎水键合和亲水键合,憎水键合对环境要求极高,导致其成本升高并且良率较低;亲水键合成本低,良率高,但是其会在硅-硅的键合界面形成自然氧化层,因此不同晶向硅层无法实现界面无氧化层的直接接触。

【发明内容】

[0007] 本发明所要解决的技术问题是,提供一种制备混合晶向半导体衬底的方法,能够去除亲水键合的界面氧化层,提高亲水键合的质量,制备表面平整的混合晶向体硅衬底。

[0008] 为了解决上述问题,本发明提供了一种制备混合晶向半导体衬底的方法,包括如下步骤:提供键合衬底,所述键合衬底包括剥离层、第一半导体层以及设置于剥离层与第一半导体层之间的腐蚀停止层,所述第一半导体层表面具有第一晶面,腐蚀停止层的材料即与剥离层的材料不相同,也与第一半导体层的材料不相同;提供第二半导体支撑衬底,所述第二半导体支撑衬底表面具有第二晶面;在第一半导体层或者第二半导体支撑衬底表面形成媒介层,或者在第一半导体层和第二半导体支撑衬底的表面均形成媒介层;将第二半导体支撑衬底与键合衬底键合,键合后的第一半导体层与腐蚀停止层被键合衬底与第二半导体支撑衬底所夹持;采用选择性腐蚀工艺除去剥离层,腐蚀工艺停止于腐蚀停止层;采用选择性腐蚀工艺除去腐蚀停止层,腐蚀工艺停止于第一半导体层;对键合后衬底进行退火,使构成媒介层的物质经由第一半导体层逸出。

[0009] 作为可选的技术方案,所述第一半导体层、剥离层以及第二半导体支撑衬底的材料为单晶硅,所述腐蚀停止层的材料为氧化硅。

[0010] 作为可选的技术方案,所述媒介层的材料为亲水材料,所述媒介层的材料为氧化硅。

[0011] 作为可选的技术方案,所述第一晶面为(100)晶面,第二晶面为(110)晶面。

[0012] 作为可选的技术方案,所述第一晶面为(110)晶面,第二晶面为(100)晶面。

[0013] 作为可选的技术方案,所述第一半导体层的厚度小于200nm,所形成的媒介层的总厚度小于50nm;退火温度高于1100°C;退火气氛为惰性气体;退火气氛为惰性气体和氧气的混合气体,其中氧气的浓度不超过1%.;退火的时间范围不低于20分钟。

[0014] 本发明的优点在于,利用高温退火消除键合界面的由亲水键合导致的自然氧化层的办法,能够制备出全局混合晶向体硅衬底,并且该全局混合晶向半导体衬底的表面半导体层具有良好的厚度均匀性。

【附图说明】

[0015] 附图1所示是本发明提供制备混合晶向半导体衬底的方法具体实施方式的实施步骤示意图;

[0016] 附图 2 至附图 8 所示是本发明提供制备混合晶向半导体衬底的方法具体实施方式的实施工艺示意图。

【具体实施方式】

[0017] 下面结合附图对本发明提供制备混合晶向半导体衬底的方法的具体实施方式做详细说明。

[0018] 附图 1 所示是本具体实施方式的实施步骤示意图,包括如下步骤:步骤 S10,提供键合衬底,所述键合衬底包括剥离层、第一半导体层以及设置于剥离层与第一半导体层之间的腐蚀停止层,所述第一半导体层表面具有第一晶面,腐蚀停止层的材料即与剥离层的材料不相同,也与第一半导体层的材料不相同;步骤 S11,提供第二半导体支撑衬底,所述第二半导体支撑衬底表面具有第二晶面;步骤 S12,在第一半导体层或者第二半导体支撑衬底表面形成媒介层,或者在第一半导体层和第二半导体支撑衬底的表面均形成媒介层;步骤 S13,将第二半导体支撑衬底与键合衬底键合,键合后的第一半导体层与腐蚀停止层被键合衬底与第二半导体支撑衬底所夹持;步骤 S14,采用选择性腐蚀工艺除去剥离层,腐蚀工艺停止于腐蚀停止层;步骤 S15,采用选择性腐蚀工艺除去腐蚀停止层,腐蚀工艺停止于第一半导体层;步骤 S16,对键合后衬底进行退火,使构成媒介层的物质经由第一半导体层逸出。

[0019] 附图 2 至附图 8 所示是本具体实施方式的实施工艺示意图。

[0020] 附图 2 所示,参考步骤 S10,提供键合衬底 100,所述键合衬底包括剥离层 101、第一半导体层 103 以及设置于剥离层 101 与第一半导体层 103 之间的腐蚀停止层 102,所述第一半导体层 103 表面具有第一晶面。

[0021] 本具体实施方式中,剥离层 101 与第一半导体层 103 的材料是单晶硅,所述第一晶向为 (100) 晶向。腐蚀停止层 102 的材料是二氧化硅。在其他的具体实施方式中,剥离层 101、第一半导体层 103 以及腐蚀停止层 102 的材料也可以是其他常见的半导体材料,腐蚀停止层 102 的材料即不与剥离层 101 的材料相同,也不与第一半导体层 103 的材料相同,以保证可以通过选择性腐蚀的手段将剥离层 101 和腐蚀停止层 102 除去而不会影响到第一半导体层 103。

[0022] 本具体实施方式中,所述第一晶面是 (100) 晶面,在其他具体实施方式中,第一晶面也可以是 (110) 或者其他常见的晶向

[0023] 本具体实施方式中,第一半导体层 103 的厚度小于 200nm,控制第一半导体层 102 在此厚度以内有利于后续工艺中的媒介层在退火的过程中经由此第一半导体层 102 逸出。

[0024] 附图 3 所示,参考步骤 S11,提供第二半导体支撑衬底 110,所述第二半导体支撑衬底 110 表面具有第二晶面。

[0025] 第二半导体支撑衬底 110 的表面可以是任意的与第一半导体层 103 不同的晶面,以在后续的键合和退火工艺结束后获得具有混合晶向的半导体衬底材料。第一半导体层 102 与第二半导体支撑衬底 110 具体为何种晶面由实际应用中的需要而定。在本具体实施方式中,第二晶面是 (110) 晶面。

[0026] 附图 4 所示,参考步骤 S12,在第一半导体层 103 形成媒介层 121,在第二半导体支撑衬底 120 的表面形成媒介层 122。

[0027] 此步骤中,也可以只在第一半导体层 103 或者第二半导体支撑衬底 110 的表面形成媒介层。

[0028] 本具体实施方式中,媒介层 121 与 122 的材料是氧化硅。可以采用 600 ~ 1000℃ 条件下的干氧或氮氧混合气体或者湿氧中进行氧化,并通过控制氧化时间获得需要的厚度。氧化硅是亲水材料,因此在后续键合工艺中可以用作亲水键合的表面材料。并且,采用氧化硅作为媒介层的进一步优点还在于氧原子活性较高,在后续退火步骤中容易打破硅氧键的结合能量,迁移到第一半导体层 103 表面进而从衬底中逸出。

[0029] 为了保证后续键合工艺中可以实施较容易的亲水键合,因此媒介层的材料优选为亲水材料。在其他的具体实施方式中,媒介层的材料也可以是氮化硅、氮氧化硅等其他材料。

[0030] 附图 5 所示,参考步骤 S13,将第二半导体支撑衬底 110 与键合衬底 100 键合,键合后的第一半导体层 103 与腐蚀停止层 102 被键合衬底 100 与第二半导体支撑衬底 110 所夹持。

[0031] 本步骤所述键合工艺的实施中,将第二半导体支撑衬底 110 的键合面与键合衬底 100 中的第一半导体层 103 相对设置以进行键合操作,使键合后的第一半导体层 103 与腐蚀停止层 102 被键合衬底 100 与第二半导体支撑衬底 110 所夹持。

[0032] 键合前可以用 N₂、Ar 或者 O₂ 离子进行表面预处理。

[0033] 键合的加固温度高于 800℃,优化的键合温度为 1100 ~ 1200℃,加固时间不低于 1 小时,优选为 6 小时,气氛为干氧或氮氧混合气体或者湿氧中或惰性气体。

[0034] 键合后,媒介层 121 与 122 相互贴合在一起,形成新的单层媒介层 120。作为优选的技术方案,所形成的媒介层 120 的总厚度小于 50nm 将会有利于缩短后续退火步骤中缩短退火时间和降低退火温度。

[0035] 附图 6 所示,参考步骤 S14,采用选择性腐蚀工艺除去剥离层 101,腐蚀工艺停止于腐蚀停止层 102。

[0036] 选择性腐蚀工艺是半导体领域的一种成熟工艺,目前对于本领域内各种常用的材料,均有对应的选择性腐蚀方法。对于本具体实施方式中采用单晶硅作为剥离层 101,二氧化硅作为腐蚀停止层 102 的情况下,可以选用四甲基氢氧化铵 (TMAOH) 或者氢氧化钾溶液等作为选择性腐蚀溶液,也可以采用卤素作为刻蚀气体进行干法腐蚀。对于其他半导体材料,例如氮化镓、砷化镓等,腐蚀停止层可以选择氮化硅或者氧化硅,并选择对应的酸性溶液进行选择性腐蚀,或者选用适当的刻蚀气体可以进行干法腐蚀。

[0037] 附图 7 所示,参考步骤 S15,采用选择性腐蚀工艺除去腐蚀停止层 102,腐蚀工艺停止于第一半导体层 103。

[0038] 同上述步骤 S14 所类似,对于本领域内的常用材料,实施选择性腐蚀工艺是本领域的常见手段之一。对于本具体实施方式中腐蚀停止层 102 为氧化硅、第一半导体层为单晶硅的情况下,可以选择氢氟酸腐蚀液作为腐蚀溶液进行选择性腐蚀。

[0039] 附图 8 所示,参考步骤 S17,对键合后衬底进行退火,使构成媒介层 120 的物质经由第一半导体层 102 逸出。

[0040] 此步骤是形成混合晶向半导体衬底的关键步骤。退火能够促进构成媒介层的物质原子活性增强,冲破彼此间的束缚,经由第一半导体层向外逸出。因此第一半导体层 102 的

厚度以及媒介层 120 的厚度会对退火工艺的时间和温度产生很大的影响。如果第一半导体层 102 的厚度过大或者媒介层 120 的厚度过大,会延长退火的时间并增加退火的温度,从而提高工艺成本。

[0041] 本具体实施方式的第一半导体层 102 的材料为氧化硅,并且厚度小于 200nm,所形成的媒介层 120 的总厚度小于 50nm。实验证明,在此厚度的情况下,退火温度高于 1100℃(优选高于 1300℃),退火气氛为惰性气体或者惰性气体和氧气的混合气体,其中氧气的浓度不超过 1%,退火时间范围是不低于 2 小时,优选 2~5 小时,即可使氧原子通过第一半导体层 102 逸出。

[0042] 以上步骤中所述之参数为针对第一半导体层 102 厚度小于 200nm,媒介层 120 的总厚度小于 50nm 所采用的退火工艺,如果上述两层的厚度有所增加,则应根据实际增加的情况酌情延长退火时间或者增加退火温度,已达到预期之效果。

[0043] 具体地所,在退火过程中,由于退火气氛中无氧或者氧气含量很低,媒介层 120 两侧的“硅/氧化硅”界面有一固相外延的过程,生成硅,消耗氧化硅,氧原子则通过扩散的方式到达该第一半导体层 102 的自由表面,如果退火气氛含氧,则该扩散出的氧原子在该表面与退火气氛中的氧混合,在表面生成氧化硅,若退火气氛中不含氧则该氧原子将进入退火气氛中。因此降低第一半导体层 102 的厚度有利于媒介层 120 中的氧原子在退火的过程中经由此第一半导体层 102 向外逸出。

[0044] 上述步骤实施完毕后,即获得具有混合晶向的半导体衬底材料,后续还可以进行外延以及抛光工艺以增加其表面平整度。

[0045] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

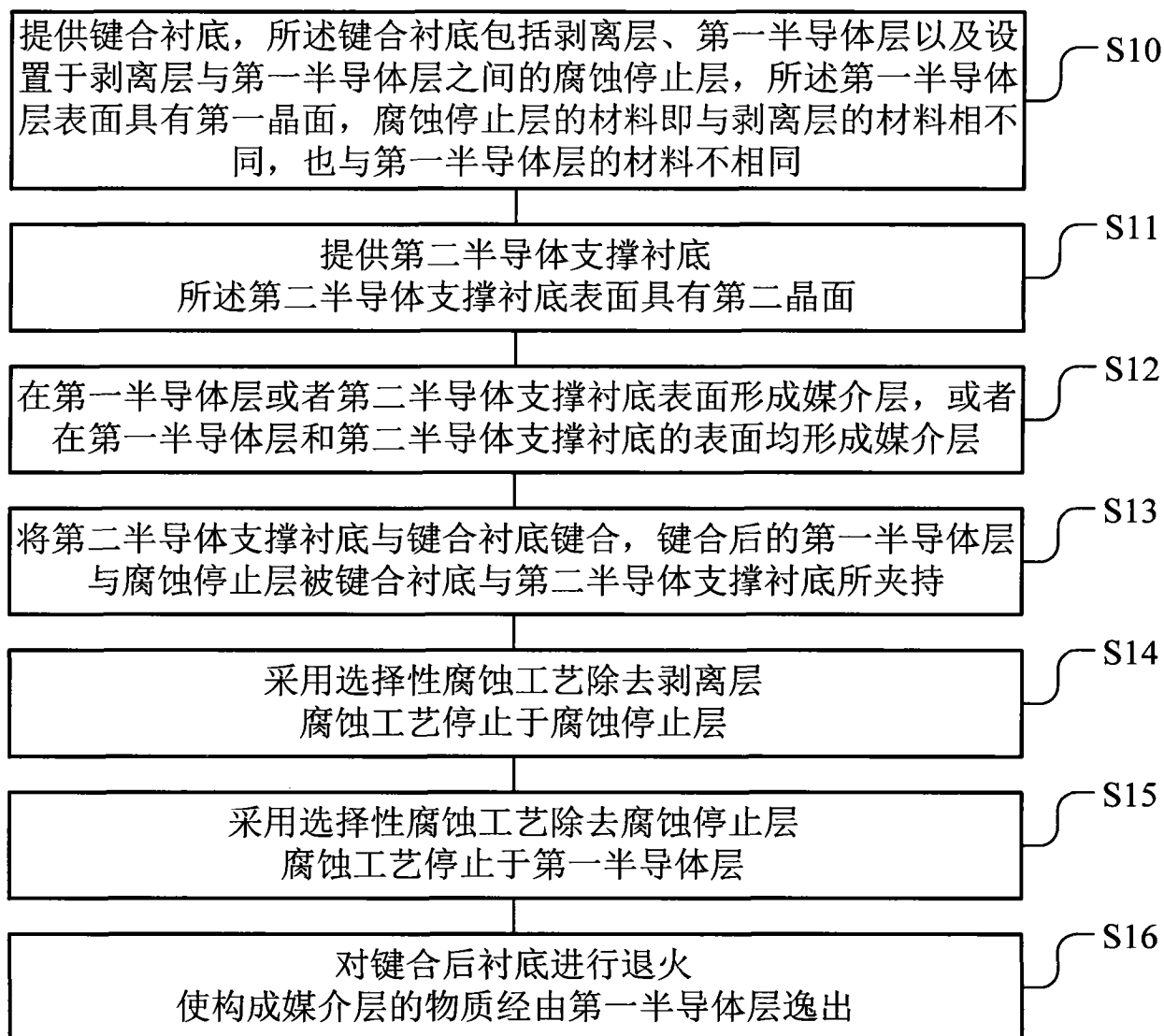


图 1

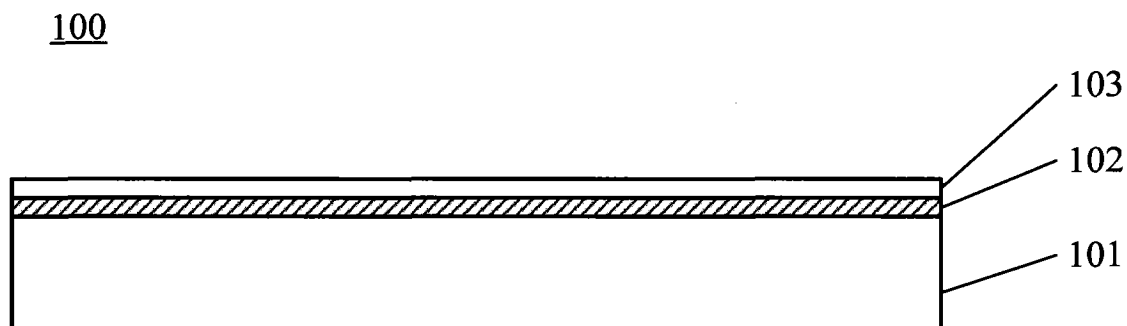


图 2



图 3

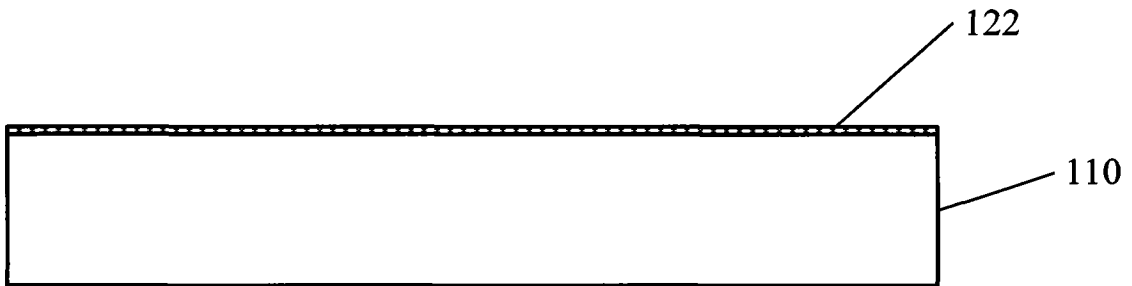
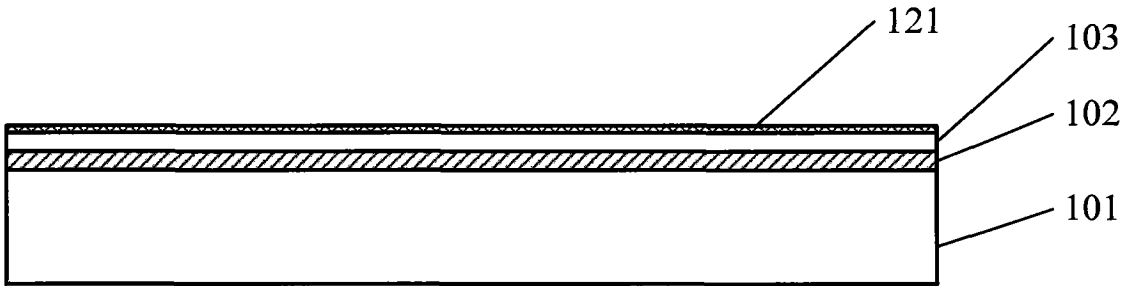


图 4

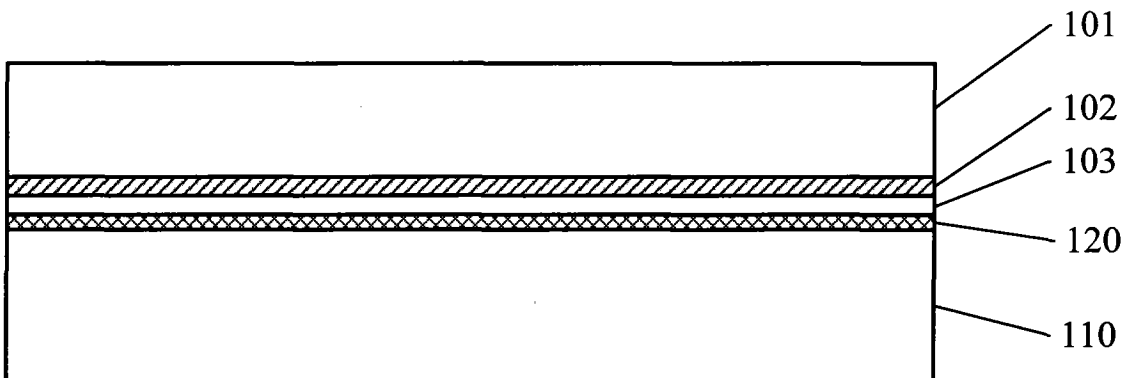


图 5

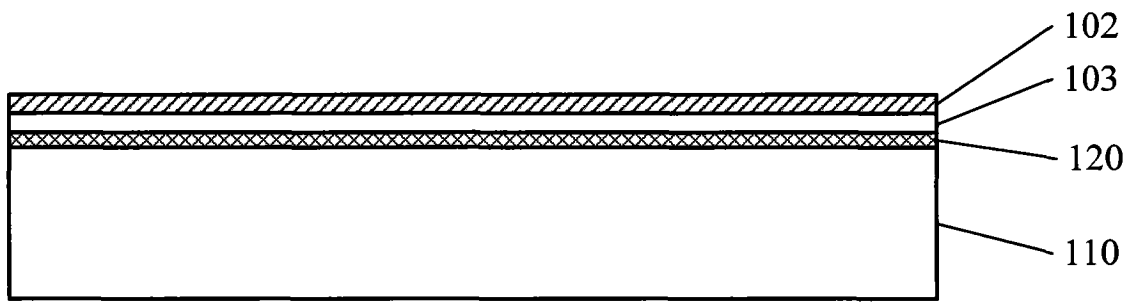


图 6

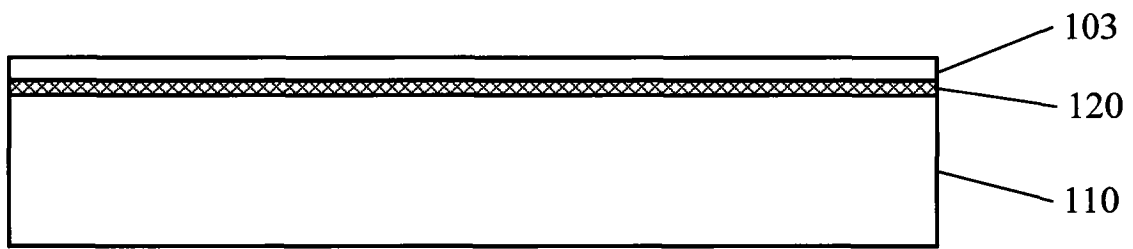


图 7

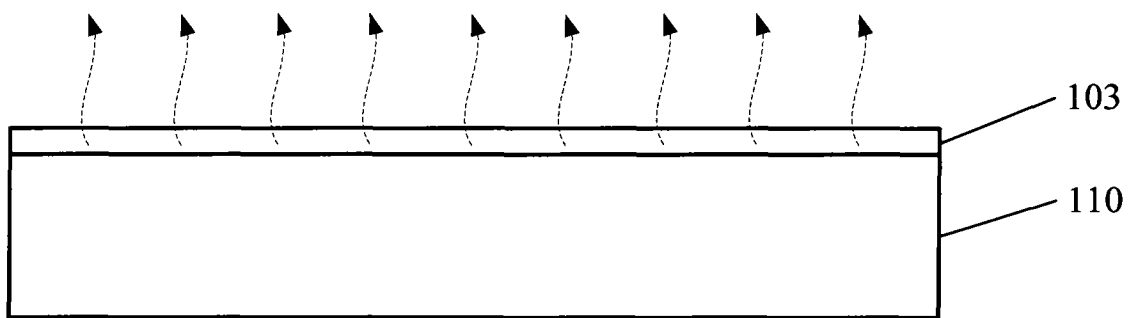


图 8