



(12)发明专利

(10)授权公告号 CN 109216515 B

(45)授权公告日 2020.07.07

(21)申请号 201810831587.9

H01L 33/60(2010.01)

(22)申请日 2018.07.26

H01L 33/62(2010.01)

(65)同一申请的已公布的文献号

审查员 李介胜

申请公布号 CN 109216515 A

(43)申请公布日 2019.01.15

(73)专利权人 华灿光电股份有限公司

地址 430223 湖北省武汉市东湖新技术开发区滨湖路8号

(72)发明人 张威 王江波

(74)专利代理机构 北京三高永信知识产权代理有限公司 11138

代理人 徐立

(51)Int.Cl.

H01L 33/00(2010.01)

H01L 33/48(2010.01)

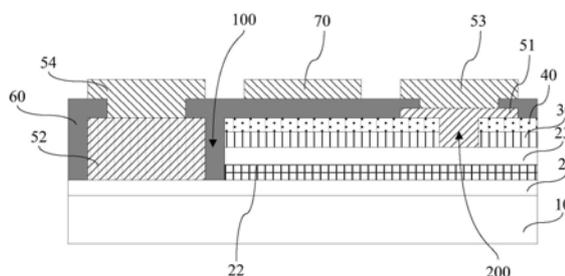
权利要求书2页 说明书8页 附图10页

(54)发明名称

一种倒装LED芯片及其制作方法

(57)摘要

本发明公开了一种倒装LED芯片及其制作方法,属于半导体技术领域。所述倒装LED芯片包括衬底、N型半导体层、有源层、P型半导体层、透明导电薄膜、反光层、P型电极、N型电极、钝化层、P型焊盘、N型焊盘和防顶针层;P型焊盘设置在P型电极和P型电极所在区域周围的钝化层上,N型焊盘设置在N型电极和N型电极所在区域周围的钝化层上;防顶针层设置在P型焊盘和N型焊盘之间的钝化层上;防顶针层采用金属材料形成,防顶针层间隔设置在P型焊盘和N型焊盘之间。本发明通过采用金属材料形成防顶针层,金属材料具有良好的延展性,防顶针层可以有效释放金属顶针的作用力,对芯片工艺层形成很好的保护,有效避免金属顶针破坏芯片工艺层。



1. 一种倒装LED芯片,所述倒装LED芯片包括衬底、N型半导体层、有源层、P型半导体层、透明导电薄膜、反光层、P型电极、N型电极、钝化层、P型焊盘、N型焊盘和防顶针层;所述N型半导体层、所述有源层和所述P型半导体层依次层叠在所述衬底上,所述P型半导体层上设有延伸至所述N型半导体层的凹槽;所述透明导电薄膜和所述反光层依次铺设在所述P型半导体层上,所述透明导电薄膜和所述反光层中设有延伸到所述P型半导体层的通孔;所述P型电极设置在所述反光层上并通过所述通孔延伸到所述P型半导体层上,所述N型电极设置在所述凹槽内的N型半导体层上;所述钝化层设置在所述反光层除所述P型电极所在区域之外的区域上、以及所述N型半导体层上除所述N型电极所在区域之外的区域上;所述P型焊盘设置在所述P型电极和所述P型电极所在区域周围的钝化层上,所述N型焊盘设置在所述N型电极和所述N型电极所在区域周围的钝化层上;所述防顶针层设置在所述P型焊盘和所述N型焊盘之间的钝化层上;

其特征在在于,所述防顶针层采用金属材料形成,所述防顶针层间隔设置在所述P型焊盘和所述N型焊盘之间;所述倒装LED芯片还包括绝缘层、P型焊接层和N型焊接层,所述绝缘层设置在所述防顶针层和所述钝化层除所述P型焊盘和所述N型焊盘所在区域之外的区域上,所述P型焊接层设置在所述P型焊盘上,所述N型焊接层设置在所述N型焊盘上;所述绝缘层的厚度为 $0.15\mu\text{m}\sim 0.45\mu\text{m}$ 。

2. 根据权利要求1所述的倒装LED芯片,其特征在在于,所述防顶针层的厚度为 $0.5\mu\text{m}\sim 2\mu\text{m}$ 。

3. 根据权利要求1或2所述的倒装LED芯片,其特征在在于,所述防顶针层采用的金属材料与形成所述P型焊盘和所述N型焊盘的材料相同。

4. 根据权利要求3所述的倒装LED芯片,其特征在在于,所述防顶针层采用的金属材料包括Cr和Ti中的至少一种。

5. 根据权利要求1或2所述的倒装LED芯片,其特征在在于,所述绝缘层的材料包括 $\text{SiO}_2$ 和 $\text{SiN}$ 中的至少一种。

6. 根据权利要求1或2所述的倒装LED芯片,其特征在在于,所述绝缘层的边缘与所述P型焊接层的边缘之间的距离为 $0.5\mu\text{m}\sim 3\mu\text{m}$ ,所述绝缘层的边缘与所述N型焊接层的边缘之间的距离为 $0.5\mu\text{m}\sim 3\mu\text{m}$ 。

7. 一种倒装LED芯片的制作方法,其特征在在于,所述制作方法包括:

在衬底上依次生长N型半导体层、有源层、P型半导体层;

在所述P型半导体层上开设从所述P型半导体层延伸至所述N型半导体层的凹槽;

在所述P型半导体层上依次形成透明导电薄膜和反光层,所述透明导电薄膜和所述反光层中设有延伸到所述P型半导体层的通孔;

在所述凹槽内的N型半导体层上设置N型电极,在所述反光层上设置P型电极,所述P型电极通过所述通孔延伸到所述P型半导体层上;

在所述反光层除所述P型电极所在区域之外的区域上、以及所述N型半导体层上除所述N型电极所在区域之外的区域上形成钝化层;

在所述P型电极和所述P型电极所在区域周围的钝化层上设置P型焊盘,在所述N型电极和所述N型电极所在区域周围的钝化层上设置N型焊盘,并在所述P型焊盘和所述N型焊盘之间的钝化层上设置防顶针层;所述防顶针层采用金属材料形成,所述防顶针层间隔设置在

所述P型焊盘和所述N型焊盘之间；

所述制作方法还包括：

在所述防顶针层和所述钝化层除所述P型焊盘和所述N型焊盘所在区域之外的区域上形成绝缘层；所述绝缘层的厚度为 $0.15\mu\text{m}\sim 0.45\mu\text{m}$ ；

在所述P型焊盘上设置P型焊接层，在所述N型焊盘上设置N型焊接层。

## 一种倒装LED芯片及其制作方法

### 技术领域

[0001] 本发明涉及半导体技术领域,特别涉及一种倒装LED芯片及其制作方法。

### 背景技术

[0002] 发光二极管(英文:Light Emitting Diode,简称:LED)是一种可以把电能转化成光能的半导体二极管。作为一种新型发光器件,LED的技术发展迅速、应用领域广泛、产业带动性强、节能潜力大,符合低碳与生态经济要求和当代新兴产业的发展趋势。与传统的电气照明方式相比,LED照明具有节能、环保、长寿和高效等优点,被各国公认为最有发展前景的高效照明产业。

[0003] 芯片是LED的核心组件,分为正装结构、倒装结构和垂直结构三种。与传统的正装芯片相比,倒装芯片具有高电流、高可靠性和使用简便的特点,目前已得到大规模应用。倒装芯片在封装过程中,需要使用金属顶针作用在芯片正面的中心区域,以将芯片顶起进行固晶。

[0004] 在实现本发明的过程中,发明人发现现有技术至少存在以下问题:

[0005] 芯片正面设置的是芯片工艺层(包括透明导电薄膜、反光层、电极和钝化层等芯片工艺中在制作焊盘之前形成的所有结构),金属顶针作用在芯片正面,很容易造成芯片工艺层破裂,对芯片的后续使用造成隐患。为了避免金属顶针对芯片工艺层的破坏,通常会在金属顶针的作用区域采用二氧化硅、氮化硅等绝缘材料设置厚度在 $0.5\mu\text{m}$ 以上的防顶针层。由于绝缘材料的延展性较差,无法有效释放金属顶针的作用力,因此金属顶针作用在芯片正面可能还是会造成芯片工艺层的破裂。

### 发明内容

[0006] 本发明实施例提供了一种倒装LED芯片及其制作方法,能够解决现有技术无法有效保护芯片工艺层免受金属顶针损伤的问题。所述技术方案如下:

[0007] 一方面,本发明实施例提供了一种倒装LED芯片,所述倒装LED芯片包括衬底、N型半导体层、有源层、P型半导体层、透明导电薄膜、反光层、P型电极、N型电极、钝化层、P型焊盘、N型焊盘和防顶针层;所述N型半导体层、所述有源层和所述P型半导体层依次层叠在所述衬底上,所述P型半导体层上设有延伸至所述N型半导体层的凹槽;所述透明导电薄膜和所述反光层依次铺设在所述P型半导体层上,所述透明导电薄膜和所述反光层中设有延伸到所述P型半导体层的通孔;所述P型电极设置在所述反光层上并通过所述通孔延伸到所述P型半导体层上,所述N型电极设置在所述凹槽内的N型半导体层上;所述钝化层设置在所述反光层除所述P型电极所在区域之外的区域上、以及所述N型半导体层上除所述N型电极所在区域之外的区域上;所述P型焊盘设置在所述P型电极和所述P型电极所在区域周围的钝化层上,所述N型焊盘设置在所述N型电极和所述N型电极所在区域周围的钝化层上;所述防顶针层设置在所述P型焊盘和所述N型焊盘之间的钝化层上;

[0008] 所述防顶针层采用金属材料形成,所述防顶针层间隔设置在所述P型焊盘和所述N

型焊盘之间。

[0009] 可选地,所述防顶针层的厚度为 $0.5\mu\text{m}\sim 2\mu\text{m}$ 。

[0010] 可选地,所述防顶针层采用的金属材料与形成所述P型焊盘和所述N型焊盘的材料相同。

[0011] 优选地,所述防顶针层采用的金属材料包括Cr和Ti中的至少一种。

[0012] 可选地,所述倒装LED芯片还包括绝缘层、P型焊接层和N型焊接层,所述绝缘层设置在所述防顶针层和所述钝化层除所述P型焊盘、所述N型焊盘和所述防顶针层所在区域之外的区域上,所述P型焊接层设置在所述P型焊盘上,所述N型焊接层设置在所述N型焊盘上。

[0013] 优选地,所述绝缘层的厚度为 $0.15\mu\text{m}\sim 0.45\mu\text{m}$ 。

[0014] 优选地,所述绝缘层的材料包括 $\text{SiO}_2$ 和SiN中的至少一种。

[0015] 优选地,所述绝缘层的边缘与所述P型焊接层的边缘之间的距离为 $0.5\mu\text{m}\sim 3\mu\text{m}$ ,所述绝缘层的边缘与所述N型焊接层的边缘之间的距离为 $0.5\mu\text{m}\sim 3\mu\text{m}$ 。

[0016] 另一方面,本发明实施例提供了一种倒装LED芯片的制作方法,所述制作方法包括:

[0017] 在衬底上依次生长N型半导体层、有源层、P型半导体层;

[0018] 在所述P型半导体层上开设从所述P型半导体层延伸至所述N型半导体层的凹槽;

[0019] 在所述P型半导体层上依次形成透明导电薄膜和反光层,所述透明导电薄膜和所述反光层中设有延伸到所述P型半导体层的通孔;

[0020] 在所述凹槽内的N型半导体层上设置N型电极,在所述反光层上设置P型电极,所述P型电极通过所述通孔延伸到所述P型半导体层上;

[0021] 在所述反光层除所述P型电极所在区域之外的区域上、以及所述N型半导体层上除所述N型电极所在区域之外的区域上形成钝化层;

[0022] 在所述P型电极和所述P型电极所在区域周围的钝化层上设置P型焊盘,在所述N型电极和所述N型电极所在区域周围的钝化层上设置N型焊盘,并在所述P型焊盘和所述N型焊盘之间的钝化层上设置防顶针层;所述防顶针层采用金属材料形成,所述防顶针层间隔设置在所述P型焊盘和所述N型焊盘之间。

[0023] 可选地,所述制作方法还包括:

[0024] 在所述防顶针层和所述钝化层除所述P型焊盘、所述N型焊盘和所述防顶针层所在区域之外的区域上形成绝缘层;

[0025] 在所述P型焊盘上设置P型焊接层,在所述N型焊盘上设置N型焊接层。

[0026] 本发明实施例提供的技术方案带来的有益效果是:

[0027] 通过采用金属材料形成防顶针层,金属材料具有良好的延展性,因此防顶针层可以有效释放金属顶针的作用力,对芯片工艺层形成很好的保护,有效避免金属顶针对芯片工艺层的破坏。而且防顶针层间隔设置在P型焊盘和N型焊盘之间,不会造成芯片漏电等不良影响。

## 附图说明

[0028] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于

本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

- [0029] 图1是本发明实施例提供的一种倒装LED芯片的结构示意图;
- [0030] 图2是本发明实施例提供的图1所示的倒装LED芯片的俯视图;
- [0031] 图3是本发明实施例提供的另一种倒装LED芯片的结构示意图;
- [0032] 图4是本发明实施例提供的图3所示的倒装LED芯片的俯视图;
- [0033] 图5是本发明实施例提供的P型焊接层和N型焊接层一种设置方式的结构示意图;
- [0034] 图6是本发明实施例提供的图5所示的P型焊接层和N型焊接层的俯视图;
- [0035] 图7是本发明实施例提供的P型焊接层和N型焊接层另一种设置方式的结构示意图;
- [0036] 图8是本发明实施例提供的图7所示的P型焊接层和N型焊接层的俯视图;
- [0037] 图9是本发明实施例提供的一种倒装LED芯片的制作方法的流程图;
- [0038] 图10是本发明实施例提供的制作方法在执行步骤201之后形成的倒装LED芯片的结构示意图;
- [0039] 图11是本发明实施例提供的图10所示的倒装LED芯片的俯视图;
- [0040] 图12是本发明实施例提供的制作方法在执行步骤202之后形成的倒装LED芯片的结构示意图;
- [0041] 图13是本发明实施例提供的图12所示的倒装LED芯片的俯视图;
- [0042] 图14是本发明实施例提供的制作方法在执行步骤203之后形成的倒装LED芯片的结构示意图;
- [0043] 图15是本发明实施例提供的图14所示的倒装LED芯片的俯视图;
- [0044] 图16是本发明实施例提供的制作方法在执行步骤204之后形成的倒装LED芯片的结构示意图;
- [0045] 图17是本发明实施例提供的图16所示的倒装LED芯片的俯视图;
- [0046] 图18是本发明实施例提供的制作方法在执行步骤205之后形成的倒装LED芯片的结构示意图;
- [0047] 图19是本发明实施例提供的图18所示的倒装LED芯片的俯视图;
- [0048] 图20是本发明实施例提供的制作方法在执行步骤206之后形成的倒装LED芯片的结构示意图;
- [0049] 图21是本发明实施例提供的图20所示的倒装LED芯片的俯视图。

### 具体实施方式

[0050] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方式作进一步地详细描述。

[0051] 本发明实施例提供了一种倒装LED芯片,图1为本发明实施例提供的一种倒装LED芯片的结构示意图,参见图1,该倒装LED芯片包括衬底10、N型半导体层21、有源层22、P型半导体层23、透明导电薄膜30、反光层40、P型电极51、N型电极52、钝化层60、P型焊盘53、N型焊盘54和防顶针层70。N型半导体层21、有源层22和P型半导体层23依次层叠在衬底10上,P型半导体层23上设有延伸至N型半导体层21的凹槽100。透明导电薄膜30和反光层40依次铺设

在P型半导体层23上,透明导电薄膜30和反光层40中设有延伸到P型半导体层23的通孔200。P型电极51设置在反光层40上并通过通孔200延伸到P型半导体层23上,N型电极52设置在凹槽100内的N型半导体层21上。钝化层60设置在反光层40除P型电极51所在区域之外的区域上、以及N型半导体层21上除N型电极52所在区域之外的区域上。P型焊盘53设置在P型电极51和P型电极51所在区域周围的钝化层60上,N型焊盘54设置在N型电极52和N型电极52所在区域周围的钝化层60上,防顶针层70设置在P型焊盘53和N型焊盘54之间的钝化层60上。

[0052] 在本实施例中,防顶针层70采用金属材料形成。图2为本发明实施例提供的图1所示的倒装LED芯片的俯视图,参见图1和图2,防顶针层70间隔设置在P型焊盘53和N型焊盘54之间。

[0053] 本发明实施例通过采用金属材料形成防顶针层,金属材料具有良好的延展性,因此防顶针层可以有效释放金属顶针的作用力,对芯片工艺层形成很好的保护,有效避免金属顶针对芯片工艺层的破坏。而且防顶针层间隔设置在P型焊盘和N型焊盘之间,不会造成芯片漏电等不良影响。另外,金属材料的导热性也很好,采用金属材料形成的防顶针层,可以将局部区域的热量及时散发出去,避免局部区域温度过高,提高芯片的可靠性。制作简单,便于生产使用。

[0054] 可选地,防顶针层70的厚度可以为 $0.5\mu\text{m}\sim 2\mu\text{m}$ 。一方面保证防顶针层具有一定的厚度,可以有效释放金属顶针的作用力;另一方面尽可能减小防顶针层的厚度,以配合芯片整体的结构。

[0055] 优选地,防顶针层70的厚度可以与P型焊盘53的厚度相同。防顶针层和P型焊盘设置在同一表面上,两者厚度相同,最终达到的高度一致,可以方便芯片制作和封装。

[0056] 可选地,防顶针层70采用的金属材料可以与形成P型焊盘53和N型焊盘54的材料相同。防顶针层、P型焊盘、N型焊盘采用相同的材料,三者可以同时制作,可以简化芯片的制作流程。

[0057] 优选地,防顶针层70采用的金属材料可以包括Cr和Ti中的至少一种。Cr和Ti都属于粘附力较强的金属,防顶针层采用的金属材料包括Cr和Ti中的至少一种,可以加强防顶针层设置的牢固性,避免防顶针层从芯片上脱落。

[0058] 图3为本发明实施例提供的另一种倒装LED芯片的结构示意图,图4为本发明实施例提供的图3所示的倒装LED芯片的俯视图。参见图3和图4,可选地,该倒装LED芯片还可以包括绝缘层80、P型焊接层55和N型焊接层56。绝缘层80设置在防顶针层70和钝化层60除P型焊盘53、N型焊盘54和防顶针层70所在区域之外的区域上,P型焊接层55设置在P型焊盘53上,N型焊接层56设置在N型焊盘54上。

[0059] 在防顶针层的上面和侧面铺设绝缘层,可以加强防顶针层设置在芯片上的牢固性,有效避免防顶针层脱落。而且防顶针层和P型焊盘、N型焊盘之间设置有绝缘层,可以有效避免防顶针层将P型焊盘和N型焊盘连通而导致电源短路。此时中间区域被顶起,对阻止锡膏焊接时产生的连锡现象也有一定的消除作用。同时相应增设P型焊接层和N型焊接层,以便将电流注入芯片中。

[0060] 优选地,绝缘层80的厚度可以为 $0.15\mu\text{m}\sim 0.45\mu\text{m}$ 。绝缘层的厚度在保证将防顶针层与P型焊盘、N型焊盘绝缘的情况下,尽可能减薄,以便影响防顶针层释放金属顶针的作用力,进而造成芯片破裂。

[0061] 优选地,绝缘层80的材料可以包括SiO<sub>2</sub>和SiN中的至少一种。SiO<sub>2</sub>和SiN的绝缘性好,价格低廉,有利于控制芯片的实现成本。

[0062] 在实际应用中,为了确保将防顶针层与P型焊盘、N型焊盘绝缘,绝缘层通常会延伸到P型焊盘和N型焊盘的上表面的边缘。

[0063] 图5为本发明实施例提供的P型焊接层和N型焊接层一种设置方式的结构示意图,图6为本发明实施例提供的图5所示的P型焊接层和N型焊接层的俯视图。参见图5和图6,在本实施例的一种实现方式中,P型焊接层55设置在P型焊盘53的中部,N型焊接层56设置在N型焊盘54的中部。此时P型焊接层55和P型焊盘53上的绝缘层80间隔设置,N型焊接层56和N型焊盘54上的绝缘层80间隔设置。一方面绝缘层与N型焊接层、P型焊接层位于同一高度,可以采用一道光刻工艺完成,实现成本低,还可以方便芯片封装;另一方面绝缘层在受到金属顶针的作用力时有一定的延展空间,可以释放部分金属顶针的作用力,避免造成芯片破裂。

[0064] 可选地,绝缘层80的边缘与P型焊接层55的边缘之间的距离可以为0.5 $\mu$ m~3 $\mu$ m,绝缘层80的边缘与N型焊接层56的边缘之间的距离可以为0.5 $\mu$ m~3 $\mu$ m。为绝缘层在金属顶针的作用下进行延展预留空间,同时将预留的空间大小限定在一定的范围内,方便芯片封装。

[0065] 图7为本发明实施例提供的P型焊接层和N型焊接层另一种设置方式的结构示意图,图8为本发明实施例提供的图7所示的P型焊接层和N型焊接层的俯视图。参见图7和图8,在本实施例的另一种实现方式中,P型焊接层55设置在P型焊盘53除绝缘层80所在区域之外的区域上、以及P型焊盘53上的绝缘层80上,N型焊接层56设置在N型焊盘54除绝缘层80所在区域之外的区域上、以及N型焊盘54上的绝缘层80上。此时P型焊盘和N型焊盘被完全包裹在内部,可以得到很好的保护,提高LED芯片的可靠性。

[0066] 具体地,衬底10的材料可以采用蓝宝石,优选为图形化蓝宝石衬底(英文:Patterned Sapphire S,简称:PSS)。N型半导体层21的材料可以采用N型掺杂(如硅)的氮化镓。有源层22可以包括多个量子阱和多个量子垒,多个量子阱和多个量子垒交替层叠设置;量子阱的材料可以采用氮化镓,量子垒的材料可以采用氮化镓。P型半导体层23的材料可以采用P型掺杂(如镁)的氮化镓。透明导电薄膜30的材料可以采用氧化铟锡(英文:Indium tin oxide,简称:ITO)。反光层40可以为银、铝等金属材料形成的金属反射层,也可以为分布式布拉格反射层(英文:Distributed Bragg Reflection,简称:DBR)。P型电极51、N型电极52、P型焊盘53、N型焊盘54、P型焊接层55和N型焊接层56的材料均可以采用金(Au)、铝(Al)、铜(Cu)、镍(Ni)、铂(Pt)、铬(Cr)、钛(Ti)中的一种或多种。钝化层60的材料可以包括SiO<sub>2</sub>和SiN中的至少一种

[0067] 本发明实施例提供了一种倒装LED芯片的制作方法,适用于制作图1~图4任一所示的倒装LED芯片。图9为本发明实施例提供的一种倒装LED芯片的制作方法的流程图,参见图9,该制作方法包括:

[0068] 步骤201:在衬底上依次生长N型半导体层、有源层、P型半导体层。

[0069] 图10为本发明实施例提供的制作方法在执行步骤201之后形成的倒装LED芯片的结构示意图,图11为本发明实施例提供的图10所示的倒装LED芯片的俯视图。其中,10表示衬底,21表示N型半导体层,22表示有源层,23表示P型半导体层。参见图10和图11,N型半导体层21、有源层22和P型半导体层23依次层叠在衬底10上。

[0070] 具体地,该步骤201可以包括:

[0071] 采用金属有机化合物化学气相沉淀(英文: Metal organic Chemical Vapor Deposition, 简称: MOCVD) 技术在衬底上依次生长N型半导体层、多量子阱层和P型半导体层。

[0072] 步骤202: 在P型半导体层上开设从P型半导体层延伸至N型半导体层的凹槽。

[0073] 图12为本发明实施例提供的制作方法在执行步骤202之后形成的倒装LED芯片的结构示意图, 图13为本发明实施例提供的图12所示的倒装LED芯片的俯视图。其中, 100表示凹槽。参见图12和图13, 凹槽100从P型半导体层23延伸至N型半导体层21。

[0074] 具体地, 该步骤202可以包括:

[0075] 采用光刻技术在P型半导体层上形成第一图形的光刻胶;

[0076] 在第一图形的光刻胶的保护下, 干法刻蚀P型半导体层和反光层, 形成从P型半导体层延伸到N型半导体层的凹槽;

[0077] 去除第一图形的光刻胶。

[0078] 在光刻技术具体实现时, 首先铺设一层光刻胶; 然后通过一定图形的掩膜版对光刻胶进行曝光; 再将曝光后的光刻胶浸泡在显影液中, 部分光刻胶溶解在显影液中, 留下的光刻胶呈现所需的图形。

[0079] 步骤203: 在P型半导体层上依次形成透明导电薄膜和反光层, 透明导电薄膜和反光层中设有延伸到P型半导体层的通孔。

[0080] 图14为本发明实施例提供的制作方法在执行步骤203之后形成的倒装LED芯片的结构示意图, 图15为本发明实施例提供的图14所示的倒装LED芯片的俯视图。其中, 30表示透明导电薄膜, 40表示反光层, 200表示通孔。参见图14和图15, 透明导电薄膜30和反光层40依次铺设在P型半导体层23上, 透明导电薄膜30和反光层40中设有通孔200, 通孔200从透明导电薄膜30延伸到P型半导体层23。

[0081] 在本实施例的一种实现方式中, 当反光层为金属反光层时, 该步骤203可以包括:

[0082] 采用物理气相沉积(英文: Physical Vapor Deposition, 简称: PVD) 技术在P型半导体层和凹槽内的N型半导体层上铺设透明导电材料;

[0083] 在透明导电材料上形成第二图形的光刻胶;

[0084] 在第二图形的光刻胶的保护下, 干法刻蚀N型半导体上的透明导电材料, P型半导体层上的透明导电材料形成透明导电薄膜, 透明导电薄膜中设有延伸到P型半导体层的通孔;

[0085] 去除第二图形的光刻胶;

[0086] 采用光刻技术在N型半导体层上和通孔内形成第三图形的光刻胶;

[0087] 采用PVD技术在透明导电薄膜和第三图形的光刻胶上铺设金属反光材料;

[0088] 去除第三图形的光刻胶和第三图形的光刻胶上的金属反光材料, 透明导电薄膜上的金属反光材料形成反光层, 反光层中设有延伸到P型半导体层的通孔。

[0089] 在本实施例的另一种实现方式中, 当反光层为DBR时, 该步骤203可以包括:

[0090] 采用PVD技术在P型半导体层和凹槽内的N型半导体层上依次铺设透明导电材料和DBR材料;

[0091] 采用光刻技术在DBR材料上形成第四图形的光刻胶;

[0092] 在第四图形的光刻胶的保护下, 干法刻蚀N型半导体上的透明导电材料和DBR材

料,P型半导体层上的透明导电材料形成透明导电薄膜,P型半导体层上的DBR材料形成反光层,透明导电薄膜和反光层中设有延伸到P型半导体层的通孔;

[0093] 去除第四图形的光刻胶。

[0094] 步骤204:在凹槽内的N型半导体层上设置N型电极,在反光层上设置P型电极,P型电极通过通孔延伸到P型半导体层上。

[0095] 图16为本发明实施例提供的制作方法在执行步骤204之后形成的倒装LED芯片的结构示意图,图17为本发明实施例提供的图16所示的倒装LED芯片的俯视图。其中,51表示P型电极,52表示N型电极。参见图16和图17,N型电极52设置在凹槽100内的N型半导体层21上,P型电极51设置在反光层40上,并通过通孔200延伸到P型半导体层23上。

[0096] 具体地,该步骤204可以包括:

[0097] 采用光刻技术在反光层和N型半导体层上形成第五图形的光刻胶;

[0098] 采用PVD技术在反光层、通孔内的P型半导体层、N型半导体层、以及第五图形的光刻胶上铺设电极材料;

[0099] 去除第五图形的光刻胶和第五图形的光刻胶上的电极材料,反光层和通孔内的P型半导体层上的电极材料形成P型电极,N型半导体层上的电极材料形成N型电极。

[0100] 步骤205:在反光层除P型电极所在区域之外的区域上、以及N型半导体层上除N型电极所在区域之外的区域上形成钝化层。

[0101] 图18为本发明实施例提供的制作方法在执行步骤205之后形成的倒装LED芯片的结构示意图,图19为本发明实施例提供的图18所示的倒装LED芯片的俯视图。其中,60表示钝化层。参见图18和图19,钝化层60设置在反光层40除P型电极51所在区域之外的区域上、以及N型半导体层21上除N型电极52所在区域之外的区域上。

[0102] 具体地,该步骤205可以包括:

[0103] 在反光层、P型电极、N型半导体层和N型电极上铺设钝化材料;

[0104] 采用光刻技术在钝化材料上形成第六图形的光刻胶;

[0105] 在第六图形的光刻胶的保护下,干法刻蚀P型电极和N型电极上的钝化材料,反光层和N型半导体层上的钝化材料形成钝化层;

[0106] 去除第六图形的光刻胶。

[0107] 步骤206:在P型电极和P型电极所在区域周围的钝化层上设置P型焊盘,在N型电极和N型电极所在区域周围的钝化层上设置N型焊盘,并在P型焊盘和N型焊盘之间的钝化层上设置防顶针层。

[0108] 在本实施例中,防顶针层采用金属材料形成,防顶针层间隔设置在P型焊盘和N型焊盘之间。

[0109] 图20为本发明实施例提供的制作方法在执行步骤206之后形成的倒装LED芯片的结构示意图,图21为本发明实施例提供的图20所示的倒装LED芯片的俯视图。其中,53表示P型焊盘,54表示N型焊盘,70表示防顶针层。参见图20和图21,P型焊盘53设置在P型电极51和P型电极51所在区域周围的钝化层60上,N型焊盘54设置在N型电极52和N型电极52所在区域周围的钝化层60上,防顶针层70设置在P型焊盘53和N型焊盘54之间的钝化层60上。

[0110] 具体地,该步骤206可以包括:

[0111] 采用光刻技术在钝化层上形成第七图形的光刻胶;

- [0112] 在P型电极、N型电极和第七图形的光刻胶上铺设电极材料；
- [0113] 去除第七图形的光刻胶和第七图形的光刻胶上铺设电极材料，P型电极和P型电极所在区域周围的钝化层上的电极材料形成P型电极，N型电极和N型电极所在区域周围的钝化层上的电极材料形成N型电极，P型焊盘和N型焊盘之间的钝化层上的电极材料形成防顶针层。
- [0114] 步骤207：在防顶针层和钝化层除P型焊盘、N型焊盘和防顶针层所在区域之外的区域上形成绝缘层。
- [0115] 具体地，该步骤207可以包括：
- [0116] 采用等离子体增强化学气相沉积法(英文：Plasma Enhanced Chemical Vapor Deposition, 简称：PECVD)在钝化层、P型焊盘、N型焊盘和防顶针层上铺设绝缘材料；
- [0117] 采用光刻技术在绝缘材料上形成第八图形的光刻胶；
- [0118] 在第八图形的光刻胶的保护下，湿法腐蚀或者干法刻蚀P型焊盘和N型焊盘上的绝缘材料，钝化层和防顶针层上的绝缘材料形成绝缘层；
- [0119] 去除第八图形的光刻胶。
- [0120] 步骤208：在P型焊盘上设置P型焊接层，在N型焊盘上设置N型焊接层。
- [0121] 具体地，该步骤208可以包括：
- [0122] 采用光刻技术在绝缘层上形成第九图形的光刻胶；
- [0123] 在P型焊盘、N型焊盘和第九图形的光刻胶上铺设电极材料；
- [0124] 去除第九图形的光刻胶和第九图形的光刻胶上的电极材料，P型焊盘上的电极材料形成P型焊接层，N型焊盘上的电极材料形成N型焊接层。
- [0125] 在实际应用中，该步骤207～步骤208为可选步骤。
- [0126] 以上所述仅为本发明的较佳实施例，并不用以限制本发明，凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

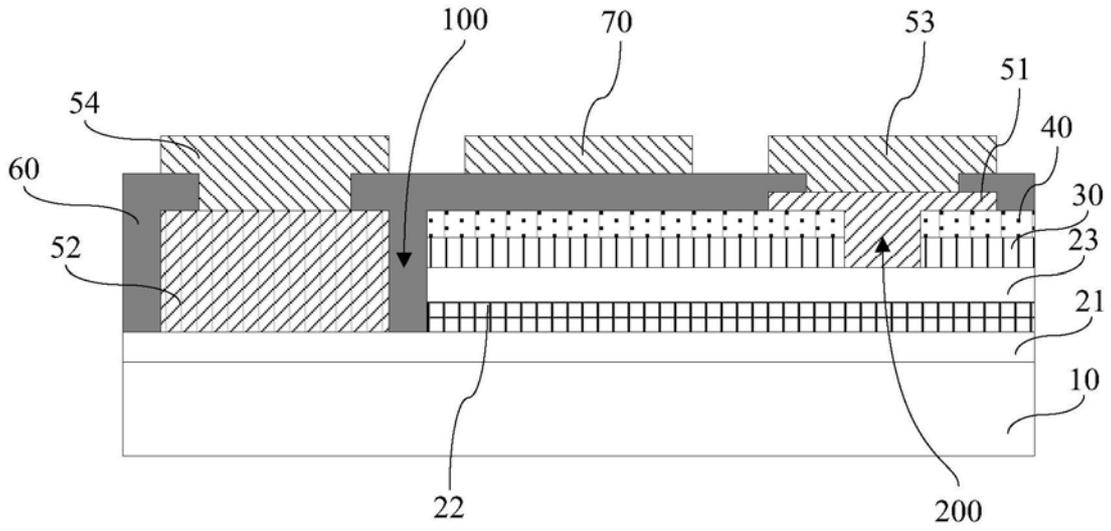


图1

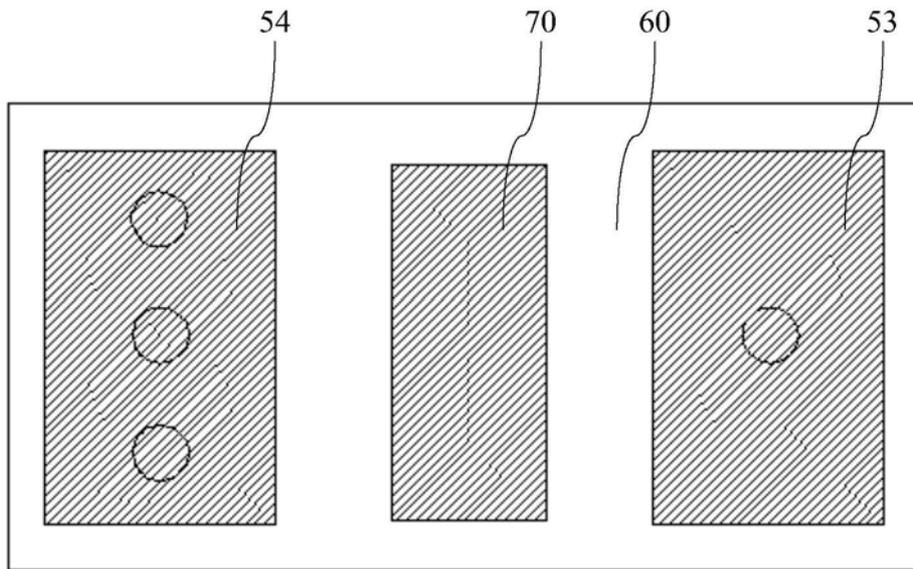


图2

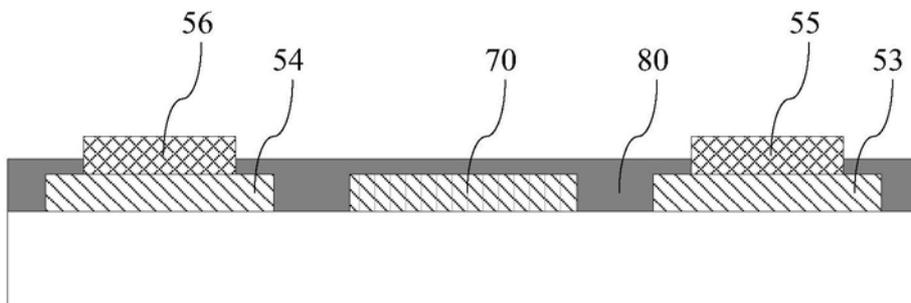


图3

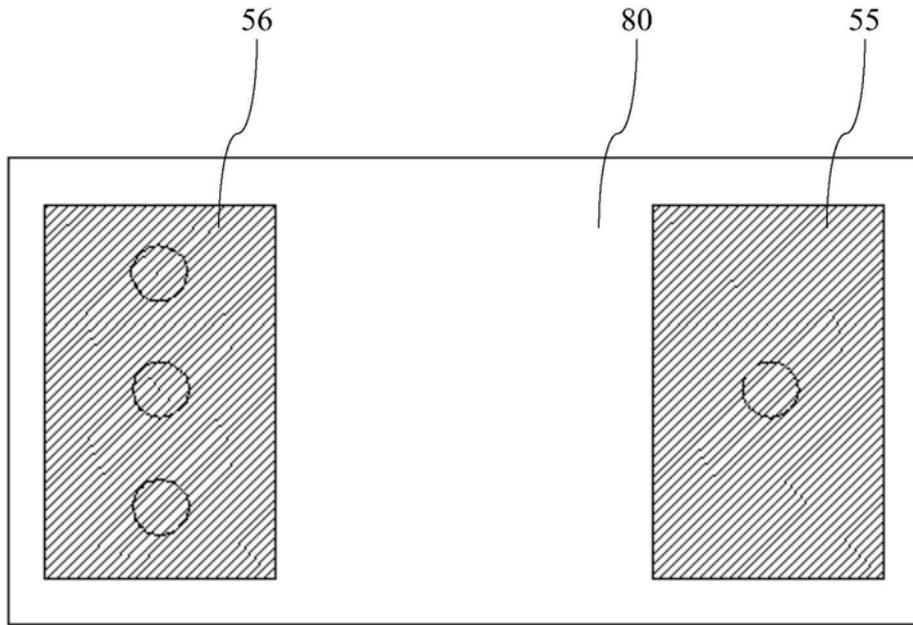


图4

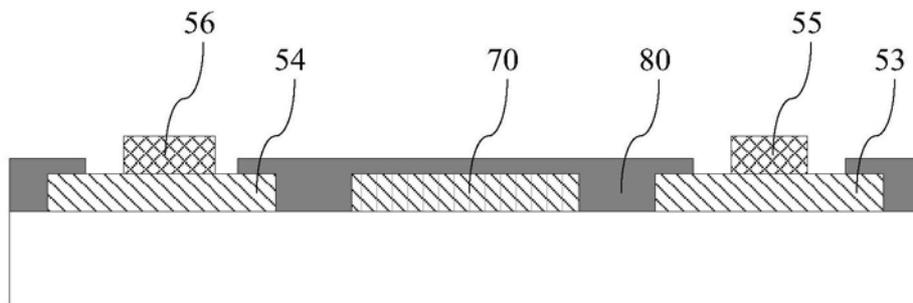


图5

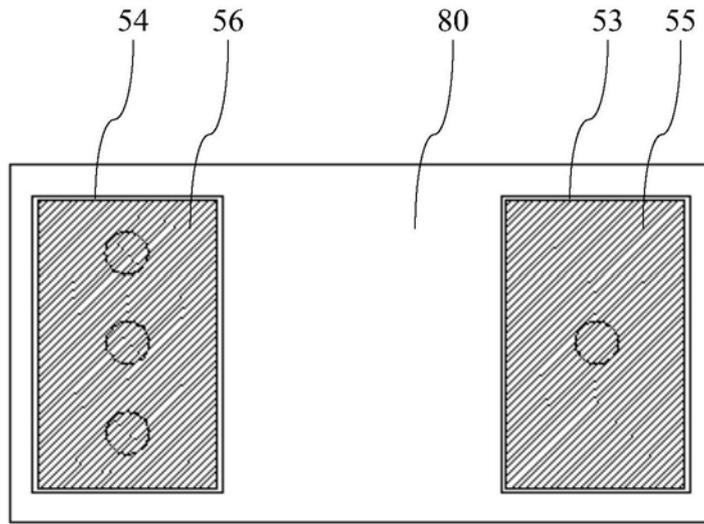


图6

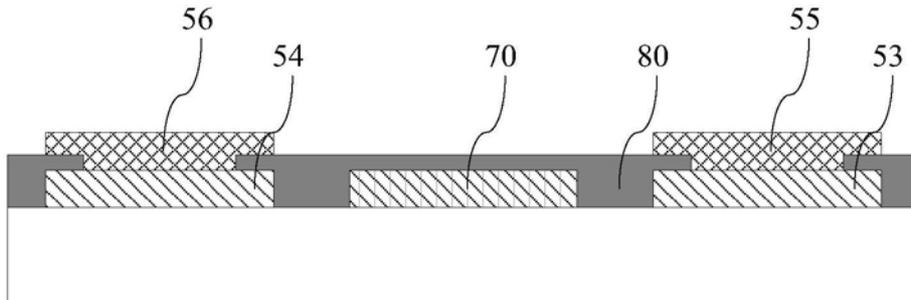


图7

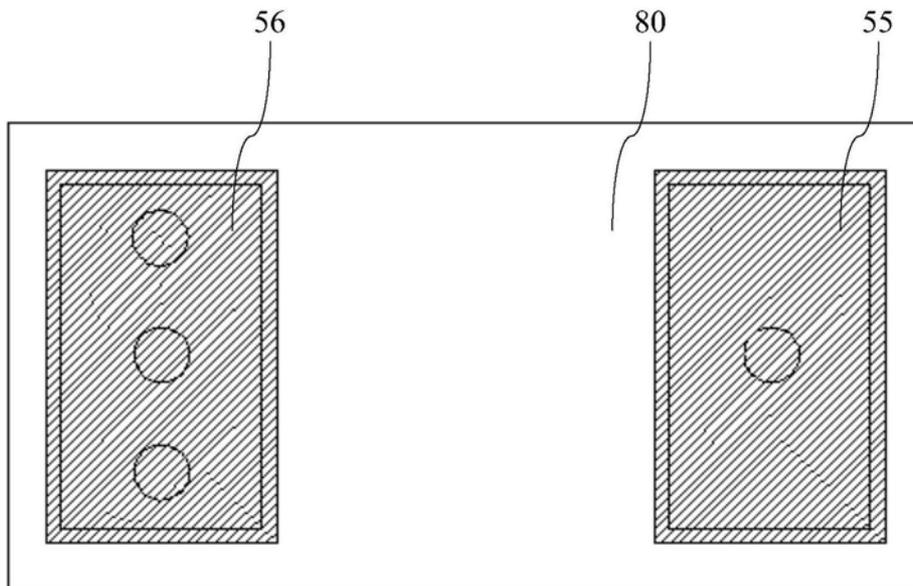


图8

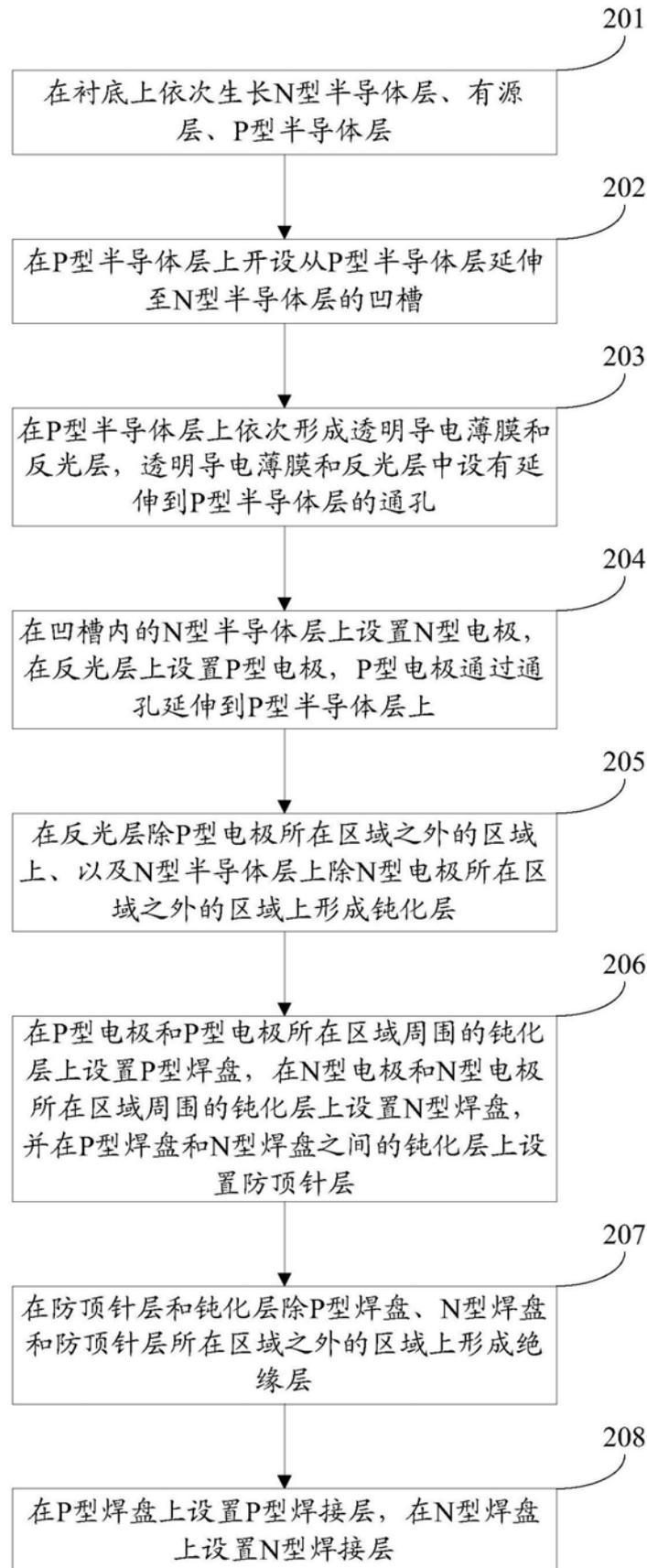


图9

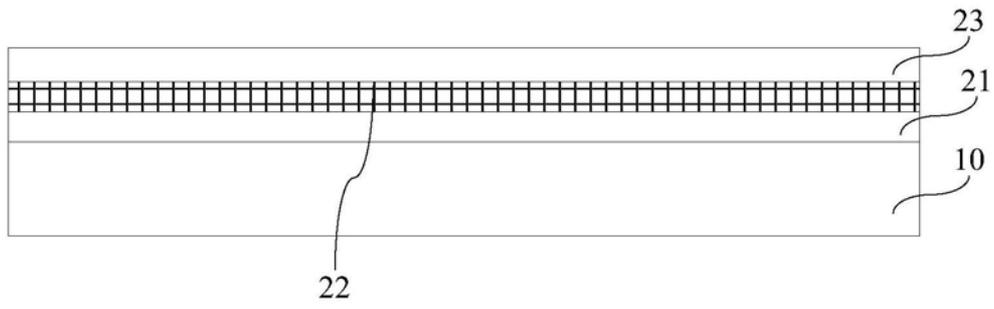


图10

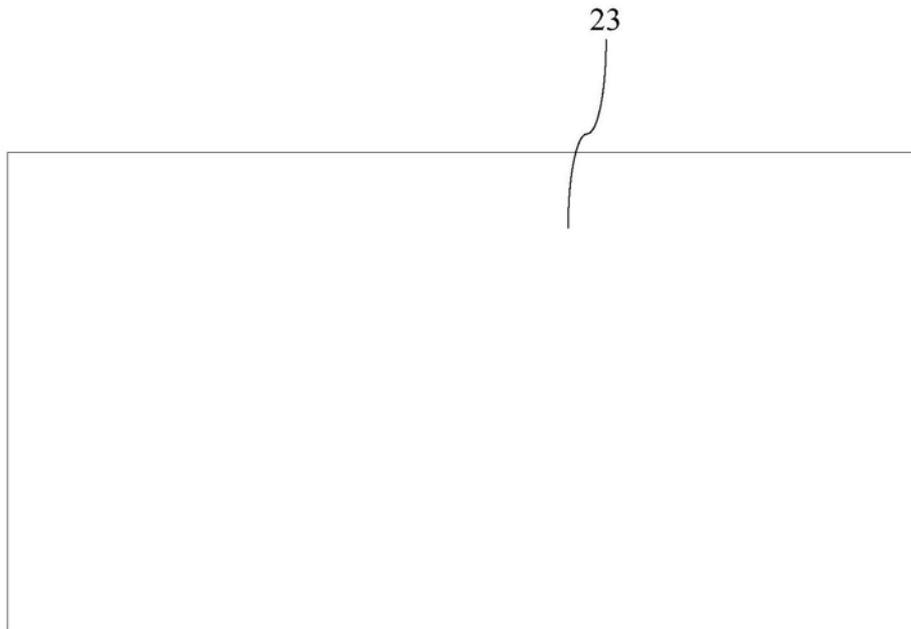


图11

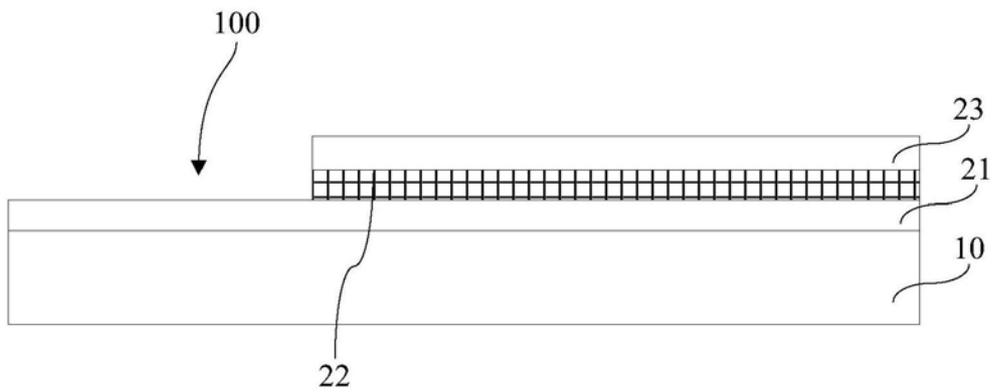


图12

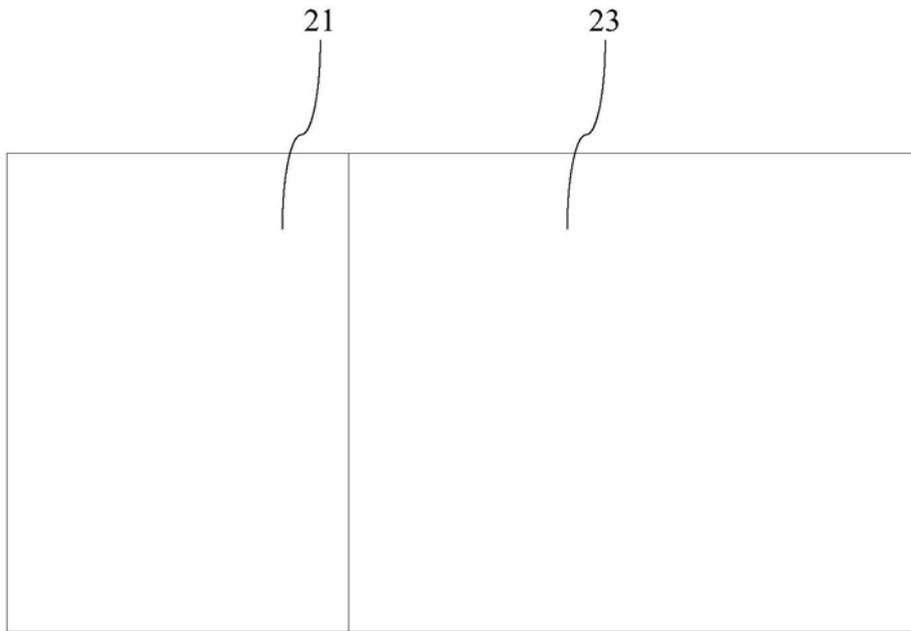


图13

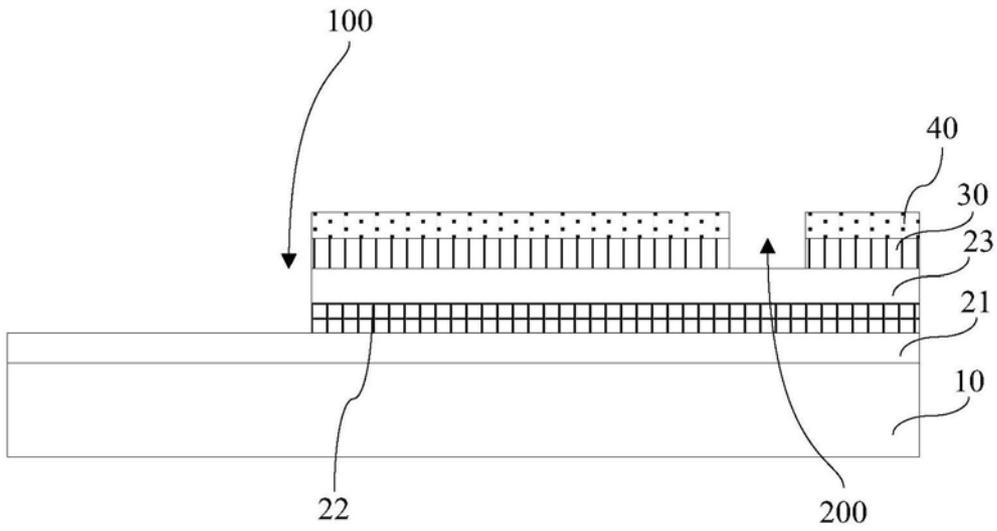


图14

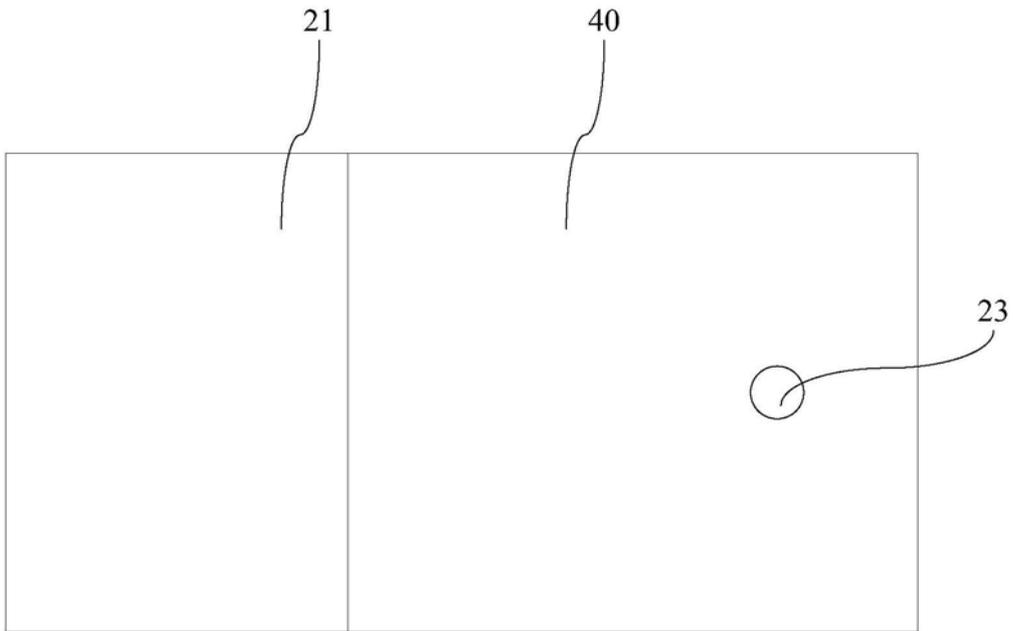


图15

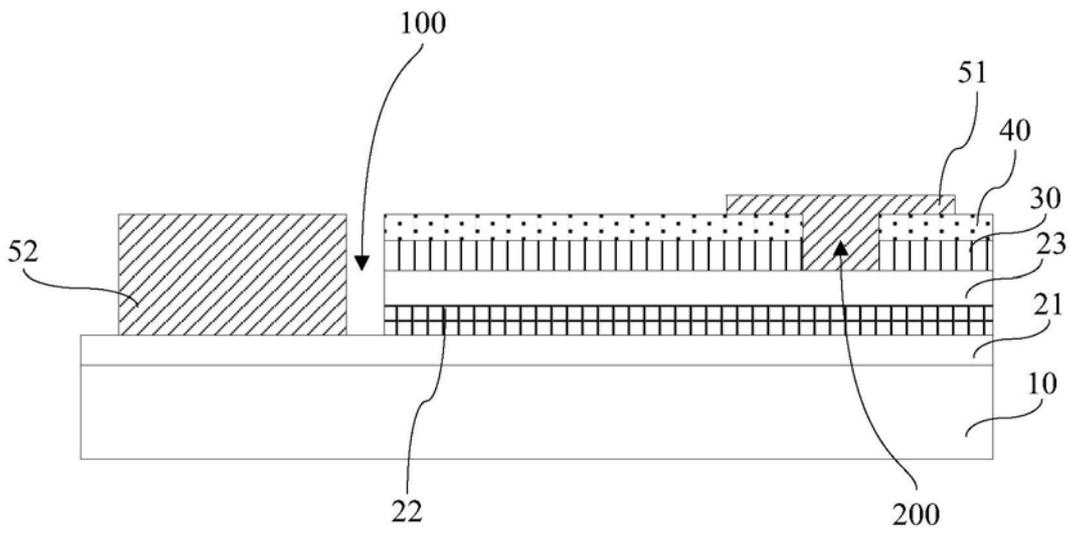


图16

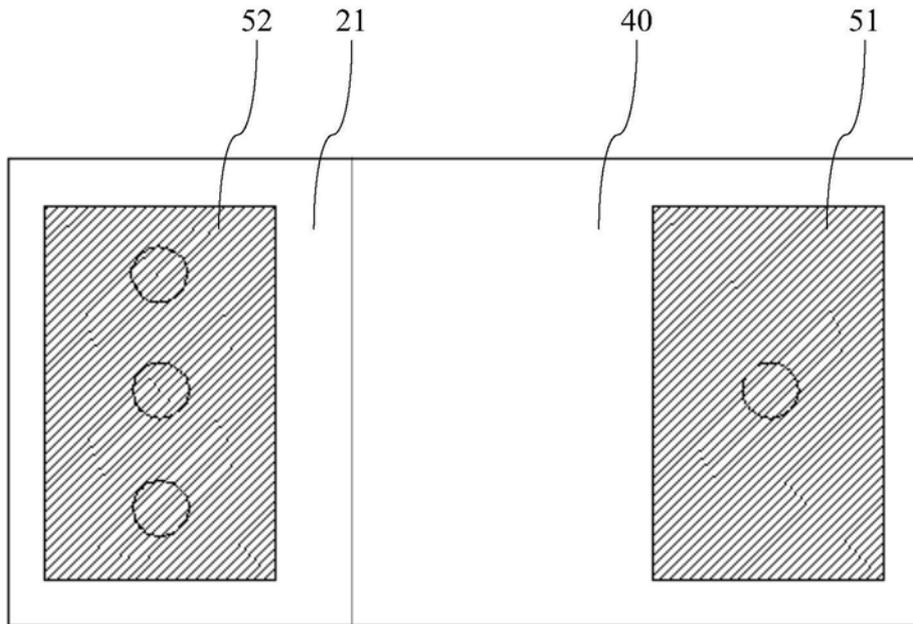


图17

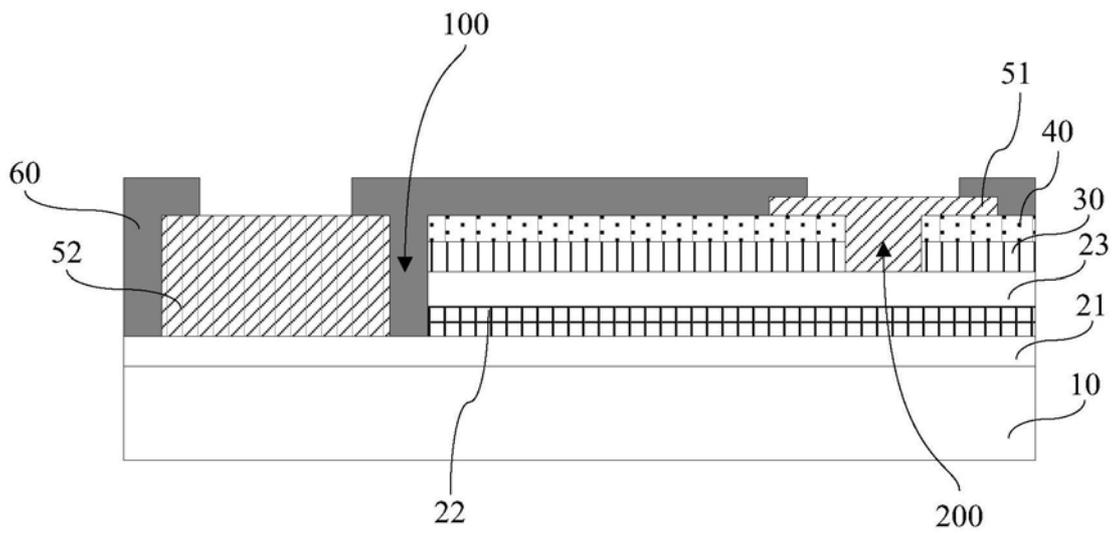


图18

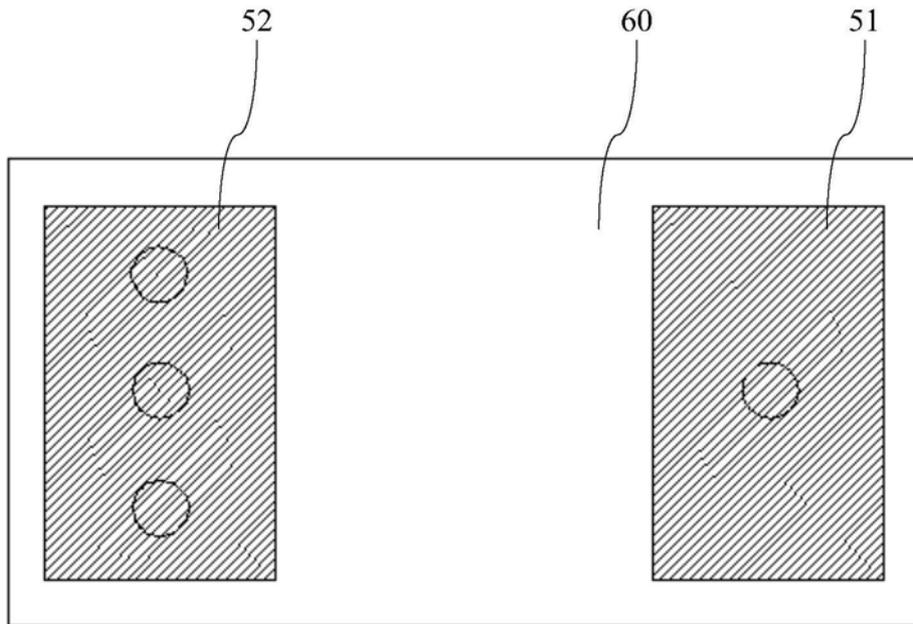


图19

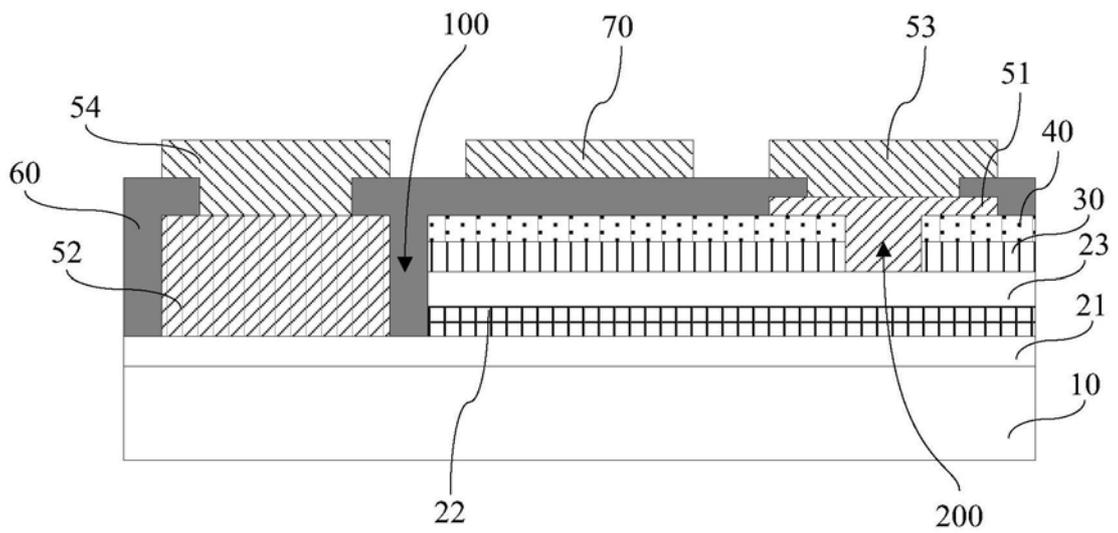


图20

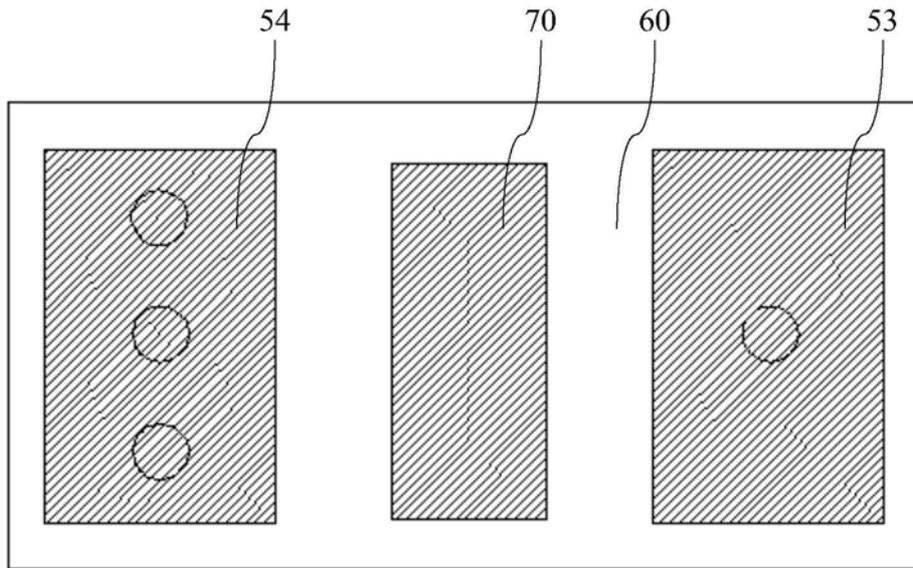


图21