



(12)发明专利申请

(10)申请公布号 CN 110021270 A

(43)申请公布日 2019.07.16

(21)申请号 201910430585.3

(22)申请日 2019.05.22

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 丁小梁 王海生 刘英明 邓立凯

秦云科

(74)专利代理机构 北京博思佳知识产权代理有

限公司 11415

代理人 林祥

(51) Int. Cl.

G09G 3/3208(2016.01)

H01L 27/32(2006.01)

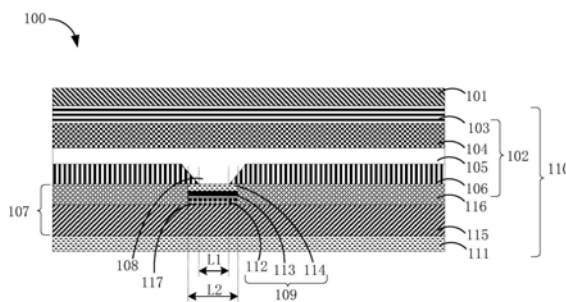
权利要求书1页 说明书6页 附图3页

(54)发明名称

阵列基板、显示面板及显示装置

(57)摘要

本申请提供一种阵列基板、显示面板及显示装置。阵列基板包括衬底基板、驱动电路层和多个发光单元。驱动电路层设于衬底基板上,包括光敏器件。多个发光单元设于驱动电路层上,包括从驱动电路层往远离衬底基板的方向依次设置的第一电极、透明电极、发光层和第二电极,第一电极对应光敏器件的位置设有贯通第一电极的通孔,透明电极覆盖于第一电极上,并填充通孔,允许发光层发出的光透过,照射至光敏器件上。显示面板包括封装层及阵列基板,封装层设于阵列基板上。显示装置包括显示面板。



1. 一种阵列基板,其特征在于,其包括:
衬底基板;
驱动电路层,设于所述衬底基板上,包括光敏器件;及
多个发光单元,设于所述驱动电路层上,包括从所述驱动电路层往远离所述衬底基板的方向依次设置的第一电极、透明电极、发光层和第二电极,所述第一电极对应所述光敏器件的位置设有贯通所述第一电极的通孔,所述透明电极覆盖于所述第一电极上,并填充所述通孔,允许所述发光层发出的光透过,照射至所述光敏器件上。
2. 如权利要求1所述的阵列基板,其特征在于:所述驱动电路层包括像素电路,所述像素电路包括与数据信号线、读取信号线、所述光敏器件和所述第一电极连接的开关电路,及与所述开关电路连接的驱动电路。
3. 如权利要求2所述的阵列基板,其特征在于:所述开关电路包括连接于所述第一电极和所述驱动电路之间的第一开关晶体管。
4. 如权利要求3所述的阵列基板,其特征在于:所述开关电路包括与所述第一开关晶体管和所述读取信号线连接的第二开关晶体管,所述第二开关晶体管的第一极连接于所述第一开关晶体管与所述驱动电路之间,所述第二开关晶体管的第二极连接于所述读取信号线。
5. 如权利要求3所述的阵列基板,其特征在于:所述第一开关晶体管的第一极连接所述驱动电路,所述第一开关晶体管的第二极连接所述第一电极,并连接于所述读取信号线。
6. 如权利要求3所述的阵列基板,其特征在于:所述驱动电路包括驱动晶体管,所述驱动晶体管的第一极连接第一电源信号端,所述驱动晶体管的第二极与所述第一开关晶体管连接。
7. 如权利要求2所述的阵列基板,其特征在于:所述开关电路包括第三开关晶体管,所述第三开关晶体管的第一极连接所述数据信号线,所述第三开关晶体管的第二极连接所述驱动电路,且与所述光敏器件连接。
8. 如权利要求7所述的阵列基板,其特征在于:所述开关电路包括第四开关晶体管,所述第四开关晶体管的第一极连接于所述第三开关晶体管的第二极和所述驱动电路之间,所述第四开关晶体管的第二极连接所述光敏器件。
9. 如权利要求8所述的阵列基板,其特征在于:所述光敏器件的负极连接所述第四开关晶体管的第二极,所述光敏器件的正极连接至第一偏置电压端。
10. 如权利要求1所述的阵列基板,其特征在于:所述发光单元的所述第二电极连接第二偏置电压端或第二电源信号端。
11. 一种显示面板,其特征在于,包括:
封装层;及
如权利要求1-10任一项所述的阵列基板,所述封装层设于所述阵列基板上。
12. 一种显示装置,其特征在于,包括权利要求11所述的显示面板。

阵列基板、显示面板及显示装置

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种阵列基板、显示面板及显示装置。

背景技术

[0002] OLED (Organic-Light-Emitting Diode,有机发光二极管)通过在有机材料中电子空穴的复合过程中发射出的光来显示图像。由于其制备工艺简单,成本低,响应速度快、易于实现彩色显示和大屏幕显示、功耗低、发光剪度高、工作温度适应范围广、轻薄且易于实现柔性显示等优点,使其具有广阔的应用前景。但是,采用OLED的显示技术也存在一些问题,一般的驱动电路中包括用于驱动OLED的驱动晶体管,OLED在长期工作之后可能出现显示亮度不均匀的现象。可能是由于驱动晶体管的阈值电压发生漂移,导致流过OLED的电流发生变化,从而使得显示亮度不均匀。还可能由于OLED老化而造成OLED显示亮度不均匀。目前一般采用电学补偿的方式来对驱动管的阈值电压进行补偿。但是传统的电学补偿方式不能够补偿由于OLED老化造成的发光亮度不均匀。

发明内容

[0003] 本发明提供一种能够实现对OLED进行光学补偿的阵列基板、显示面板及显示装置。

[0004] 本申请的一个方面提供一种阵列基板,其包括:衬底基板;驱动电路层,设于所述衬底基板上,包括光敏器件;及发光单元,设于所述驱动电路层上,包括从所述驱动电路层往远离所述衬底基板的方向依次设置的第一电极、透明电极、发光层和第二电极,所述第一电极对应所述光敏器件的位置设置有贯通所述第一电极的通孔,所述透明电极覆盖于所述第一电极上,并填充所述通孔,允许所述发光层发出的光透过,照射至所述光敏器件上。

[0005] 本申请的另一个方面提供一种显示面板。其包括:封装层及上述阵列基板,所述封装层设于所述阵列基板上。

[0006] 本申请的再一个方面提供一种显示装置。其包括:上述显示面板。

[0007] 本申请阵列基板通过在发光单元的第一电极上对应光敏器件的位置开设贯通第一电极的通孔,透明电极覆盖在第一电极上,并填充通孔,允许发光层发出的光透过,照射至光敏器件上。光敏器件接收由发光单元发出再经过透明电极透射的光,将该光信号转换成电信号。该电信号可以反映发光单元的发光强度。进而可根据该电信号对发光单元的发光强度进行调整,从而实现对发光单元的光学补偿。透明电极使得发光层的对应通孔的部分仍然可以正常发光。

附图说明

[0008] 图1所示为本申请显示面板的一个实施例的剖视图;

[0009] 图2所示为本申请像素电路的一个实施例的电路图;

[0010] 图3所示为图2所示的像素电路的时序图;

- [0011] 图4所示为本申请像素电路的另一个实施例的电路图；
- [0012] 图5所示为图4所示的像素电路的时序图；
- [0013] 图6所示为本申请显示装置的一个实施例的示意框图。

具体实施方式

[0014] 这里将详细地对示例性实施例进行说明，其示例表示在附图中。下面的描述涉及附图时，除非另有表示，不同附图中的相同数字表示相同或相似的要素。以下示例性实施中所描述的实施方式并不代表与本申请相一致的所有实施方式。相反，它们仅是与如所附权利要求书中所详述的、本申请的一些方面相一致的装置的例子。

[0015] 在本申请使用的术语是仅仅出于描述特定实施例的目的，而非旨在限制本申请。除非另作定义，本申请使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本申请说明书以及权利要求书中使用的“一个”或者“一”等类似词语也不表示数量限制，而是表示存在至少一个。“包括”或者“包含”等类似词语意指出现在“包括”或者“包含”前面的元件或者物件涵盖出现在“包括”或者“包含”后面列举的元件或者物件及其等同，并不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而且可以包括电性的连接，不管是直接的还是间接的。在本申请说明书和所附权利要求书中所使用的单数形式的“一种”、“所述”和“该”也旨在包括多数形式，除非上下文清楚地表示其他含义。还应当理解，本文中使用的术语“和 /或”是指并包含一个或多个相关联的列出项目的任何或所有可能组合。

[0016] 本申请实施例的阵列基板包括衬底基板、驱动电路层和多个发光单元。驱动电路层设于衬底基板上，包括光敏器件。多个发光单元设于驱动电路层上，包括从驱动电路层往远离衬底基板的方向依次设置的第一电极、透明电极、发光层和第二电极，第一电极对应光敏器件的位置设有贯通第一电极的通孔，透明电极覆盖于第一电极上，并填充通孔，允许发光层发出的光透过，照射至光敏器件上。

[0017] 阵列基板通过在发光单元的第一电极上对应光敏器件的位置开设贯通第一电极的通孔，透明电极覆盖在第一电极上，并填充通孔，允许发光层发出的光透过，照射至光敏器件上。光敏器件接收由发光单元发出再经过透明电极透射的光，将该光信号转换成电信号。该电信号可以反映发光单元的发光强度。进而可根据该电信号对发光单元的发光强度进行调整，从而实现对发光单元的光学补偿。透明电极与第一电极电接触，使得发光层的对应通孔的部分仍然可以正常发光。

[0018] 图1所示为本申请显示面板100的一个实施例的剖视图。显示面板100包括封装层101和阵列基板110，封装层101设于阵列基板110上。阵列基板110包括衬底基板111、驱动电路层107和多个发光单元102。在一个实施例中，封装层101用于防止外界环境中的水及氧气等和发光单元102发生反应，而降低发光单元102的发光性能。在一些实施例中，发光单元102包括有机发光二极管。

[0019] 驱动电路层107设于衬底基板111上，包括光敏器件109。光敏器件109可感测发光单元102发射的光，并将感测到的光转换为电信号。通过读取该电信号可判断对应的发光强度，若大于标准发光强度，可将实际发光强度调低，若小于标准发光强度，可将实际发光强度调高。如此，可实现对发光单元102的光学补偿。在一些实施例中，光敏器件109包括光电

二极管。

[0020] 在一个实施例中,驱动电路层107包括设于衬底基板111上的TFT(Thin Film Transistor,薄膜晶体管)膜层115,TFT膜层115设有TFT。在一个实施例中,TFT可采用顶栅结构。在另一个实施例中,TFT可采用底栅结构。

[0021] 光敏器件109位于TFT膜层115背向衬底基板111的一侧。在一个实施例中,驱动电路层107包括设于TFT膜层115和发光单元102之间的介质层116,介质层116具有开口117,光敏器件109设于介质层116的开口117内。光敏器件109面向发光单元102的表面与介质层116面向发光单元102的表面平齐。光敏器件109包括从TFT膜层115往发光单元102方向依次设置的第一极112、感光层113和第二极114。在一个实施例中,光敏器件109包括PIN光电二极管,光敏器件109的第一极112为N型层,光敏器件109的感光层113为L层(即本征半导体层),光敏器件109的第二极114为P型层。

[0022] 多个发光单元102设于驱动电路层107上,包括从驱动电路层107往远离衬底基板111的方向依次设置的第一电极106、透明电极105、发光层104和第二电极103,第一电极106对应光敏器件109的位置设有贯通第一电极106的通孔108,透明电极105覆盖于第一电极106上,并填充通孔108,允许发光层104发出的光透过,照射至光敏器件109上。在一个实施例中,发光单元102采用顶发射结构。第一电极106可将发光层104发射的光进行反射。第二电极103可将发光层104发射的光一部分进行反射,另一部分进行透射。在一个实施例中,第一电极106为阳极,第二电极103为阴极。在另一个实施例中,第一电极106为阴极,第二电极103为阳极。

[0023] 透明电极105可将发光层104发射的光全部或几乎全部进行透射。第一电极106对应光敏器件109的位置设有贯通第一电极106的通孔108,且第一电极106上覆盖有透明电极105,透明电极105与第一电极106电接触,使得发光层104的对应通孔108的部分仍然可以正常发光。发光层104发射的光可直接透过透明电极105或经由第二电极103反射后射至光敏器件109。从而光敏器件109将感测到的发光信号转换为电信号,通过该电信号判断对应的发光强度,若大于标准发光强度,可将实际发光强度调低,若小于标准发光强度,可将实际发光强度调高,从而进行光学补偿。

[0024] 在一个实施例中,第一电极106上开设的通孔108从透明电极105向驱动电路层107的方向上逐渐收缩,例如从透明电极105向驱动电路层107的方向上的倒圆台型通孔。在另一个实施例中,第一电极106上开设的通孔108可以为圆柱型通孔。在一个实施例中,第一电极106上开设的通孔108可以为方柱型通孔。在其他一些实施例中,第一电极106上开设的通孔108可以为其他形状的通孔。在一个实施例中,光敏器件109的长度L2可以大于通孔108的最小孔径L1。在另一个实施例中,光敏器件109的长度L2可以等于通孔108的最小孔径L1。

[0025] 本申请阵列基板110的制备方法如下:

[0026] 在衬底基板110上形成TFT膜层115。在TFT膜层115上形成介质层116,介质层116形成有开口117,在开口117内形成光敏器件109。在开口117内于TFT膜层115上依次形成光敏器件109的第一极112、感光层113和第二极114。之后,在光敏器件109和介质层116上形成发光单元102的第一电极106,在第一电极106上形成透明电极105,在透明电极105上形成发光层104,以及在发光层104上形成第二电极103。

[0027] 在其他一些实施例中,封装层101、驱动电路层107、第一电极106、透明电极105、发

光层104和第二电极103中的至少两个相邻层之间可设置其他层。

[0028] 在一个实施例中,驱动电路层107包括像素电路。在一个实施例中,驱动电路层107还包括用于产生像素电路所需的驱动信号的GOA (Gate Driver on Array,阵列基板行驱动)电路(未图示)。

[0029] 图2所示为本申请像素电路200的一个实施例的电路图。像素电路200用于驱动发光单元102发光,根据光敏器件109接收到的光强,增大或减小加载至像素电路200的数据信号,从而增强或减弱发光单元102发出的光,实现对发光单元102的光学补偿。

[0030] 像素电路200包括与数据信号线DATALINE、读取信号线READLINE、光敏器件109和第一电极106连接的开关电路201,及与开关电路201连接的驱动电路202。开关电路201用于控制线路的通断,驱动电路202用于驱动发光单元 102发光。数据信号线DATALINE用于接收数据信号,并提供给开关电路201。读取信号线READLINE用于读取开关电路201的电信号。

[0031] 在一个实施例中,开关电路201包括连接于第一电极106和驱动电路202 之间的第一开关晶体管T1。第一开关晶体管T1的源极和漏极中的一者连接驱动电路202,另一者连接第一电极106。第一开关晶体管T1的栅极接收驱动信号。在一个实施例中,第一开关晶体管T1为N型晶体管,驱动信号为高电平时第一开关晶体管T1开启,驱动信号为低电平时,第一开关晶体管T1关闭。在另一个实施例中,第一开关晶体管T1为P型晶体管,驱动信号为低电平时第一开关晶体管T1开启,驱动信号为高电平时,第一开关晶体管T1关闭。

[0032] 在一个实施例中,开关电路201包括与第一开关晶体管T1和读取信号线 READLINE连接的第三开关晶体管T3,第三开关晶体管 T3的第一极连接于第一开关晶体管T1与驱动电路202之间,第二开关晶体管T2的第二极连接于读取信号线READLINE。读取信号线READLINE读取的数据是第二开关晶体管 T2的电信号。第二开关晶体管T2的第一极为源极和漏极中的一者,第二开关晶体管T2的第二极为源极和漏极中的另一者。第二开关晶体管T2的栅极接收驱动信号。在一个实施例中,第二开关晶体管T2为N型晶体管,驱动信号为高电平时第二开关晶体管T2开启,驱动信号为低电平时,第二开关晶体管T2关闭。在另一个实施例中,第二开关晶体管T2为P型晶体管,驱动信号为低电平时第二开关晶体管T2开启,驱动信号为高电平时,第二开关晶体管T2关闭。

[0033] 在一个实施例中,驱动电路202包括驱动晶体管T5,驱动晶体管T5的第一极连接第一电源信号端ELVDD,驱动晶体管T5的第二极与第一开关晶体管 T1连接。驱动晶体管T5通过第一开关晶体管T1连接至第一电极106。驱动晶体管T5的源极和漏极中的一者连接第一电源信号端ELVDD,另一者连接第一开关晶体管T1。驱动晶体管T5的栅极与开关电路201连接,通过开关电路201 连接至数据信号线DATALINE,驱动晶体管T5的栅极的驱动电压的变化会使得流过驱动晶体管T5的电流的大小变化,从而使发光单元102发出的光强变化。在一个实施例中,驱动晶体管T5为N型晶体管。在另一个实施例中,驱动晶体管T5为P型晶体管。

[0034] 在一个实施例中,开关电路201包括第三开关晶体管T3,第三开关晶体管 T3的第一极连接数据信号线DATALINE,第三开关晶体管T3的第二极连接驱动电路202,且与光敏器件109连接。当第三开关晶体管T3打开时,第三开关晶体管T3将数据信号线DATALINE的数据信号Data写入第三开关晶体管T3 的第二极。第三开关晶体管T3的第一极为源极和漏极中的一者,第三开关晶体管T3的第二极为源极和漏极中的另一者。第三开关晶体管T3的栅极接收驱动信号。在一个实施例中,第三开关晶体管T3为N型晶体管,驱动信号为高电平时第

三开关晶体管T3开启,驱动信号为低电平时,第三开关晶体管T3关闭。在另一个实施例中,第三开关晶体管T3为P型晶体管,驱动信号为低电平时第三开关晶体管T3开启,驱动信号为高电平时,第三开关晶体管T3关闭。

[0035] 在一个实施例中,开关电路201包括第四开关晶体管T4,第四开关晶体管 T4的第一极连接于第三开关晶体管T3的第二极和驱动电路202之间,第四开关晶体管T4的第二极连接光敏器件109。在一个实施例中,光敏器件109的负极连接第四开关晶体管T4的第二极,光敏器件109的正极连接至第一偏置电压端Vbias1。光敏器件109接收的发光强度的大小不同,使第四开关晶体管T4的第二极电位不同,进而使驱动晶体管T5的栅极的驱动电压不同。第四开关晶体管T4的第一极为源极和漏极中的一者,第四开关晶体管T4的第二极为源极和漏极中的另一者。第四开关晶体管T4的栅极接收驱动信号。在一个实施例中,第四开关晶体管T4为N型晶体管,驱动信号为高电平时第四开关晶体管T4开启,驱动信号为低电平时,第四开关晶体管T4关闭。在另一个实施例中,第四开关晶体管T4为P型晶体管,驱动信号为低电平时第四开关晶体管T4开启,驱动信号为高电平时,第四开关晶体管T4关闭。

[0036] 在一个实施例中,发光单元102的第二电极103连接第二电源信号端ELVSS。其中第一电源信号端ELVDD输出高电平信号,第二电源信号端ELVSS输出低电平信号,第一偏置电压端Vbias1输出低电平信号。在另一个实施例中,发光单元102的第二电极103连接可以连接第二偏置电压端(未图示),第二偏置电压端的电压可以不同于第一偏置电压端Vbias1的电压。像素电路200的结构简单,成本低。

[0037] 像素电路200的晶体管T1-T5可形成于图1所示的TFT膜层115。

[0038] 图3所示为图2所示的像素电路200的时序图。该时序图示出了第一开关晶体管T1、第二开关晶体管T2、第三开关晶体管T3和第四开关晶体管T4在 t1-t5这五个时间段的开关状态,及数据信号Data写入驱动晶体管T5的栅极驱动电压的状态。其中高电平表示晶体管打开,低电平表示晶体管关闭,t6表示发光单元106的曝光时间。参考图2和3,像素电路200的工作原理如下:

[0039] 第一时段t1:第三开关晶体管T3开启,第四开关晶体管T4开启,数据信号线DATALINE输出的数据信号Data写入第三开关晶体管T3,进而写入第四开关晶体管T4的第二极,即写入光敏器件109的负极,对光敏器件109的负极进行重置,此时光敏器件109反向偏压,此时发光单元102不发光,光敏器件 109未感测到光,无电信号产生。

[0040] 第二时段t2:第三开关晶体管T3开启,第四开关晶体管T4关闭,数据信号线DATALINE输出的数据信号Data通过第三开关晶体管T3写入驱动晶体管 T5的栅极驱动电压,驱动发光单元102发光,此时光敏器件109感测到驱动发光器件102发的光,并将该感测到的光转换成电信号,光敏器件109上开始累积电荷,此时第四开关晶体管T4关闭,光敏器件109和第四开关晶体管T4这条电路不通。

[0041] 第三时段t3:第三开关晶体管T3开启,第四开关晶体管T4关闭,数据信号线DATALINE输出的数据信号Data再次写入第三开关晶体管T3,对驱动晶体管T5的栅极驱动电压进行重置。

[0042] 第四时段t4:第四开关晶体管T4开启,光敏器件109上开始累积的电荷开始放电,光敏器件109和第四开关晶体管T4这条电路有电流流过。光敏器件109 在感测到不同强度的光信号时,会输出不同大小的电信号,在第四开关晶体管 T4开启的情况下,影响到驱动

晶体管T5的栅极驱动电压,进而影响流过驱动晶体管T5的电流的大小。

[0043] 第五时段t5:第一开关晶体管T1关闭,第二开关晶体管T2开启,流过驱动晶体管T5的电流通过第二开关晶体管T2流向数据读取信号线READLINE,数据读取信号线READLINE读取到反映发光单元102发光强度的电信号,通过该电信号判断对应的发光强度,若大于标准发光强度,则降低流过发光单元102的电流,降低发光单元102的发光强度;若小于标准发光强度,则增大流过发光单元102的电流,增大发光单元102的发光强度。如此,实现了对发光单元102的光学补偿。

[0044] 图4所示为本申请像素电路300的另外一个实施例的电路图。相比较于图2所示的像素电路200,主要区别为:第一开关晶体管T1的第一极连接驱动电路302,第一开关晶体管T1的第二极连接第一电极106,并连接于读取信号线READLINE。第一开关晶体管T1的第一极可以为源极和漏极中的一者,第一开关晶体管T1的第二极可以为另一者。图2中的第二开关晶体管T2在图4的实施例中可以省略。在一个实施例中,发光单元102的第二电极103连接第二偏置电压端Vbias2。

[0045] 图5所示为图4所示的像素电路300的时序图。其中第一开关晶体管T1、第三开关晶体管T3、第四开关晶体管T4在s1-s4这四个时间段的开关状态与图3所示的时序图中t1-t4这四个时间段的开关状态相同,s6表示发光单元102的曝光时间。时间段t1-t4内,第二偏置电压端Vbias2输出低电平。详细描述参见上文,在此不再赘述。相比较于图4所示的时序图,主要区别为:在第五时间段t5,第一开关晶体管T1开启,第二偏置电压端Vbias2输出高电平,发光单元102反向偏置不发光,流过驱动晶体管T2的电流通过第一开关晶体管T1流至数据读取信号线READLINE。数据读取信号线READLINE读取到反映发光单元102发光强度的电信号,通过该电信号判断对应的发光强度,若大于标准发光强度,则降低流过发光单元102的电流,降低发光单元102的发光强度;若小于标准发光强度,则增大流过发光单元102的电流,增大发光单元102的发光强度。如此,实现了对发光单元102的光学补偿。第五时间段t5为数据采集阶段,第二偏置电压端Vbias2输出高电平,使发光单元102不存在漏电。

[0046] 图6所示为本申请显示装置400的一个实施例的示意框图。显示装置400包括上述的显示面板100。显示面板100的阵列基板110包括多个像素电路200(如图2所示)、多条扫描线S1-Sn、多条数据信号线D1-Dm和多条读取信号线RD1-RDk。多条扫描线S1-Sn用于提供驱动信号给像素电路200的多个开关晶体管T1-T4的栅极。多条数据信号线D1-Dm用于提供数据信号。多条读取信号线RD1-RDk用于读取像素电路200的电信号。多个像素电路200电连接于扫描线S1-Sn、数据信号线D1-Dm和读取信号线RD1-RDk,多个像素电路200呈阵列排布。在另一个实施例中,阵列基板110可以包括图4所示的多个像素电路300。

[0047] 本申请实施例的显示装置400包括手机、平板电脑、电视机、笔记本电脑、导航仪等任何具有显示功能的产品或部件。

[0048] 以上所述仅为本申请的较佳实施例而已,并不用以限制本申请,凡在本申请的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本申请保护的范围之内。

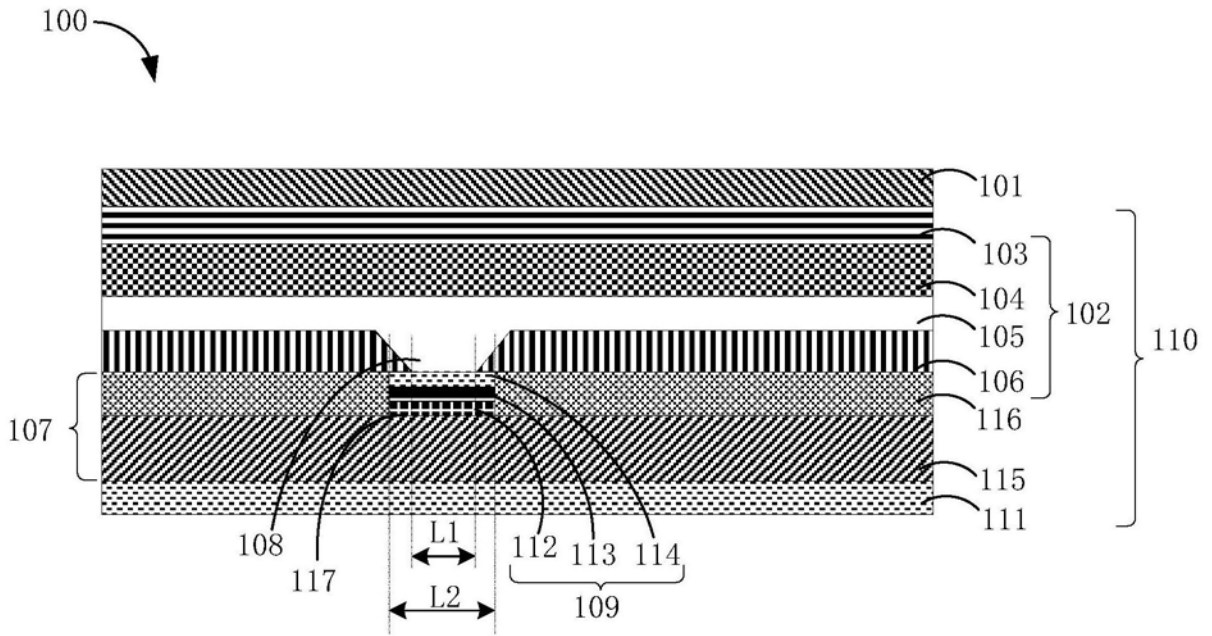


图1

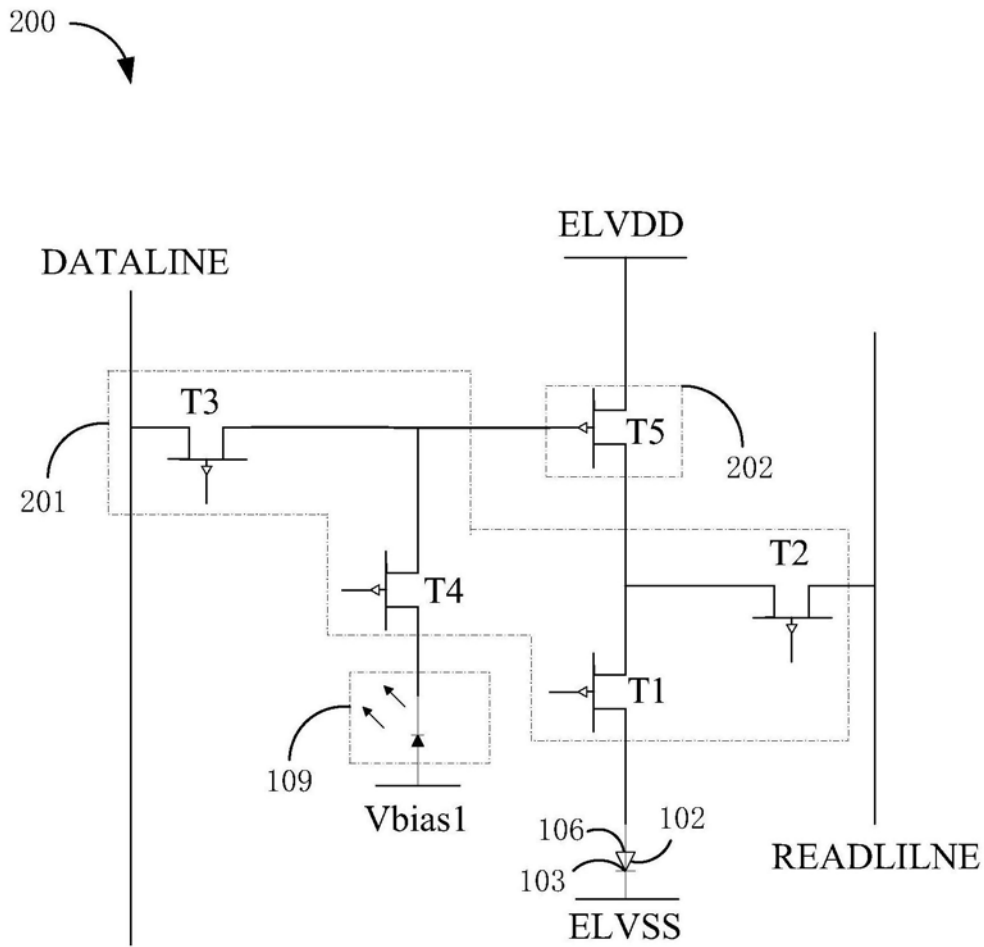


图2

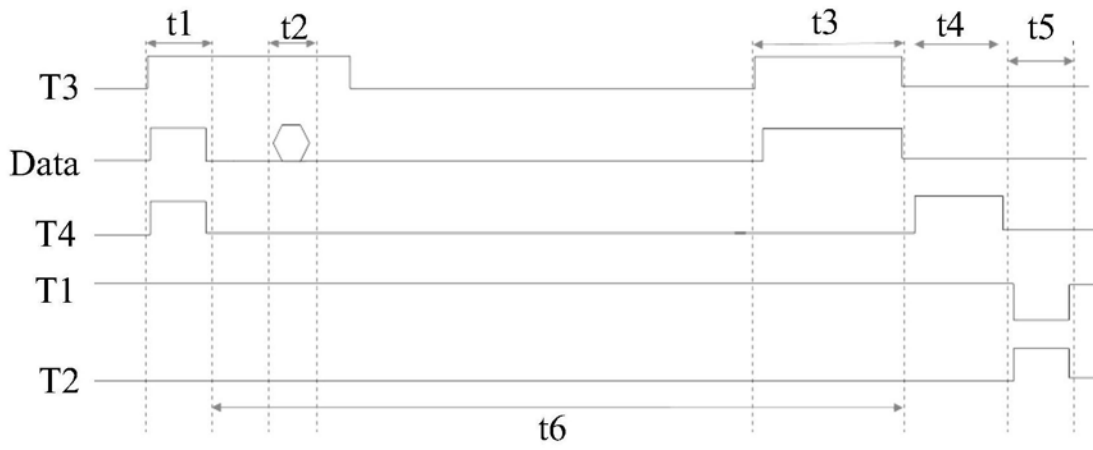


图3

300

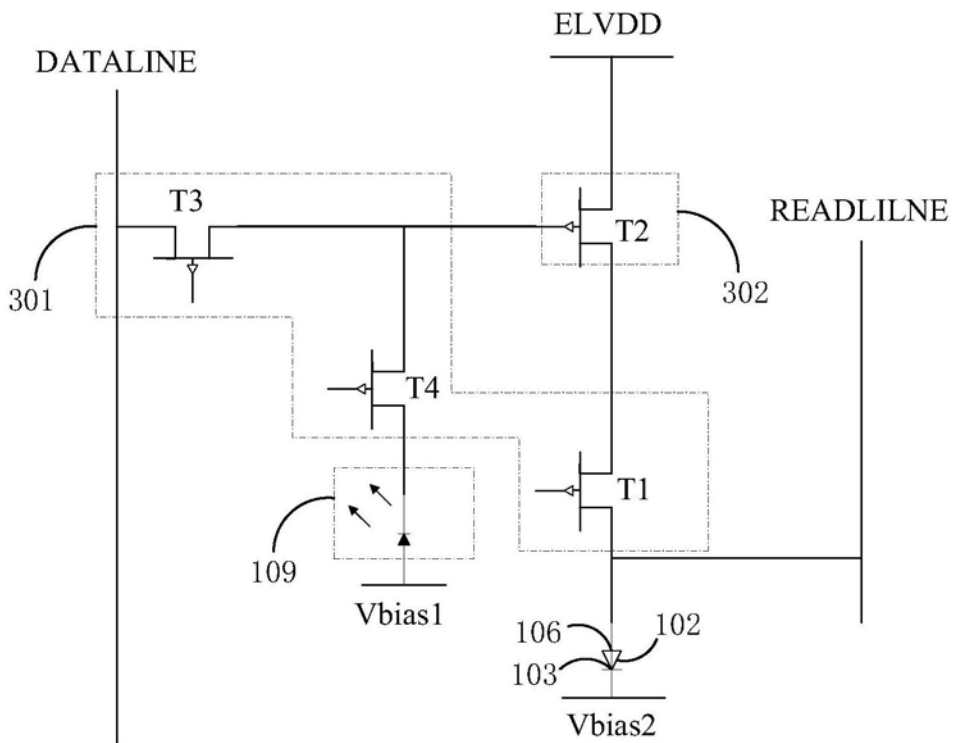


图4

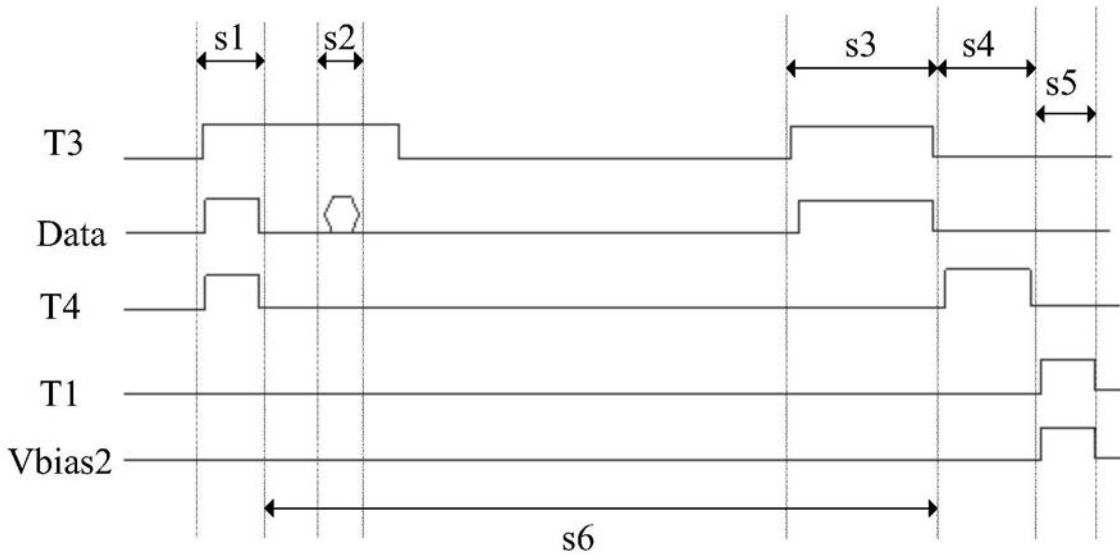


图5

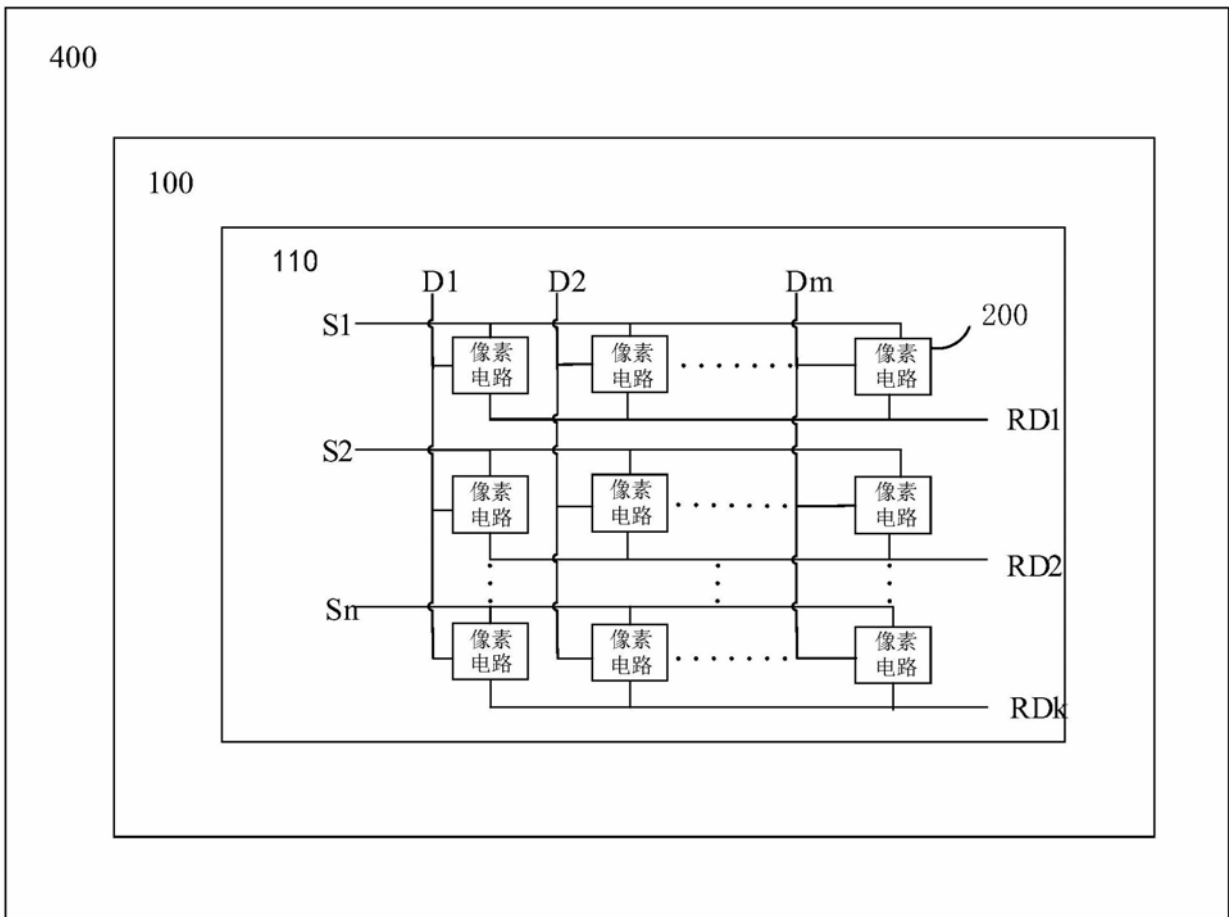


图6