



PATENTSCHRIFT A5

616 276

① Gesuchsnummer: 91/78

② Anmeldungsdatum: 04.01.1978

③ Priorität(en): 06.01.1977 SU 2441385
01.11.1977 SU 2537101
11.11.1977 SU 2537006

④ Patent erteilt: 14.03.1980

⑤ Patentschrift veröffentlicht: 14.03.1980

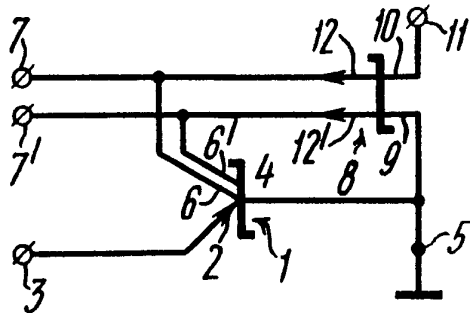
⑦ Inhaber:
Artashes Rubenovich Nazarian, Moskau (SU)
Vyacheslav Yakovlevich Kremlev, Moskau (SU)
Vilyam Nikolaevich Kokin, Moskau (SU)
Viktor Ivanovich Sladkov, Moskau (SU)
Boris Valentinovich Venkov, Moskau (SU)
Vadim Valerievich Lavrov, Khimki (SU)

⑧ Erfinder:
Artashes Rubenovich Nazarian, Moskau (SU)
Vyacheslav Yakovlevich Kremlev, Moskau (SU)
Vilyam Nikolaevich Kokin, Moskau (SU)
Viktor Ivanovich Sladkov, Moskau (SU)
Boris Valentinovich Venkov, Moskau (SU)
Vadim Valerievich Lavrov, Khimki (SU)

⑨ Vertreter:
E. Blum & Co., Zürich

⑤ Integrierte Injektionsschaltung.

⑥ Die Schaltung weist eine durch einen Bipolartransistor (1) gebildete Stromquelle auf. Der Emitter (2) des Bipolartransistors (1) ist mit einer nicht gezeigten Speisequelle verbunden. Ein Feldeffekttransistor (8) hat seine Drainelektrode (10) an eine Ausgangsklemme (11), seine Sourceelektrode (9) an Erdklemme (5) und an Basiselektrode (4) des Bipolartransistors (1), und seine Gateelektroden (12,12') an Eingangsklemmen (7, 7') und an Kollektorelektroden (6,6') des Bipolartransistors (1) angeschlossen. Die Schaltung wird je nach der Ausführung als NOR- oder NAND-Gatter verwendet. Durch nichtinjizierende Gleichrichterkontakte der Gateelektroden (12,12'), die auch wie die Kollektorelektroden (6,6') als Metall-Halbleiter-Übergänge bzw. als Schottky-Dioden ausgebildet sind, werden kürzere Schaltzeiten der Schaltung erreicht.



PATENTANSPRÜCHE

1. Integrierte Injektionsschaltung mit einer Stromquelle und einem normalerweise gesperrten n-Kanal-Feldeffekttransistor, bei dem das Gate mit der Stromquelle und der Eingangselektrode der Schaltung verbunden ist, die Source geerdet ist und der Drain mit der Ausgangselektrode der Schaltung Verbindung hat, dadurch gekennzeichnet, dass das Gate (12) des Feldeffekttransistors (8) als wenigstens ein nichtinjizierender Gleichrichterkontakt ausgeführt ist.

2. Integrierte Injektionsschaltung nach Anspruch 1, dadurch gekennzeichnet, dass der Feldeffekttransistor (8) mit zwei nichtinjizierenden Kontakten und einer zusätzlichen Eingangselektrode (7) ausgeführt ist, wobei der zweite Kontakt als ein Gate (12) mit dieser zusätzlichen Eingangselektrode (7) verbunden ist.

3. Integrierte Injektionsschaltung nach Anspruch 1, gekennzeichnet durch einen Bipolartransistor (1) mit Metallkollektor (6, 6') als Stromquelle, wobei der Metallkollektor (6, 6') mit dem Gate (12, 12') des Feldeffekttransistors (8) verbunden ist.

4. Integrierte Injektionsschaltung nach Anspruch 1 mit einem bipolaren Planartransistor als Stromquelle und mit einem Planar-Feldeffekttransistor, bei dem das Gate-Gebiet auf der Oberfläche des Substrats liegt, sowie mit internen Metalleiterverbindungen, die auf einem maskierenden Dielektrikum angeordnet sind, dadurch gekennzeichnet, dass die Gate-Gebiete (12, 12') des Feldeffekttransistors (8) als Abschnitte der internen Leiterverbindungen (14) ausgeführt sind, die auf nichtmaskierten Oberflächenabschnitten des Substrats (13) liegen und von oben mit einem Dielektrikum (16) geschützt sind, und dass das Drain-Gebiet (10) so angeordnet ist, dass es einen ohmschen Kontakt (18) mit dem Substrat (13) auf einer Fläche bildet, die kleiner als die Raumladungsgebiete der Gleichrichterkontakte der Gate-Gebiete (12, 12') ist.

5. Integrierte Injektionsschaltung nach Anspruch 4, dadurch gekennzeichnet, dass im Substrat (13), und zwar in einer Entfernung von der Oberfläche, die kleiner als die Dicke der Raumladungsschicht des nichtinjizierenden Gleichrichterkontakts ist, ein zusätzliches Gebiet (17) mit dem gegenüber dem Substrat (13) entgegengesetzten Leitungstyp so gebildet ist, dass dieses Gebiet (17) grösser als die Fläche des ohmschen Kontakts (18) des Drain-Gebiets (10) mit dem Substrat (13) ist.

Die Erfindung betrifft eine integrierte Injektionsschaltung mit einer Stromquelle und einem normalerweise gesperrten n-Kanal-Feldeffekttransistor, bei dem das Gate mit der Stromquelle und der Eingangselektrode der Schaltung verbunden ist, die Source geerdet ist, und der Drain mit der Ausgangselektrode der Schaltung Verbindung hat.

Es sind integrierte Injektionsschaltungen bekannt, die eine Stromquelle und einen normalerweise gesperrten n-Kanal-Feldeffekttransistor enthalten, bei dem das Gate mit der Stromquelle und der Eingangselektrode der Schaltung verbunden ist, die Source geerdet ist und der Drain mit der Ausgangselektrode der Schaltung Verbindung hat.

Die bekannten integrierten Injektionsschaltungen haben aber eine verhältnismässig niedrige Arbeitsgeschwindigkeit, die eine Folge der Ansammlung von überschüssigen durch den Gate-Source-pn-Übergang injizierten Ladungsträgern im Source-Gebiet ist. Bei Verstärkung des Speisestromes zur Verkürzung der Aufladungszeit von Kapazitäten der Struktur erhöht sich bei diesen Schaltungen die im Source-Gebiet erzeugte Ladung und verlängert sich demzufolge die zu ihrem Abführen erforderliche Zeit, also steigt die Gesamtzeit der Umschaltverzögerung an. Ausserdem weisen die Schaltungen

eine relativ grosse Fläche auf, die durch das seitliche Eindringen von Beimengungen unter die maskierende Oxydschicht bei der Bildung des Gates und durch die Notwendigkeit von Dekkungszugaben bei den Fotoschablonenfenstern bedingt ist, die für die Bildung von Kontakten mit den Gate- und Drain-Gebieten sowie für die Diffusion von Beimengungen in das Gate-Gebiet bei der Bildung des Drain-Gebiets bestimmt sind.

Der Erfindung liegt die Aufgabe zugrunde, eine integrierte Injektionsschaltung mit einem normalerweise gesperrten n-Kanal-Feldeffekttransistor zu entwickeln, deren Aufbau eine bedeutende Steigerung der Arbeitsgeschwindigkeit und eine kleinere Fläche der Schaltung ergibt, ohne dass die Anforderungen an die Abmessungen der Fotoschablonenfenster und an die Genauigkeit der fotolithografischen Prozesse erhöht werden.

Die Erfindung bezweckt eine Erhöhung der Arbeitsgeschwindigkeit der integrierten Injektionsschaltung.

In einer integrierten Injektionsschaltung mit einer Stromquelle und einem normalerweise gesperrten n-Kanal-Feldeffekttransistor, bei dem das Gate mit der Stromquelle und der Eingangselektrode der Schaltung verbunden ist, die Source geerdet ist und der Drain mit der Ausgangselektrode der Schaltung Verbindung hat, wird dieses Ziel erfindungsgemäss dadurch erreicht, dass das Gate des Feldeffekttransistors als wenigstens ein nichtinjizierender Gleichrichterkontakt ausgeführt wird.

Zur Erweiterung der Funktionsmöglichkeiten der Schaltung kann der Feldeffekttransistor zweckmässigerweise mit zwei nichtinjizierenden Kontakten und einer zusätzlichen Eingangselektrode ausgeführt werden, wobei der zweite Kontakt mit dieser zusätzlichen Eingangselektrode verbunden wird.

Zur Erhöhung der Packungsdichte wird zweckmässig ein Bipolartransistor mit Metallkollektor als Stromquelle verwendet, wobei der Metallkollektor mit dem Gate des Feldeffekttransistors verbunden ist.

Die integrierte Schaltung wird zweckmässigerweise mit einem bipolaren Planartransistor als Stromquelle und mit einem Planar-Feldeffekttransistor ausgeführt, bei dem das Gate-Gebiet auf der Oberfläche des Substrats liegt, während die internen Metalleiterverbindungen auf dem maskierenden Dielektrikum angeordnet sind, wobei die Gate-Gebiete des Feldeffekttransistors zweckmässig als Abschnitte der internen Leiterverbindungen ausgeführt sind, die auf nichtmaskierten Abschnitten der Substratoberfläche liegen und von oben mit diesem Dielektrikum geschützt sind, und das Drain-Gebiet über diesem Dielektrikum so angeordnet ist, dass es einen ohmschen Kontakt mit dem Substrat auf einer Fläche bildet, die kleiner als die Raumladungsgebiete der nichtinjizierenden Gleichrichterkontakte der Gate-Gebiete ist.

Im Substrat der integrierten Schaltung, und zwar in einer Entfernung von der Oberfläche, die kleiner als die Dicke der Raumladungsschicht des nichtinjizierenden Gleichrichterkontakts des Gate-Gebiets ist, wird zweckmässigerweise ein zusätzliches Gebiet vom entgegengesetzten Leitungstyp so gebildet, dass dieses Gebiet grösser als die Fläche des ohmschen Kontakts des Drain-Gebiets mit dem Substrat ist.

Die Erfindung wird in der nachstehenden Beschreibung der konkreten Ausführungsvarianten und anhand der beiliegenden Zeichnungen näher erläutert. Hierbei zeigen

Fig. 1 ein elektrisches Prinzipschaltbild der als logisches ODER-NICHT-Gatter ausgeführten integrierten Injektionsschaltung;

Fig. 2 eine schematische Darstellung der Halbleiterstruktur desselben Gatters nach Fig. 1, Draufsicht;

Fig. 3 eine schematische Darstellung des Gatters nach Fig. 1 im Querschnitt;

Fig. 4 eine schematische Darstellung der Halbleiterstruktur eines Gatters mit zwei Eingängen und mit einer Stromquelle,

die durch einen Bipolartransistor mit Metallkollektor gebildet wird, welcher mit dem Gate des Feldeffekttransistors verbunden ist (Draufsicht);

Fig. 5 eine schematische Querschnittsdarstellung der Halbleiter-Planarstruktur des Feldeffekttransistors, dessen Gate-Gebiete als Abschnitte der internen Leiterverbindungen ausgeführt sind;

Fig. 6 eine schematische Querschnittsdarstellung des Feldeffekttransistors mit einem zusätzlichen Gebiet vom entgegengesetzten Leitungstyp.

In Fig. 1 ist ein elektrisches Prinzipschaltbild einer als logisches Gatter ausgeführten Variante der integrierten Schaltung nach der Erfindung dargestellt.

Das Gatter enthält einen eine Stromquelle bildenden Bipolartransistor 1, bei dem der Emitter 2 mit der Elektrode 3 des in Fig. 1 nicht gezeigten Speisestromkreises verbunden ist, die Basis 4 an die Erdelektrode 5 angeschlossen ist und die Kollektoren 6 und 6' an den Eingangselektroden 7 bzw. 7' des Gatters liegen. Ausserdem enthält das Gatter einen normalerweise gesperrten n-Kanal-Feldeffekttransistor 8, bei dem das Source-Gebiet 9 mit der Erdelektrode 5, das Drain-Gebiet 10 mit der Ausgangselektrode 11 und die als nichtinjizierende Gleichrichterkontakte ausgeführten Gate-Gebiete 12 und 12' mit den Eingangselektroden 7 bzw. 7' des Gatters verbunden sind.

Also ist das Gate des Feldeffekttransistors 8 in der in Fig. 1 dargestellten Schaltungsvariante als zwei nichtinjizierende Gleichrichterkontakte (Gebiete 12 und 12') ausgeführt, wobei der zweite Kontakt mit der zusätzlichen Eingangselektrode 7' verbunden ist.

In Fig. 2 ist eine schematische nicht massstäbliche Darstellung der Halbleiterstruktur desselben logischen Gatters nach Fig. 1 angeführt, wobei die Bezeichnungen der wichtigsten Elemente von Fig. 1 beibehalten sind.

Die aus einem Bipolartransistor 1 bestehende Stromquelle und der Feldeffekttransistor 8 sind im gemeinsamen n-leitenden Halbleitersubstrat 13 ausgeführt, wobei das Basisgebiet 4 des Transistors 1 und das Source-Gebiet 9 des n-Kanal-Feldeffekttransistors 8 verbunden sind.

Fig. 3 zeigt schematisch die Halbleiterstruktur nach Fig. 2 mit den gleichen Bezeichnungen. Das Drain-Gebiet 10 des Feldeffekttransistors 8 liegt zwischen den nichtinjizierenden Gleichrichterkontakten der Gate-Gebiete 12 und 12', die Strichlinien zeigen die Grenzen von Raumladungsschichten der mit dem Substrat 13 gebildeten Gleichrichterkontakte der Gebiete 12 und 12'.

Fig. 4 veranschaulicht schematisch die Halbleiterstruktur eines logischen Gatters mit zwei Eingängen und mit einer mittels eines Bipolartransistors realisierten Stromquelle, deren Metallkollektoren mit den Gates des Feldeffekttransistors verbunden sind. In dieser Struktur sind nämlich die Metallkollektoren 6 und 6' des Bipolartransistors 1 mit den Gate-Gebieten 12 und 12' zusammengeführt, die als Metall-Halbleiter-Übergänge von der Art der Schottky-Dioden ausgeführt sind.

Die Erhöhung der Packungsdichte wird bei diesem Schaltungsaufbau durch Vereinigung der erwähnten Kollektoren 6, 6' und der Gate-Gebieten 12, 12', also durch Beseitigung der Leiterverbindungen zwischen den Kollektoren 6, 6' und den Gate-Gebieten 12 und 12' erreicht. Es sei bemerkt, dass diese Vereinigung der Gebiete durch die Ausführung des Stromgenerators in der Art eines Bipolartransistors mit Metallkollektor möglich wurde.

Fig. 5 zeigt schematisch die Halbleiter-Planarstruktur eines normalerweise gesperrten n-Kanal-Feldeffekttransistors 8, der zur integrierten Schaltung des logischen Gatters gehört, dessen Prinzipschaltbild in Fig. 1 angeführt ist. Der übrige Teil der Schaltung kann ebenso wie in Fig. 4 aufgebaut werden.

Die vorgeschlagene Struktur der integrierten Schaltung, die einen Feldeffekttransistor mit den Gate-Gebieten in der Art

von nichtinjizierenden Kontakten enthält, ermöglicht die Ausführung der Gate-Gebiete 12 und 12' in Form von Abschnitten der inneren Metalleiterverbindungen 14, die auf den durch das maskierende Dielektrikum 15 nicht abgedeckten Abschnitten des Substrats 13 liegen. Diese Struktur gibt die Möglichkeit, die Gate-Gebiete 12 und 12' gleichzeitig mit der Bildung der ersten Schicht der inneren Leiterverbindungen in der integrierten Schaltung herzustellen. Die Anordnung des Drain-Gebiets 10 über dem Dielektrikum 16, das die inneren Leiterverbindungen 14 schützt, ermöglicht die Herstellung des Drain-Gebiets 10 gleichzeitig mit der Bildung der zweiten Schicht der in Fig. 6 nicht gezeigten internen Leiterverbindungen der integrierten Schaltung.

In Fig. 6 ist die Halbleiterstruktur einer weiteren Ausführungsvariante des Feldeffekttransistors schematisch dargestellt, der ein Teil der Struktur der vorgeschlagenen integrierten Schaltung ist. Diese Struktur unterscheidet sich von der beschriebenen und in Fig. 5 gezeigten Bauart durch das Vorhandensein eines zusätzlichen Gebiets 17, das im Substrat 13 im Abstand a von der Oberfläche liegt, wobei dieser Abstand a nicht grösser als die Dicke der Raumladungsschicht des nichtinjizierenden Gleichrichterkontakts des Gate-Gebiets 12 ist. Das Gebiet 17 weist gegenüber dem Substrat 13 den entgegengesetzten Leitungstyp, gegebenenfalls den p-Leitungstyp auf. Dieses Gebiet 17 ist so angeordnet, dass es grösser als die Fläche des ohmschen Kontakts 18 des Drain-Gebiets mit dem Substrat 13 ist. Die Einführung des zusätzlichen Gebiets 17 ermöglicht eine Vergrößerung des Abstandes der Gate-Gebiete 12 und 12' voneinander und eine Vereinfachung der Herstellungstechnologie der integrierten Schaltung infolge weniger strenger Anforderungen an die zur Bildung der Gate-Gebiete bestimmte Fotoschablone.

Die als logisches Gatter ausgeführte integrierte Injektionschaltung funktioniert wie folgt. Das Emittergebiet 2 des Bipolartransistors 1 injiziert in das Basisgebiet 4 Löcher, die für das Gebiet 4 als Minoritäts-Ladungsträger auftreten. Diese Ladungsträger werden durch die Kollektorgebiete 6 und 6' gesammelt. Je nach der Spannung an den Eingangselektroden 7 und 7' kann sich im logischen Gatter einer der im folgenden beschriebenen Zustände einstellen.

Liegt an den beiden Eingangselektroden 7 und 7' eine niedrige, dem «Erde»-Potential nahe Spannung an, so fließen die durch Übergänge der Gebiete 6 und 6' gesammelten Ladungsträger zur «Erde» ab. Dabei hat die Ausgangselektrode 11 keine leitende Verbindung mit der Erdelektrode 5. Wenn das Gatter mit einem ähnlichen in Fig. 1 nicht gezeigten Gatter belastet ist, so baut sich an der Elektrode 11 eine höhere Spannung auf, die der Schwellenspannung des Überganges zwischen den Gebieten 12, 12' und 9 entspricht.

Die Unterbrechung der erwähnten leitenden Verbindung erfolgt infolge der Überlappung des zwischen den Elektroden 11 und 5 liegenden Abschnittes des Substrats 13 durch die Raumladungsschichten der gesperrten Übergänge zwischen den Gebieten 12, 12' und 9 (die Raumladungsschichten sind in Fig. 3 durch Strichlinien angedeutet).

Wenn die Eingangselektroden 7 und 7' eine höhere Spannung führen, die höher als die Schwellenspannung der Übergänge zwischen den Gebieten 12, 12' und 9 ist, so besteht zwischen den Elektroden 11 und 5 die leitende Verbindung, und die Spannung am Ausgang des logischen Gatters liegt nahe der Spannung an der Erdelektrode 5. Die erwähnte leitende Verbindung entsteht infolge der Verkleinerung von Abmessungen des Raumladungsgebiets der Übergänge zwischen den Gebieten 12, 12' und 9 bei der Erhöhung der Spannung an den Eingangselektroden 7 und 7'.

Wenn an eine der Elektroden 7 oder 7' eine niedrigere Spannung angelegt wird, ergeben sich zwei Möglichkeiten. Im ersten Fall, - wenn der spezifische Widerstand des Gebiets 10

und der gegenseitige Abstand L der Gebiete 12 und 12' (Fig. 2) so gewählt werden, dass die Breite der Raumladungsschicht des Überganges zwischen den Gebieten 12 und 9 grösser als der Abstand L oder gleich diesem ist. Der zweite mögliche Zustand ergibt sich, wenn die Breite der Raumladungsschicht des erwähnten Überganges kleiner als der Abstand L ist. Im ersten Fall fehlt die leitende Verbindung zwischen den Elektroden 11 und 5, und im zweiten Fall entsteht die leitende Verbindung zwischen der Elektrode 11 und der «Erde» (der Elektrode 5).

Somit kann das erfindungsgemäss aufgebaute logische Element je nach seinen strukturellen topologischen Parametern (je nach der Grösse L und dem spezifischen Widerstand des Gebiets 10) die logischen Funktionen «ODER-NICHT» sowie «UND-NICHT» erfüllen.

Die Erhöhung der Arbeitsgeschwindigkeit des logischen Elements wird dadurch erreicht, dass für die Gate-Gebiete 12 und 12' sowie für die Kollektorgebiete 6 und 6' die nichtinjizierenden Gleichrichterkontakte (die Metall-Halbleiterübergänge) benutzt werden. Das Ausbleiben der Injektion von Minoritätsladungsträgern aus den Gate-Gebieten 12 und 12'

4

bedingt das Fehlen der Überschussladung im Gebiet 13 und ergibt eine starke Verringerung der Dauer von Übergangsvorgängen im logischen Gatter beim Übergang vom leitenden zum gesperrten Zustand.

5 Die Besonderheit der Arbeit der in Fig. 6 dargestellten integrierten Schaltung mit dem Feldeffekttransistor besteht darin, dass das zusätzliche Gebiet 17 den Stromfluss von der Ausgangselektrode 11 zum Source-Gebiet 9 in der Normalenrichtung zur Oberfläche der integrierten Schaltung verhindert und
10 den zur Oberfläche parallel gerichteten Stromfluss möglich macht. Beim niedrigeren Potential an den Gate-Gebieten 12 und 12' versperrt die Raumladungsschicht den Stromflussweg, da die Fläche des ohmschen Kontakts des Drain-Gebiets 10 mit dem Substrat 13 kleiner als das zusätzliche Gebiet 17 ist. Das
15 Gebiet 17 kann mit der «Erde» verbunden werden, oder es kann von einer zusätzlichen Spannungsquelle vorgespannt werden.

Die vorgeschlagene integrierte Schaltung ist fertigungsge-
20 recht und kann auf der Basis der Planartechnologie mit und ohne Epitaxialschichten hergestellt werden.

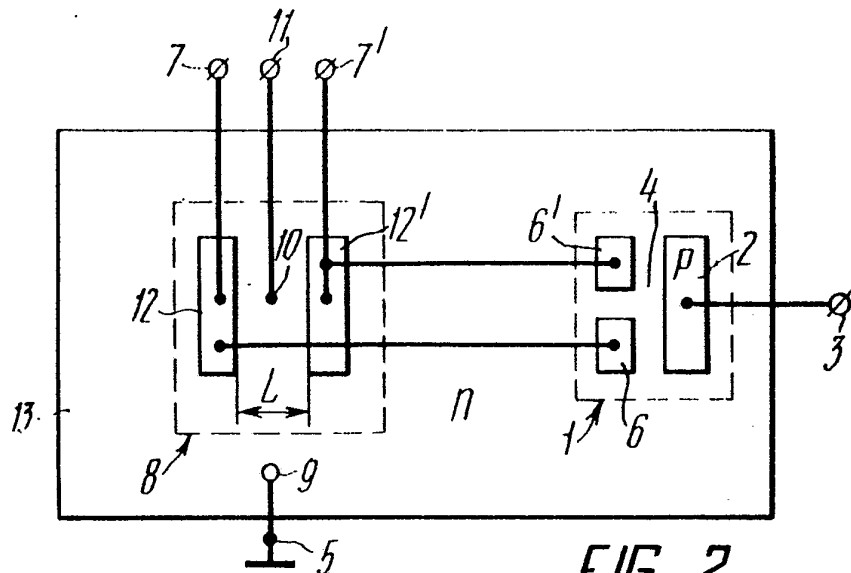


FIG. 2

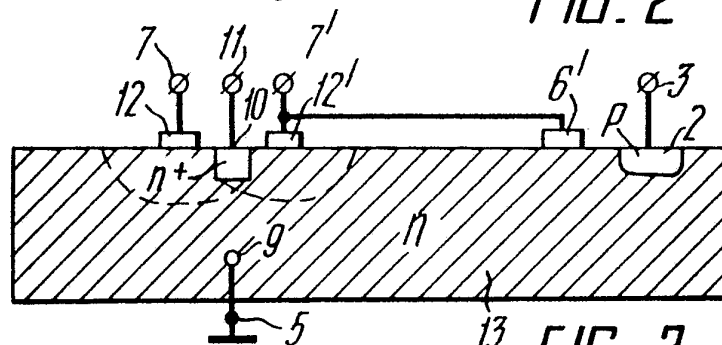


FIG. 3

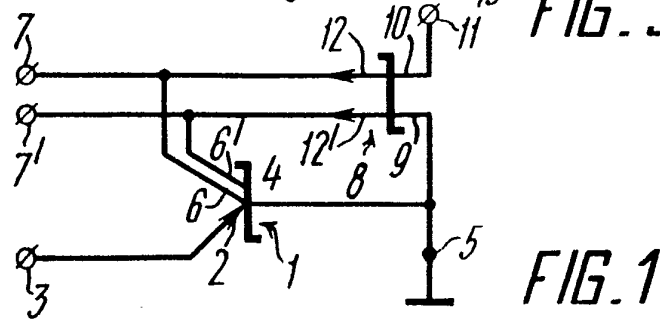


FIG. 1

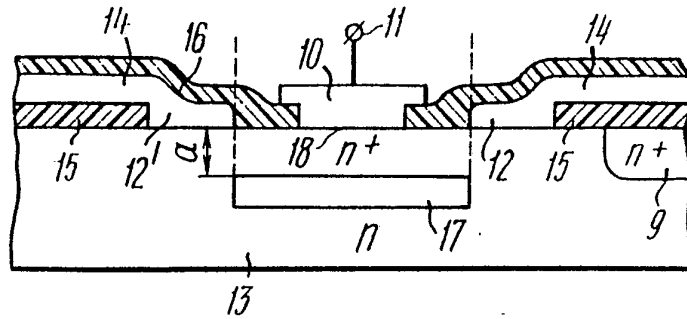


FIG. 6

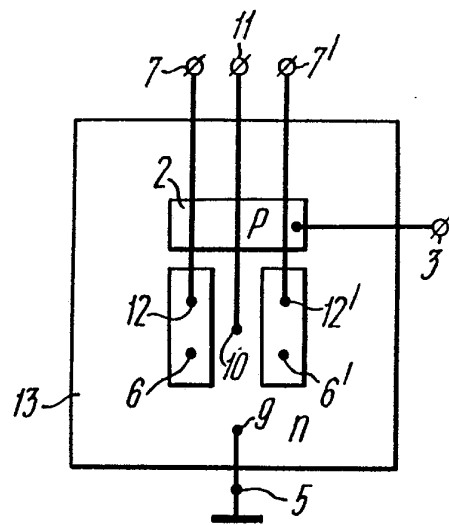


FIG. 4

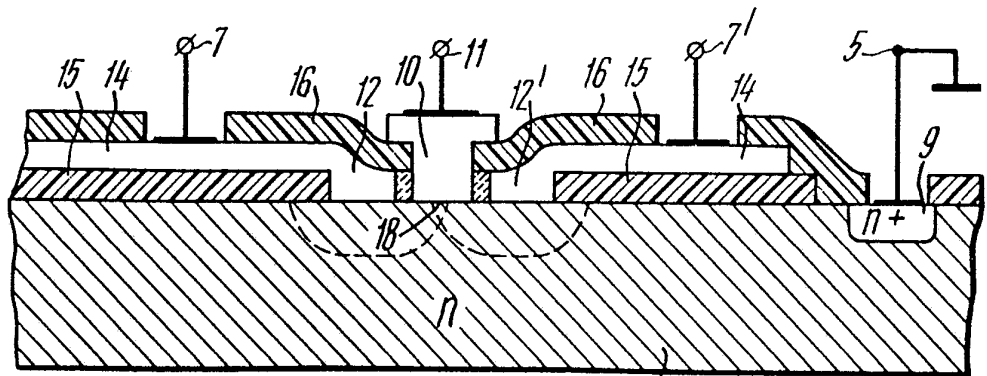


FIG. 5