

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5238206号  
(P5238206)

(45) 発行日 平成25年7月17日(2013.7.17)

(24) 登録日 平成25年4月5日(2013.4.5)

(51) Int.Cl.	F I
HO 1 L 23/522 (2006.01)	HO 1 L 21/88 J
HO 1 L 21/768 (2006.01)	HO 1 L 23/12 5 O 1 C
HO 1 L 21/3205 (2006.01)	HO 1 L 23/02 F
HO 1 L 23/12 (2006.01)	HO 5 K 1/11 Z
HO 1 L 23/02 (2006.01)	HO 5 K 3/40 Z

請求項の数 8 (全 11 頁) 最終頁に続く

(21) 出願番号	特願2007-241324 (P2007-241324)	(73) 特許権者	000005186 株式会社フジクラ 東京都江東区木場1丁目5番1号
(22) 出願日	平成19年9月18日(2007.9.18)	(74) 代理人	100064908 弁理士 志賀 正武
(65) 公開番号	特開2008-109106 (P2008-109106A)	(74) 代理人	100108578 弁理士 高橋 詔男
(43) 公開日	平成20年5月8日(2008.5.8)	(74) 代理人	100089037 弁理士 渡邊 隆
審査請求日	平成22年6月7日(2010.6.7)	(72) 発明者	和田 英之 千葉県佐倉市六崎1440番地 株式会社 フジクラ 佐倉事業所内
(31) 優先権主張番号	特願2006-260880 (P2006-260880)	(72) 発明者	小椋 真悟 千葉県佐倉市六崎1440番地 株式会社 フジクラ 佐倉事業所内
(32) 優先日	平成18年9月26日(2006.9.26)		最終頁に続く
(33) 優先権主張国	日本国(JP)		

(54) 【発明の名称】 配線基板、電子部品およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

基材の一方の面側に第一絶縁部が配され、その厚さ方向に延びる貫通孔を備えた基体、前記貫通孔を塞ぐように前記基体の第一絶縁部に配された第一導電部、から構成され、前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、プローパテストにより発生した跡であり、かつ、前記第一導電部を貫通する欠落部を有する配線基板の製造方法であって、

前記欠落部を含む前記領域を覆うように、前記第一導電部に重ねて第二導電部を形成する工程と、エッチングにより、前記基材の他方の面から前記欠落部を含む前記領域に至る前記貫通穴を形成する工程と、を備えることを特徴とする配線基板の製造方法。

【請求項2】

前記第一導電部として、Al、Al-Si、Al-Si-Cuから選択されるものを用いることを特徴とする請求項1に記載の配線基板の製造方法。

【請求項3】

基材の一方の面側に第一絶縁部が配され、その厚さ方向に延びる貫通孔を備えた基体、前記貫通孔を塞ぐように前記基体の第一絶縁部側に配された第一導電部、前記基材に形成された機能素子、から構成され、前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、プローパテストにより発生した跡であり、かつ、前記第一導電部を貫通する欠落部を有し、少なくとも前記欠落部と重なる位置で、かつ前記機能素子とは重ならない位置に配された接着層を介して、前記機能素子に対して離間しつつ前記機能素子

を覆うように配された保護基板を備えた電子部品の製造方法であって、

前記欠落部を含む前記領域を覆うように、前記第一導電部に重ねて第二導電部を形成する工程と、エッチングにより、前記基材の他方の面から前記欠落部を含む前記領域に至る前記貫通穴を形成する工程と、を備えることを特徴とする電子部品の製造方法。

【請求項 4】

前記第一導電部として、Al、Al-Si、Al-Si-Cuから選択されるものを用いることを特徴とする請求項 3 に記載の電子部品の製造方法。

【請求項 5】

基材の一方の面側に第一絶縁部が配され、その厚さ方向に延びる貫通孔を備えた基体、前記基体の第一絶縁部に配された第一導電部を備える配線基板であって、

前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、前記第一導電部を貫通する欠落部を有し、該欠落部を含み前記領域を覆うように第二導電部が配され、前記基体の前記第一絶縁部側において、前記貫通孔の開口部を、前記第一導電部と前記第二導電部とで塞いでいることを特徴とする配線基板。

【請求項 6】

前記第二導電部が露呈するように、前記第一導電部と前記第一絶縁部とを覆う第二絶縁部を更に備えたことを特徴とする請求項 5 に記載の配線基板。

【請求項 7】

基材の一方の面側に第一絶縁部が配され、その厚さ方向に延びる貫通孔を備えた基体、前記基体の第一絶縁部に配された第一導電部、前記基材の一方の面側に配された機能素子

から構成される電子部品であって、  
前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、前記第一導電部を貫通する欠落部を有し、該欠落部を含み前記領域を覆うように配された第二導電部、少なくとも前記欠落部と重なる位置で、かつ前記機能素子とは重ならない位置に配された接着層を介して、前記機能素子に対して離間しつつ前記機能素子を覆うように配された保護基板を備え、前記基体の前記第一絶縁部側において、前記貫通孔の開口部を、前記第一導電部と前記第二導電部とで塞いでいることを特徴とする電子部品。

【請求項 8】

前記第二導電部が露呈するように、前記第一導電部と前記第一絶縁部とを覆う第二絶縁部を更に備えたことを特徴とする請求項 7 に記載の電子部品。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基材を貫通する微細孔（以下、貫通孔と称する）内に導電体を充填してなる貫通配線を用いて、基材の一面から他面に電氣的な導通を図る配線基板、電子部品及びその製造方法に係る。より詳細には、集積回路のプローバ検査の際に生じたプローバ針跡による影響を無くし、電氣的な接続安定性に優れた配線基板、電子部品及びその製造方法に関する。

【背景技術】

【0002】

電子デバイスや光デバイス等の小型化、高機能化を図るために、あるいは、これらのデバイスを積層するために、配線基板はその表裏両面側を電氣的に接続する貫通配線を備える場合がある。このような貫通配線は従来、例えば図 6 に示すような方法で作製される。

【0003】

まず、図 6 (a) に示すように、基体 101 として基材 102 の一方の面 102 a に第一絶縁部 103 を配してなるものを用い、第一絶縁部 103 上に導電部 104 を、次いで導電部 104 を覆うように第二絶縁部 105 を順に設けた後、導電部 104 の一部 104 a のみを露呈させる開口部 105 a を形成する。

【0004】

その際、導電部 104 は、配線やパッドとして機能する導電性の薄膜からなり、他の基

10

20

30

40

50

板あるいはデバイスと電氣的に接続するために使用されるものである。基体 101 としては、例えば、半導体からなる基材 102 に絶縁性の薄膜からなる絶縁部 103 を設けたものが挙げられる。

#### 【0005】

次に、図 6 (b) に示すように、導電部 104 の直下に、基材 102 の他方の面 102b から延びる微細孔を形成する。このような微細孔形成するための方法としては、例えば、ICP-RIE (Inductively Coupled Plasma-Reactive Ion Etching) に代表される DRIE (Deep-Reactive Ion Etching) 法やそれにエッチングガスの切換を行うボッシュ法、KOH 溶液等を用いた異方性エッチング法、レーザー加工法などが挙げられる。

10

#### 【0006】

次いで、微細孔の内壁 101a や他方の面 102b の表面には、図 6 (c) に示すように、必要に応じて薄膜からなる第三絶縁部 106 が形成される。ただし、基材 102 が絶縁体からなる場合には、第三絶縁部 106 は必須構成ではない。

#### 【0007】

さらに、他方の面 102b から微細孔の内部を完全に埋めるように、あるいは微細孔の内壁を被覆するように(「コンフォーマル」と呼ぶ)、導電性物質 107 が充填される。このような導電性物質を充填する方法としては、熔融金属充填法や印刷法、メッキ法などが挙げられる。この時、微細孔の先端部では、導電部 104 と導電性物質 107 とが電氣的に接続され、基体 101 の表裏を貫通する貫通配線が形成される(例えば、特許文献 1 参照)。

20

#### 【0008】

従来、IC に代表される集積回路においては、図 6 (a) に示したような加工の終了後に、いわゆるプローバテストが行われる。すなわち、電極等として用いられる導電部 104 のうち露呈された一部 104a に対して、図 7 に示すように、Z 方向(導電部 104 に垂直をなす方向)に微細な針 X を移動し、その先端部を接触させて電氣的なコンタクトをとり、所定のパラメータについて測定を行い、「GO」または「NO GO」を判定する評価(プローバテストとも呼ぶ)が行われる。

#### 【0009】

その際、微細な針 X の先端部と導電部 104 との電氣的な接触を十分なものとするために、微細な針 X は、導電部 104 の表面に存在する自然酸化膜等を突き破って接触させる必要がある。そのために、針 X の先端部が導電部 104 にある程度食い込むような設定とせざるを得ず、針 X の先端部が導電部 104 上を滑った跡(プローバ針跡)が生じる。

30

#### 【0010】

図 8 は、針の先端部が導電部上を滑った後の状態を示す模式的な断面図である。図 8 に示すように、針の先端部が導電部 204 の一面側 204a 上を滑った領域 204d には傷が発生し、導電部 204 が削れた状態となる。具体的には、通常 1 μm 程度の厚みしかない導電部 204 を局所的にはあるが薄膜化したり、あるいは、その傾向が強い場合には導電部 204 が完全に剥離され、導電部 204 の一面側 204a から他面側 204b まで貫通して穴が開いた状態(不図示)となってしまう。

40

#### 【0011】

貫通配線を設けない配線基板、すなわち、図 8 において微細孔が存在せず、基体 201 が導電部 204 をその全域に渡って支えている構成の配線基板においては、前述した滑った領域 204d があっても、電極等として機能する領域にこの寸法と同等の金線のボールが加熱、圧着(ワイヤボンディング)されるため、滑った領域 204d が傷ついていることは全く問題とはならなかった。また、導電部 204 の下面には基体 201 が存在するため、導電部 204 の損傷も軽微なものとする事もできた。

#### 【0012】

しかしながら、貫通配線を設けた配線基板では、図 8 に示すように、基体 201 の裏側から基材 202 等にエッチング処理を施して微細孔を形成した後、この微細孔の内部

50

に導電性物質（不図示）を充填して貫通配線が形成されるため、そのエッチングにおける最終段階では僅か1 μm程度の厚さの導電部204cが残ることになる。

【0013】

ここで、導電部204cとは、図8において、導電部204の上面側の開口された領域と、導電部204の下面側の開口された領域とが重なった部分（図8の点線で囲んだ部分）を指す。ゆえに、上下面が開放された状態にある導電部204cにプローバ針跡204dが生じてしまうと、導電部204は部分的に薄膜化したり、あるいは穴が開くことになり、特に後者の場合には、電極等として機能する導電部204は容易に破壊され、配線基板は大きな歩留まりの低下を招くことになる。

【特許文献1】特開2002-158191号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

本発明は、前記事情に鑑みてなされたもので、貫通配線と電氣的に接触させるための導電部に、プローバテストによりプローバ針跡が発生しても、この導電部と、その後に設けられる貫通配線との接触部において、物理的な断線や接触不良の発生を抑制することが可能な、配線基板および電子部品を提供することを第一の目的とする。

【0015】

また、本発明は、基材をエッチングして微細孔を形成する際に、この微細孔を塞ぐ薄い導電部に、プローバテストによるプローバ針跡が生じていても、導電部の微細孔とは反対側までエッチングガスや薬液が浸入して、配線基板や電子部品が破損することを確実に防止できる配線基板や電子部品の製造方法を提供することを第二の目的とする。

【課題を解決するための手段】

【0016】

本発明の請求項1に記載の配線基板の製造方法は、基材の一方の面側に第一絶縁部が配され、その厚さ方向に延びる貫通孔を備えた基体、前記貫通孔を塞ぐように前記基体の第一絶縁部に配された第一導電部、から構成され、前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、プローバテストにより発生した跡であり、かつ、前記第一導電部を貫通する欠落部を有する配線基板の製造方法であって、前記欠落部を含む前記領域を覆うように、前記第一導電部に重ねて第二導電部を形成する工程と、エッチングにより、前記基材の他方の面から前記欠落部を含む前記領域に至る前記貫通穴を形成する工程と、を備えることを特徴とする。

本発明の請求項2に記載の配線基板の製造方法は、請求項1において、前記第一導電部として、Al、Al-Si、Al-Si-Cuから選択されるものを用いることを特徴とする。

本発明の請求項3に記載の電子部品の製造方法は、基材の一方の面側に第一絶縁部が配され、その厚さ方向に延びる貫通孔を備えた基体、前記貫通孔を塞ぐように前記基体の第一絶縁部側に配された第一導電部、前記基材に形成された機能素子、から構成され、前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、プローバテストにより発生した跡であり、かつ、前記第一導電部を貫通する欠落部を有し、少なくとも前記欠落部と重なる位置で、かつ前記機能素子とは重ならない位置に配された接着層を介して、前記機能素子に対して離間しつつ前記機能素子を覆うように配された保護基板を備えた電子部品の製造方法であって、前記欠落部を含む前記領域を覆うように、前記第一導電部に重ねて第二導電部を形成する工程と、エッチングにより、前記基材の他方の面から前記欠落部を含む前記領域に至る前記貫通穴を形成する工程と、を備えることを特徴とする。

本発明の請求項4に記載の電子部品の製造方法は、請求項3において、前記第一導電部として、Al、Al-Si、Al-Si-Cuから選択されるものを用いることを特徴とする。

本発明の請求項5に記載の配線基板は、基材の一方の面側に第一絶縁部が配され、その

10

20

30

40

50

厚さ方向に延びる貫通孔を備えた基体、前記基体の第一絶縁部に配された第一導電部を備える配線基板であって、前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、前記第一導電部を貫通する欠落部を有し、該欠落部を含み前記領域を覆うように第二導電部が配され、前記基体の前記第一絶縁部側において、前記貫通孔の開口部を、前記第一導電部と前記第二導電部とで塞いでいることを特徴とする。

本発明の請求項 6 に記載の配線基板は、請求項 5 において、前記第二導電部が露呈するように、前記第一導電部と前記第一絶縁部とを覆う第二絶縁部を更に備えたことを特徴とする。

本発明の請求項 7 に記載の電子部品は、基材の一方の面側に第一絶縁部が配され、その厚さ方向に延びる貫通孔を備えた基体、前記基体の第一絶縁部に配された第一導電部、前記基材の一方の面側に配された機能素子、から構成される電子部品であって、前記第一導電部のうち前記貫通孔と重なる位置にあって露呈された領域には、前記第一導電部を貫通する欠落部を有し、該欠落部を含み前記領域を覆うように配された第二導電部、少なくとも前記欠落部と重なる位置で、かつ前記機能素子とは重ならない位置に配された接着層を介して、前記機能素子に対して離間しつつ前記機能素子を覆うように配された保護基板を備え、前記基体の前記第一絶縁部側において、前記貫通孔の開口部を、前記第一導電部と前記第二導電部とで塞いでいることを特徴とする。

本発明の請求項 8 に記載の電子部品は、請求項 7 において、前記第二導電部が露呈するように、前記第一導電部と前記第一絶縁部とを覆う第二絶縁部を更に備えたことを特徴とする。

【発明の効果】

【0017】

本発明によれば、第一導電部に、プローバテストによりプローバ針跡などの欠落部が生じて、この欠落部を含む第一導電部の露呈領域を覆う第二導電部によって、欠落部が埋められるので、この第一導電部と、その後設けられる貫通配線などの接触部において、物理的な断線や接触不良の発生を抑制することが可能となる。

【0018】

また、配線基板や電子部品の製造工程において、基材をエッチングして貫通孔を形成する際に、この貫通孔を塞ぐ第一導電部に、プローバテストによるプローバ針跡などの欠落部が生じていても、こうした欠落部を含む第一導電部の露呈領域を覆う第二導電部によって欠落部が埋められているので、第一導電部の他面側から一面側までエッチングガスや薬液が浸入して、配線基板や電子部品が破損することを確実に防止できる。

【発明を実施するための最良の形態】

【0019】

以下、本発明に係る配線基板の一実施形態を図面に基づいて説明する。図 1 は、本発明の配線基板の一例を示す断面図である。本発明の配線基板 10 は、基材 12 の一面 12 a 側から他面 12 b 側に至る第一絶縁部 13 が配され、その厚さ方向に延びる貫通孔（微細孔）を備えた基体 11、この貫通孔を塞ぐように基体 11 の第一絶縁部 13 側に配された第一導電部 14 を備える。また、この第一導電部 14 を少なくとも覆い、その一部には第一導電部 14 を露呈させる開口部 15 a（第一導電部 14 の露呈領域 F）を有する第二絶縁部 15 を備えているのが好ましい。

【0020】

この第一導電部 14 のうち、開口部 15 a により露呈された第一導電部 14 の露呈領域 F は、貫通孔と重なる位置に配される。そして、第一導電部 14 は、この露呈領域 F において、欠落部を備える。欠落部は、例えば、配線基板 10 の製造工程の途上で行われるプローバテストによって生じたプローバ針跡である。こうした欠落部は、第一導電部 14 の一面（上面）14 a から他面（下面）14 b に達する貫通穴や、第一導電部 14 の一面（上面）14 a から一定深さまで削られた凹みなどが含まれる。

【0021】

更に、第一導電部 14 の上層には、欠落部を含む露呈領域 F を覆うように第二導電部

10

20

30

40

50

16が配される。これにより、第一導電部14の露呈領域Fは第二導電部16で覆われるとともに、第一導電部14の欠落部もこの第二導電部16によって埋められる。

【0022】

こうした構成の本発明の配線基板10によれば、第一導電部14に、プローバテストによりプローバ針跡などの欠落部が生じて、この欠落部を含む第一導電部14の露呈領域Fを覆う第二導電部16によって欠落部が埋められているので、この第一導電部14と、その後に設けられる貫通配線などとの接触部において、物理的な断線や接触不良の発生を抑制することが可能となる。

【0023】

また、配線基板10の製造工程において、基材12をエッチングして貫通孔を形成する際に、この貫通孔を塞ぐ第一導電部14に、プローバテストによるプローバ針跡などの欠落部が生じていても、こうした欠落部を含む第一導電部14の露呈領域Fを覆う第二導電部16によって欠落部が埋められているので、第一導電部14の他面14b側から一面14a側までエッチングガスや薬液が浸入して、配線基板10が破損することを確実に防止できる。

【0024】

基材12は、例えばSi, Ge, GaAs, InPなどの半導体からなる基板であればよい。第一絶縁部13や第二絶縁部15は絶縁性の樹脂から構成されれば良い。第一導電部14や第二導電部16は、何れも導電性を有する薄膜が好ましく、その構成材料としては、例えば、Al, Al-Si, Al-Si-Cuなどが好ましく挙げられる。

【0025】

次に、本発明の電子部品の一実施形態を図面に基づいて説明する。図2は、本発明の電子部品の一例を示す断面図である。本発明の電子部品20は、基材22の一面22a側から他面22b側に至る第一絶縁部23が配され、その厚さ方向に延びる貫通孔(微細孔)を備えた基体21、この貫通孔を塞ぐように基体22の第一絶縁部23側に配された第一導電部24、及び、第一導電部24を少なくとも覆い、その一部には第一導電部24を露呈させる開口部25a(第一導電部24の露呈領域F)を備えた第二絶縁部25とを有している。

【0026】

基材22には、IC(集積回路)などからなる機能素子31が形成されている。また、基材22の貫通孔から他面22b側に至る引出導電層(再配線層)32が形成されている。この引出導電層(再配線層)32は、その一部が第一導電部24の他面(下面)24bに接する。また、引出導電層32の基材22の他面22b側における一端には、接続端子(半田パンプ)33が形成される。これにより、第一導電部24は、引出導電層32を介して接続端子33と電氣的に接続される構成を成す。また、基材22の一面22a側には、第一絶縁部23、引出導電層32を覆い、貫通孔を埋める封止層34が形成されている。

【0027】

第一導電部24のうち、開口部25aによって露呈された第一導電部24の露呈領域Fは、貫通孔と重なる位置に配される。そして、第一導電部24は、この露呈領域Fにおいて、欠落部を備える。欠落部は、例えば、電子部品20の製造工程の途上で行われるプローバテストによって生じたプローバ針跡である。こうした欠落部は、第一導電部24の一面(上面)24aから他面(下面)24bに達する貫通穴や、第一導電部24の一面(上面)24aから一定深さまで削られた凹みなどが含まれる。

【0028】

そして、第一導電部24の上層には、欠落部を含む露呈領域Fを覆うように第二導電部26が配される。これにより、第一導電部24の露呈領域Fは第二導電部26で覆われるとともに、第一導電部24の欠落部もこの第二導電部26によって埋められる。

【0029】

基材22の一面22a側には、機能素子31に対して離間しつつ機能素子31を覆う保

10

20

30

40

50

護基板 35 が配される。こうした保護基板 35 は、接着層 36 を介して第二絶縁部 25 に接合されていれば良い。保護基板 35 によって機能素子 31 が外部からの応力などで破損することを防止する。

【0030】

以上のような構成の本発明の電子部品 20 によれば、第一導電部 24 に、プローバテストによりプローバ針跡などの欠落部が生じて、この欠落部を含む第一導電部 24 の露呈領域 F を覆う第二導電部 26 によって、欠落部が埋められているので、この第一導電部 24 と、その後設けられる貫通配線などとの接触部において、物理的な断線や接触不良の発生を抑制することが可能となる。

【0031】

また、配線基板 20 の製造工程において、基材 22 をエッチングして貫通孔を形成する際に、この貫通孔を塞ぐ第一導電部 24 に、プローバテストによるプローバ針跡などの欠落部が生じていても、こうした欠落部を含む第一導電部 24 の露呈領域 F を覆う第二導電部 26 によって欠落部が埋められているので、第一導電部 24 の他面 24b 側から一面 24a 側までエッチングガスや薬液が浸入して、電子部品 20 が破損することを確実に防止できる。

【0032】

機能素子 31 としては、例えば、固体撮像素子 (CCD)、ジャイロセンサなどの MEMS デバイスなどが挙げられる。また、機能素子 31 を覆う保護基板 35 は、例えば、ガラス基板が挙げられる。機能素子 31 として固体撮像素子を用いた際に、保護基板 35 に透明なガラス基板を採用すれば、破損しやすい固体撮像素子を保護基板 35 によって外部の応力から保護できるとともに、保護基板 35 に覆われていても固体撮像素子の受光面で外光 (被写体光) を受光することができる。

【0033】

次に、本発明の配線基板の製造方法や、配線基板を備えた本発明の電子部品の製造方法を説明する。本発明の配線基板や電子部品の製造にあたっては、まず、図 3 (a) に示すように、基材 42 の一面 42a に第一絶縁部 43、第一導電部 44、及び、第二絶縁部 45 を順に形成する。さらに、第二絶縁部 45 に第一導電部 44 の一部 (露呈領域 F) を露呈させる開口部 45a を形成する。なお、基材 42 には、予め機能素子 41 を形成しておけばよい。

【0034】

次に、図 3 (b) に示すように、開口部 45a から一部 (露呈領域 F) が露呈された第一導電部 44 に対して、Z 方向 (第一導電部 44 に垂直をなす方向) に微細な針 X (プローバ針) を移動させ、その先端部を接触させて電気的なコンタクトをとり、機能素子 41 などの所定のパラメータについて測定、評価するプローバテストが行われる。

【0035】

このように、プローバテストにおいて第一導電部 44 に針 X を接触させると、第一導電部 44 には、プローバ針跡である欠落部が生じる。こうした欠落部は、第一導電部 44 の一面 44a から他面 44b に達する貫通穴や、第一導電部 44 の一面 44a から一定深さまで削られた凹みなど、様々な形態で第一導電部 44 の一部が欠落したものである。

【0036】

次に、図 3 (c) に示すように、フォトリソなどによって、第二絶縁部 45 を覆うレジスト層 61 を形成する。このレジスト層 61 は、第一導電部 44 を露呈領域 F で露呈させる開口部 45a を除いた領域に形成されれば良い。

【0037】

そして、図 4 (a) に示すように、レジスト層 61 を覆うように一面に導電材層 62 を形成する。こうした導電材層 62 の形成は、例えば、スパッタリングなどによってなされればよい。この導電材層 62 の形成時に、レジスト層 61 が形成されない第二絶縁部 45 の開口部 45a では、第一導電部 44 の露呈領域 F に導電材層 62 が積層される。これにより、開口部 45a から露呈された第一導電部 44 には、欠落部を含む第一導電部 44

10

20

30

40

50

の露呈領域 F を覆う第二導電部 4 6 ( 導電材層 6 2 の一部 ) が形成される。

【 0 0 3 8 】

欠落部 の深さが比較的浅く ( 数  $\mu\text{m}$  以下 )、第二導電部 4 6 が薄膜でもよい場合には、密着性に優れた被膜が形成できる、ドライ成膜法の一種であるスパッタリング法が好適に用いられる。一方、欠落部 の深さがこれより深く ( 数  $\mu\text{m}$  を越える )、第二導電部 4 6 が厚膜を必要とする場合には、厚膜を容易に形成できる、ウェット成膜法の一種であるめっき法が望ましい。ただし、必要に応じて、これらを組み合わせて用いても構わない。

【 0 0 3 9 】

スパッタリング法とする場合は、例えば、銅、クロム、アルミニウム、チタン、金、ニッケル、白金、チタン - タングステン合金等が好適に用いられる。その厚みが数  $\mu\text{m}$  以下であっても、密着性に優れるとともに均一で均質な被膜が得られ、十分な導電性も確保される。本発明において適用可能な、スパッタリング法に代わるドライ成膜法としては、たとえば蒸着法などが挙げられる。

10

【 0 0 4 0 】

めっき法とする場合は、例えば、置換めっき法と無電解めっき法からなる二段階プロセスにより、第二導電部 4 6 を形成するとよい。置換めっきは欠落部 を含む第一導電部 4 4 の露呈領域 F に選択的に進行する。その後、形成した置換めっき層を無電解めっきの活性層として用いることで、選択的に露呈領域 F 上に第二導電部 4 6 の形成が可能となる。ここでは、二段階プロセスをまず紹介したが、第一導電部 4 4 を構成する材料が無電解めっきの活性層として機能する場合には、置換めっきを省略し、無電解めっきのみ用いて第二導電部 4 6 を形成しても構わない。

20

【 0 0 4 1 】

この後、図 4 ( b ) に示すように、例えばガラス基板などの保護基板 5 5 を、接着層 5 6 を介して第二絶縁部 4 5 に接合する。こうした保護基板 5 5 は機能素子 4 1 に対して間隔を空けつつ機能素子 4 1 を覆う。

【 0 0 4 2 】

次に、図 4 ( c ) に示すように、第一導電部 4 4 の露呈領域 F と重なる位置で、基材 4 2 の他面 4 2 b 側から第一導電部 4 4 の他面 4 4 b に達する貫通孔 を、部分エッチングなどによって形成する。この貫通孔 の形成時において、前工程であるブローバテストの際に第一導電部 4 4 に生じた欠落部 は、第二導電部 4 6 によって埋められているので、貫通孔 が第一導電部 4 4 を露呈する位置までエッチングされても、欠落部 から第一導電部 4 4 の一面 4 4 a 側にエッチング液やエッチングガスが浸入し、機能素子 4 1 などが破損することを確実に防止できる。

30

【 0 0 4 3 】

この後、図 5 ( a ) に示すように、基材 4 2 の他面 4 2 b 側を覆う第一絶縁部 4 3 を形成し、更に、図 5 ( b ) に示すように、貫通孔 の内側を覆うとともに基材 4 2 の他面 4 2 b に達する引出導電層 ( 再配線層 ) 5 2 を形成する。こうした引出導電層 5 2 はその一部で第一導電部 4 4 に電気的に接続されるように形成すればよい。

【 0 0 4 4 】

そして、図 5 ( c ) に示すように、引出導電層 5 2 の一端に接続端子 ( 半田パンブ ) 5 3 を形成し、更に第一絶縁部 4 3、引出導電層 5 2 を覆い、貫通孔 を埋める封止層 5 4 を形成して、電子部品 4 0 が完成する。

40

【 図面の簡単な説明 】

【 0 0 4 5 】

【 図 1 】 本発明に係る配線基板の一例を示す断面図である。

【 図 2 】 本発明に係る電子部品の一例を示す断面図である。

【 図 3 】 本発明に係る配線基板、電子部品の製造方法の一例を示す断面図である。

【 図 4 】 本発明に係る配線基板、電子部品の製造方法の一例を示す断面図である。

【 図 5 】 本発明に係る配線基板、電子部品の製造方法の一例を示す断面図である。

【 図 6 】 従来の配線基板の製造方法の一例を示す断面図である。

50

【図7】従来の配線基板の一例を示す断面図である。

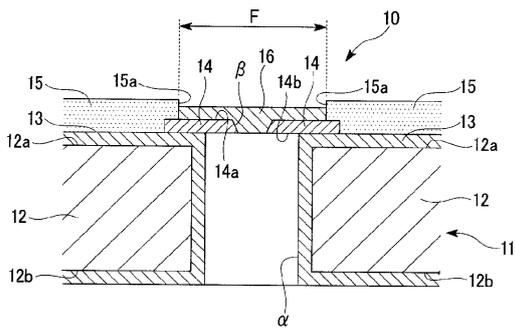
【図8】従来の配線基板の一例を示す断面図である。

【符号の説明】

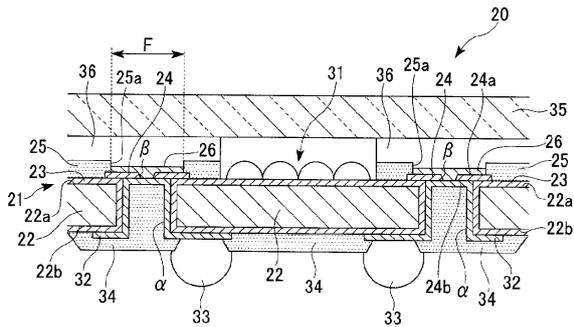
【0046】

10 配線基板、11 基体、12 基材、14 第一導電部、15 第二絶縁部、15 a 開口部、16 第二導電部、貫通孔（微細孔）、欠落部。

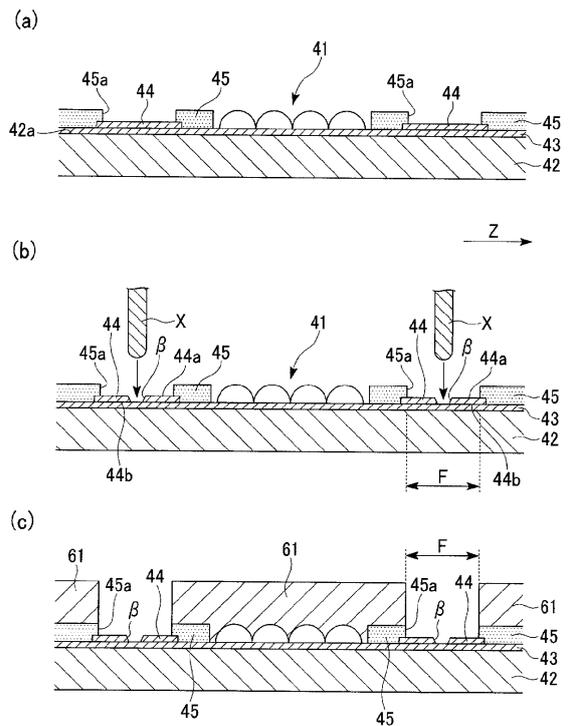
【図1】



【図2】



【図3】





---

フロントページの続き

(51)Int.Cl. F I

H 0 5 K 1/11 (2006.01)

H 0 5 K 3/40 (2006.01)

審査官 大嶋 洋一

(56)参考文献 特開2005-051058(JP,A)

特開2004-048098(JP,A)

国際公開第2004/001839(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 3 2 0 5

H 0 1 L 2 1 / 7 6 8

H 0 1 L 2 3 / 0 2

H 0 1 L 2 3 / 1 2

H 0 1 L 2 3 / 5 2 2

H 0 5 K 1 / 1 1

H 0 5 K 3 / 4 0