



(12)发明专利

(10)授权公告号 CN 106654497 B

(45)授权公告日 2019.11.12

(21)申请号 201710001753.8

H01P 11/00(2006.01)

(22)申请日 2017.01.03

(56)对比文件

(65)同一申请的已公布的文献号
申请公布号 CN 106654497 A

CN 105789810 A,2016.07.20,
CN 202363571 U,2012.08.01,
Haiyan Jin et al.Slow-Wave Effect of
Substrate Integrated Waveguide Patterned
With Microstrip Polyline.《IEEE
TRANSACTIONS ON MICROWAVE THEORY AND
TECHNIQUES》.2016,第64卷(第6期),

(43)申请公布日 2017.05.10

(73)专利权人 电子科技大学
地址 610000 四川省成都市高新区(西区)
西源大道2006号

审查员 张舒彦

(72)发明人 金海焱 周瑜亮 金海陆 黄永茂
廖丹

(74)专利代理机构 成都行之专利代理事务所
(普通合伙) 51220

代理人 田甜

(51)Int.Cl.

H01P 5/18(2006.01)

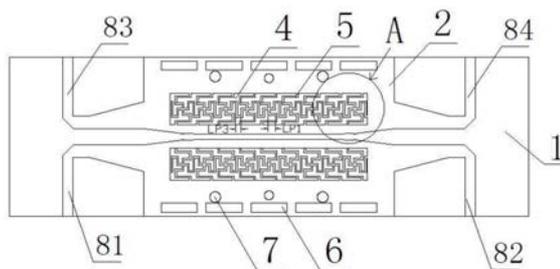
权利要求书1页 说明书7页 附图2页

(54)发明名称

小型化宽带慢波半模基片集成波导耦合器及其设计方法

(57)摘要

本发明公开了一种小型化宽带慢波半模基片集成波导耦合器及其设计方法,利用半模基片集成波导传输线的开放边沿作为耦合器的耦合部分,并在其表面蚀刻形成微带多段线网络以代替传统的金属面形成新的耦合器结构。与传统基片集成波导耦合器相比,本发明通过微带多段线引入电感性加载,形成慢波效应,有效地减小了耦合边的物理尺寸;多参量可调节的微带多段线结构,能够灵敏地影响耦合器的耦合特性,更加灵活有效地控制耦合系数和耦合带宽;同时微带多段线中多个结构尺寸可调的参数又为耦合器各项性能指标的优化提供了新的设计自由度,由其构成新型耦合器与传统的基片集成波导耦合器相比,具有更低的剖面、更宽的工作带宽和更好的耦合性能。



1. 一种小型化宽带慢波半模基片集成波导耦合器,包括介质基板(1),所述介质基板(1)的上下两个表面上设置为金属敷层,其特征在于:所述介质基板(1)上表面的金属敷层包括两个不接触且相互对称的半模基片集成波导传输线(2),所述半模基片集成波导传输线(2)的内侧上均设置有加载窗(4),所述加载窗(4)内设置有微带多段线网络(5),所述半模基片集成波导传输线(2)的外侧均设置有电壁(6),所述电壁(6)和加载窗(4)之间设置有金属化通孔(7);一半模基片集成波导传输线(2)的两端分别通过梯形微带过渡段与输入端(81)和直通输出端(82)相连,另一半模基片集成波导传输线(2)的两端分别通过梯形微带过渡段与隔离端(83)和耦合输出端(84)相连;所述微带多段线网络(5)包括多个沿加载窗(4)依次排列的微带节点(51),微带节点(51)沿横向构成单排结构,微带节点(51)的两相对端口上连接有横向微带多段线,另两相对端口上连接有纵向微带多段线(52);横向微带多段线实现相邻两个微带节点(51)之间的连接且和两端的微带节点(51)与半模基片集成波导传输线(2)相连;纵向微带多段线连接在微带节点(51)与半模基片集成波导传输线(2)之间,且微带多段线网络(5)、横向微带多段线和纵向微带多段线没有重叠区域。

2. 根据权利要求1所述的一种小型化宽带慢波半模基片集成波导耦合器,其特征在于:所述横向微带多段线和纵向微带多段线均包括多条微带线且相邻两个微带线之间相互垂直。

3. 根据权利要求1所述的一种小型化宽带慢波半模基片集成波导耦合器,其特征在于:所述微带节点成十字形,所述微带多段线连接在微带节点的四个端口上。

4. 根据权利要求1-3任一所述的一种小型化宽带慢波半模基片集成波导耦合器的设计方法,其特征在于,包括:

步骤1:根据工程需要,选择合适的微波介质材料作为耦合器介质基板;

步骤2:根据 $f_c \approx 3 \times 10^8 / (2a\sqrt{\epsilon_r})$ 对两条半模基片集成波导传输线进行设计,其中, f_c 为对应半模基片集成波导传输线的截止频率, ϵ_r 为介质基片的相对介电常数, a 为半模基片集成波导传输线宽;将 f_c 初始化为耦合器设计需求的中心频率,得出波导线的宽度初始值;通过电磁仿真软件进行建模,选取合适波导线长度与电壁参数;

步骤3:对两条半模基片集成波导传输线内部的加载窗进行设计,利用电磁仿真软件建模微带多段线网络;

步骤4:在加载窗和电壁之间,建模金属化通孔,通过调节金属化通孔的位置和通孔直径以调谐耦合器内电磁波场分布情况以及耦合器宽带特性;

步骤5:对耦合器进行微带过渡设计,在半模基片集成波导传输线和端口微带线之间加入梯形微带过渡段,通过调整微带过渡段的特性,实现对微带线与慢波半模基片集成波导之间的驻波情况的调整;

步骤6:优化耦合器的尺寸,使耦合器满足设计需求的工作频率以及带宽,调整两半模基片集成波导传输线开放边间隔 d ,对各端口功率进行控制,使其符合工程设计需要。

5. 根据权利要求4所述的一种小型化宽带慢波半模基片集成波导耦合器的设计方法,其特征在于:步骤5中,通过调整微带过渡段长度 L_6 ,梯形微带过渡段下底宽度 W_6 与梯形微带过渡段下底与波导线外壁间距 W_2 ,实现对微带线与慢波半模基片集成波导之间的驻波情况的调整。

小型化宽带慢波半模基片集成波导耦合器及其设计方法

技术领域

[0001] 本发明涉及耦合器领域,具体涉及一种小型化宽带慢波半模基片集成波导耦合器及其设计方法。

背景技术

[0002] 近年来,随着微波和毫米波通信系统的快速发展,基片集成波导即SIW技术凭着其低廉的成本和完全的平面电路结构,引起了人们的广泛关注。基片集成波导作为一种新型的平面导波结构,既具备了传统金属矩形波导低损耗、高功率容量、适应高频频段的特点,又克服了传统波导结构体积过大,加工困难等特点,实现了结构的小型化和易加工集成。

[0003] 基片集成波导是通过在上下底面为金属面或敷铜面的介质基片上,利用金属化通孔阵列来实现的一种导波结构,可以等效于传统介质填充波导。介质上下表面的金属敷层可以看作是传统金属矩形波导的上下宽边;而在两排金属孔的排列周期足够小的情况下,金属通孔阵列可以形成理想电壁,看作是矩形波导的窄边。在理想情况下,电磁波被完全束缚在上下金属敷层和金属通孔之间的介质中传播,其传输特性也与金属矩形波导非常相似,传播的主模为TE₁₀模式。

[0004] 基于镜像原理,东南大学的洪伟教授提出了半模基片集成波导既HMSIW的概念。与基片集成波导相比,它能减少将近一半的尺寸而不恶化基片集成波导的性能。当SIW工作在主模时,电场的最大值在沿传播方向的垂直中心平面上,因而中心平面能够被看作一个等效的磁壁,将基片集成波导沿传播方向中心线分开两半,就得到新波导结构——半模基片集成波导。新结构传输主模为“半TE₁₀模”,同时还具有主模下带宽大,在低频时插入损耗小等优点。

[0005] 但是,现有的基片集成波导仍然存在以下几个方面的问题:

[0006] 一、与矩形波导类似,在较低射频频段内,SIW结构的缺点是紧凑性和工作带宽。因此,如何做到SIW有效小型化而不丧失良好的传导特性成为SIW在较低频段内广泛应用的瓶颈。

[0007] 二、对基于SIW的传输线来说,其截止频率和传播相速度等传导特性仅与基片材料和SIW等效宽度相关。一旦基片选材和波导尺寸受限,其传导特性就不能二次调节,设计自由度较低。

[0008] 同样地,基于SIW和HMSIW的诸多微波器件,例如耦合器,也存在诸如此类物理尺寸较大,设计自由度低的问题。另外,基于SIW的耦合器耦合结构单一,缺乏有效控制耦合系数的设计变量,也成为耦合器设计的瓶颈之一。

发明内容

[0009] 本发明为了解决上述技术问题提供一种小型化宽带慢波半模基片集成波导耦合器及其设计方法。

[0010] 本发明通过下述技术方案实现:

[0011] 一种小型化宽带慢波半模基片集成波导耦合器,包括介质基板,所述介质基板的上下两个表面上均设置有金属敷层,所述介质基板上表面的金属敷层包括两个不接触但相互对称的半模基片集成波导传输线,两个半模基片集成波导传输线的中心线为对称轴,沿其对称轴方向为耦合器的纵向,耦合器平面内与纵向垂直的方向为耦合器的横向,且两个半模基片集成波导传输线靠近对称轴的一侧为内侧,远离对称轴的一侧为外侧,在半模基片集成波导传输线的内侧上均设置加载窗,所述加载窗内设置有微带多段线网络,微带多段线网络构成镂空花纹结构;所述半模基片集成波导传输线的外侧均设置有电壁,电壁和加载窗之间设置有金属化通孔以调节调谐耦合器的带宽与功率分配效果。本发明的宽带慢波半模基片集成波导耦合器,与传统的基片集成波导耦合器相比,1.通过在表面蚀刻形成微带多段线加载,等效于增大了介质材料的磁导率,相当于在相等电长度的情况下,有效地减小了耦合边的物理尺寸,实现了耦合器的小型化。2.微带多段线结构参数的变化,能够灵敏地影响耦合器的传输特性。通过调整微带多段线网络结构参数与加载窗的位置尺寸参数,可以在耦合器尺寸不必有所变动的前提下,灵活有效地控制耦合器工作频率以及耦合带宽。3.采用微带多段线实现感性加载,代替了传统的金属面,形成了具有特殊导波传输性能的慢波传输线。而微带多段线加载中多个结构尺寸可调的参数又为耦合器各项性能指标的优化提供了新的设计自由度。由其构成新型耦合器与传统的微带耦合器相比,具有更宽的工作带宽和更好的耦合性能。

[0012] 作为优选,所述微带多段线网络包括多个成周期排列的微带节点,相邻两个微带节点之间、微带节点与半模基片集成波导传输线之间连接有微带多段线,所述微带节点和微带多段线没有重叠区域。

[0013] 进一步的,所述微带多段线包括横向微带多段线和纵向微带多段线,所述微带节点沿横向设置有多排且沿纵向设置有多列,所述横向微带多段线连接于每排相邻两个微带节点之间且每排两侧的横向微带多段线连接于微带节点和加载窗的横向边沿;所述纵向微带多段线连接于每列相邻两个微带节点之间且每列两侧的纵向微带多段线连接于微带节点和加载窗纵向边沿。微带节点可直接与半模基片集成波导传输线相连,但是,本方案形成慢波效应的关键在于微带多段线,保持微带多段线的完整性有利于增强慢波效果,故在上述方案上优化的采用横向微带多段线和纵向微带多段线实现微带节点与半模基片集成波导传输线的连接。若微带节点直接与半模基片集成波导传输线相连,相当于在微带节点的该连接端少了一个加载,相应慢波效果会减弱。

[0014] 进一步的,所述横向微带多段线和纵向微带多段线均包括多条微带线且相邻两个微带线之间相互垂直。就微带线来说,采用该结构的微带多段线形成电感效应最佳,在现有的加工精度情况下,其他通过折叠方式来获得电感效应的形状均比所述结构占用更大的面积。

[0015] 进一步的,所述微带节点成“十”字形,所述微带多段线连接在微带节点的四个端口上。采用“十”字形微带节点既兼顾了横向纵向加载量的分离,相比于其他结构的微带节点又不至于占用太多空间导致有效加载面积降低。由于微带线的曲回能自然形成电感效应,通过合理大小的“十”字形微带节点将其相互连接,才能使整个微带线网络的横向曲回度和纵向曲回度均处于可调谐的情况。圆形方形金属片或者不相垂直的“十”字形或者其他形状均可,但效果不如“十”字形。

[0016] 作为优选,所述加载窗为矩形。

[0017] 作为优选,一半模基片集成波导传输线的两端分别通过梯形微带过渡段与输入端和直通输出端相连,另一半模基片集成波导传输线的两端分别通过梯形微带过渡段与隔离端和耦合输出端相连。

[0018] 一种小型化宽带慢波半模基片集成波导耦合器的设计方法,包括:

[0019] 步骤1:根据工程需要,选择合适的微波介质材料作为耦合器介质基板;

[0020] 步骤2:根据 $f_c \approx 3 \times 10^8 / (2a\sqrt{\epsilon_r})$ 对两条半模基片集成波导传输线进行设计,其中, f_c 为对应半模基片集成波导传输线的截止频率, ϵ_r 为介质基片的相对介电常数, a 为半模基片集成波导传输线宽;将 f_c 初始化为耦合器设计需求的中心频率,得出波导线的宽度;通过电磁仿真软件进行建模,选取合适波导线长度与电壁参数;

[0021] 步骤3:对两条半模基片集成波导传输线内部的加载窗进行设计,利用电磁仿真软件建模微带多段线网络;

[0022] 步骤4:在加载窗和电壁之间,建模金属化通孔,通过调节金属化通孔的位置和通孔直径以调谐耦合器内电磁波场分布情况以及耦合器宽带特性;

[0023] 步骤5:对耦合器进行微带过渡设计,在半模基片集成波导传输线和端口微带线之间加入梯形微带过渡段,通过调整微带过渡段的特性,实现对微带线与慢波半模基片集成波导之间的驻波情况的调整;此处的端口微带线即构成输入端、直通输出端、隔离端和耦合输出端的微带线;

[0024] 步骤6:优化耦合器的尺寸,使耦合器满足设计需求的工作频率,调整两半模基片集成波导传输线开放边间隔 d ,对各端口功率进行控制,使得隔离端口功率趋于零,直通输出端和耦合输出端输出功率趋于相等,相位相差趋于90度,使其符合工程设计要求。

[0025] 步骤5中,通过调整微带过渡段长度 L_6 ,梯形微带过渡段下底宽度 W_6 与梯形微带过渡段下底与波导线外壁间距 W_2 ,实现对微带线与慢波半模基片集成波导之间的驻波情况的调整。

[0026] 本发明与现有技术相比,至少具有如下的优点和有益效果:

[0027] 1、本发明采用微带多段线网络及加载窗的方式加载,等效于增大了介质材料的磁导率,相当于在相等电长度的情况下,有效地减小了耦合边的物理尺寸,实现了耦合器的小型化。

[0028] 2、本发明的微带多段线结构参数的变化,能够灵敏地影响耦合器的传输特性,通过调整微带多段线网络结构参数与加载窗的位置尺寸参数,可以在耦合器尺寸不必有所变动的前提下,灵活有效地控制耦合器工作频率以及耦合带宽,实现了耦合器的工作频率和导波相速度可控的技术效果。

[0029] 3、本发明采用微带多段线实现感性加载,代替了传统的金属面,形成了具有特殊导波传输性能的慢波传输线;而微带多段线加载中多个结构尺寸可调的参数又为耦合器各项性能指标的优化提供了新的设计自由度,由其构成新型耦合器与传统的微带耦合器相比,具有更宽的工作带宽和更好的耦合性能。

附图说明

[0030] 此处所说明的附图用来提供对本发明实施例的进一步理解,构成本申请的一部分,并不构成对本发明实施例的限定。在附图中:

[0031] 图1为本发明的结构示意图。

[0032] 图2是图1中A部的放大图。

[0033] 图3是本发明的尺寸标示图。

[0034] 附图中标记及对应的零部件名称:

[0035] 1、介质基板,2、半模基片集成波导传输线,4、加载窗,5、微带多段线网络,51、微带节点,52、微带多段线,6、电壁,7、金属化通孔,81、输入端,82、直通输出端,83、隔离端,84、耦合输出端。

具体实施方式

[0036] 为使本发明的目的、技术方案和优点更加清楚明白,下面结合实施例和附图,对本发明作进一步的详细说明,本发明的示意性实施方式及其说明仅用于解释本发明,并不作为对本发明的限定。

[0037] 实施例1

[0038] 慢波半模基片集成波导耦合器即为SW-HMSIW耦合器。如图1所示的一种小型化宽带慢波半模基片集成波导耦合器,包括介质基板1,介质基板1的上下两个面为金属敷层,下表面上金属敷层铺面整个下表面作为接地平面,上表面经印刷电路板工艺加工蚀刻后形状为两条相互对称且不接触的半模基片集成波导传输线2,半模基片集成波导传输线2的内侧开加载窗4,加载窗4内通过PCB蚀刻成微带多段线网络5,微带多段线网络5构成镂空花纹结构;半模基片集成波导传输线2的外侧均设置有电壁6,电壁6和加载窗4之间设置有金属化通孔7。

[0039] 实施例2

[0040] 本实施例在上述实施例的基础上对微带多段线网络5及加载窗4的结构做了优化。

[0041] 加载窗4为矩形。微带多段线网络5包括多个沿矩形加载窗依次排列的十字形微带节点51,即沿横向构成单排结构,微带节点的两相对端口上连接有横向微带多段线,另两相对端口上连接有纵向微带多段线;横向微带多段线实现相邻两个微带节点51之间的连接且两端的微带节点51与半模基片集成波导传输线2相连;纵向微带多段线连接在微带节点51与半模基片集成波导传输线2之间,且微带多段线网络5、横向微带多段线和纵向微带多段线没有重叠区域。

[0042] 具体的,如图2所示,横向微带多段线和纵向微带多段线均包括多条曲回微带线且相邻两个曲回微带线之间相互垂直。

[0043] 微带多段线网络也可采用周期排列的多排多列结构,所述微带节点51沿横向设置有多排且沿纵向设置有多列,所述横向微带多段线连接于每排相邻两个微带节点51之间且每排两侧的横向微带多段线连接于微带节点51和加载窗4的横向边沿;所述纵向微带多段线连接于每列相邻两个微带节点51之间且每列两侧的纵向微带多段线连接于微带节点51和加载窗4纵向边沿。

[0044] 实施例3

[0045] 本实施例在上述实施例的基础上做了进一步完善,即金属化通孔7有多个,所述金属化通孔7沿加载窗4排成一列,中心的金属化通孔7直径最小且沿连两端直径逐渐增大,不同的设计需求可以替换通孔数量直径等参数。

[0046] 电壁可采用现有的金属化通孔阵列,也可采用金属化通槽。

[0047] 耦合器包括输入端81、直通输出端82、耦合输出端84与隔离端83。一半模基片集成波导传输线2的两端分别通过梯形微带过渡段与输入端81和直通输出端82相连,另一半模基片集成波导传输线3的两端分别通过梯形微带过渡段与隔离端83和耦合输出端84相连。在输入端1,输入功率的一部分通过SW-HMSIW传输线传输到直通输出端4,其余通过SW-HMSIW过渡线之间的磁耦合来耦合到耦合输出端3,在隔离端2,没有能量。

[0048] 本实施例提出的小型化宽带慢波半模基片集成波导耦合器,属完全平面结构,体积小,易于制作和大批量生产,与传统的微带耦合器相比,在毫米波频段具有更宽的带宽和更小的尺寸。

[0049] 基于该结构的慢波半模基片集成波导耦合器的设计方法如下:一种小型化宽带慢波半模基片集成波导耦合器的设计方法,包括:

[0050] 步骤1:根据工程需要选定耦合器材料和结构参数,包括介质基板的相对介电常数与损耗角正切、介质基板厚度、表层敷铜厚度;

[0051] 步骤2:根据 $f_c \approx 3 \times 10^8 / (2a\sqrt{\epsilon_r})$ 对两条半模基片集成波导传输线进行设计,其中, f_c 为对应半模基片集成波导传输线的截止频率, ϵ_r 为介质基片的相对介电常数, a 为半模基片集成波导传输线宽;将 f_c 初始化为耦合器设计需求的中心频率,综合出波导线的初始宽度;通过电磁仿真软件进行建模,选取合适波导线长度与金属化通槽长度、宽度、数量以及相邻两个金属化通槽之间的间距,其中为保证耦合效果同时兼顾损耗情况,波导线长度选取3至5倍的波导线宽;

[0052] 步骤3:对两条半模基片集成波导传输线内部的加载窗进行设计,利用电磁仿真软件建模微带多段线网络,其中,微带多段线网络参数应同时考虑合理设计避免区域重叠和PCB加工工艺限制综合选取。

[0053] 步骤4:在加载窗和金属化通槽之间,建模金属化通孔,通过调节金属化通孔的位置和通孔直径以调谐耦合器内电磁波场分布情况以及耦合器宽带特性;

[0054] 步骤5:对耦合器进行微带过渡设计,在半模基片集成波导传输线和微带线之间加入梯形微带过渡段,通过调整微带过渡段的特性,实现对微带线与慢波半模基片集成波导之间的驻波情况的调整;

[0055] 步骤6:优化耦合器的尺寸,使耦合器满足设计需求的工作频率,调整两半模基片集成波导传输线开放边间隔 d ,对隔离端口功率进行控制,使得隔离端口功率趋于零,直通输出端和耦合输出端输出功率趋于相等,相位相差趋于90度,使其符合工程设计要求。

[0056] 步骤5中,通过调整微带过渡段长度 $L6$,梯形微带过渡段下底宽度 $W6$ 与梯形微带过渡段下底与波导线外壁间距 $W2$,实现对微带线与慢波半模基片集成波导之间的驻波情况的调整。

[0057] 为了更方便的对本方案的理解,现以一具体实施例来进行详细说明。

[0058] 实施例4

[0059] 在慢波半模基片集成波导耦合器的设计中,介质基板的选取是个关键,这不仅是因为它是整个电路的载体,SW-HMSIW耦合器需要在其表面生成,更重要的是输入输出的能量都是以类矩形金属波导的模式在其介质内传播,它直接影响着整个SW-HMSIW耦合器的插入损耗、工作带宽以及过渡段尺寸的大小等关键参数。为此在其选择上需要综合考虑。综上所述,本实施例中选用低损耗的有机陶瓷层压板材料作为制作基片集成波导的介质基板,其厚度为0.635mm,相对介电常数为9.5,该材料具有介质损耗低,导带金属与介质基板黏附力好等特点,比较适合作为微波频段的基片集成波导板材。

[0060] 对于基片集成波导,其宽度主要决定于主模的截止频率。在本例设计中,基于公式 $f_c \approx 3 \times 10^8 / (2a\sqrt{\epsilon_r})$ 对两条半模基片集成波导传输线进行设计,将 f_c 初始化为耦合器设计需求的中心频率,在本例的设计中,通过上述公式综合出 a 的值作为本设计中两条半模基片集成波导传输线的宽度 $W4-W7$ 。通过电磁仿真软件进行建模,综合选取合适的波导线长度 $L1$ 与金属化通槽长度 $L4$ 、数量以及两相邻金属化通槽的间距 $L3$ 。

[0061] 在两条半模基片集成波导传输线内部选取长度为 $L5$ 、宽度为 $W5$ 的矩形加载区域加载窗。在矩形区域内,选取合适的臂长的十字形微带节点,十字形微带节点多个排成一列且通过横向微带多段线和纵向微带多段线实现两两连接或与矩形加载窗边缘的连接。将横向微带多段线和纵向微带多段线设计为如图2和图3所示的结构,其相邻两个微带线之间相互垂直,且微带线之间没有重叠。其中, $LP1$ 为十字形微带节点的臂长, $LP2$ 为横向微带多段线的某一微带线长, $LP3$ 为横向微带多段线与 $LP2$ 相垂直的某一微带线长, $LP4$ 为纵向微带多段线的某一微带线长, $LP5$ 为纵向微带多段线的与 $LP4$ 相垂直的某一微带线长, WP 为微带多段线宽。利用电磁仿真软件建模微带多段线单元,并将单元横纵向排布,使其铺满矩形区域。其中,微带多段线参数应同时考虑合理设计避免区域重叠和PCB加工工艺限制综合选取。

[0062] 为了进一步提高端口的驻波特性和隔离特性,需在SW-HMSIW和输入端81、直通输出端82、耦合输出端84与隔离端83之间加入一渐变的微带过渡段,为了实现SW-HMSIW中的“半TE10模”到微带中的准TEM模的过渡,可以在SW-HMSIW的起始端和终端过渡出微带端口,耦合出能量。由于慢波半模基片集成波导SW-HMSIW的阻抗一般较低,而输入端81、直通输出端82、耦合输出端84与隔离端83微带的阻抗较高,为了实现其间的阻抗匹配,应在SW-HMSIW与微带之间增加适当长度的高低阻抗变换微带线,从而增加匹配性能,减少SW-HMSIW与各微带间的反射。由于微带线的主模是准TEM模,而SW-HMSIW的主模是“半TE10模”,为了有效的实现它们间的模式匹配,使反射系数最小,应适当选择微带过渡段的长度 $L6$ 。一般来说,过渡段长度 $L6$ 越大,越有利于输入端口驻波的减少,但太长的长度将引起过大的传输损耗与辐射损耗,为此综合考虑,过渡段长度应选择小于一个波导波长。

[0063] 在矩形加载区域和金属化通槽之间,建模 N 个金属化通孔, N 为大于等于1的整数,此处设置为3个。通过调节金属化通孔的位置和通孔直径以调谐耦合器内电磁波场分布情况以及耦合器宽带特性。

[0064] 综合调整 $L1, W4, LP2, LP3, LP4, LP5, d, h1, h2$ 的尺寸,使端口3和端口4的输出功率相等,相位相差90度。为了在要求的频段获得好的输入端口驻波和和好的输出端口幅度与相位,还必须在上述设计的基础上进行综合的仿真优化,可得到具体的设计尺寸如表1所示。

[0065] 表1 SW-HMSIW耦合器的尺寸(单位:mm)

[0066]

L1	L2	L3	L4	L5	L6	L7	L8	d	D1	D2	h1	h2
14.00	1.00	0.50	2.00	11.00	3.00	1.50	3.00	0.32	0.60	0.50	1.10	1.20
W1	W2	W3	W4	W5	W6	W7	LP1	LP2	LP3	LP4	LP5	WP
0.56	2.54	1.29	4.34	1.80	1.50	0.75	0.40	0.80	0.30	0.80	0.40	0.10

[0067] 其中,h1为两侧金属化通孔与波导线外壁间距,h2为中心金属化通孔与波导线外壁间距,D1为两侧金属化通孔直径,D2为中心金属化通孔直径,L2为两侧金属化通槽与波导线侧壁的间距,L4为金属化通槽长度,L7为矩形加载窗与波导线侧壁间距,L8为金属化通孔间距,d为两半模基片集成波导传输线开放边间隔,W1为端口微带线宽,W3为矩形加载区域与金属化通槽间距,W7为金属化通槽内壁与波导线外壁间距。

[0068] 在上述尺寸的基础上得到的耦合器内的电场和磁场图,从中可以看出在SW-HMSIW的开放边缘没有明显的场辐射发生,且在隔离端2,并没有能量辐射。

[0069] 在上述结构的输入端口驻波与各输出端口的耦合曲线中和各端口间的相位曲线。从中可以看出,本耦合器在12.1—17.4GHz频率范围内具有较好性能。

[0070] 对于仿真结果,在12.1—17.4GHz频率范围内,实现了耦合输出端3和直通输出端4上的等功率分配($3.4\text{dB} \pm 0.5\text{dB}$,接近理想的 3.01dB 预期值),且相位差保持在85-95度范围,实现了良好的端口正交;而在9.9-17.6GHz之间,实现了高于15dB的端口隔离和大于15dB的端口回波损耗。对于实测结果,在10.3-15.7GHz的频率范围内,端口回波损耗低于-15dB,在9.8-20GHz,端口驻波低于-10dB;而隔离度在9.9-20GHz优于10dB,在10.5-15.9GHz优于15dB,在整个11.2-17GHz的设计带宽内,相位差始终保持在85-95度之间。应当指出的是,上述测量结果包括微带HMSIW过渡段和SMA连接器的损耗,根据测试结果,在9-20GHz频率范围内,该损耗总共约0.6dB。由于较好的回波损耗和隔离度特性,上面提到的插入损耗可以直接从S21和S41的性能中减去,因此设计的SW-HMSIW耦合器实际功率分配比优于 $3.9\text{dB} \pm 0.5\text{dB}$ 。

[0071] 本发明提出了一种新的3dB SW-HMSIW耦合器设计方法。该耦合器的设计、制作都可采用标准的印刷电路板工艺来进行。在11.2-17GHz频率范围,得到了优于 $3.9\text{dB} \pm 0.5\text{dB}$ 的功率分配和 90 ± 5 度的输出相位差。样品测量和仿真结果具有良好的一致性,隔离度高、功率容量大,使得该宽带耦合器具有良好的应用前景。

[0072] 以上所述的具体实施方式,对本发明的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本发明的具体实施方式而已,并不用于限定本发明的保护范围,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

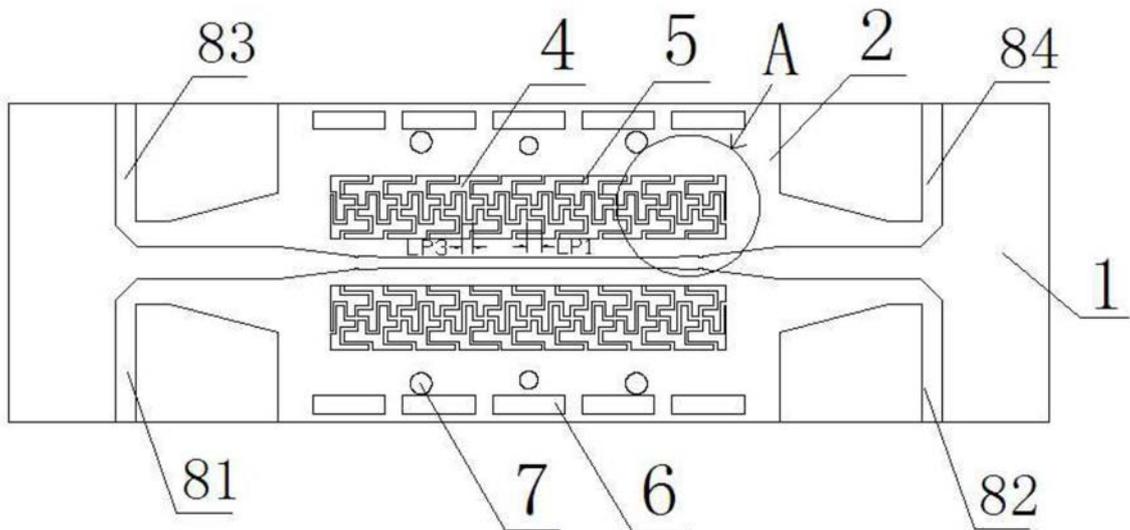


图1

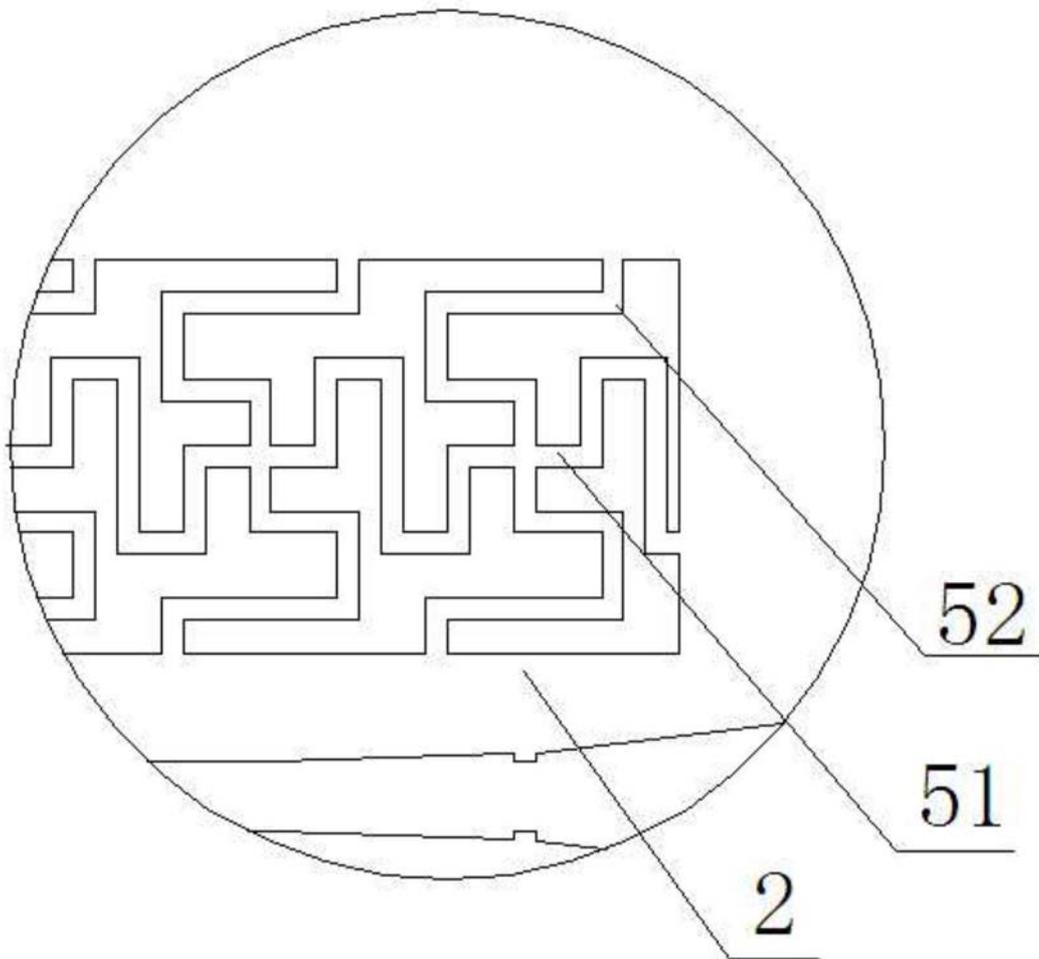


图2

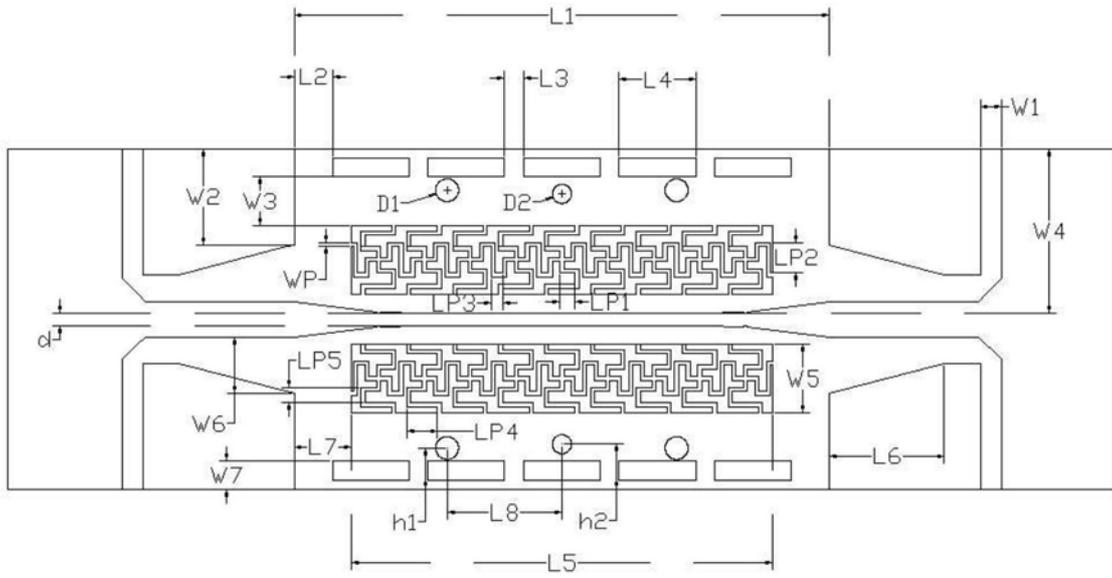


图3