



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년08월27일
 (11) 등록번호 10-0978568
 (24) 등록일자 2010년08월23일

(51) Int. Cl.
H01L 33/12 (2010.01) *H01L 33/20* (2010.01)
 (21) 출원번호 10-2008-0040732
 (22) 출원일자 2008년04월30일
 심사청구일자 2008년04월30일
 (65) 공개번호 10-2009-0114870
 (43) 공개일자 2009년11월04일
 (56) 선행기술조사문헌
 KR100797180 B1
 KR100638869 B1
 KR100553366 B1
 JP2002241198 A

(73) 특허권자
삼성엘이디 주식회사
 경기 수원시 영통구 매탄동 314
 (72) 발명자
양종인
 경기도 수원시 영통구 매탄4동 한국2차아파트 118-102
김유승
 경기도 과천시 증양동 주공아파트 11단지 래미안 에코팰리스아파트1101-803
 (뒷면에 계속)
 (74) 대리인
특허법인 씨엔에스·로그스

전체 청구항 수 : 총 13 항

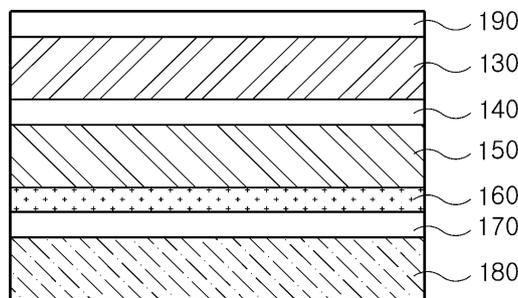
심사관 : 이용배

(54) 질화물 반도체 발광소자의 제조 방법

(57) 요약

질화물 반도체 발광소자의 제조 방법이 개시된다. 본 질화물 반도체 발광소자의 제조 방법은, 베이스 기판 상에 희생층 패턴을 형성하는 단계, 희생층 패턴 및 희생층 패턴을 통해 노출된 베이스 기판 상에 제1 질화물 반도체층을 형성하는 단계, 희생층 패턴과 동일한 패턴을 갖도록 제1 질화물 반도체층을 식각하는 단계, 제1 질화물 반도체층을 수평 성장시키는 단계, 제1 질화물 반도체층 상에 활성층 및 제2 질화물 반도체층을 형성하는 단계, 및 희생층 패턴을 식각하여 베이스 기판을 제1 질화물 반도체층으로부터 분리시키는 단계를 포함한다.

대표도 - 도2g



(72) 발명자

이시혁

경기도 안양시 동안구 평안동 초원부영아파트
711-503

김태형

경기 수원시 영통구 영통동 벽적골8단지아파트
844-605

특허청구의 범위

청구항 1

베이스 기판 상에 희생층 패턴을 형성하는 단계;
 상기 희생층 패턴 및 상기 희생층 패턴을 통해 노출된 베이스 기판 상에 제1 질화물 반도체층을 형성하는 단계;
 상기 희생층 패턴과 동일한 패턴을 갖도록 제1 질화물 반도체층을 식각하는 단계;
 상기 제1 질화물 반도체층을 수평 성장시키는 단계;
 상기 제1 질화물 반도체층 상에 활성층 및 제2 질화물 반도체층을 형성하는 단계; 및,
 상기 희생층 패턴을 식각하여 상기 베이스 기판을 제1 질화물 반도체층으로부터 분리시키는 단계;를 포함하는 질화물 반도체 발광소자의 제조 방법.

청구항 2

제1항에 있어서,
 상기 제1 질화물 반도체층은 상기 희생층 패턴의 상면 및 양 측면을 감싸도록 형성된 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 3

제2항에 있어서,
 상기 희생층 패턴을 식각하기 전에, 상기 희생층 패턴이 노출되도록 상기 베이스 기판, 희생층 패턴, 제1 질화물 반도체층, 활성층, 제2 질화물 반도체층 및 제2전극을 절단하는 단계;를 포함하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 4

제3항에 있어서,
 상기 베이스 기판과 상기 수평 성장된 제1 질화물 반도체층 사이에 위치하는 상기 희생층 패턴은 공극을 포함하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 5

제1항에 있어서,
 상기 제1 질화물 반도체층을 식각하는 단계 후에, 상기 희생층 패턴을 통해 노출된 상기 베이스 기판 상에 희생물질을 증착시키는 단계;를 더 포함하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 6

제1항에 있어서,
 상기 희생층 패턴은 실리콘 산화막 또는 실리콘 질화막으로 이루어지는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 7

제1항에 있어서,
 상기 희생층 패턴은 50nm 내지 20 μ m 범위의 두께로 형성되는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 8

제1항에 있어서,

상기 베이스 기판이 제1 질화물 반도체층으로부터 분리되면, 상기 제1 질화물 반도체층의 일면에 제1 전극을 형성하는 단계;를 더 포함하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 9

제1항에 있어서,

상기 제2 질화물 반도체층이 형성되면, 상기 제2 질화물 반도체층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 접착층을 형성하는 단계; 및,

상기 접착층 상에 지지 구조물을 형성하는 단계;를 더 포함하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 10

제9항에 있어서,

상기 지지 구조물은 도전성 기판인 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 11

제9항에 있어서,

상기 접착층은 금(Au), 니켈(Ni), 구리(Cu), 주석(Sn), 텅스텐(W) 및 은(Ag) 중 적어도 하나 이상의 물질로 이루어지는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 12

제6항에 있어서,

상기 희생층 패턴은 불산 용액 또는 BOE(Buffered Oxide Etchant) 용액을 이용하여 선택적으로 습식 식각되는 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

청구항 13

제1항에 있어서,

상기 베이스 기판은, 사파이어 기판, Si 기판, GaAs 기판, SiC 기판 및 ZnO 기판 중 어느 하나인 것을 특징으로 하는 질화물 반도체 발광소자의 제조 방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 질화물 반도체 발광소자의 제조 방법에 관한 것으로, 보다 상세하게는, 베이스 기판의 제거가 용이한 질화물 반도체 발광소자의 제조 방법에 관한 것이다.

배경 기술

[0002] 일반적으로 질화물계 반도체 발광소자는 사파이어 기판에 성장하지만, 이러한 사파이어 기판은 단단하고 전기적으로 부도체이며 열전도 특성이 좋지 않아 질화물계 반도체 발광소자의 크기를 줄여 제조원가를 절감하거나, 광출력 및 칩의 특성을 개선시키는데 한계가 있다. 특히, 발광소자의 고출력화를 위해서는 대전류 인가가 필수이기 때문에 발광소자의 열 방출 문제를 해결하는 것이 중요하다. 이러한 문제를 해결하기 위한 수단으로, 종래에는 레이저 리프트 오프(Laser Lift-Off: 이하, 'LLO' 라 칭함)를 이용하여 사파이어 기판을 제거한 수직구조 질화물 반도체 발광소자가 제안되었다.

[0003] 도 1a 내지 도 1c는 종래 질화물 반도체 발광소자의 제조 방법을 도시한 도면이다. 우선, 도 1a에 도시된 바와

같이, 사파이어 기판(11) 상에 제1 질화물 반도체층(12), 활성층(13), 제2 질화물 반도체층(14) 및 p형 전극(16)을 순차적으로 형성한다.

[0004] 이 후, 도 1b에서와 같이, 사파이어 기판(11) 상에 레이저빔을 조사하여 사파이어 기판(11)과 제1 질화물 반도체층(12) 사이에 국부적인 열을 발생시킴으로써, 사파이어 기판(11)과 제1 질화물 반도체층(12)의 경계 영역의 질화물 반도체 물질을 분해하는 방법을 이용하여 제1 질화물 반도체층(12)으로부터 사파이어 기판(11)을 분리시킨다. 그리고, 도 1c에서와 같이, 제1 질화물 반도체층(12)의 일면에 n형 전극(15)을 형성하여 수직구조의 질화물 반도체 발광소자를 제조할 수 있다. 이 경우, 사파이어 기판(11)을 분리하기 위해 이용되는 레이저 빔 조사 시, 레이저 빔의 높은 열로 인해 제1 질화물 반도체층(12)이 손상되거나, 심각한 경우에는 제1 질화물 반도체층(12)이 깨져버리게 된다. 이에 따라, 제품 수율이 저하되며, 질화물 반도체 발광소자의 구동시 누설 전류가 발생한다는 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

[0005] 본 발명은 상술한 문제점을 해결하기 위한 것으로, 본 발명의 목적은, 베이스 기판과 제1 질화물 반도체층 사이에 희생층 패턴을 형성한 후, 희생층 패턴을 식각함으로써 제1 질화물 반도체층으로부터 베이스 기판을 용이하게 분리시킬 수 있는 질화물 반도체 발광소자의 제조 방법에 관한 것이다.

과제 해결수단

[0006] 이상과 같은 목적을 달성하기 위한 본 발명의 일 실시예에 따른 질화물 반도체 발광소자의 제조 방법은, 베이스 기판 상에 희생층 패턴을 형성하는 단계, 상기 희생층 패턴 및 상기 희생층 패턴을 통해 노출된 베이스 기판 상에 제1 질화물 반도체층을 형성하는 단계, 상기 희생층 패턴과 동일한 패턴을 갖도록 제1 질화물 반도체층을 식각하는 단계, 상기 제1 질화물 반도체층을 수평 성장시키는 단계, 상기 제1 질화물 반도체층 상에 활성층 및 제2 질화물 반도체층을 형성하는 단계, 및 상기 희생층 패턴을 식각하여 상기 베이스 기판을 제1 질화물 반도체층으로부터 분리시키는 단계를 포함한다.

[0007] 이 경우, 상기 제1 질화물 반도체층은 상기 희생층 패턴의 상면 및 양 측면을 감싸도록 형성될 수 있다.

[0008] 본 제조 방법은, 상기 희생층 패턴을 식각하기 전에, 상기 희생층 패턴이 노출되도록 상기 베이스 기판, 희생층 패턴, 제1 질화물 반도체층, 활성층, 제2 질화물 반도체층 및 제2전극을 절단하는 단계를 포함한다.

[0009] 그리고, 상기 베이스 기판과 상기 수평 성장된 제1 질화물 반도체층 사이에 위치하는 상기 희생층 패턴은 공극을 포함할 수 있다.

[0010] 또한, 상기 제1 질화물 반도체층을 식각하는 단계 후에, 상기 희생층 패턴을 통해 노출된 상기 베이스 기판 상에 희생 물질을 증착시키는 단계를 더 포함할 수도 있다. 이 경우, 상기 희생층 패턴은 실리콘 산화막 또는 실리콘 질화막으로 이루어질 수 있다.

[0011] 상기 희생층 패턴은 50nm 내지 20 μ m 범위의 두께로 형성될 수 있다.

[0012] 본 제조 방법은, 상기 베이스 기판이 제1 질화물 반도체층으로부터 분리되면, 상기 제1 질화물 반도체층의 일면에 제1 전극을 형성하는 단계를 더 포함할 수 있다.

[0013] 또한, 상기 제2 질화물 반도체층이 형성되면, 상기 제2 질화물 반도체층 상에 제2 전극을 형성하는 단계, 상기 제2 전극 상에 접촉층을 형성하는 단계, 및 상기 접촉층 상에 지지 구조물을 형성하는 단계를 더 포함할 수도 있다. 이 경우, 상기 지지 구조물은 도전성 기판일 수 있다. 또한, 상기 접촉층은 금(Au), 니켈(Ni), 구리(Cu), 주석(Sn), 텅스텐(W) 및 은(Ag) 중 적어도 하나 이상의 물질로 이루어질 수 있다. 그리고, 상기 베이스 기판은, 사파이어 기판, Si 기판, SiC 기판 및 ZnO 기판 및 GaAs 기판 중 어느 하나인 것일 수 있다.

[0014] 한편, 상기 희생층 패턴은 불산 용액 또는 BOE(Buffered Oxide Etchant) 용액을 이용하여 선택적으로 습식 식각될 수 있다.

효과

[0015] 본 발명에 따르면, 베이스 기판과 제1 질화물 반도체층 사이에 희생층 패턴을 형성하여 반도체 구조물을 형성하고 난 후, 희생층 패턴을 식각함으로써, 제1 질화물 반도체층으로부터 베이스 기판을 용이하게 분리시킬 수 있게 된다. 이에 따라, 사파이어 기판, Si 기판, GaAs 기판, SiC 기판 또는 ZnO 기판 등과 같은 베이스 기판의 제거, 레이저 리프트 오프 방법을 이용하지 않아 제1 질화물 반도체층의 손상률이 감소되어 제품 수율이 향상되며, 질화물 반도체 발광소자의 구동시 누설 전류가 발생을 감소시킬 수 있게 된다.

발명의 실시를 위한 구체적인 내용

[0016] 이하에서는 첨부된 도면을 참조하여 본 발명을 보다 자세하게 설명한다.

[0017] 도 2a 내지 도 2g는 본 발명의 일 실시예에 따른 질화물 반도체 발광소자의 제조 방법을 설명하기 위한 도면이다. 도 2a를 참조하면, 우선, 베이스 기판(110) 상에 희생층 패턴(120)을 형성한다. 이 경우, 베이스 기판(110)은 질화물 반도체 발광소자를 구성하는 반도체 구조물을 성장시키기 위한 성장 기판으로, 사파이어 기판, Si 기판 및 GaAs 기판, SiC 기판 및 ZnO 기판 중 어느 하나가 이용될 수 있다.

[0018] 또한, 희생층 패턴(120)은 베이스 기판(110) 상에 희생 물질을 증착시킨 후, 일정 패턴으로 선택적 식각함으로써 형성할 수 있다. 이 경우, 희생층 패턴(120)은 선택적 습식 식각에 의해 제거될 수 있는 것으로, 이 후, 베이스 기판(110)과 반도체 구조물을 분리시키기 위한 역할을 한다. 이를 구현하기 위해서, 희생층 패턴(120)은 베이스 기판(110) 상에서, 최외측면이 외부로 노출되도록 형성되어야 하며, 약 50nm 내지 20 μ m 범위 내의 두께로 형성되어야 한다. 또한, 희생층 패턴(120)은 습식 식각이 가능하며, 반도체 구조물 형성을 위한 질화물 박막의 성장 분위기에서 안정적인 희생 물질이 이용될 수 있다. 이를 만족하는 희생 물질로는, 실리콘 산화막 또는 실리콘 질화막 등이 있을 수 있다.

[0019] 이 후, 도 2b에 도시된 바와 같이, 베이스 기판(110)과 희생층 패턴(120) 상에 제1 질화물 반도체층(130)을 성장시킨다. 구체적으로, 희생층 패턴(120)과 희생층 패턴(120)을 통해 노출되어 있는 베이스 기판(110) 상에 질화물 반도체 물질을 유기화학금속증착법(MOCVD)을 이용하여 성장시킴으로써, 제1 질화물 반도체층(130)을 형성할 수 있게 된다.

[0020] 한편, 도면을 통해 도시하고 있지는 않으나, 베이스 기판(110) 상에 질화물 반도체 기저층(미도시)을 형성하고 난 후, 부분 식각하여 일정 패턴을 형성할 수도 있다. 그리고 난 후, 식각된 부분 상에 희생층 패턴(120)을 형성하고, 질화물 반도체 기저층을 측면 성장시켜 희생층 패턴(120) 상에 제1 질화물 반도체층(130)을 형성할 수도 있다. 이 같은 방법을 이용하는 경우에는, 제1 질화물 반도체층(130)의 성장이 보다 용이할 수 있다.

[0021] 다음, 도 2c에 도시된 바와 같이, 제1 질화물 반도체층(130)을 희생층 패턴(120)과 동일한 패턴(점선으로 표시된 부분)으로 식각함으로써, 희생층 패턴(120)의 측면 및 베이스 기판(110)의 일부면이 노출되도록 한다. 그리고, 도 2d에서와 같이, 희생층 패턴(120)과 동일한 패턴을 갖는 제1 질화물 반도체층(130)을 수평 성장시킴으로써, 측면이 연결되도록 한다. 이에 따라, 제1 질화물 반도체층(130)은 희생층 패턴(120) 상에서 하나의 연결된 층 형태를 갖게 된다. 이 경우, 베이스 기판(110)과 수평 성장된 제1 질화물 반도체층(130) 사이에 위치하는 희생층 패턴(120)은 패턴 사이의 공간에 의해 공극(G)을 포함할 수 있게 된다.

[0022] 한편, 도 2e 도시된 바와 같이, 제1 질화물 반도체층(130) 상에 활성층(140), 제2 질화물 반도체층(150), 제2 전극(160), 접착층(170) 및 지지 구조물(180)을 순차적으로 형성한다. 구체적으로, 활성층(140)은 InGaN/GaN MQW(다중양자우물구조)이며, 제2 질화물 반도체층(150)은 p형 질화물 반도체층으로, p-GaN층이 될 수 있다. 그리고, 제2 질화물 반도체층(150) 상에 형성되는 제2 전극(160)은 p형 전극이 될 수 있다.

[0023] 또한, 지지 구조물(180)은 제1 질화물 반도체층(130), 활성층(140) 및 제2 질화물 반도체층(150)으로 구성되는 반도체 구조물을 지지하기 위한 것으로, 제2 전극(160)과의 전기적 연결을 위해 도전성 기판이 이용될 수 있다. 이 경우, 제2 전극(160)과 지지 구조물(180)은 접착층(170)에 의해 접착되어 있는 것으로, 금(Au), 니켈(Ni), 구리(Cu), 주석(Sn), 텅스텐(W) 및 은(Ag) 중 적어도 하나 이상의 금속 물질이 이용될 수 있다.

[0024] 이 후, 도 2f에서와 같이, 습식 식각을 이용하여 희생층 패턴(120)만을 선택적으로 식각함으로써, 제1 질화물 반도체층(130)으로부터 베이스 기판(110)을 분리할 수 있게 된다. 구체적으로, 희생층 패턴(120)은 불산 용액이나, BOE(Buffered Oxide Etchant) 용액을 이용하여 제거될 수 있다. 이 경우, 희생층 패턴(120)에 포함된 공극(G)에 의해 희생층 패턴(120)의 식각 공정에 소요되는 시간이 단축될 수 있게 된다. 이 같이, 식각 용액을 이용한 화학적 방법으로 희생층 패턴(120)을 식각함으로써, 반도체 구조물, 특히, 제1 질화물 반도체층(130)에 기계적인 힘이나 열이 공급되지 않게 된다. 이에 따라, 베이스 기판(110) 분리시, 제1 질화물 반도체층(130)의 손상을 방지할 수 있게 되며, 베이스 기판(110)의 분리가 용이해진다.

[0025] 다음, 도 2g에 도시된 바와 같이, 희생층 패턴(120)이 제거됨에 따라 베이스 기판(110)이 분리되면서, 제1 질화물 반도체층(130)의 일면이 노출된다. 제1 질화물 반도체층(130)의 일면 상에 제1 전극(190), 즉, n형 전극을 형성함으로써 질화물 반도체 발광소자(100)를 제조할 수 있게 된다.

[0026] 도 3a 내지 도 3h는 본 발명의 다른 실시예에 따른 질화물 반도체 발광소자의 제조 방법을 설명하기 위한 도면이다. 도 3a를 참조하면, 우선, 베이스 기판(210) 상에 희생층 패턴(220)을 형성한다. 구체적으로, 사파이어 기판, Si 기판 및 GaAs 기판, SiC 기판 및 ZnO 기판 중 어느 하나의 기판을 베이스 기판(210)으로 하여, 베이스 기판(210) 상에 희생 물질을 증착시킨다. 그리고, 희생 물질을 일정 패턴으로 선택적 식각함으로써, 희생층 패턴(220)을 형성할 수 있게 된다. 이 경우, 희생층 패턴(220)으로는, 실리콘 산화막 또는 실리콘 질화막 등의 희생 물질이 이용될 수 있다.

[0027] 이 후, 도 3b에 도시된 바와 같이, 베이스 기판(210)과 희생층 패턴(220) 상에 제1 질화물 반도체층(230)을 성장시킨다. 구체적으로, 희생층 패턴(220)을 통해 노출되어 있는 베이스 기판(210) 상에 질화물 반도체 물질을 유기화학금속증착법(MOCVD)을 이용하여 성장시킴으로써, 제1 질화물 반도체층(230)을 형성할 수 있게 된다. 이 경우, 제1 질화물 반도체층(230)은 희생층 패턴(220)의 상면 및 측면을 모두 둘러싸는 형태로 형성된다. 이에 따라, 희생층 패턴(220)은 제1 질화물 반도체층(230)에 의해 밀봉된다.

[0029] 다음, 도 3c에 도시된 바와 같이, 제1 질화물 반도체층(230)을 희생층 패턴(220)과 동일한 패턴(점선으로 표시된 부분)으로 식각함으로써, 제1 질화물 반도체층(230)을 통해 희생층 패턴(220)의 측면 및 베이스 기판(210) 일부분이 노출되도록 한다. 이 경우, 희생층 패턴(220)을 구성하는 각 패턴 중 양단에 위치한 패턴의, 최외곽 부분의 제1 질화물 반도체층(230)은 식각하지 않고 남겨둔다.

[0030] 그리고, 도 3d에서와 같이, 희생층 패턴(220)과 동일한 패턴을 갖는 제1 질화물 반도체층(230)을 수평 성장시킴으로써, 측면이 연결되도록 한다. 이에 따라, 제1 질화물 반도체층(230)은 희생층 패턴(220) 상에서 하나의 연결된 층 형태를 갖게 된다. 이 경우, 베이스 기판(210)과 수평 성장된 제1 질화물 반도체층(230) 사이에 위치하는 희생층 패턴(220)은 패턴 사이의 공간에 의해 공극(G)을 포함할 수 있게 된다.

[0031] 한편, 도 3e에 도시된 바와 같이, 제1 질화물 반도체층(230) 상에 활성층(240), 제2 질화물 반도체층(250), 제2 전극(260), 접착층(270) 및 지지 구조물(280)을 순차적으로 형성한다. 구체적으로, 활성층(240)은 InGa_n/Ga_n MQW(다중양자우물구조)이며, 제2 질화물 반도체층(250)은 p형 질화물 반도체층으로, p-GaN층이 될 수 있다. 또한, 제2 질화물 반도체층(250) 상에 형성되는 제2 전극(260)은 p형 전극이 될 수 있다.

[0032] 그리고, 희생층 패턴(220)이 외부로 노출될 수 있도록 구조물(베이스 기판 상에 희생층 패턴, 제1 질화물 반도체층, 활성층, 제2 질화물 반도체층, 제2 전극, 접착층 및 지지 구조물이 차례로 형성된 구조물)을 A-A' 및 'B-B' 절단선을 따라 절단한다. 이 경우, 절단선은 희생층 패턴(220)이 외부로 노출될 수 있도록, 상기 구조물 중 희생층 패턴(220)이 존재하는 영역 내에서 결정될 수 있으며, 바람직하게는, 희생층 패턴(220)의 최외측면을 기준으로 결정될 수도 있다. 이 같은 공정을 수행함으로써, 희생층 패턴(220) 형성시, 형성 위치를 고려할 필요가 없게 된다. 즉, 희생층 패턴(220)의 최외측면을 베이스 기판(210)의 양측면과 일직선상에 위치하도록 형성할 필

요가 없게 된다.

- [0033] 이 후, 도 3f에서와 같이, 구조물의 절단에 의해 희생층 패턴(220)이 노출되면, 도 3g에서와 같이, 희생층 패턴(220)만을 선택적으로 습식 식각하여 제1 질화물 반도체층(230)으로부터 베이스 기판(210)을 분리한다. 구체적으로, 희생층 패턴(220)은 불산 용액이나, BOE(Buffered Oxide Etchant) 용액을 이용하여 제거될 수 있다. 이 경우, 희생층 패턴(220)에 포함된 공극(G)에 의해 희생층 패턴(220)의 식각 공정에 소요되는 시간을 단축할 수 있게 된다. 이 같이, 식각 용액을 이용한 화학적 방법으로 희생층 패턴(220)을 식각함으로써, 베이스 기판(210)의 분리가 용이해진다.
- [0034] 다음, 도 3h에 도시된 바와 같이, 희생층 패턴(220)이 제거됨에 따라 베이스 기판(210)이 분리되면서, 제1 질화물 반도체층(230)의 일면이 노출된다. 제1 질화물 반도체층(230)의 일면 상에 제1 전극(290), 즉, n형 전극을 형성함으로써 질화물 반도체 발광소자(200)를 제조할 수 있게 된다.
- [0035] 도 4a 내지 도 4h는 본 발명의 또 다른 실시예에 따른 질화물 반도체 발광소자의 제조 방법을 설명하기 위한 도면이다. 도 4a를 참조하면, 우선, 베이스 기판(310) 상에 희생층 패턴(320)을 형성한다. 이 후, 도 4b에 도시된 바와 같이, 베이스 기판(310)과 희생층 패턴(320) 상에 제1 질화물 반도체층(230)을 성장시킨다.
- [0036] 다음, 도 4c에 도시된 바와 같이, 제1 질화물 반도체층(330)을 희생층 패턴(320)과 동일한 패턴(점선으로 표시된 부분)으로 식각함으로써, 제1 질화물 반도체층(330)을 통해 희생층 패턴(320)의 측면 및 베이스 기판(310) 일부분이 노출되도록 한다. 그리고, 도 4d에서와 같이, 희생층 패턴(320)을 통해 노출된 베이스 기판(310) 상에 희생 물질을 증착시킴으로써, 희생층 패턴(320)을 하나의 연결된 층 형태로 형성한다. 이에 따라, 제1 질화물 반도체층(330)이 식각된 부분을 통해 희생층 패턴(320)이 노출되는 형태를 갖는다.
- [0037] 그리고, 도 4e에 도시된 바와 같이, 층 형태를 갖는 희생층 패턴(320) 상에 제1 질화물 반도체층(330)을 수평 성장시킴으로써, 측면이 연결되도록 한다. 이에 따라, 제1 질화물 반도체층(330)은 희생층 패턴(320) 상에 하나의 연결된 층 형태를 갖게 된다. 즉, 베이스 기판(310) 상에 희생층 패턴(320) 및 제1 질화물 반도체층(330)이 차례로 적층된 구조를 갖는다.
- [0038] 한편, 도 4f에 도시된 바와 같이, 제1 질화물 반도체층(330) 상에 활성층(340), 제2 질화물 반도체층(350), 제2 전극(360), 접착층(370) 및 지지 구조물(380)을 순차적으로 형성한다.
- [0039] 이 후, 도 4g에 도시된 바와 같이, 희생층 패턴(320)만을 선택적으로 습식 식각함으로써, 제1 질화물 반도체층(330)으로부터 베이스 기판(310)을 분리할 수 있게 된다. 구체적으로, 희생층 패턴(320)은 불산 용액이나, BOE(Buffered Oxide Etchant) 용액을 이용하여 제거될 수 있다. 이 경우, 식각 용액을 이용한 화학적 방법으로 희생층 패턴(320)을 식각함으로써, 베이스 기판(310)을 분리하는 과정에서 반도체 구조물, 특히, 제1 질화물 반도체층(330)에 기계적인 힘이나 열이 공급되지 않게 된다. 이에 따라, 베이스 기판(310) 분리시, 제1 질화물 반도체층(330)의 손상을 방지할 수 있게 되며, 베이스 기판(310)의 분리가 용이해진다.
- [0040] 다음, 도 4g에서와 같이, 희생층 패턴(320)이 제거됨에 따라 베이스 기판(310)이 분리되면서, 제1 질화물 반도체층(330)의 일면이 노출된다. 제1 질화물 반도체층(330)의 일면 상에 제1 전극(390), 즉, n형 전극을 형성함으로써 질화물 반도체 발광소자(300)를 제조할 수 있게 된다.
- [0041] 이상에서는 본 발명의 바람직한 실시 예에 대하여 도시하고 설명하였지만, 본 발명은 상술한 적정의 실시 예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술

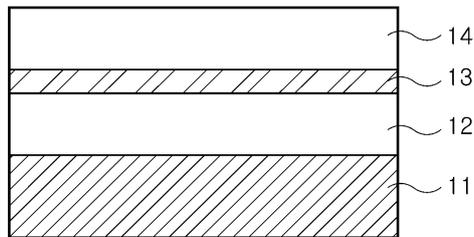
적 사상이나 전망으로부터 개별적으로 이해되어서는 안 될 것이다.

도면의 간단한 설명

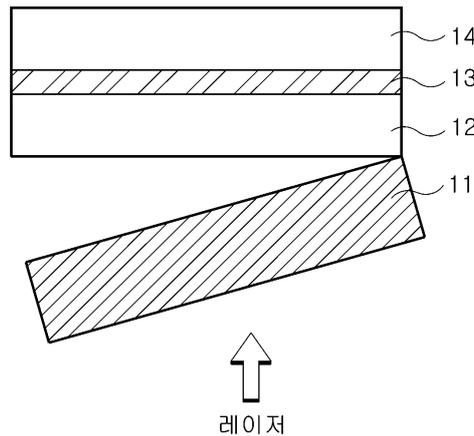
- [0042] 도 1a 내지 도 1c는 종래 질화물 반도체 발광소자의 제조 방법을 설명하기 위한 도면,
- [0043] 도 2a 내지 도 2e는 본 발명의 일 실시예에 따른 질화물 반도체 발광소자의 제조 방법을 설명하기 위한 도면,
- [0044] 도 3a 내지 도 3g는 본 발명의 다른 실시예에 따른 질화물 반도체 발광소자의 제조 방법을 설명하기 위한 도면, 그리고,
- [0045] 도 4a 내지 도 4h는 본 발명의 또 다른 실시예에 따른 질화물 반도체 발광소자의 제조 방법을 설명하기 위한 도면이다.
- [0046] * 도면의 주요 부분에 대한 부호 설명 *
- [0047] 110, 210, 310 : 베이스 기판 120, 220, 320 : 희생층
- [0048] 130, 230, 330 : 제1 질화물 반도체층

도면

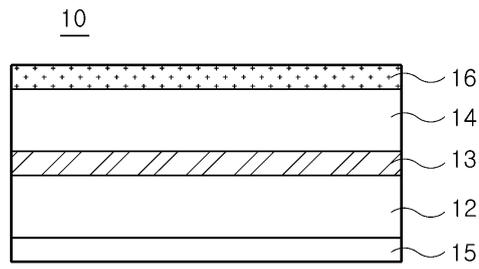
도면1a



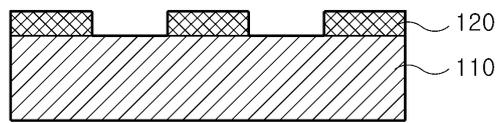
도면1b



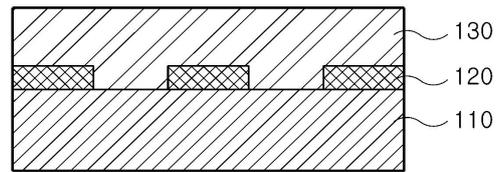
도면1c



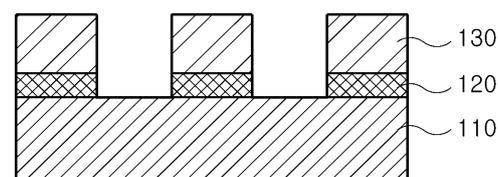
도면2a



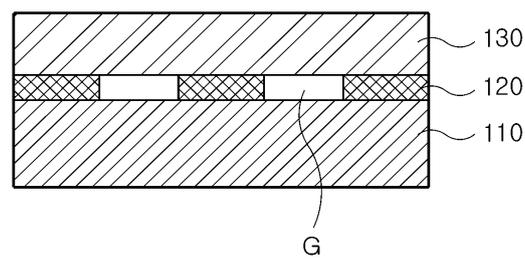
도면2b



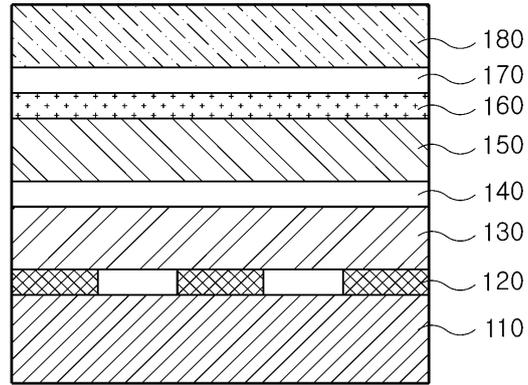
도면2c



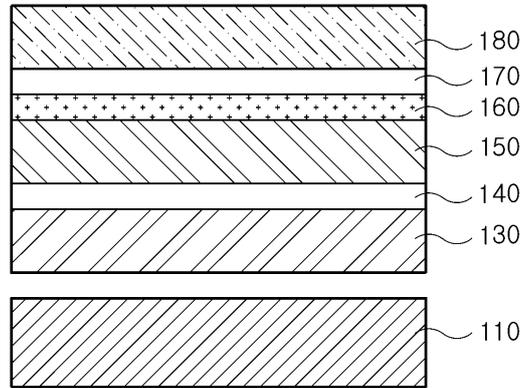
도면2d



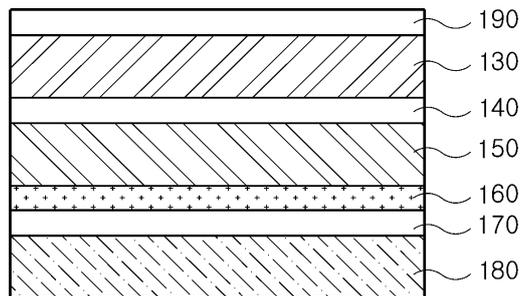
도면2e



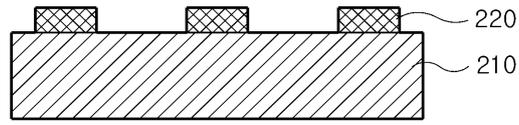
도면2f



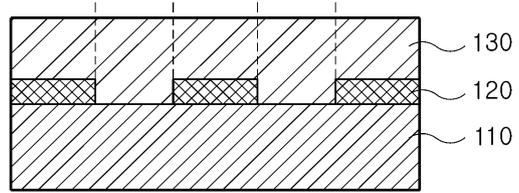
도면2g



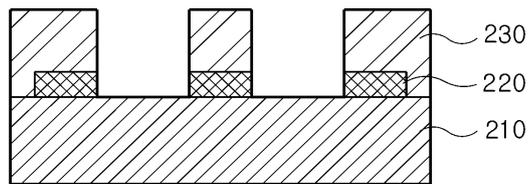
도면3a



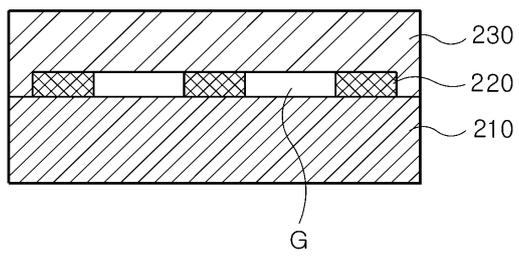
도면3b



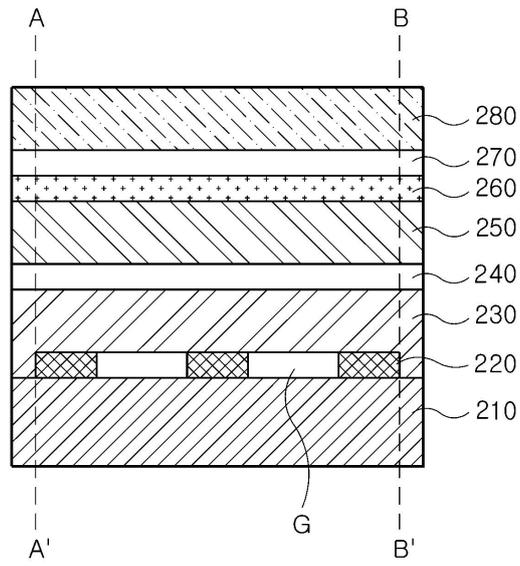
도면3c



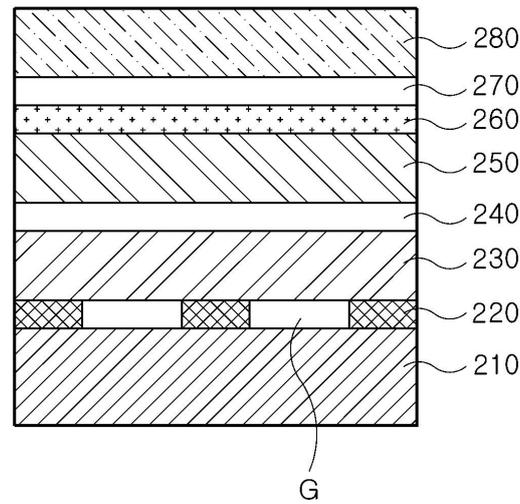
도면3d



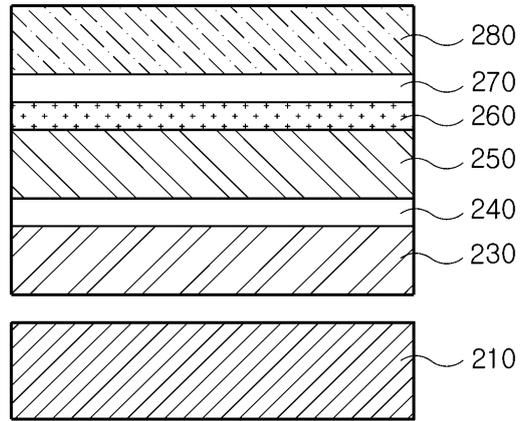
도면3e



도면3f

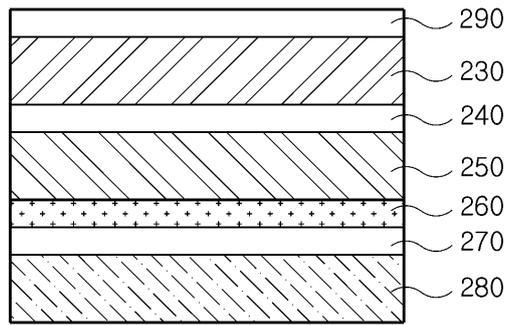


도면3g

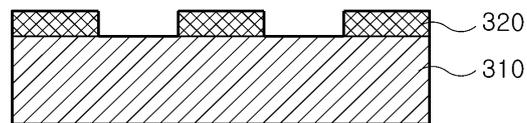


도면3h

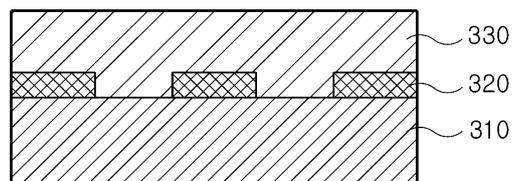
200



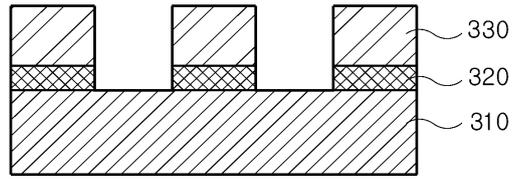
도면4a



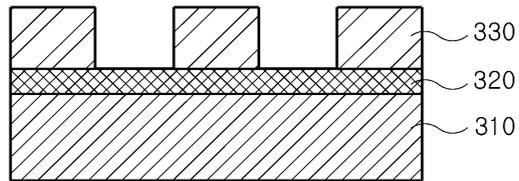
도면4b



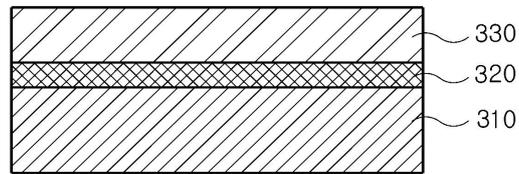
도면4c



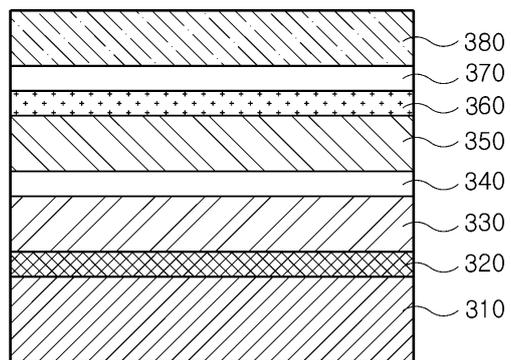
도면4d



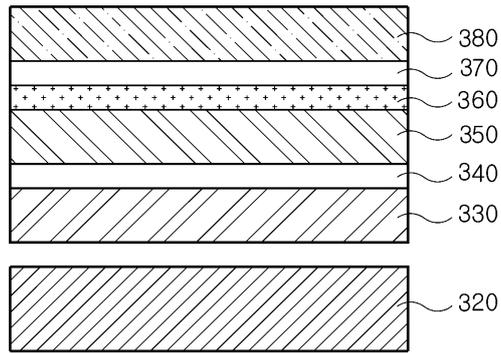
도면4e



도면4f



도면4g



도면4h

