



# (12)发明专利申请

(10)申请公布号 CN 108983072 A

(43)申请公布日 2018.12.11

(21)申请号 201810862873.1

(22)申请日 2018.08.01

(71)申请人 武汉耐普登科技有限公司

地址 430074 湖北省武汉市东湖新技术开发区关山一路1号华中曙光软件园内恒隆大楼D幢3层

(72)发明人 刘宏志

(74)专利代理机构 北京成创同维知识产权代理有限公司 11449

代理人 蔡纯 张靖琳

(51)Int.Cl.

G01R 31/28(2006.01)

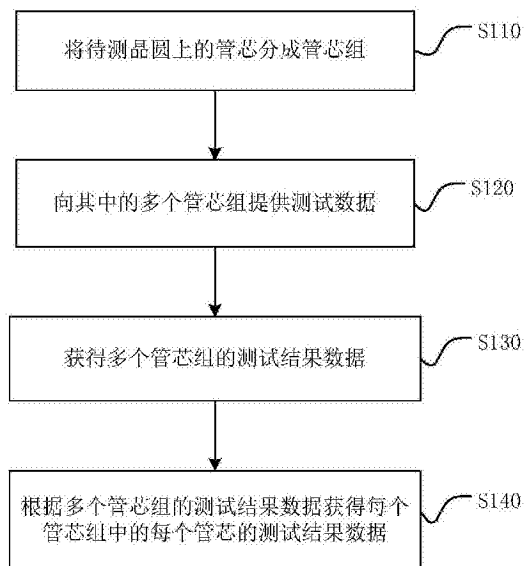
权利要求书1页 说明书6页 附图6页

## (54)发明名称

晶圆测试方法、晶圆测试装置以及晶圆测试系统

## (57)摘要

本申请公开了一种晶圆测试方法,包括:将待测晶圆上的管芯分成管芯组;向其中的多个管芯组提供激励信号;获得所述多个管芯组的测试结果数据;以及根据所述多个管芯组的测试结果数据获得每个管芯的测试结果数据,其中,所述多个管芯组执行多路测试返回所述测试结果数据。通过分组能够使得基于现有的测试机在一定时间内多路测试更多的管芯,节省了测试时间和测试成本。本申请同时提供一种晶圆测试装置和晶圆测试系统。



1. 一种晶圆测试方法,包括:  
将待测晶圆上的管芯分成管芯组;  
向其中的多个管芯组提供激励信号;  
获得所述多个管芯组的测试结果数据;以及  
根据所述多个管芯组的测试结果数据获得每个管芯的测试结果数据,  
其中,所述多个管芯组执行多路测试返回所述测试结果数据。
2. 根据权利要求1所述的晶圆测试方法,其中,还包括:  
根据每个管芯上的待测焊盘的数量以及自动测试仪的通道数量和site数计算一个管芯组包含的管芯数。
3. 根据权利要求2所述的晶圆测试方法,其中,所述自动测试仪具有M个通道,每个管芯组包括P个管芯,每个管芯具有N个待测焊盘,所述自动测试仪具有的最大site数为K,则M, P, N和K满足关系式: $N * K * P <= M$ ,其中, N, K, M, P均为正整数。
4. 根据权利要求1所述的晶圆测试方法,其中,所述自动测试仪的一个通道对应于一个待测焊盘。
5. 根据权利要求1所述的晶圆测试方法,其中,所述多个管芯组的测试结果数据包括多行数据,每行数据包括一个管芯组的BIN号。
6. 根据权利要求1所述的晶圆测试方法,其中,所述待测晶圆上的管芯组成阵列,在所述测试数据中以阵列中的行数和列数定位一个管芯和管芯组。
7. 一种晶圆测试装置,部署在自动测试仪上,用于测试待测晶圆,包括:  
信号提供模块,用于向待测晶圆上的多个管芯组提供激励信号,以使得所述多个管芯组执行多路测试;  
数据接收模块,获得所述多个管芯组的测试结果数据;以及  
数据解析模块,用于根据所述多个管芯组的测试结果数据获得每个管芯组中的每个管芯的测试结果数据。
8. 根据权利要求1所述的晶圆测试装置,还包括:  
组数计算模块,根据每个管芯上的待测焊盘的数量以及所述自动测试仪的通道数量和site数计算一个管芯组包含的管芯数。
9. 根据权利要求7所述的晶圆测试装置,其中,所述测试结果数据包括多行数据,每行数据包括一个管芯组的BIN号。
10. 一种晶圆测试系统,包括:自动测试仪、和所述自动测试仪连接的多个探针卡以及和所述探针卡连接的待测晶圆,  
所述自动测试仪包括如权利要求7-9任一项所述的晶圆测试装置。

## 晶圆测试方法、晶圆测试装置以及晶圆测试系统

### 技术领域

[0001] 本发明涉及晶圆测试领域,更具体地,涉及一种晶圆测试方法、晶圆测试装置以及晶圆测试系统

### 背景技术

[0002] 晶圆测试是半导体芯片走向产品进入市场的最后几个工序之一,对于其后的封装等工序在时间和物料成本控制等诸多方面起着至关重要的作用。晶圆测试通常需要对晶圆上的集成电路进行电学性能测试,以判断集成电路是否良好。

[0003] 随着当前集成电路复杂度的增加,晶圆测试成本也在增加。多路测试是降低晶圆测试成本的最佳解决方案之一。多路测试在一定时间内完成对多个管芯(die)的测试任务。业界对于多路测试,也提供各种各样的自动测试机(ATE,Auto Testing Equipment)。自动测试机包括高端测试机和低端测试机,高端测试机相对于低端测试机,能够在相同时间内完成更多的测试任务,因此高端测试机的测试效率更高,但同时高端测试机的市场价格也更高。目前市场上常见的低端测试机有最多2site,4site,8site的自动测试机,其中,site数表示自动测试机能够进行多路测试的最多管芯数,site数越大表示测试效率越高,同时相应的测试机的市场价格也越昂贵。

[0004] 那么,鉴于测试成本控制,基于已有的测试机,如何一定时间内多路测试更多管芯,是一个值得研究的问题。

### 发明内容

[0005] 有鉴于此,本发明提出一种晶圆测试方法和晶圆测试装置,基于已有的自动测试机,多路测试更多的管芯。

[0006] 根据本发明的第一方面,提供一种晶圆测试方法,包括:

[0007] 将待测晶圆上的管芯分成管芯组;

[0008] 向其中的多个管芯组提供激励信号;

[0009] 获得所述多个管芯组的测试结果数据;以及

[0010] 根据所述多个管芯组的测试结果数据获得每个管芯的测试结果数据,

[0011] 其中,所述多个管芯组执行多路测试返回所述测试结果数据。

[0012] 优选地,所述晶圆测试方法还包括:

[0013] 根据每个管芯上的待测焊盘的数量以及自动测试机的通道数量和 site数计算管芯组的个数。

[0014] 优选地,所述自动测试机具有M个通道,每个管芯组包括P个管芯,每个管芯具有N个待测焊盘,所述自动测试机具有的最大site数为K,则M, P,N和K满足关系式: $N * K * P \leq M$ ,其中,N,K,M,P均为正整数。

[0015] 优选地,所述自动测试机的一个通道对应于一个待测焊盘。

[0016] 优选地,所述多个管芯组的测试结果数据包括多行数据,每行数据包括一个管芯

组的BIN号。

[0017] 优选地,所述待测晶圆上的管芯组成阵列,在所述测试数据中以阵列中的行数和列数定位一个管芯和管芯组。

[0018] 根据本发明的第二方面,提供一种晶圆测试装置,部署在自动测试机上,用于测试待测晶圆,包括:

[0019] 信号提供模块,用于向待测晶圆上的多个管芯组提供激励信号,以使得所述多个管芯组执行多路测试;

[0020] 数据接收模块,获得所述多个管芯组的测试结果数据;以及

[0021] 数据解析模块,用于根据所述多个管芯组的测试结果数据获得每个管芯组中的每个管芯的测试结果数据。

[0022] 优选地,所述晶圆测试装置还包括:

[0023] 组数计算模块,根据每个管芯上的待测焊盘数量以及所述自动测试机的通道数量和site数计算一个管芯组包含的管芯数。

[0024] 优选地,所述测试结果数据包括多行数据,每行数据包括一个管芯组的BIN号。

[0025] 根据本发明的第三方面,提供一种晶圆测试系统,包括:自动测试机、和所述自动测试机连接的多个探针卡以及和所述探针卡连接的待测晶圆,所述自动测试机包括上述的晶圆测试装置。

[0026] 在本发明实施例中,通过分组能够使得基于现有的自动测试机在一定时间内多路测试更多的管芯,节省了测试时间和测试成本。将测试结果数据的解析工作交由自动测试机上的测试装置(即测试程序)解析,也能够降低测试时间和测试成本。

## 附图说明

[0027] 通过参照以下附图对本发明实施例的描述,本发明的上述以及其它目的、特征和优点将更为清楚,在附图中:

[0028] 图1和2示出了根据现有技术的具有多个管芯的晶圆的主视图和侧视图;

[0029] 图3示出了根据现有技术的探针卡的示意图;

[0030] 图4示出了图3的探针卡以探针接触图1所示的晶圆的示意图;

[0031] 图5示出了根据现有技术的自动测试机和探针卡的连接示意图;

[0032] 图6示出了本发明实施例的晶圆测试方法的流程图;

[0033] 图7示出了本发明另一实施例的晶圆测试方法的流程图;

[0034] 图8示出部署在自动测试机上的测试装置的示意图。

## 具体实施方式

[0035] 以下将参照附图更详细地描述本发明。在各个附图中,相同的元件采用类似的附图标记来表示。为了清楚起见,附图中的各个部分没有按比例绘制。此外,可能未示出某些公知的部分。

[0036] 在本发明的描述中,需要理解的是,术语“第一”、“第二”等仅用于描述目的,而不能理解为指示或暗示相对重要性。此外,在本发明的描述中,除非另有说明,“多个”的含义是两个或两个以上。

[0037] 在本发明中,术语“多路测试”可以理解为在一定时间内向多个管芯的通道提供测试数据并接收测试结果数据的测试过程。多路测试的概念比并行测试的概念更加宽泛,它不仅包含同时向多个通道传递测试数据并接收测试结果数据的并行测试过程,也包含以串行和并行组合的方式向多个通道传递测试数据并接收测试结果数据的测试过程,以及包含在特定情况下,一个通道一个通道地串行传递测试数据并接收测试结果数据的测试过程。在实际使用中,兼顾数据采集的效率和准确度,在晶圆的不同位置选择不同构成的多路测试。

[0038] 图1和2示出了根据现有技术的具有多个管芯的晶圆的主视图和侧视图。图3示出了根据现有技术的探针卡的示意图。图4示出了图3的探针卡以探针接触图1所示的晶圆的示意图。

[0039] 参见图1-4,晶圆100是经过半导体元件工艺后,在晶圆100表面形成多个阵列排列的管芯101,该多个管芯101需在经过晶圆测试后,确定是否进行封装或者必须移除作废。每个管芯101的周围都引出若干个焊盘(PAD)102用于在测试过程中施加电压,电流以及检测输出信号。

[0040] 从上述若干个焊盘中选出多个焊盘作为待测焊盘,采用探针卡200向该多个待测焊盘(PAD)102施加电压,电流以及检测输出信号。如图所示,探针卡200为悬臂式探针,包括探针座201和多个探针,每个探针包括悬臂部202和针尖部203。在测试时,将晶圆100移至探针卡200下方。调整晶圆100与探针卡200的相对位置,使每一探针对应于一个待测焊盘(PAD)102。接着,使探针的针尖部203及晶圆200互相接近,使针尖部203分别接触各待测焊盘(PAD)201,以进行晶圆的电性特性测量。

[0041] 应该指出,在芯片上常常会为了封装和测试的便利,设置一些冗余焊盘,因此在自动化测试时,并非芯片上面每一个焊盘都会作为待测焊盘接入自动测试机的通道。

[0042] 图5示出了根据现有技术的自动测试机和探针卡的连接示意图。

[0043] 在自动化测试时,将测试机401和多个探针卡401连接起来。测试机401包含多个通道(图上未示出),通过通道向探针卡401发送电流和电压的激励信号,以及从通道获得待测管芯的输出信号。当上述自动化测试过程中,每个待测焊盘需要占用自动测试机上的一个通道,但这并不意味着在每次的自动化测试过程中,所有的通道都会被占用,一些情况下,部分通道处于空闲状态。因此,测试机的最大site数取决于自动测试机已有的通道能够容纳的最多完整管芯所需的通道数。

[0044] 举例说明。

[0045] 一种晶圆的管芯具有30个待测焊盘(PAD),测试机具有128个通道,如果该测试机设定的最大的site数为4个,则测试机可以同时多路测试4个这样的管芯需要120个通道( $120 < 128$ )。但是假设另一种晶圆的管芯具有15个待测焊盘(PAD),如果继续使用该128个通道的自动测试机,那么该管芯能够同时执行4site的多路测试所需要的通道数为60个,这意味着还有60个通道处于空闲状态。而根据本发明实施例,可以将每两个管芯设置成一个大的管芯执行4site的多路测试,由于该大的管芯具有 $15 * 2$ 个待测焊盘,则执行4site的多路测试需要 $30 * 4$ 个通道( $120 < 128$ ),从而自动测试机的通道数和site数都得到的最大限度的使用。

[0046] 下面通过一具体实施例进一步介绍本发明。

[0047] 图6示出了本发明实施例的晶圆测试方法的流程图。具体包括以下步骤。

[0048] 在步骤S110中,将待测晶圆上的管芯分成管芯组。

[0049] 参见图1,晶圆上的多个管芯可以分成多个管芯组。例如,将阵列中的相邻三个管芯分在一个管芯组,则得到三个管芯组。

[0050] 在步骤S120中,向其中的多个管芯组提供激励信号。

[0051] 参见基于步骤S110得到的多个管芯组,参见图3-5,自动测试机经由探针卡向管芯组提供激励信号,管芯组得到激励信号后,执行管芯测试返回测试结果数据。

[0052] 在步骤S130中,获得多个管芯组的测试结果数据。

[0053] 继续参见图3-5,自动测试机经由探针卡从多个管芯组处获得测试结果数据,测试结果数据描述了每个管芯组的测试结果。

[0054] 在步骤S140中,根据多个管芯组的测试结果数据获得每个管芯组中的每个管芯的测试结果数据。

[0055] 在本步骤中,自动测试机解析管芯组的测试结果数据,从中获得每个管芯的测试结果数据。例如,如果一个管芯组中包含三个管芯,则根据该管芯组的测试结果数据分别得到三个管芯的测试结果数据。

[0056] 为了更好地理解本实施例,下面提供管芯组的测试结果数据和管芯的测试结果数据作为示范性的介绍。

[0057] 一种示例性的测试结果数据,设置两个管芯作为管芯组,包含多行如下的数据项:

[0058] 记录序号,管芯组序号,管芯组坐标(X,Y),管芯组BIN号,测试项目1\_数据1,测试项目1\_数据2,测试项目2\_数据1,测试项目2\_数据2,...测试项目M\_数据1,测试项目M\_数据2。

[0059] 其中,记录序号为唯一标识,管芯组坐标(X,Y)表示管芯组在阵列的位置,管芯组BIN号表示管芯组的是否正常。其余数据项数据1由管芯组中的第一个管芯输出,数据2由第二个管芯输出。该测试结果数据可以以文件形式存储。

[0060] 可见管芯组的测试结果数据描述的是每个管芯组的测试结果,这个测试结果对应测试人员来说,并不足够,因为判断一个管芯组是否正常在工业上没有任何价值,必须将管芯组中的管芯是否正常判断出来,才能进而将不正常的管芯移除。

[0061] 因此,根据本发明实施例,将上述管芯组的测试结果数据分解为每个管芯的测试结果数据。具体包括以下数据项:

[0062] 记录序号,管芯1号,管芯1号坐标(X1,Y1),管芯1号BIN号,测试项目1\_数据1,测试项目2\_数据1,...测试项目N\_数据1。

[0063] 记录序号,管芯2号,管芯2号坐标(X2,Y2),管芯2号BIN号,测试项目1\_数据2,测试项目2\_数据2,...测试项目N\_数据2。

[0064] 这里,管芯1号BIN号和管芯2号BIN号表示管芯1号和2号是否正常。

[0065] 可见,经过数据分解,能够得到每个管芯的测试结果,即判断出每个管芯是否正常,进而可以将不正常的管芯移除。

[0066] 应该指出,本发明实施例中,管芯组的坐标和其包含的管芯坐标可以进行换算。

[0067] 例如,将位于阵列同一行的两个管芯分在一个管芯组中,则管芯组的坐标和管芯的坐标参见下表。

[0068]

管芯组 1 (x, y1)	管芯 1 号 (x, 2y1)
	管芯 2 号 (x, 2y1+1)
管芯组 2 (x, y2)	管芯 1 号 (x, 2y2)
	管芯 2 号 (x, 2y2+1)
管芯组 3 (x, y3)	管芯 1 号 (x, 2y3)
	管芯 2 号 (x, 2y3+1)
管芯组 4 (x, y4)	管芯 1 号 (x, 2y4)
	管芯 2 号 (x, 2y4+1)

[0069] 图7示出了本发明另一实施例的晶圆测试方法的流程图。具体包括步骤S100和步骤S110-S140。

[0070] 步骤S110-S140和图6中的实施例相同,这里就不再赘述。

[0071] 步骤S100根据每个管芯的待测焊盘 (PAD) 数量以及自动测试机的通道数量和site数计算一个管芯组包含的管芯数。

[0072] 在本实施例中,在通道数满足要求的前提下,计算一个管芯组包含的管芯数进行分组,使得自动测试机尽可能以较大的site进行多路测试,从而使得并行效率最大化。

[0073] 下面以举例方式说明步骤S100。

[0074] 如果自动测试机具有M个通道,一个晶圆的管芯具有N个待测焊盘 (PAD),测试机设定的最大site数为K个则根据本步骤,将P个管芯设置一个大的管芯,然后执行K个site的执行多路测试,其中,  $N * K * P \leq M$ , N, K, M, P均为正整数。

[0075] 例如之前所述的晶圆的管芯具有15个待测焊盘 (PAD),测试机具有128个通道,如果该测试机设定的最大的site数为4个,则  $15 * 4 < 128 / 2$ ,则可以将两个管芯设置成一个大的管芯,然后执行4 site的多路测试。以此类推。当然,芯片组内的管芯并不是越多越好,还需要考虑激励信号的施加和探针卡的设置情况。

[0076] 图8示出部署在自动测试机上的测试装置的示意图。测试装置 800包括信号提供模块801,数据接收模块802和数据解析模块803。为方便理解,图上还示出了一个探针卡201。

[0077] 提供模块801通过探针卡201将激励信号提供给待测晶圆上的多个管芯组,以驱动管芯组进行测试。

[0078] 数据接收模块802通过探针卡201从多个管芯组获得测试结果数据。该测试结果数据描述了管芯组的测试结果,包含管芯组是否正常的的数据项。

[0079] 数据解析模块803根据管芯组的测试结果数据获得每个管芯组中的每个管芯的测试结果数据。数据解析模块803通过解析管芯组的测试结果数据,得到管芯组中的每个管芯的测试结果数据。

[0080] 由此可见,根据本发明实施例,可以将管芯任意分组,并根据分组解析测试结果数据,即能得到管芯的测试结果数据。

[0081] 在本发明实施例中,通过分组能够使得基于现有的自动测试机在一定时间内多路测试更多的管芯,节省了测试时间和测试成本。将测试结果数据的解析工作交由自动测试机上的测试装置(即测试程序)解析,也能够降低测试时间和测试成本。

[0082] 优选地,上述晶圆测试装置,还包括:组数计算模块,根据每个管芯的待测焊盘(PAD)数量以及自动测试机的通道数量和site数计算一个管芯组包含的管芯数。

[0083] 本发明实施例虽然以较佳实施例公开如上,但其并不是用来限定权利要求,任何本领域技术人员在不脱离本发明的精神和范围内,都可以做出可能的变动和修改,因此本发明的保护范围应当以本发明权利要求所界定的范围为准。

[0084] 以上所述仅为本发明的优选实施例,并不用于限制本发明,对于本领域技术人员而言,本发明可以有各种改动和变化。凡在本发明的精神和原理之内所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。



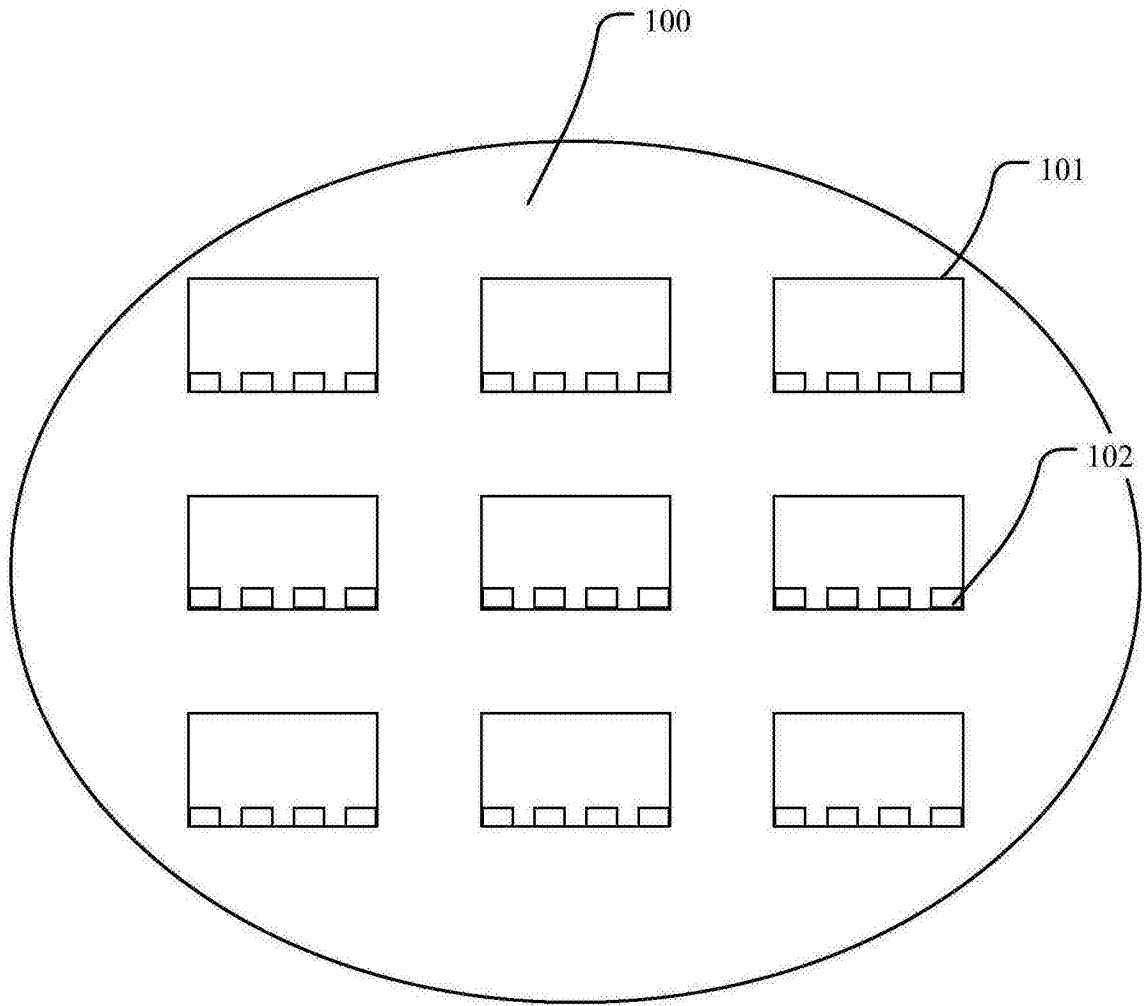


图1

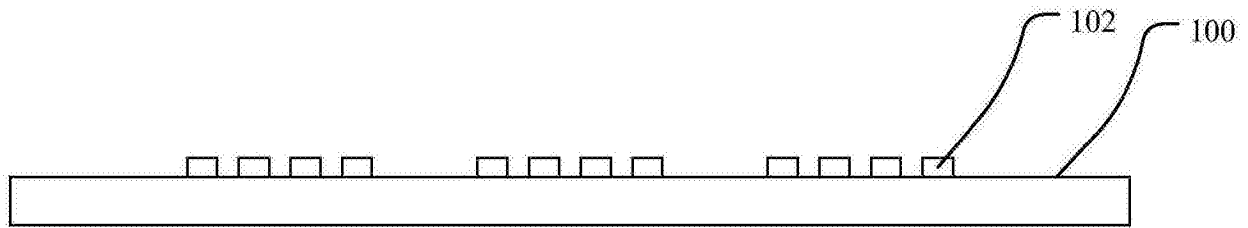


图2

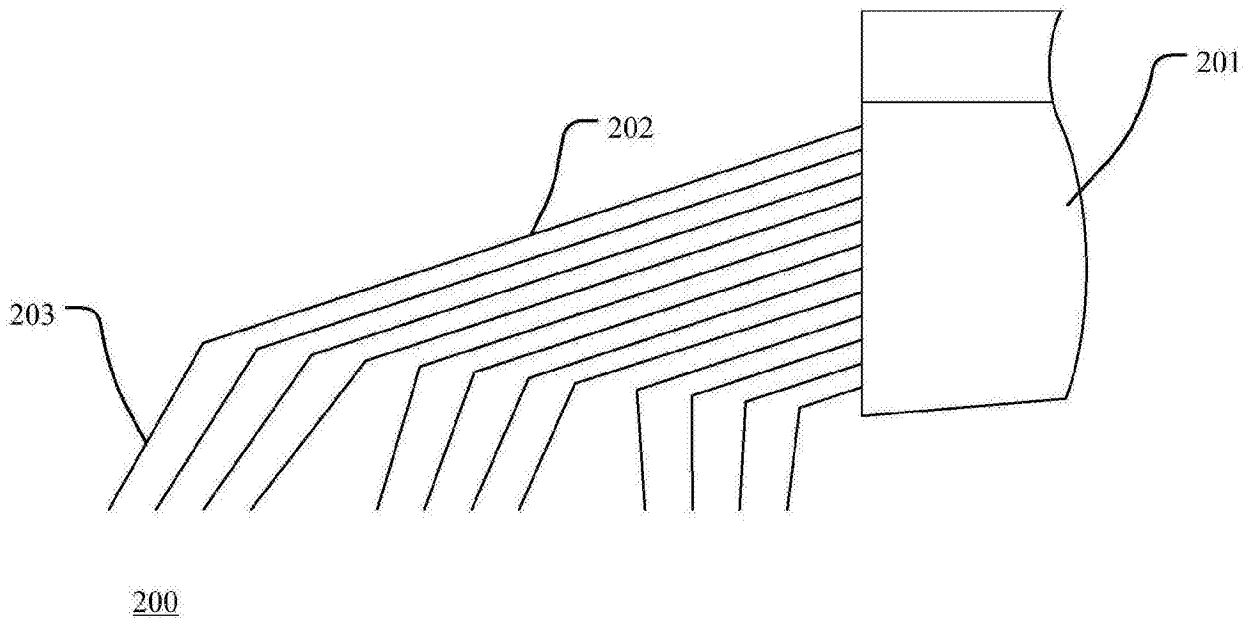


图3

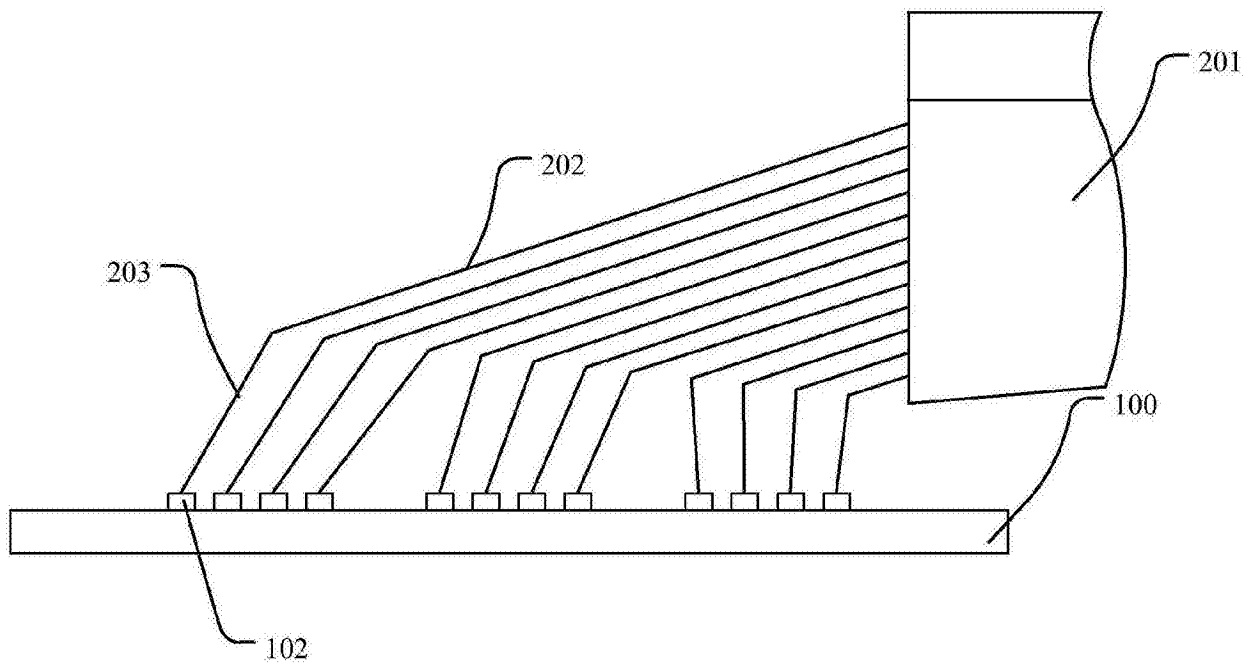


图4

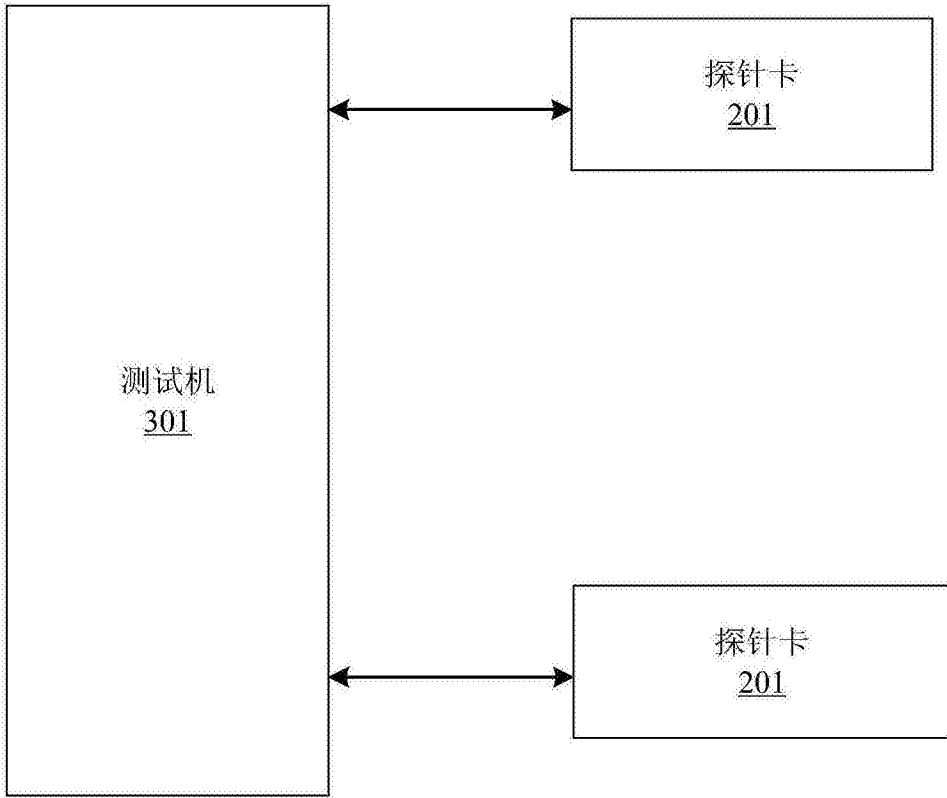


图5

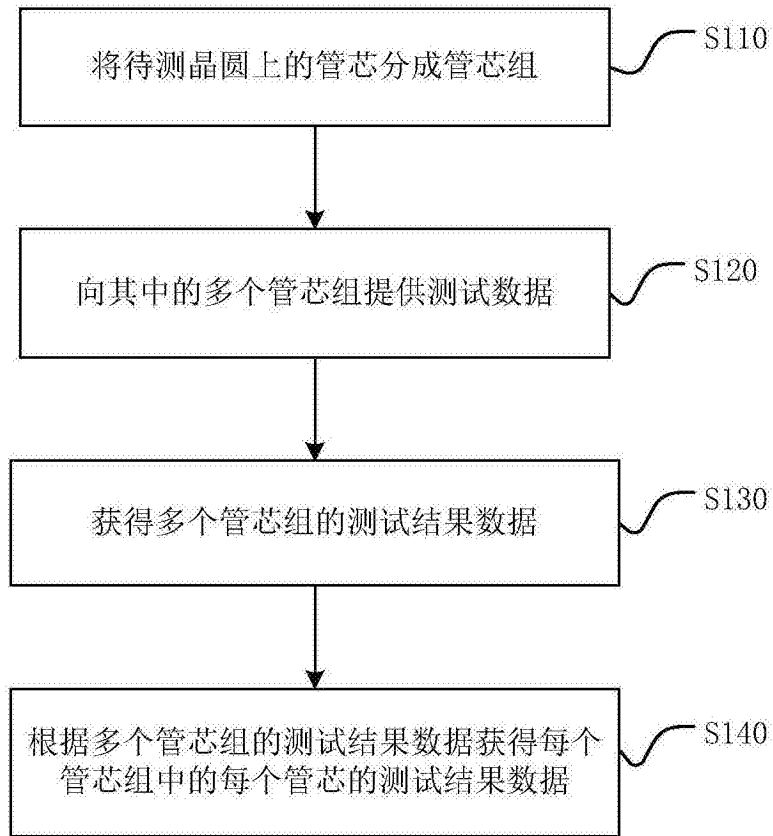


图6

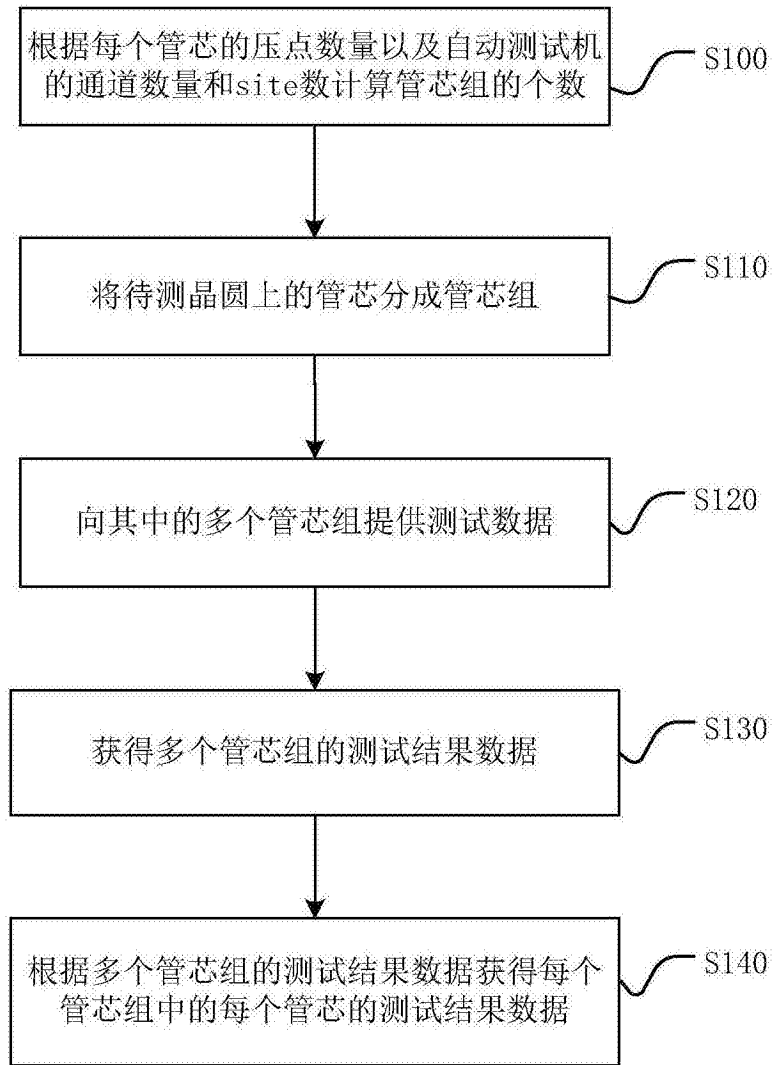


图7

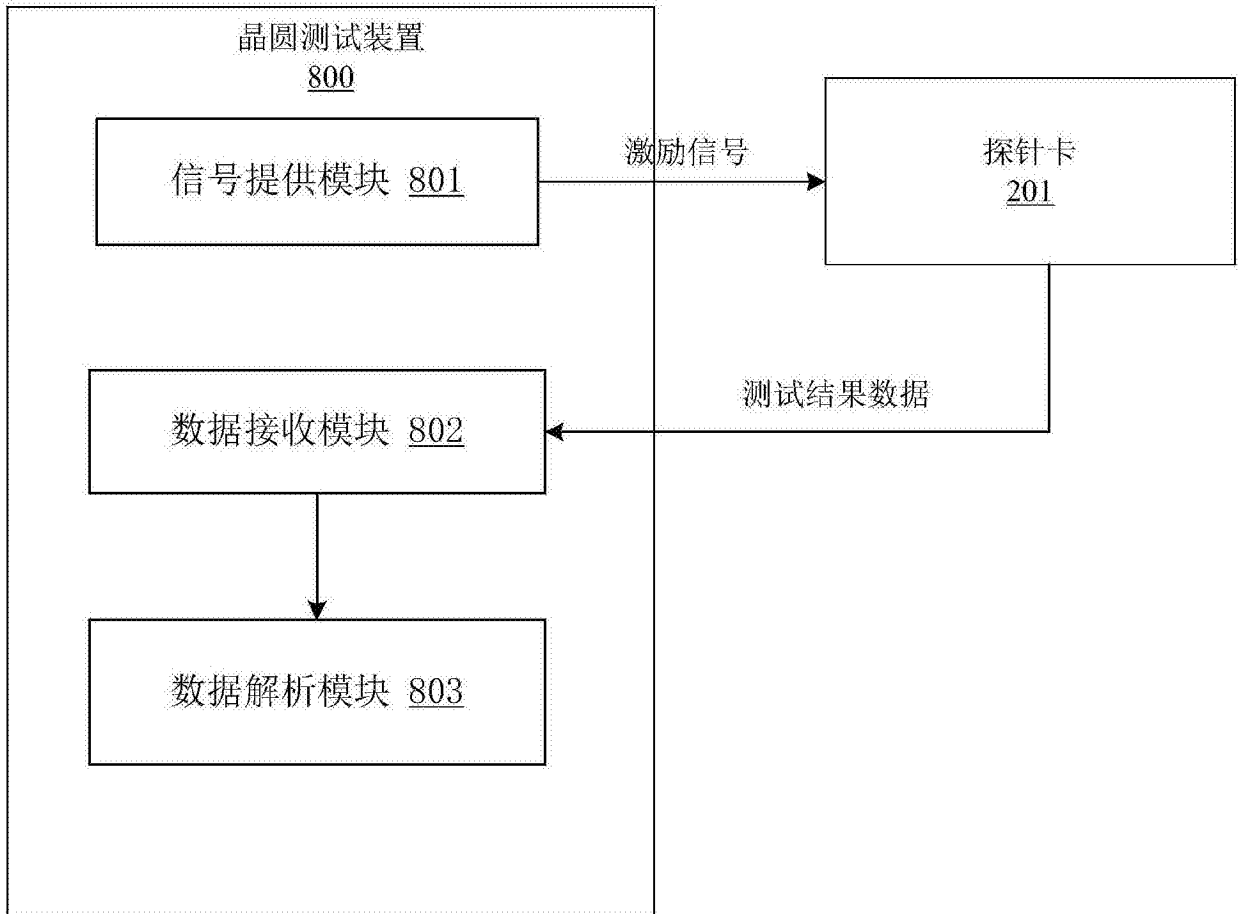


图8