

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-26688
(P2008-26688A)

(43) 公開日 平成20年2月7日(2008.2.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 535	3K073
G09G 3/20 (2006.01)	G09G 3/20 642F	5C006
G09G 3/34 (2006.01)	G09G 3/20 621M	5C080
H05B 37/02 (2006.01)	G09G 3/20 680G	

審査請求 未請求 請求項の数 8 O L (全 19 頁) 最終頁に続く

(21) 出願番号	特願2006-200420 (P2006-200420)	(71) 出願人	302020207 東芝松下ディスプレイテクノロジー株式会社 東京都港区港南4-1-8
(22) 出願日	平成18年7月24日 (2006.7.24)	(74) 代理人	100105809 弁理士 木森 有平
		(72) 発明者	中村 卓 東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内
		(72) 発明者	林 宏宜 東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内
		(72) 発明者	多田 典生 東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内 最終頁に続く

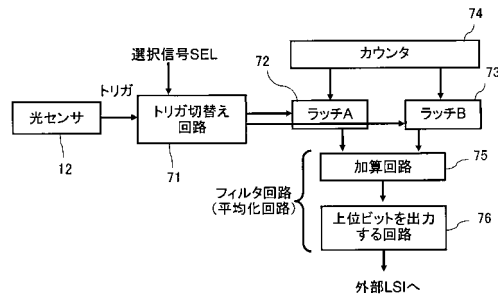
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 照明にちらつき等があった場合にも正確な照度計算が可能で適正にバックライトの光量を制御することが可能な表示装置を提供する。

【解決手段】 表示のための駆動回路が形成されたアレイ基板2を備え、所定の表示領域を有する表示装置である。アレイ基板2上に外光照度を計測する光センサ12が設置されるとともに、光センサ12から出力される信号をフィルタリングするフィルタリング手段(加算回路75及び上位ビットを出力する回路76)及び光センサ12から出力される信号を処理する処理回路(外部LSI10)を備える。光センサ12から出力される信号がフィルタリング手段によってフィルタリングされた後、処理回路(外部LSI10)に供給される

【選択図】 図9



【特許請求の範囲】**【請求項 1】**

表示のための駆動回路が形成されたアレイ基板を備え、所定の表示領域を有する表示装置において、

前記アレイ基板上に外光照度を計測する光センサが設置されるとともに、前記光センサから出力される信号をフィルタリングするフィルタリング手段及び前記光センサから出力される信号を処理する処理回路を備え、

前記光センサから出力される信号が前記フィルタリング手段によってフィルタリングされた後、前記処理回路に供給されることを特徴とする表示装置。

【請求項 2】

前記フィルタリング手段は、前記アレイ基板上に形成されていることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記フィルタリング手段は、光センサから出力されるトリガ信号に基づくカウンタ値を順に加算し、加算結果の上位ビットをシリアル出力することを特徴とする請求項 1 または 2 記載の表示装置。

【請求項 4】

前記フィルタリング手段は、光センサから出力されるトリガ信号に基づいてカウンタ値を取り込むラッチ回路と、前記ラッチ回路に保持されたカウンタ値を加算する加算回路と、加算結果の上位ビットをシリアル出力する出力回路を備えることを特徴とする請求項 3 記載の表示装置。

【請求項 5】

前記フィルタリング手段は、さらにトリガ切り替え回路を備え、且つ前記ラッチ回路を複数備えることを特徴とする請求項 4 記載の表示装置。

【請求項 6】

前記アレイ基板に露光期間の異なる複数の光センサが設置されており、前記フィルタリング回路はこれら光センサのそれぞれの反応時間に対応する信号を平均化する回路であることを特徴とする請求項 1 または 2 記載の表示装置。

【請求項 7】

前記フィルタリング手段は、光センサから出力されるトリガ信号に基づいてカウンタ値を取り込むラッチ回路と、前記ラッチ回路に保持されたカウンタ値を加算する加算回路と、加算結果の上位ビットをシリアル出力する出力回路を備えることを特徴とする請求項 6 記載の表示装置。

【請求項 8】

前記フィルタリング手段は、複数の光センサに対応して複数のラッチ回路を備えることを特徴とする請求項 7 記載の表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、例えば液晶表示装置等の表示装置に関するものであり、特に、外光照度をモニタする光センサを設置した表示装置の改良に関する。

【背景技術】**【0002】**

近年、パーソナルコンピュータやワードプロセッサ等の情報機器の表示装置、テレビ、ビデオムービー、カーナビゲーションシステム等の映像機器の表示装置として、軽量、薄型、低消費電力という特長を持つ液晶表示装置が多用されている。このような液晶表示装置においては、明るい表示画面を実現するために、表示素子の背後から照明光を照射するバックライトを内蔵した構成をとるものが多い。

【0003】

ところで、液晶表示装置の長所の一つは、その低消費電力性にあるが、一般に液晶パネ

10

20

30

40

50

ルよりもバックライトの消費電力の方が大きい。一方、通常、液晶表示装置において、十分な視認性を得るためには、表示輝度をできるだけ高くする必要があり、これに対応してバックライトを明るく設定すると、前記低消費電力性を損なう要因となる。

【0004】

そこで、環境照度（外光照度）に応じてバックライトの明るさを調節し、消費電力をできる限り抑えることが検討されている。例えば、夜間のように環境照度が低い場合と、晴天時の日中の屋外のように環境照度が高い場合とでは、十分な視認性を得るのに必要な輝度が異なり、これに応じて必要最小限にバックライトの照度を調節することにより、消費電力を抑えることができるものと考えられる。

【0005】

これを実現するために、薄膜トランジスタを用いた液晶表示装置において、光センサ（フォトセンサ）を基板の表示領域外に設置し、その出力を利用してバックライトの明るさを調光する提案がなされている（例えば、特許文献1～特許文献3等を参照）。

【0006】

例えば、特許文献1には、第1及び第2基板と、この第1及び第2基板の間に挟持された液晶層と、前記第1及び第2基板の少なくとも一方の周辺部分に形成された第1及び第2の受光素子とを有する液晶表示パネルと、この液晶表示パネルに隣接して設置されたバックライトとを備えた液晶表示装置において、前記第1の受光素子は周囲の外光を検出するのに対し前記第2の受光素子は前記バックライトからの光を検出し、前記第1及び第2の受光素子の検出結果に基づいて前記バックライトの出力光量を調整する手段を有する液晶表示装置が開示されている。

【0007】

特許文献2には、液晶表示板と、この液晶表示板の裏面側より光を照射するバックライトと、このバックライトの光量を調節するコントローラと、前記液晶表示板と並べて配置される光検知器とを備え、この光検知器により周囲の明るさを検知し、前記コントローラを調節し、前記バックライトの光量を調節することを特徴とする液晶表示装置が開示されている。

【0008】

特許文献3には、バックライトを持つ液晶表示装置のバックライト駆動回路に輝度調光電圧を供給するためのバックライト調光回路であって、液晶表示パネルの表面側の周囲の明るさを検出して外光照度信号を出力するための複数の光センサと、これらの光センサから出力される外光照度信号の全て又は一部の平均値を算出する平均値算出手段と、該平均値算出手段によって算出された前記外光照度の平均値と、手動にて設定された調光設定量とに基づいて、前記バックライト駆動回路の輝度調整を行う輝度調整手段を備えてなることを特徴とする液晶表示装置のバックライト調光回路が開示されている。

【特許文献1】特許第3015400号公報

【特許文献2】特開平4-174819号公報

【特許文献3】特開平9-146073号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

前述の各特許文献記載の発明によれば、外光照度に応じて表示輝度を調節することができ、例えば携帯電話やPDA等において、消費電力を抑えることが可能である。しかしながら、前述の従来技術では、光センサからの出力のばらつきや不安定さ等に関して、十分な対策が講じられておらず、正確な輝度調節が難しいという問題を抱えている。

【0010】

例えば、蛍光灯等の照明は、所定の周波数で発光することから、いわゆるちらつきが生じており、照度が時間変化している。したがって、光センサの露光タイミングとの関係により、実際よりも明るく検出したり、逆に実際よりも暗く検出するという事態が生ずる。このような検出誤差は、輝度を調節する上で大きな問題となり、表示輝度が実際の周囲の

10

20

30

40

50

明るさと適合しなくなる等の問題が生ずるおそれがある。

【 0 0 1 1 】

本発明は、このような従来の実情に鑑みて提案されたものであり、例えば照度が時間変化しているような場合においても、正確に外光照度を把握することが可能な表示装置を提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 1 2 】

前述の目的を達成するために、本発明に係る表示装置は、表示のための駆動回路が形成されたアレイ基板を備え、所定の表示領域を有する表示装置において、前記アレイ基板上に外光照度を計測する光センサが設置されるとともに、前記光センサから出力される信号をフィルタリングするフィルタリング手段及び前記光センサから出力される信号を処理する処理回路を備え、前記光センサから出力される信号が前記フィルタリング手段によってフィルタリングされた後、前記処理回路に供給されることを特徴とする。

10

【 0 0 1 3 】

本発明の表示装置では、光センサによって外光照度を計測する。この場合、例えば第1の光センサを低温ポリシリコン技術等によりアレイ基板に一体に形成すれば小型化や薄型化の点で有利であるが、照明等がちらついていた場合には、これだけで正確な外光照度を把握することは難しい。

【 0 0 1 4 】

そこで、本発明では、光センサとその出力信号を処理する処理回路の間に、フィルタリング手段を介在させている。フィルタリング手段によって光センサから出力される信号が平均化される。その結果、例えば照明等がちらついていたとしても安定した出力が行われ、処理回路によって正確な照度計算が行われる。

20

【 発明の効果 】

【 0 0 1 5 】

本発明によれば、照明のちらつき等があった場合にも正確な照度計算が可能な表示装置を提供することが可能である。したがって、例えばバックライトを適正に調節する等により輝度を適正に制御することが可能となり、あらゆる環境で視認性に優れ、しかも低消費電力な表示装置を実現することが可能である。

【 発明を実施するための最良の形態 】

30

【 0 0 1 6 】

以下、本発明を適用した表示装置（ここでは液晶表示装置）について、図面を参照して詳細に説明する。

【 0 0 1 7 】

（第1の実施形態）

図1は、液晶表示装置の一例を示すものである。液晶表示装置1においては、一对の光透過性絶縁基板で液晶セルを構成し、その間に液晶材料を封入して液晶層が形成されている。具体的には、アレイ基板2と対向基板3との間に液晶層4が封入されている。

【 0 0 1 8 】

アレイ基板2は、例えばガラス等からなる光透過性絶縁基板を支持基板とし、この光透過性絶縁基板上に、互いにほぼ平行且つ等間隔に配列される走査線や、これら走査線とほぼ直交して配列された信号線、走査線と信号線との間に介在されこれらを電氣的に絶縁する層間絶縁膜（透明絶縁膜）、走査線と信号線との交点近傍に配置されたスイッチング素子としての薄膜トランジスタ（TFT：Thin Film Transistor）等が形成されている。

40

【 0 0 1 9 】

また、アレイ基板2においては、前記層間絶縁膜に形成されたスルーホールを介して前記スイッチング素子に電氣的に接続された画素電極がマトリクス状に配列形成されている。なお、アレイ基板2の光透過性絶縁基板と画素電極との間には、前述の通り信号線や走査線、薄膜トランジスタ等のスイッチング素子、層間絶縁膜等が配置されているが、図1においては、これらの図示は省略する。さらに、アレイ基板2の画素電極が設けられた面

50

のほぼ全体に配向膜が設けられるが、これについても、ここでは図示は省略する。

【0020】

一方、前記対向基板3も例えばガラス等からなる光透過性絶縁基板を支持基板とするものであり、その液晶層4側の面には、各画素に対応してカラーフィルタ層5が形成されるとともに、その表面を覆ってITO等の透明導電材料からなる透明対向電極6が全面に形成されている。カラーフィルタ層は、顔料や染料によって各色に着色された樹脂層であり、例えばR、G、Bの各色のフィルタ層が組み合わせられて構成されている。また、図示は省略するが、各カラーフィルタ層の画素境界部分には、コントラスト向上等を目的として、いわゆるブラックマトリクス層が形成されている。

【0021】

前述の構成を有する液晶表示装置1では、前記アレイ基板2及び対向基板3の外側に偏光板7、8がそれぞれ設けられ、背面側に配されたバックライト9を光源として、画像表示が行われる。

【0022】

図2は、前記液晶表示装置1の模式的な平面図であり、画像表示が行われるアクティブエリアである表示領域Aの外側には、ブラックマトリクスBMが枠状に形成され、バックライト9の光が漏れないように構成されている。そして、このブラックマトリクスBMが形成された領域の外側には、外部LSI10がチップ・オン・ガラス(COG)によりアレイ基板2上に実装されている。

【0023】

以上が液晶表示装置1の基本的な構成であるが、本実施形態の液晶表示装置1においては、前記表示領域Aの外側のブラックマトリクスBMに開口部11が設けられ、ここに臨んでアレイ基板2上に外光照度計測用の光センサ12が設置されている。

【0024】

図3は、前記外光照度計測用光センサ12の設置状態を示すものである。外光照度計測用光センサ12は、前記の通り、対向基板3のブラックマトリクスBMの無い部分(開口部11)に対向して設けられており、外光は、前記開口部11から液晶表示装置1内に入り、外光照度計測用光センサ12に入射される。外光照度計測用光センサ12の下には、遮光層14が設けられ、バックライト9の光が外光照度計測用光センサ12に直接当たらないようになっている。

【0025】

前記外光照度計測用光センサ12はアレイ基板2に一体形成されるものであり、例えばアレイ基板2上の薄膜トランジスタと同様、例えば低温ポリシリコン技術を用い、これら薄膜トランジスタと同時に形成されている。

【0026】

図4は、アレイ基板2に形成される薄膜トランジスタ及び光センサの構成例を示すものであり、図4(a)はn-チャンネル薄膜トランジスタの構成、図4(b)はp-チャンネル薄膜トランジスタの構成、図4(c)は光センサとして用いられるPINダイオードの構成を示す。

【0027】

薄膜トランジスタ(n-チャンネル薄膜トランジスタ及びp-チャンネル薄膜トランジスタ)は、図4(a)及び図4(b)に示すように、基板21上にアンダーコート層22を介して多結晶半導体層(ポリシリコン層)23A、23Bを形成し、当該多結晶半導体層23A、23Bをチャンネル層として利用してなるものである。

【0028】

基板21上には、前記の通りアンダーコート層22が形成されるが、これは基板21の表面の傷や穴等を塞いで平坦化すること、基板21に含まれる不純物の多結晶半導体層23A、23Bへの拡散を防止すること等を目的に形成されている。このアンダーコート層22は、シリコン酸化膜やシリコン窒化膜等を成膜することにより形成されるが、例えば、熱処理により流動化する流動化樹脂からなる平坦化層と、不純物の拡散を防止する被覆

10

20

30

40

50

層とからなる積層構造とすることも可能である。あるいは、前記基板 2 1 が平坦化に優れ、含まれる不純物も少ない場合には、前記アンダーコート層 2 2 を省略することも可能である。

【0029】

前記アンダーコート層 2 2 上に形成される多結晶半導体層 2 3 A , 2 3 B は、例えばプラズマ CVD 法により成膜された非晶質シリコン (a - Si) をアニールした後、レーザー照射等によって多結晶化することにより形成されるものである。この多結晶半導体層 2 3 A , 2 3 B は、エッチングにより島状に素子分離され、マトリクス状に配列されている。

【0030】

前記多結晶半導体層 2 3 A は n チャンネル型薄膜トランジスタに対応するものであり、多結晶半導体層 2 3 B は p チャンネル型薄膜トランジスタに対応するものである。したがって、各多結晶半導体層 2 3 A , 2 3 B には、不純物注入によりソース領域 2 3 A a , 2 3 B a 及びドレイン領域 2 3 A b , 2 3 B b が形成されており、さらに n チャンネル型薄膜トランジスタにおいては、LDD 領域 (低濃度不純物拡散領域) 2 3 A c , 2 3 A d が形成されている。

【0031】

また、いずれの薄膜トランジスタにおいても、前記多結晶半導体層 2 3 A , 2 3 B 上に第 1 絶縁層 2 4 や第 2 絶縁層 2 5 を介して第 1 メタル (ゲート電極) 2 6 や第 2 メタル 2 7 が形成されている。

【0032】

一方、PIN ダイオードでは、図 4 (c) に示すように、基板 2 1 上に遮光パターン 2 8 が金属材料 (例えば Mo - W 合金) を用いて形成されている。遮光パターン 2 8 は、図示しないスルーホールにより図示しない電源線と接続され、少なくともセンサ部において特定電位 (例えば GND レベル) に設定される。また、PIN ダイオードにおいても、基板 2 1 上に形成される素子 (PIN ダイオード) に前記遮光パターン 2 8 や基板 2 1 からの不純物の拡散を防ぐため、先の薄膜トランジスタと同様、SiN_x や SiO_x 等からなるアンダーコート層 2 2 を備える。

【0033】

なお、前記各薄膜トランジスタの下には遮光パターン 2 8 は設けなくてもよく、これら薄膜トランジスタに遮光パターン 2 8 を設けない場合には開口率が向上する等の利点がある。また、薄膜トランジスタの下に遮光パターン 2 8 を設ける場合には、薄膜トランジスタのオフリーク電流を低減させることができ、コントラスト比が改善される等、画質が向上する利点がある。

【0034】

前記アンダーコート層 2 2 上には、前記薄膜トランジスタと同様、多結晶半導体層 2 3 C が前記多結晶半導体層 2 3 A , 2 3 B と同時に形成され、p⁺ 領域 2 3 C a、p⁻ 領域 2 3 C b、n⁻ 領域 2 3 C c、n⁺ 領域 2 3 C d が形成されている。このように、p⁺ / p⁻ / n⁻ / n⁺ が横方向に形成されることによりダイオードが構成され、p⁺ 側を GND (0 V)、n⁺ 側を 5 V としたときに照射光強度に応じた光電流が当該ダイオードの両端に流れる。

【0035】

なお、前記 PIN ダイオードにおいては、n⁻ 領域 2 3 C c を除いた構成にしてもよい。また、図 4 (c) に示すように横方向に各領域を形成し PIN ダイオードを形成するのではなく、これら領域を縦方向に積層することにより PIN ダイオードを構成するようにしても良い。PIN ダイオードにおいても、前記多結晶半導体層 2 3 C 上に第 1 絶縁層 2 4 や第 2 絶縁層 2 5 を介して第 1 メタル 2 6 や第 2 メタル 2 7 が形成されていることは、前記薄膜トランジスタの場合と同様である。

【0036】

次に、前記構成を有する液晶表示装置 1 における外光照度の計測法について説明する。先ず、図 5 に光センサ回路の回路ブロックを示す。前述の通り、アレイ基板 2 上には例え

10

20

30

40

50

ば低温ポリシリコン技術を用いて表示のための画素 T F T やゲート線駆動回路、信号線駆動回路等の他、前記光センサ 1 2、増幅器 (A M P) 5 2 及び A / D 変換回路 5 3 が一体形成される。そして、外部 L S I 1 0 に光センサ 1 2 の出力を処理する処理回路 (照度計算回路や前記センサ回路と接続される制御信号発生回路 5 4) が設けられている。

【 0 0 3 7 】

図 6 は、アレイ基板 2 上に形成された光センサ回路の回路図である。光センサ回路は、フォトダイオード (前記各光センサ) 5 5 とキャパシタ素子 5 6 を備える。所定のタイミングでキャパシタ素子 5 6 に所定の電圧 $V_{p r c}$ がプリチャージされ、外光照度に応じた光電流がフォトダイオード 5 5 に流れる。

【 0 0 3 8 】

図 7 は、前記キャパシタ素子 5 6 の電圧が時間的に変化する様子を示している。例えば外光が外光照度計測用の光センサ 1 2 に照射されると、フォトダイオード 5 5 (外光照度計測用光センサ 1 2) に電流が流れるため、徐々に初期のプリチャージ電圧 $V_{p r c}$ から G N D 電圧に向かって低下してゆく。これを所定のタイミングでアレイ基板 2 上に形成された A / D 変換回路 5 3 でデジタル信号に変換する。そして所定のタイミングで外部 L S I 1 0 に出力する。図 7 における傾きの絶対値が大きければ外光照度が強く、傾きの絶対値が小さければ外光照度が弱いと考えることができる。

【 0 0 3 9 】

ここで、A / D 変換回路 5 3 としては、特に限定されないが、例えば外部 I C から基準電圧 $V_{t p}$ を段階的に与え、これとセンサの出力電圧を比較するものを用いることができる。A / D 変換回路 5 3 の例を図 8 に示す。

【 0 0 4 0 】

前記 A / D 変換回路 5 3 は、3 つのスイッチ S W 1 , S W 2 , S W 3 と、キャパシタ素子 6 1、インバータ 6 2 とから構成されている。そして、図 8 (a) に示すように、S W 1 = H , S W 2 = L としたときに、ノード n 1 にセンサ出力電圧 V_s が、ノード n 2 にインバータの動作閾値が充電される。一方、図 8 (b) に示すように、S W 1 = L , S W 2 = H としたときには、センサの出力電圧 V_s と $V_{t p}$ の比較動作がなされ、 V_s が $V_{t p}$ より大きいか否かにより異なる V o u t 論理出力が得られる。センサ出力をサンプリングする毎に、 $V_{t p}$ を段階的に変化させることにより V_s の値を求めることができる。このとき、 $V_{t p}$ の刻みが細かいほど精度が高まる。

【 0 0 4 1 】

前記光センサ回路では、A / D 変換回路 5 3 の出力が反転するまでの時間 (すなわち、リークによりキャパシタ素子 5 6 の電位が $V = 2 . 5 V$ 減じるまでの時間) T を計測し、この時間 T からフォトダイオード 5 5 (外光照度計測用光センサ 1 2) に流れる電流 I が $I = d Q / d t = C \cdot V / T$ として算出することができる。プリチャージ電圧 $V_{p r c}$ は例えば 5 V、基準電圧 $V_{t p}$ は例えば 2 . 5 V である。

【 0 0 4 2 】

前記により外光照度計測用光センサ 1 2 の出力に基づいて、外光照度を算出するが、それだけでは正確な計測は難しい。例えば、蛍光灯等の照明は所定の周波数でチラチラしている。つまり照度が時間変化している。光センサ 1 2 の露光タイミングとの関係により、明るめに感じすぎたり、暗めに感じすぎたりする。そこで、本実施形態では、フィルタリング回路 (フィルタリング手段) をガラス基板上に形成することによりこの問題に対して対策する。

【 0 0 4 3 】

図 9 はフィルタリング回路の回路ブロック図である。フィルタリング回路は、トリガ切替え回路 7 1 と、複数のラッチ回路 (ラッチ A 7 2 及びラッチ B 7 3) と、カウンタ 7 4、加算回路 7 5 及び上位ビットを出力する回路 7 6 とから構成されている。ここで、ラッチ A 7 2 及びラッチ B 7 3 は、トリガ信号が入力された時のカウンタ値をラッチする。ラッチ回路は、ここでは 2 個とされているが、これより多くてもよい。加算回路 7 5 は、複数回に亘るラッチ値を加算する。上位ビットを出力する回路 7 6 により上位ビットを出力

10

20

30

40

50

することにより、複数回分の平均化ができる。したがって、これら加算回路 75 と上位ビットを出力する回路 76 によってフィルタ回路（平均化回路）が構成されることになる。

【0044】

外光照度の計測に際しては、1フレーム期間に1回のセンサ露光をする。トリガ一切替え回路 71 では、選択信号 SEL が与えられ、これに基づいて光センサ 12 から発せられるトリガ信号をラッチ A 72 に供給するかラッチ B 73 に供給するかを切り替える。具体的には、先ず、光センサ 12 からのトリガ信号に基づいてカウンタ値がラッチ A 72 に格納される。次のトリガ信号はラッチ B 73 に格納される。例えば照明がチラチラしている場合にはラッチ A 72 とラッチ B 73 に異なるカウンタ値が格納される。照明がチラチラしていない場合にはラッチ A 72 とラッチ B 73 にはほぼ同じような値が格納される。

10

【0045】

ラッチ A 72 のカウンタ値 (Ta) とラッチ B 73 のカウンタ値 (Tb) は、加算回路 75 で加算される (Ta + Tb)。次に、上位ビットを出力する回路 76 に送られ、当該回路 76 では最下位ビットを除いた上位ビットが出力される。すなわち、(Ta + Tb) / 2 が出力される。このようにしてフィルタリング（平均化）することにより、例えば照明がチラチラしていても安定した出力を行うことができる。

【0046】

サンプリング数は、前述の構成例で2としたが、より多くても良い。サンプリング数を多くすることで、より安定した出力を得ることが可能となる。ただし、サンプリング数があまり多くなりすぎると、調光の応答が悪くなるという問題が生ずるおそれがある。調光の応答が悪くなると、明所から暗所に移動した場合に直ちに照度変化を認識できずに、少し遅れて認識されるようなことが起きてしまう。これらを考慮して、例えば1フレーム期間 (16.7 msec) に1回の露光が行われる場合、16フレーム程度サンプリングするとよい。その場合には、ラッチ回路（ラッチ A、ラッチ B・・・）を16用意する。

20

【0047】

なお、本実施形態では、フィルタリングをガラス基板（アレイ基板 2）上に形成する回路で行う例を示したが、外部 LSI 10 側でもフィルタリングを適宜行ってよい。また、ガラス基板上で16フレームにわたるフィルタリングを行い、外部 LSI 10 側でさらに平均化してもよい。

【0048】

以上の構成を有する本実施形態の表示装置においては、照明のちらつき等があった場合にも正確な照度計算が可能であり、照度計算に基づいて例えばバックライトを適正に調節する等により輝度を適正に制御することが可能である。

30

【0049】

（第2の実施形態）

本実施形態も、光センサの出力のばらつきや不安定性を対策するものであるが、本実施形態では2つの光センサを設置し、これら光センサからの出力に基づいて調光を行うようにしている。いろいろなケースが考えられるが、特に光センサ 12 の受光部にユーザーの手の影がかかり、実際には明るいのに光センサ 12 は暗いと判断してしまう問題がある。この対策としてアレイ基板 2 上に2個（もっと多くても良い）の光センサ 12 A, 12 B を設け、それらの出力の否定論理和「NOR」を取り出すことにより正しく認識させる。

40

【0050】

図 10 は、アレイ基板 2 に形成された回路ブロック図である。光センサは2つ（光センサ 12 A 及び光センサ 12 B）有り、組合せ回路 81 にその出力が入力される。光センサ 12 A, 12 B の出力は、照度に応じて異なる時間に反転する。組合せ回路 81 はラッチ回路 82 に対してトリガ信号を出力するが、光センサ 12 A, 12 B の出力が反転したときに組合せ回路 81 はラッチ回路 82 に対してトリガ信号を発する。ラッチ回路 82 はトリガ信号が来たときのカウンタ 83 からのカウンタ値をラッチする。その後、出力回路 83 に転送され、出力回路 84 はデータをシリアル出力して外部 LSI 10 に渡す。

【0051】

50

図 1 1 は、図 1 0 に示す回路ブロックの回路詳細図である。前述の通り、光センサを 2 つ（光センサ 1 2 A 及び 1 2 B）有しており、これらはいずれもコンパレータに接続されている。光センサ 1 2 A, 1 2 B には V D D (5 V) が所定のタイミング（S R T が H となる時）に充電される。また、コンパレータのキャパシタには、基準電圧 V t p が所定のタイミング（S R T が H となる時）に充電される。S R T を L とした後、外光照度に応じて V D D (5 V) は光センサ 1 2 A や光センサ 1 2 B を通してリークして低減する。コンパレータは光センサ 1 2 A, 1 2 B の出力が基準電圧 V t p (4 V) を下回ったときに N O R 回路に L 出力をする。この H から L への変化をトリガ信号として用いる。

【 0 0 5 2 】

C 1 ~ C 4 は 4 ビットのカウンタ回路である。C L K をカウントする。C L K としては専用のクロックを用いても良いがゲート線駆動回路のクロックを用いることができる。L 1 ~ L 4 はラッチ回路である。前記 N O R 回路の出力が H から L に変化したときの前記カウンタ値を格納するように動作する。S 1 ~ S 4 は前記ラッチ回路に保持された 4 ビットのカウンタ値をシリアル変換して出力するシフトレジスタ回路である。S R T を H とすることにより前記ラッチ回路の各ビットをシフトレジスタ S 1 ~ S 4 に格納した後、S R T が L となりラッチ回路との接続が分離され、クロックに同期して最上位ビット（M S B）から順に 1 ビットずつ出力される。

10

【 0 0 5 3 】

図 1 2 は、前記図 1 1 に示す回路における具体的な駆動タイミングである。L C D の映像表示の 1 フレーム期間に 1 回の調光出力がされるようにしている。なお、ラッチ回路 L 1 ~ L 4 は S R T が立ち下がった直後にリセットする回路を付加しても良い。また、本例では光センサを 2 個としたがより多くても良い。その場合は N O R 回路の替わりに多数決回路を組合せ回路 8 1 として用いることができる。

20

【 0 0 5 4 】

本実施形態においても、照明のちらつき等の対策として、フィルタリング回路（フィルタリング手段）を付加する。図 1 3 は図 1 0 の回路に加算回路 8 5 及び上位ビットを出力する回路 8 6 により構成される平均化回路を付け加えたものである。加算回路 8 5 は複数回にわたるラッチ値を加算する。上位ビットを出力する回路 8 6 から上位ビットを出力することにより複数回分の平均化ができる。これを外部 L S I 1 0 に引き渡す。あるいは、図 1 4 に示すように、光センサ 1 2 A の出力をラッチ A 8 2 A に入力するとともに、光センサ 1 2 B の出力をラッチ B 8 2 B に入力するようにし、加算回路 8 5 及び上位ビットを出力する回路 8 6 で平均化して外部 L S I 1 0 に引き渡すようにしてもよい。

30

【 0 0 5 5 】

（その他の構成）

本発明は、前記各実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲で種々の変更が可能である。

【 0 0 5 6 】

例えば、前述のように、アレイ基板 2 には光センサ 1 2 が設置されるが、光センサとして、前記外光照度計測用の光センサ 1 2 に加えて、第 2、第 3 の光センサをアレイ基板 2 に設置することも可能である。

40

【 0 0 5 7 】

図 1 5 は、第 2、第 3 の光センサの具体例を示すものである。例えば第 2 の光センサとしては、図 1 5 (a) に示すような、バックライト照度計測用光センサ 4 1 を挙げることができる。バックライト照度計測用光センサ 4 1 は、バックライト 9 の照度をモニタするために設けられるもので、図 1 5 (a) に示すように、バックライト照度計測用光センサ 4 1 の下の遮光層 1 4 には、バックライト 9 の光を取り込むための開口部 1 4 a が設けられている。なお、前記開口部 1 4 a を形成する代わりに、前記遮光層 1 4 を省略することも可能である。対向基板 3 側のブラックマトリクス B M には、開口部は設けられておらず、したがってバックライト照度計測用光センサ 4 1 に外光が直接照射されることはない。なお、前記バックライト照度計測用光センサ 4 1 には、近傍に配置したバックライト 9 か

50

ら直接光が入射し、当該入射光強度は外光に比べて高いことから、バックライト照度計測用光センサ 4 1 の受光面積は、先の外光照度計測用の光センサ 1 2 よりも小さく、例えば $1/P$ ($P > 1$) とすることが好ましい。

【0058】

図 1 5 (b) は、第 3 の光センサの構成例である。第 3 の光センサとしては、例えば全ての光 (外光及びバックライト 9 の光) を計測する全照度計測センサ 4 2 を挙げることができる。この全照度計測センサ 4 2 では、対向基板 3 側のブラックマトリクス B M に開口部 1 1 を形成して外光を取り込み可能とするとともに、全照度計測用光センサ 4 2 の下の遮光層 1 4 にバックライト 9 の光を取り込むための開口部 1 4 a が設けられている。なお、この場合にも、前記開口部 1 4 a を形成する代わりに、前記遮光層 1 4 を省略することも可能である。

10

【0059】

前記バックライト照度計測用光センサ 4 1 や全照度計測センサ 4 2 を設けることにより、これらの出力を基準として、外光照度計測用の光センサ 1 2 に基づいて外光照度を換算したり、バックライト 9 の照度変動を把握してバックライト 9 の光量調節に利用することが可能である。

【0060】

あるいは、前記外光照度計測用の光センサ 1 2 の他に温度センサを設け、その出力を利用して前記外光照度計測用光センサ 1 2 における温度依存性を有する熱電流を除去し、その影響を排除するようにしてもよい。

20

【0061】

前記温度センサは、例えばポリシリコンを用いて形成される抵抗素子を感熱素子とするものである。ポリシリコンの抵抗は温度に依存し、例えば図 1 6 に示すように温度が高くなると抵抗値が減少し、逆に温度が低くなると抵抗値が上昇する傾向にある。この性質を前記温度センサに利用する。

【0062】

抵抗素子の構造としては、図 1 7 (a) , (b) に示すように、ポリシリコンからなる抵抗体 3 1 の両端に電極 3 2 , 3 3 を形成するだけでよい。前記光センサ (P I N ダイオード) 1 2 と同時形成することを考えた場合、アレイ基板 2 上に前記抵抗体 3 1 を形成し、第 1 絶縁層 2 4 及び第 2 絶縁層 2 5 を形成した後、これら第 1 絶縁層 2 4 や第 2 絶縁層 2 5 に開口部を形成して前記電極 3 2 , 3 3 を形成する。

30

【0063】

前記構造の抵抗素子において、抵抗体 3 1 の抵抗値の温度依存性は、ポリシリコンに注入される不純物の種類や濃度によって変化する。この場合、 n チャンネル型薄膜トランジスタや p チャンネル型薄膜トランジスタに用いる不純物の種類や濃度を適用すれば、これらをトランジスタを形成するプロセスで不純物が注入された抵抗体 (ポリシリコン) 3 1 を同時形成することが可能である。この場合、抵抗体 3 1 は、 p^- 領域、 p^+ 領域、 n^- 領域、 n^+ 領域のいずれかとして形成されることになるが、これらの中では、特性等の点で n^- 領域とすることが好ましい。前記抵抗素子においては、抵抗体 3 1 のうち感熱素子として機能する領域 3 1 a を n^- 領域とし、両端部分 3 1 b を n^+ 領域としている。電極 3 2 , 3 3 が接続される両端部分 3 1 b については、 n^+ 領域として抵抗値をできるだけ下げることが好ましい。

40

【0064】

前述の光センサ (P I N ダイオード) 1 2 や薄膜トランジスタの電流値が光と熱の双方に対して依存性を持つのに対して、前記構造の抵抗素子は光に対する依存性がほとんどなく、抵抗値が光によってあまり変化しないので、熱依存性のみを持つ温度センサとして機能する。

【0065】

温度センサ回路は、図 1 8 に示すように、光センサ回路と同様、温度センサ 9 1、A / D 変換回路 9 3、及び御信号発生回路 9 4 によって構成される。A / D 変換回路 9 3 の構

50

成は、光センサ回路の A / D 変換回路 5 3 と同様である。

【 0 0 6 6 】

図 1 9 は、アレイ基板 2 上に形成された温度センサ回路の回路図である。温度センサ回路は、抵抗素子 9 5 とキャパシタ素子 9 6 を備える。所定のタイミングでキャパシタ素子 9 6 に所定の電圧 V_{prc} がプリチャージされ、抵抗素子 9 5 を構成する抵抗体の温度変化による抵抗値の変化に応じた電流が抵抗素子 9 5 に流れる。

【 0 0 6 7 】

前記温度センサ回路では、A / D 変換回路 9 3 の出力が反転するまでの時間（すなわち、リークによりキャパシタ素子 9 6 の電位が $V = 2.5 \text{ V}$ 減じるまでの時間） T を計測する。そして、この時間 T から抵抗素子 9 5 に流れる電流 I を $I = dQ / dt = C \cdot V / T$ として算出することができる。プリチャージ電圧 V_{prc} は例えば 5 V、基準電圧 V_{tp} は例えば 2.5 V である。

10

【 0 0 6 8 】

前述の光センサ回路と温度センサ回路では、A / D 変換回路 5 3 , 9 3 は同じ回路を用いることが可能である。また、プリチャージのタイミングも共通化することができる。したがって、前記共通化により制御信号も共通化することができ、これら回路が内蔵される表示装置の額縁部分の占有面積を小さくすることができるという利点を有する。

【 0 0 6 9 】

温度補正は具体的には次のようにして行う。なお、温度補正は外部 IC において行うが、例えば前記アレイ基板 2 の額縁部分に温度補正を行う外部 IC を配置すればよい。

20

【 0 0 7 0 】

例えば、光センサ 1 2 に流れる電流（光電流 + 熱電流）が 25、100 ルクスで 5 p A とする。熱電流は、図 2 0 に示すように、25 の 2 p A に対し 50 で 2 倍の 4 p A、- 20 で 0.5 倍の 1 p A となる。その間はほぼ直線近似で実用上問題ない。一方、抵抗素子 7 5 の電流は、図 2 1 に示すように、25 に対し 50 で 108%、- 20 で 88% となる。これらの間はほぼ直線近似で実用上問題ない。したがって、例えば所定時間経過後の温度センサ 9 1 の A / D 変換出力 9 3 から、抵抗素子 9 5 の電流が 104% になっていたとすると、温度が比例計算により 37.5 と算出される。このとき、光センサ 1 2 の熱電流は 25 の値に比べ 1.5 倍多い 3 p A と考えられるので、光センサ 1 2 の A / D 変換出力は熱電流 3 p A の寄与分を減じてやることにより、温度特性の影響を除いた調光のためのデータとすることができる。光センサ 1 2 や抵抗素子 9 5 の温度特性が上述より複雑でも同様の補正ができることはいうまでもない。

30

【 0 0 7 1 】

また、例えば、前記外光照度計測用の光センサ 1 2 は、最低限 1 つ設置すればよいが、例えば受光面積の異なる複数の外光照度計測用の光センサ 1 2 を設置し、外光照度に応じてこれら外光照度計測用の光センサ 1 2 を切り換えて照度を計測することも可能である。

【 0 0 7 2 】

具体的には、例えば図 2 2 に示すように、感度の異なる 16 種類の光センサ P 1 , P 2 . . . P 1 6 を外光照度計測用光センサとして設ける。ここで、光センサ P 1 は高感度な光センサ、光センサ P 1 6 は低感度なセンサとするとともに、その間の光センサ P 2 ~ P 1 5 は徐々に感度を変化させる。このように感度の異なる複数の光センサを設けた場合、例えば図 2 3 のように、光センサ P 1 の出力は感度が高すぎるため正しく照度を求めることができず、一方、光センサ P 1 6 の出力は感度が低すぎるため正しく照度を求めることができないような場合においても、中間の例えば光センサ P 5 の感度が適正であれば、その出力を用いて照度を求めることができる。

40

【 0 0 7 3 】

図 2 4 及び図 2 5 は、複数の光センサの出力を取り出すための具体的な例を示している。図 2 4 はタイムシーケンスである。読取りを行うフレームを規定する信号 Z S T がハイレベルとなったフレームを起点として、以降合計 16 フレームにわたって、16 種類の光センサの出力を順に出力する。図 2 5 はアレイ基板上に設ける回路の例を示している。ア

50

レイ基板上には4ビットカウンタ101とセンサ選択回路102が設けられる。4ビットカウンタ101にはZSTが入力され、4ビットカウンタ101にZSTが入力されると、1フレームに1カウントのインクリメントがされるように構成する。4ビットカウンタ101の16通りの出力に基づいて16種類のうちの光センサP1～P16のいずれかが選択される。そのフレームでは、選択された光センサの出力が外部に供給され照度計算に供される。外部では16種類の光センサの出力を蓄積し、所定の演算をして適正な照度値を割り出す。ZSTはCPUで発行されドライバICを介してアレイ基板上に供給される。カウンタは16段のシフトレジスタ列でもよい。初段にZSTを入力し、1フレーム期間毎に次の段にシフトパルスが送られ、各段のシフトパルスに基づいて16種類の光センサのいずれかを選択しても良い。あるいはZSTを要しない別の方法として、電源投入時に4ビットカウンタ101をリセットし、以降ひたすらフレーム数をカウントして、4ビットカウンタ101の状態に基づいて常に対応する種類の光センサの出力をするように前記センサ選択回路102を構成しても良い。これによりZSTを外部から供給しなくて済むという利点がある。

10

【0074】

また、アレイ基板2上に形成される外光計測用の光センサ12は、局所的にもばらつきを有する。この局所的なばらつきは照度計算を狂わせる原因となる。この対策を図26乃至図28に示す。図26及び図27に光センサの局所的なばらつきを平滑化するための構成例を示す。本例では、感度が同じN個の光センサP1～PNを同時にプリチャージし、同時に外光にさらす。アンプ52にサンプリングする際に互いに短絡することにより、図28に示すように光センサP1～PNの特性(出力S1～SN)が局所的にばらついていても平均化され、これをアンプ52で出力してA/D変換する等し、前述の照度を求める処理を行うことによって、より高精度に照度を求めることができる。

20

【0075】

すなわち、アンプ52にサンプリングする直前の各容量の電圧をV1, V2, …, VNとすると、スイッチS1, S2, …, SNを短絡した後のアンプ入力電圧Vinは、数1で表され、これは結果的に平均値を演算したことになる。このような演算は、重み付けする等、種々考えられる。前記のように、アレイ基板上で計算した結果のみ出力するようにすると、N個の光センサの値を出力する場合に比べて出力ピン数を少なくできるというメリットを有する。

30

【0076】

【数1】

$$V_{in} = \frac{V_1 + V_2 + \dots + V_N}{N}$$

【0077】

さらには、外光照度計測用の光センサ12に対応したブラックマトリクスBMの開口部11にカラーフィルタを形成することも可能である。前記のように外光照度計測用光センサ12をアレイ基板2に作り込み、この出力を用いてバックライトの明るさを調光する場合、問題になるのが、外光照度計測用の光センサ12の光の波長に対する感度と人間の目の波長特性が必ずしも一致しないということである。このことは、例えば赤外あるいは紫外の領域が強い場合に、人間の目にとっては暗い環境でも、外光照度計測用の光センサ12の出力は明るいかのようになってしまうという問題がある。例えば、暗い室内で赤外線を発する暖房器具が有る場合に、その赤外線を感じて外光照度計測用の光センサ12の出力が大きく出てしまい、バックライトの明るさを必要以上に明るくしてしまうような誤動作が起きる。そこで、外光照度計測用の光センサ12の配置されている場所にカラーフィルタを形成し、赤外あるいは紫外の光を減衰させ、人間の目に感ずる波長の光を選択的にフォトセンサに入るようにすることで、この問題を改善することができる。

40

50

【0078】

前記カラーフィルタを形成する場合、人間の目は、緑の波長に感度のピークがあるため、緑のカラーフィルタを形成するのが望ましい。また、青のカラーフィルタは、紫外を通しやすいが、一般に液晶表示素子に用いられる偏光板には紫外線のフィルタが入っているため、前記目的においては青のフィルタでも効果が得られる。また、ここでは赤緑青という加法混色の三原色のカラーフィルタを用いているが、減法混色のカラーフィルタの場合でも同様の効果が得られる。その場合、シアンの色が適する。

【0079】

前記カラーフィルタを形成する場合、図29に示すように、カラーフィルタ無しの光センサPT、赤のカラーフィルタありの光センサPR、緑のカラーフィルタありの光センサPG、青のカラーフィルタありの光センサPBを所定の比率で設け、アンプ52がサンプリングする前にこれらの光センサを互いに短絡することにより、ディスプレイの用途（晒され得る環境光）に適した補正を自在に設定することが可能である。変形例として、カラーフィルタ無しの光センサPT、赤のカラーフィルタありの光センサPR、緑のカラーフィルタありの光センサPG、青のカラーフィルタありの光センサPBを均等な割合で設けておき、取りあえずそれらのセンサ出力を全てCPUに引き渡し、そこで重み付けをしながら平均化処理をしても良い。なお、前記カラーフィルタは、表示領域のカラーフィルタと同時に形成することが可能である。

10

【0080】

図30及び図31は、特に表示装置（例えば液晶セル）の狭額縁化と高精度な調光を両立するのに適したシステム構成を示すものである。本例の場合、A/D変換回路53をLSI10に組み込み、さらに制御信号発生回路54は外部に設けたCPU111に組み込むようにしている。また、制御信号発生回路54の出力がバックライトコントローラ112に入力され、バックライト9の光量を制御するように構成されている。画像表示に際しては、画像データ121がCPU111からLSI10のA/D変換回路122へ送られ、さらにアレイ基板2上のアンプ123を介して画素124のスイッチング素子（薄膜トランジスタ）を駆動する。

20

【0081】

本例の場合、A/D変換回路53はアレイ基板2上には形成しない。アレイ基板2上の回路は、シリコンウェハ上に形成される回路に比べてトランジスタの特性が劣るため、誤差が大きくなるからである。アレイ基板2上のアンプ52の出力をソースドライバ（LSI10）内に設けられたA/D変換回路53でデジタル化する方が、アレイ基板2上でデジタル化する場合より精度の点で有利となる。ソースドライバでは複雑な照度計算をしない方が良い。ソースドライバで複雑な計算をためには、ソースドライバにある程度ロジック回路を形成しなければならず、結果的にソースドライバの面積が大きくなり、液晶表示セルの下辺額縁面積が増大してしまう。CPU111はシステム内で最も微細なプロセスが用いられるため、複雑な照度計算をさせてもセット外形への影響が小さい。なお、CPU111は温度センサを有してもよい（補正に利用することができる）。

30

【0082】

以上、液晶表示装置を例として説明したが、本発明は有機ELディスプレイ等の発光型の表示装置でも有効である。外光の照度を検出して有機EL素子の発光輝度を制御することは、暗所での低消費電力化や、明所での視認性改善に有効である。

40

【図面の簡単な説明】

【0083】

【図1】本発明を適用した液晶表示装置の一例を模式的に示す概略断面図である。

【図2】本発明を適用した液晶表示装置の一例を模式的に示す概略平面図である。

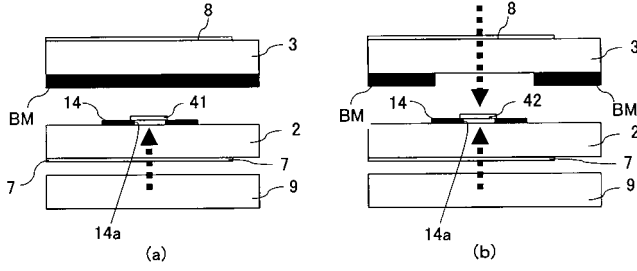
【図3】光センサの設置部分を拡大して示す概略断面図である。

【図4】(a)はn-チャンネル薄膜トランジスタの概略断面図、(b)はp-チャンネル薄膜トランジスタの概略断面図、(c)はPINダイオード（光センサ）の概略断面図である。

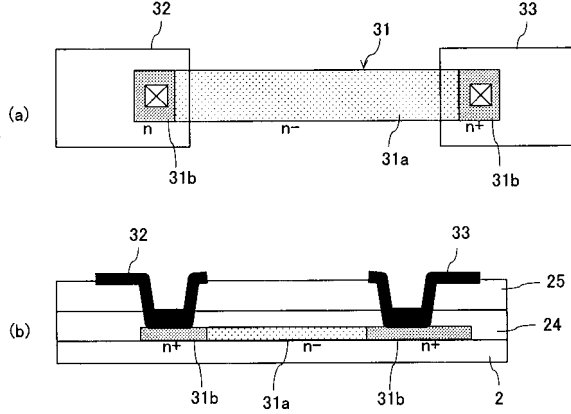
50

- 【図5】光センサ回路の一例を示す回路図である。
- 【図6】光センサの回路図である。
- 【図7】光センサにおいて、キャパシタ素子の電圧（アンプ出力）が経時的に変化する様子を示す図である。
- 【図8】A/D変換回路の一例を示す回路図であり、(a)は $V_s > V_{tp}$ である場合、(b)は $V_s < V_{tp}$ である場合を示す。
- 【図9】フィルタリング手段の回路構成の一例を示す図である。
- 【図10】2つの光センサを有する場合の回路ブロック図である。
- 【図11】図10に示す回路ブロックの回路詳細図である。
- 【図12】図11に示す回路における具体的な駆動タイミングである。 10
- 【図13】図10に示す回路にフィルタリング手段を追加した場合の回路構成の一例を示す図である。
- 【図14】図10に示す回路にフィルタリング手段を追加した場合の回路構成の他の例を示す図である。
- 【図15】光センサの設置部分を拡大して示す概略断面図であり、(a)はバックライト照度計測用光センサの設置状態を示し、(b)は全照度計測用光センサの設置状態を示す。
- 【図16】ポリシリコンの抵抗値の温度依存性を示す特性図である。
- 【図17】抵抗素子の構成例を示すものであり、(a)は概略平面図、(b)は概略断面図である。 20
- 【図18】温度センサ回路の一例を示す回路図である。
- 【図19】温度センサの回路図である。
- 【図20】光センサに流れる電流の温度依存性を示す特性図である。
- 【図21】温度センサの抵抗値（相対値）の温度依存性を示す特性図である。
- 【図22】感度の異なる複数の光センサを設けた場合のセンサ回路の一例を示す回路図である。
- 【図23】感度の異なる複数の光センサを設けた場合の各光センサにおけるアンプ出力の経時変化の様子を示す図である。
- 【図24】複数の光センサの出力を取り出す場合のタイムシーケンスの一例を示す図である。 30
- 【図25】複数の光センサの出力を取り出す場合のレイ基板上に設けられる回路の一例を示す図である。
- 【図26】光センサの局所的なばらつきを平滑化するための構成例を示す図である。
- 【図27】光センサの局所的なばらつきを平滑化するための構成における各光センサの回路図である。
- 【図28】光センサの局所的なばらつきが平滑化される様子を示す図である。
- 【図29】種々のカラーフィルタを設けた複数の光センサを有するセンサ回路の一例を示す回路図である。
- 【図30】狭額縁化と高精度な調光を両立するのに適した表示装置の概略構成を示す平面図である。 40
- 【図31】狭額縁化と高精度な調光を両立するのに適したシステム構成を示す図である。
- 【符号の説明】
- 【0084】
- 1 液晶表示装置、2 レイ基板、3 対向基板、4 液晶層、11 開口部、12 光センサ、4, 15 遮光層、31 抵抗体、31a n^- 領域、31b n^+ 領域、32, 33 電極、41 バックライト照度計測用光センサ、42 全照度計測用光センサ、71 トリガ切替え回路、72, 82A ラッチA、73, 82B ラッチB、74, 83 カウンタ、75, 85 加算回路、76, 86 上位ビットを出力する回路、82 ラッチ

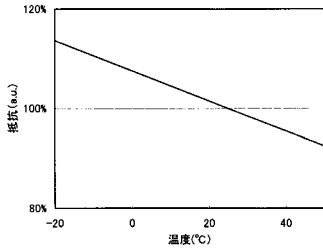
【図15】



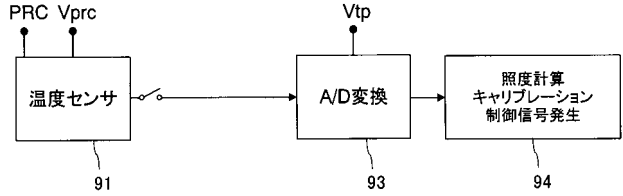
【図17】



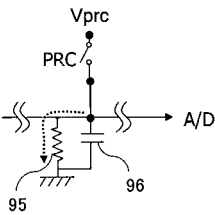
【図16】



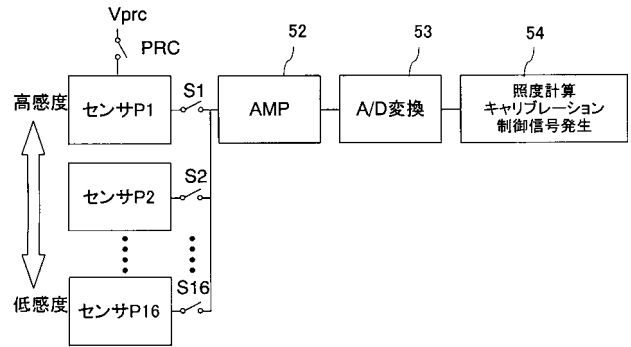
【図18】



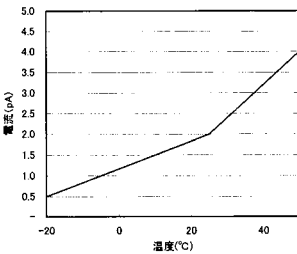
【図19】



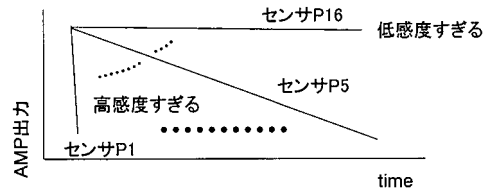
【図22】



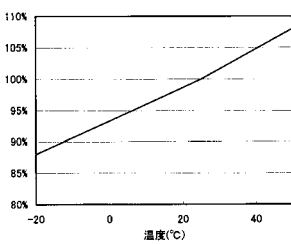
【図20】



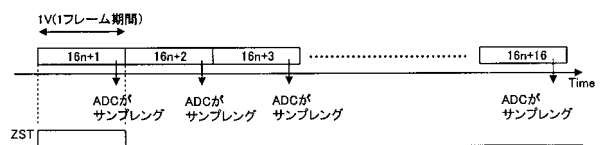
【図23】



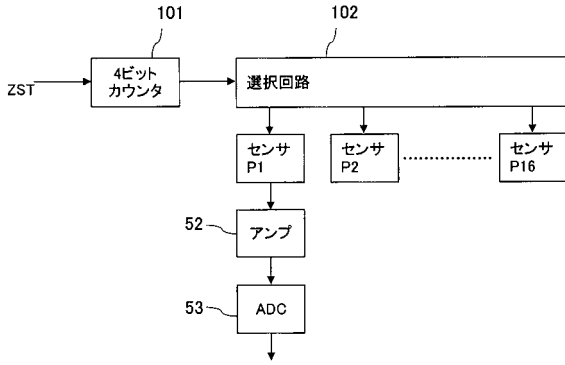
【図21】



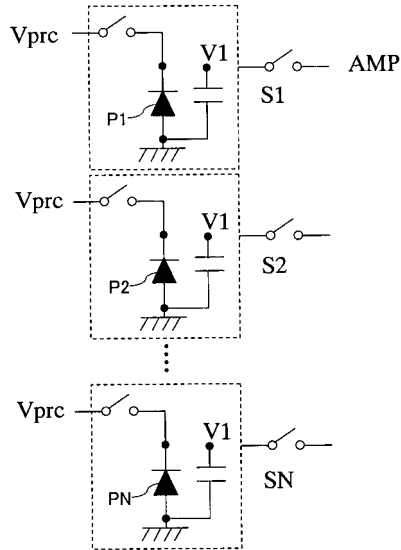
【図24】



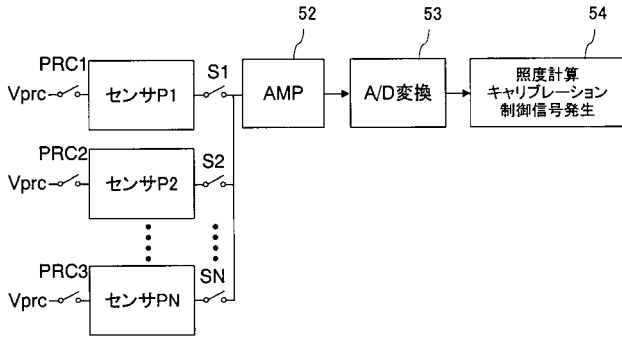
【図 2 5】



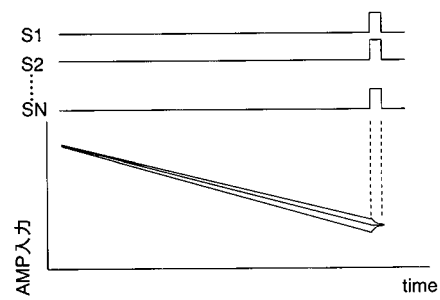
【図 2 7】



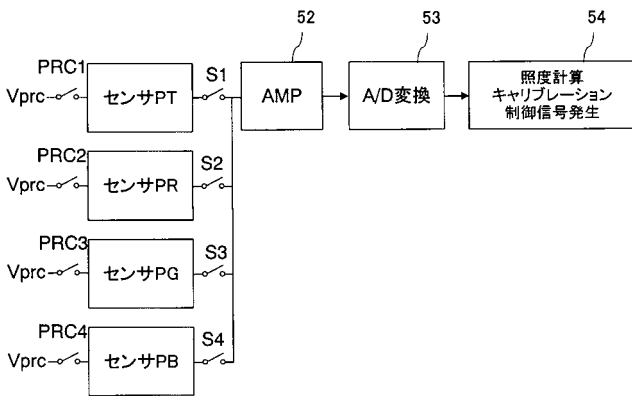
【図 2 6】



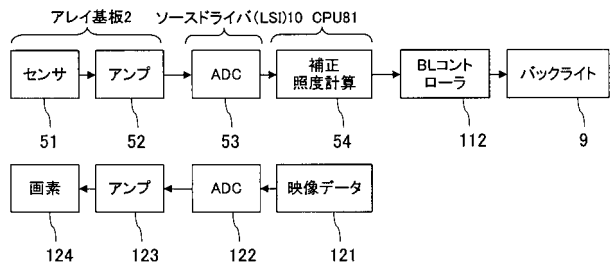
【図 2 8】



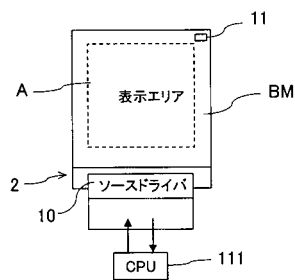
【図 2 9】



【図 3 1】



【図 3 0】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 1 1 A
	G 0 9 G 3/34	J
	H 0 5 B 37/02	D

(72)発明者 中村 弘喜

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H093 NA80 NC26 NC27 NC42 NC49 NC52 NC55 NC62 NC90 ND09
3K073 AA12 AA27 AA43 AA53 BA28 CE04 CJ17 CJ24
5C006 AF63 AF69 AF78 BF04 BF22 BF25 BF28 BF39 BF50 EA01
EC02 FA47 FA54
5C080 AA10 BB05 DD03 DD26 JJ02 JJ03 JJ04 JJ05 JJ06