



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2017년10월27일  
 (11) 등록번호 10-1791288  
 (24) 등록일자 2017년10월23일

(51) 국제특허분류(Int. Cl.)  
 H02M 7/483 (2007.01) H02M 7/42 (2006.01)  
 H02M 7/44 (2006.01) H02M 7/48 (2007.01)  
 (21) 출원번호 10-2013-0064391  
 (22) 출원일자 2013년06월05일  
 심사청구일자 2016년01월05일  
 (65) 공개번호 10-2014-0142825  
 (43) 공개일자 2014년12월15일  
 (56) 선행기술조사문헌  
 W02012025978 A1\*

(73) 특허권자  
**엘에스산전 주식회사**  
 경기도 안양시 동안구 엘에스로 127 (호계동)  
 (72) 발명자  
**유안노**  
 서울 강서구 강서로45다길 30-27, 108동 708호 (화곡동, 초록아파트)  
 (74) 대리인  
**정종욱, 조현동, 진천웅**

(뒷면에 계속)

전체 청구항 수 : 총 12 항

심사관 : 최창락

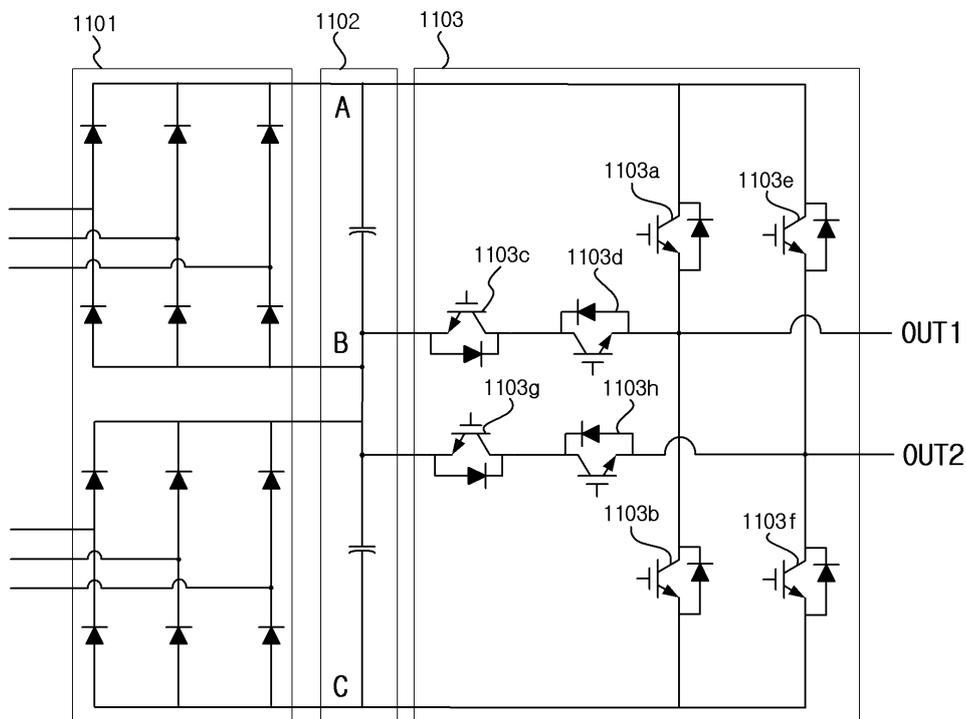
(54) 발명의 명칭 **멀티 레벨 인버터**

**(57) 요약**

본 발명은 도통 손실을 감소시켜 효율 증대에 적당하도록 한 구조를 가진 멀티 레벨 고압 인버터를 제공한다. 이를 위해, 본 발명은 3상의 제1 위상전압을 입력받아 정류한 제1 정류전압과 3상의 제2 위상전압을 입력받아 정류한 제2 정류전압을 제공하는 정류부; 상기 정류부에서 정류된 제1 정류전압과 제2 정류전압을 입력받아 서로 다

(뒷면에 계속)

**대표도** - 도11



른 제1 내지 제3 노드로 각각 다른 레벨의 전압으로 제공하기 위한 평활부; 상기 평활부에서 제공되는 3가지 레벨의 전압을 전달하기 위해 다수의 스위치부를 구비한 인버터부를 구비하며, 상기 인버터부는 상기 제1 노드와 제1 출력단 사이에 구비되는 제1 스위치부와, 상기 제2 노드와 상기 제1 출력단 사이에 구비되는 제2 스위치부와, 상기 제3 노드와 상기 제1 출력단 사이에 구비되는 제3 스위치부와, 상기 제1 노드와 제2 출력단 사이에 구비되는 제4 스위치부와, 상기 제2 노드와 상기 제2 출력단 사이에 구비되는 제5 스위치부와, 상기 제3 노드와 상기 제2 출력단 사이에 구비되는 제6 스위치부를 구비하는 멀티레벨 인버터를 제공한다.

(56) 선행기술조사문헌

JP2007221987 A\*

US20090045782 A1\*

US20110116293 A1\*

US20090237962 A1\*

\*는 심사관에 의하여 인용된 문헌

## 명세서

### 청구범위

#### 청구항 1

3상의 제1 위상전압을 입력받아 정류한 제1 정류전압과 3상의 제2 위상전압을 입력받아 정류한 제2 정류전압을 제공하는 정류부;

상기 정류부에서 정류된 제1 정류전압과 제2 정류전압을 입력받아 서로 다른 제1 내지 제3 노드로 각각 다른 레벨의 전압으로 제공하기 위한 평활부; 및

상기 평활부에서 제공되는 3가지 레벨의 전압을 전달하기 위해 다수의 스위치부를 구비한 인버터부를 구비하며,

상기 인버터부는

상기 제1 노드와 제1 출력단 사이에 구비되는 제1 스위치부와, 상기 제2 노드와 상기 제1 출력단 사이에 구비되는 제2 스위치부와, 상기 제3 노드와 상기 제1 출력단 사이에 구비되는 제3 스위치부와,

상기 제1 노드와 제2 출력단 사이에 구비되는 제4 스위치부와, 상기 제2 노드와 상기 제2 출력단 사이에 구비되는 제5 스위치부와, 상기 제3 노드와 상기 제2 출력단 사이에 구비되는 제6 스위치부를 구비하고,

상기 제2 스위치부는 제2-1 스위치부 및 제2-2 스위치부를 포함하며,

상기 제1 스위치부, 상기 제2 스위치부 및 상기 제3 스위치부가 제1 레그를 구성하고, 상기 제4 스위치부, 상기 제5 스위치부 및 상기 제6 스위치부가 제2 레그를 구성하며, 상기 제1 레그와 상기 제2 레그 사이의 전위 차로 출력 전압을 합성하고,

상기 제1 스위치부와 상기 제2-1 스위치부는 동시에 켜지지 않으며, 상기 제2-2 스위치부 및 상기 제3 스위치부는 동시에 켜지지 않고, 서로 독립적으로 요구되는 출력 극 전압이 양인 경우에는 상기 제1 스위치부와 상기 제2-1 스위치부가 동작하고, 출력 극 전압 지령이 음인 경우에는 제2-2 스위치부 및 제3 스위치부가 동작하는 멀티레벨 인버터.

#### 청구항 2

제 1 항에 있어서,

상기 제1 내지 제6 스위치부는 전력용 반도체와 다이오드를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

#### 청구항 3

제 1 항에 있어서,

상기 제2 스위치부는

상기 제2 노드에서 상기 제1 출력단으로 전류의 방향성을 가지는 제1 다이오드;

상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반도체;

상기 제1 다이오드와 전류 역방향성을 가지며, 상기 제1 다이오드와 직렬연결된 제2 다이오드; 및

상기 제1 전력용 반도체와 전류 역방향성을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

#### 청구항 4

제 1 항에 있어서,

상기 제1 스위치부는

상기 제1 출력단에서 상기 제1 노드로 전류의 방향성을 가지는 제1 다이오드; 및

상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반도체를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

#### 청구항 5

제 4 항에 있어서,

상기 제3 스위치부는

상기 제3 노드에서 상기 제1 출력단으로 전류의 방향성을 가지는 제2 다이오드; 및

상기 제2 다이오드와 역방향성의 전류흐름을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

#### 청구항 6

제 1 항에 있어서,

상기 제5 스위치부는

상기 제2 노드에서 상기 제2 출력단으로 전류의 방향성을 가지는 제1 다이오드;

상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반도체;

상기 제1 다이오드와 전류 역방향성을 가지며, 상기 제1 다이오드와 직렬연결된 제2 다이오드; 및

상기 제1 전력용 반도체와 전류 역방향성을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

#### 청구항 7

제 1 항에 있어서,

상기 제4 스위치부는

상기 제2 출력단에서 상기 제1 노드로 전류의 방향성을 가지는 제1 다이오드; 및

상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반도체를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

#### 청구항 8

제 7 항에 있어서,

상기 제6 스위치부는

상기 제3 노드에서 상기 제2 출력단으로 전류의 방향성을 가지는 제2 다이오드; 및

상기 제2 다이오드와 역방향성의 전류흐름을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

**청구항 9**

제 1 항에 있어서,

상기 평활부는

직렬연결된 제1 및 제2 캐패시터를 구비하여,

상기 제1 캐패시터는 상기 제1 정류전압을 일측과 타측을 통해 인가받고, 상기 제2 캐패시터는 상기 제2 정류전압을 일측과 타측을 통해 인가받으며, 상기 제1 및 제2 캐패시터의 일측과 공통노드 및 타측노드가 각각 상기 제1 내지 제3 노드인 것을 특징으로 하는 멀티레벨 인버터.

**청구항 10**

제 9 항에 있어서,

상기 정류부는

상기 제1 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제1 위상전압의 제1 상 전압을 제공받는 제1 및 제2 다이오드;

상기 제1 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제1 위상전압의 제2 상 전압을 제공받는 제3 및 제4 다이오드;

상기 제1 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제1 위상전압의 제3상 전압을 제공받는 제5 및 제6 다이오드;

상기 제2 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제2 위상전압의 제1 상 전압을 제공받는 제7 및 제8 다이오드;

상기 제2 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제2 위상전압의 제2 상 전압을 제공받는 제9 및 제10 다이오드; 및

상기 제2 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제2 위상전압의 제3 상 전압을 제공받는 제11 및 제12 다이오드를 구비하는 것을 특징으로 하는 멀티레벨 인버터.

**청구항 11**

제 1 항에 있어서,

상기 평활부는

직렬 연결된 제1 내지 제4 캐패시터를 구비하여, 상기 제1 및 제2 캐패시터의 일측과 타측이 각각 상기 제1 및 제2 노드이며, 상기 제4 캐패시터의 타측이 상기 제3 노드이며, 상기 제1 캐패시터 및 제2 캐패시터의 일측과 타측을 통해 상기 제1 정류전압을 제공하고, 상기 제3 캐패시터 및 제4 캐패시터를 일측과 타측을 통해 상기 제2 정류전압을 제공하는 것을 특징으로 하는 멀티레벨 인버터.

**청구항 12**

제 1 항에 있어서,

상기 정류부, 상기 평활부, 및 상기 인버터부를 구비한 단위전력셀을 다수 구비하며, 3상의 위상전압을 입력받아 상기 단위전력셀에 예정된 위상을 가지는 전원신호를 제공하는 위상치환변압기를 구비하는 멀티레벨 인버터.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 인버터에 관한 것으로, 보다 자세한 것은 고압의 멀티 레벨(multi-level) 인버터에 관한 것이다.

**배경 기술**

[0002] 멀티 레벨 고압 인버터(multi-level medium-voltage inverter)는 입력 선간 전압 실효치가 600V 이상의 입력 전원을 갖는 인버터로 출력 상 전압(output phase voltage)은 여러 단계를 갖는다. 고압 인버터는 일반적으로 수 백 kW ~ 수 십 MW의 용량을 갖는 대용량의 전동기를 구동하는데 사용되고 있으며, 팬(fan), 펌프(pump), 압축기(compressor), 견인(traction), 승강(hoist), 컨베이어(conveyor)와 같은 분야에서 주로 사용된다.

[0003] 통상의 전압형 고압 인버터는 직렬 연결형 H-브릿지 인버터(Cascaded H-bridge inverter)를 사용하거나 이를 변형한 직렬 연결형 NPC 인버터(Cascaded Neutral Point Clamped inverter)를 이용한다. 최근 사용되기 시작한 직렬 연결형 NPC 인버터는 기존의 직렬 연결형 H-브릿지 인버터와 비교하여 그 부피가 작다는 점이 크게 부각되고 있다.

[0004] 다양한 분야에서 인버터가 적용되는 멀티 레벨 고압 인버터의 경우 더 작은 소자로 구성되고, 보다 더 높은 효율성을 가지기를 요구된다.

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명은 도통 손실(conduction loss)를 감소시켜 효율 증대에 적당하도록 한 구조를 가진 멀티 레벨 고압 인버터를 제공한다.

**과제의 해결 수단**

[0006] 본 발명은 3상의 제1 위상전압을 입력받아 정류한 제1 정류전압과 3상의 제2 위상전압을 입력받아 정류한 제2 정류전압을 제공하는 정류부; 상기 정류부에서 정류된 제1 정류전압과 제2 정류전압을 입력받아 서로 다른 제1 내지 제3 노드로 각각 다른 레벨의 전압으로 제공하기 위한 평활부; 상기 평활부에서 제공되는 3가지 레벨의 전압을 전달하기 위해 다수의 스위치부를 구비한 인버터부를 구비하며, 상기 인버터부는 상기 제1 노드와 제1 출력단 사이에 구비되는 제1 스위치부와, 상기 제2 노드와 상기 제1 출력단 사이에 구비되는 제2 스위치부와, 상기 제3 노드와 상기 제1 출력단 사이에 구비되는 제3 스위치부와, 상기 제1 노드와 제2 출력단 사이에 구비되는 제4 스위치부와, 상기 제2 노드와 상기 제2 출력단 사이에 구비되는 제5 스위치부와, 상기 제3 노드와 상기 제2 출력단 사이에 구비되는 제6 스위치부를 구비하는 멀티레벨 인버터를 제공한다.

[0007] 또한, 상기 제1 내지 제6 스위치부는 전력용 반도체와 다이오드를 구비하는 것을 특징으로 한다.

[0008] 또한, 상기 제2 스위치부는 상기 제2 노드에서 상기 제1 출력단으로 전류의 방향성을 가지는 제1 다이오드; 상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반도체; 상기 제1 다이오드와 전류 역방향성을 가지며, 상기 제1 다이오드와 직렬연결된 제2 다이오드; 및 상기 제1 전력용 반도체와 전류 역방향성을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 한다.

[0009] 또한, 상기 제1 스위치부는 상기 제1 출력단에서 상기 제1 노드로 전류의 방향성을 가지는 제1 다이오드; 및 상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반도체를 구비하는 것을 특징으로 한다.

[0010] 또한, 상기 제3 스위치부는 상기 제3 노드에서 상기 제1 출력단으로 전류의 방향성을 가지는 제2 다이오드; 및 상기 제2 다이오드와 역방향성의 전류흐름을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 한다.

[0011] 또한, 상기 제5 스위치부는 상기 제2 노드에서 상기 제2 출력단으로 전류의 방향성을 가지는 제1 다이오드; 상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반

도체; 상기 제1 다이오드와 전류 역방향성을 가지며, 상기 제1 다이오드와 직렬연결된 제2 다이오드; 및상기 제1 전력용 반도체와 전류 역방향성을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 한다.

[0012] 또한, 상기 제4 스위치부는 상기 제2 출력단에서 상기 제1 노드로 전류의 방향성을 가지는 제1 다이오드; 및 상기 제1 다이오드와 역방향성의 전류흐름을 가지며 상기 제1 다이오드의 일측과 타측을 연결하는 제1 전력용 반도체를 구비하는 것을 특징으로 한다.

[0013] 또한, 상기 제6 스위치부는 상기 제3 노드에서 상기 제2 출력단으로 전류의 방향성을 가지는 제2 다이오드; 및 상기 제2 다이오드와 역방향성의 전류흐름을 가지며 상기 제2 다이오드의 일측과 타측을 연결하는 제2 전력용 반도체를 구비하는 것을 특징으로 한다.

[0014] 또한, 상기 평활부는 직렬연결된 제1 및 제2 캐패시터를 구비하여, 상기 제1 캐패시터는 상기 제1 정류전압을 일측과 타측을 통해 인가받고, 상기 제2 캐패시터는 상기 제2 정류전압을 일측과 타측을 통해 인가받으며, 상기 제1 및 제2 캐패시터의 일측과 공통노드 및 타측노드가 각각 상기 제1 내지 제3 노드인 것을 특징으로 한다.

[0015] 또한, 상기 정류부는 상기 제1 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제1 위상전압의 제1 상 전압을 제공받는 제1 및 제2 다이오드; 상기 제1 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제1 위상전압의 제2 상 전압을 제공받는 제3 및 제4 다이오드; 상기 제1 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제1 위상전압의 제3상 전압을 제공받는 제5 및 제6 다이오드; 상기 제2 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제2 위상전압의 제1 상 전압을 제공받는 제7 및 제8 다이오드; 상기 제2 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제2 위상전압의 제2 상 전압을 제공받는 제9 및 제10 다이오드; 및 상기 제2 캐패시터의 일측과 타측을 연결하며, 공통노드로 상기 제2 위상전압의 제3 상 전압을 제공받는 제11 및 제12 다이오드를 구비한다.

[0016] 또한, 상기 평활부는 직렬 연결된 제1 내지 제4 캐패시터를 구비하여, 상기 제1 및 제2 캐패시터의 일측과 타측이 각각 상기 제1 및 제2 노드이며, 상기 제4 캐패시터의 타측이 상기 제3 노드이며, 상기 제1 캐패시터 및 제2 캐패시터의 일측과 타측을 통해 상기 제1 정류전압을 제공하고, 상기 제3 캐패시터 및 제4 캐패시터를 일측과 타측을 통해 상기 제2 정류전압을 제공한다.

[0017] 또한, 본 발명은 상기 정류부, 상기 평활부, 및 상기 인버터부를 구비한 단위전력셀을 다수 구비하며, 3상의 위상전압을 입력받아 상기 단위전력셀에 예정된 위상을 가지는 전원신호를 제공하는 위상치환변압기를 구비하는 멀티레벨 인버터를 제공한다.

**발명의 효과**

[0018] 본 발명의 새로운 고압 인버터는 새로운 형태의 멀티레벨 인버터를 사용하는 방식으로 직렬 연결형 NPC 인버터에 비교하여 전력 반도체 소자 수가 작고, 도통 손실이 작기 때문에 기존의 멀티레벨 고압 인버터에 비해서 효율이 증대되고, 가격과 부피를 절감할 수 있다.

**도면의 간단한 설명**

[0019] 도1은 본 발명을 설명하기 위한 것으로, 인버터를 포함하는 전력 변환 회로를 나타내는 블럭도.

도2는 도1에 도시된 각 단위 전력 셀의 구조를 나타낸 블럭도.

도3은 또 다른 인버터를 포함하는 전력 변환 회로를 나타내는 블럭도.

도4는 도2에 도시된 각 단위 전력 셀의 구조를 나타낸 블럭도.

도5 내지 도10은 도1과 도2에 도시된 인버터부의 동작을 나타내는 회로도.

도11은 본 발명의 제1 실시예에 따른 단위전력셀을 나타내는 회로도.

도12는 본 발명의 제2 실시예에 따른 단위전력셀을 나타내는 회로도.

도13과 도14는 각각 단위 전력 셀을 3개와 5개씩 이용하여 전력 변환 회로를 구현한 블럭도.

도15 내지 도20은 도11과 도12에 도시된 인버터부의 동작을 나타내는 회로도.

**발명을 실시하기 위한 구체적인 내용**

- [0020] 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부된 도면을 참조하여 설명하기로 한다.
- [0021] 도1은 본 발명을 설명하기 위한 것으로, 인버터를 포함하는 전력 변환 회로를 나타내는 블럭도이다.
- [0022] 도1을 참조하여 살펴보면, 위상 치환 변압기(phase shift transformer)와 멀티레벨 고압 인버터를 포함하는 전력 변환 회로(101)는 입력 3상 전원(102), 3상 전동기(103), 위상치환변압기(104), 단위 전력셀(105a~105f)를 포함한다.
- [0023] 입력 3상 전원(102)는 선간 전압(line-to-line voltage) 실효치(root mean square)가 600V 이상인 전압이 공급되고 있는 것을 의미한다. 3상 전동기(103)는 전력 변환 회로의 부하(load)이다. 위상치환변압기(104)의 1차 측 권선(primary winding)은 3상 와이 결선의 형태를 가지고 있으며, 2차 측(secondary winding)은 1차 측 권선 대비 -15도, 0도, 15도, 30도의 위상 차를 갖는 권선이 각 3개씩 총 12개로 구성된다. 2차 측 권선의 구조는 단위 전력셀(105a~105f)의 전력셀 수에 따라 결정된다.
- [0024] 단위 전력셀(105a~105f)의 각 단위 셀의 출력 전압은 5레벨(5-level)이다. 부하로 동작하는 전동기 각 상당 2개의 단위 전력 셀로 구성되어 있으며, 필요에 따라 단위 전력 셀의 수는 확장은 가능하다. 단위 전력셀(105a와 105b)의 출력은 직렬로 연결되어 부하 3상 전동기의 a상 전압을 출력하고, 단위 전력셀(105c와 105d)는 b상 전압을, 단위 전력셀(105e와 105f)는 c상 전압을 출력한다. 단위 전력셀(105a, 105c, 105e)은 위상치환변압기(104)의 출력 중 -15도와 0도의 위상을 갖는 출력과 연결되고, 단위 전력셀(105b, 105d, 105f)은 위상치환변압기(104)의 출력 중 15도와 30도의 위상을 갖는 출력과 연결된다.
- [0025] 도2는 도1에 도시된 각 단위 전력 셀의 구조를 나타낸 블럭도이다.
- [0026] 도2를 참조하여 살펴보면, 단위 전력셀은 다이오드 정류부(201), 캐패시터(202), 출력 전압을 합성하는 인버터부(203)를 구비한다. 다이오드 정류부(201)는 두 개의 3상 전원 입력을 받으며, 입력 전원은 도1에 도시된 위상치환변압기(104)의 출력전압이다. 다이오드 정류부(201)의 출력은 직렬 연결(series-connected)된 직류 단 캐패시터(DC-link capacitor)로 전달되며, 두 개의 직류 단 캐패시터는 각 각 동일한 캐패시턴스(capacitance)를 가진다. 인버터부(203)는 출력 전압을 합성하기 위한 것으로, 출력 선간 전압이 5레벨이 된다.
- [0027] 도3은 또 다른 인버터를 포함하는 전력 변환 회로를 나타내는 블럭도이다.
- [0028] 도3을 참조하여 살펴보면, 전력 변환 회로는 입력 3상 전원(302), 3상 전동기(303), 위상치환변압기(304), 단위 전력셀(305a~305c)를 포함한다.
- [0029] 입력 3상 전원(302)는 선간 전압(line-to-line voltage) 실효치(root mean square)가 600V 이상인 전압이 공급되고 있는 것을 의미한다. 3상 전동기(303)는 전력 변환 회로의 부하(load)이다. 위상치환변압기(304)의 1차 측 권선(primary winding)은 3상 와이 결선의 형태를 가지고 있으며, 2차 측(secondary winding)은 1차 측 권선 대비 -15도, 0도, 15도, 30도의 위상 차를 갖는 권선이 각 3개씩 총 12개로 구성된다. 2차 측 권선의 구조는 단위 전력셀(305a~305c)의 전력셀 수에 따라 결정된다. 단위 전력셀(305a~305c)는 5레벨의 출력 전압을 합성할 수 있으며, 단위 전력셀(305a)는 부하 전동기(303)의 a상 전압을 출력하고, 단위 전력셀(305b)는 b상 전압을 출력하며, 단위 전력셀(305c)는 c상 전압을 출력한다.
- [0030] 도4는 도3에 도시된 단위 전력셀의 내부 회로도이다. 다이오드 정류부(401), 캐패시터(402), 출력 전압을 합성하는 인버터부(403)를 구비한다. 도4의 경우에는 입력단 입력 단 다이오드 정류부(401)가 4개로 구성되며, 인버터부(403)의 동작은 도2와 실질적으로 같다. 단, 도2와 도4의 단위 전력 셀은 요구되는 출력에 따라 단위 전력 셀에 사용되는 전력 소자의 정격 전압(rated voltage)과 정격 전류(rated current)의 값이 달라질 수 있다. 단위 전력셀의 출력전압은 5레벨까지 나타난다.
- [0031] 도5 내지 도10은 도1과 도2에 도시된 인버터부의 동작을 나타내는 회로도이다. 계속해서 도1 내지 도10을 참조하여 인버터 부의 동작에 대해서 설명한다. 특히 도1 및 도2에 도시된 인버터부의 동작을 중심으로 설명한다.
- [0032] 도2에 도시된 인버터부(203)의 한 레그(leg)는 4개의 스위치부(203a, 203b, 203c, 203d)가 직렬 연결되어 있

며, 스위치부의 동작에 따라 출력 전압이 정의된다.

- [0033] 스위치부(203a와 203c)의 동작은 서로 상보적(complimentary)하며, 스위치부(203b와 203d)의 스위칭 동작 역시 서로 상보적이다. 따라서, 직렬 연결되어 있는 직류 단 캐패시터(202)의 전압이 각각 E라고 정의할 때, 스위치부(203a, 203b)가 켜져 있을 경우, 스위치부(203c와 203d)는 꺼지게 되고, 이때 출력되는 극 전압(pole voltage)는 E가 된다. 또한, 스위치부(203a와 203c)가 켜져 있으면 스위치부(203b, 203d)는 꺼지게 되며 이 경우 출력 극 전압은 0이 된다. 마찬가지로, 스위치부(203a, 203b)가 켜져 있는 상태에서는 스위치부(203c와 203d)는 꺼지게 되고, 이 경우 출력 극 전압은 -E가 출력된다.
- [0034] 이와 같이 정의되는 출력 극 전압을 이용하면 각 단위 셀의 출력 선간 전압은 2E, E, 0, -E, -2E의 5단계를 갖게 된다. 각 셀의 출력 선간 전압이 5레벨로 정의됨에 의해, 도3의 단위 전력 셀(305a과 305b)가 합성할 수 있는 전압은 4E, 3E, 2E, E, 0, -E, -2E, -3E, -4E의 9단계를 갖게 되고, 부하 전동기(303)의 출력 선간 전압은 8E, 7E, 6E, 5E, 4E, 3E, 2E, E, 0, -E, -2E, -3E, -4E, -5E, -6E, -7E, -8E의 17레벨을 가질 수 있다.
- [0035] 출력 극 전압이 E, 0, -E로 결정되었을 때 전류의 방향에 따른 전력 반도체의 도통(conduction) 상태는 도5 내지 도10에 도시된 바와 같다.
- [0036] 도5는 출력 극 전압이 0이고, 출력 전류가 양(positive)일 때, 도6은 출력 극 전압이 E이고, 출력 전류가 양인 경우이며, 도7는 출력 극 전압이 -E이고, 출력 전류가 양일 때 도통이 되는 스위치부를 표시한 것이다. 도5에서는 다이오드 1개, 스위치부 1개가, 도6에서는 스위치부 2개, 도7에서는 다이오드 2개가 도통이 된다.
- [0037] 도8는 출력 극 전압이 0이고, 출력 전류가 음(negative)일 때, 도9는 출력 극 전압이 E이고, 출력 전류가 음인 경우이며, 도10는 출력 극 전압이 -E이고, 출력 전류가 음일 때 도통이 되는 스위치부를 표시한 것이다. 도8에서는 다이오드 1개, 스위치부 1개가, 도9에서는 다이오드 2개, 도10에서는 스위치부 2개가 도통이 된다.
- [0038] 도5부터 도10도까지 살펴본 결과 항상 2개의 전력 반도체(power semi-conductor)가 도통이 되는 것을 확인할 수 있다. 도1 내지 도10을 통해 살펴본 직렬 연결형 NPC 인버터(Cascaded Neutral Point Clamped inverter)는 직렬 연결형 H-브릿지 인버터(Cascaded H-bridge inverter)에 비해서 부피가 작다는 장점을 갖지만, 전압 합성에 있어서 항상 2개의 전력 반도체를 도통시켜야 하기 때문에 효율 증대가 어렵고 이에 따라서 방열 장치가 상대적으로 커야 하는 단점이 있다.
- [0039] 본 발명은 직렬 연결형 NPC 인버터와 동일한 성능을 가지면서 필요한 전력 반도체 소자를 줄이고, 도통 손실을 저감시킬 수 있는 직렬 연결형 T-type NPC 인버터(Cascaded T-type Neutral Point Clamped inverter)를 제안한다. 본 발명에 의한 직렬 연결형 T-type NPC 인버터는 변경된 인버터 부의 구조로 인하여 평균적으로 도통이 되는 전력 반도체 소자의 수를 줄이고, 방열 설계를 용이하게 하여 도통 손실율을 줄일 수 있다. 그로 인해 시스템의 부피 및 가격을 저감시킬 수 있다. 본 발명에서 제안된 단위전력셀은 도1과 도3의 시스템에 적용이 가능하다.
- [0040] 도11은 본 발명의 제1 실시예에 따른 단위 전력셀의 회로도를 나타낸다.
- [0041] 도11에 도시된 바와 같이, 단위전력셀은 정류부(1101), 평활부(1102), 인버터부(1103)를 포함한다. 정류부(1101)는 제공되는 AC 전압을 정류하기 위한 것이다. 평활부(1102)는 캐패시터를 구비하여, 정류부(1101)에서 정류된 전압을 서로 다른 제1 내지 제3 노드(A,B,C)로 다른 레벨의 전압으로 제공하기 위한 것이다. 인버터부(1103)는 평활부(1102)에서 제공되는 3가지 레벨의 전압을 전달하기 위해 다수의 스위치부(1103a ~ 1103h)를 구비한다. 인버터부(1103)는 제1 노드(A)와 제1 출력단(OUT1) 사이에 구비되는 제1 스위치부(1103a)와, 제2 노드(B)와 제1 출력단(OUT1) 사이에 구비되는 제2 스위치부(1103b)와, 제3 노드(C)와 제1 출력단(OUT1) 사이에 구비되는 제3 스위치부(1103c)와, 제1 노드(A)와 제2 출력단(OUT2) 사이에 구비되는 제4 스위치부(1103d)와, 제2 노드(B)와 제2 출력단(OUT2) 사이에 구비되는 제5 스위치부(1103e)와, 제3 노드(C)와 제2 출력단(OUT2) 사이에 구비되는 제6 스위치부(1103f)를 구비한다. 하나의 스위치부는 다이오드와 전력용 반도체가 서로 역방향의 전류방향을 가지며 구비된다. 여기서 전력용 반도체는 IGBT 또는 Power MOSFET를 포함한다.
- [0042] 평활부(1102)에 구비된 캐패시터는 정류부(1101)에 연결되어 있으며 정류부(1101)의 출력단에 직/병렬로 캐패시터가 추가로 더 연결되어 구성될 수 있다. 인버터부(1103)는 단상 T-type NPC 인버터(single phase T-type Neutral Point Clamped Inverter)이다. 스위치부(1103a, 1103b, 1103c, 1103d)가 하나의 레그(leg)를 구성하고, 스위치부(1103e, 1103f, 1103g, 1103h)가 또 하나의 레그를 구성하여 두 레그 사이의 전위 차로 출력 전압을 합성(synthesize)한다.

- [0043] 도12는 본 발명의 제2 실시예에 따른 단위 전력셀의 회로도이다.
- [0044] 도12에 도시된 바와 같이, 제2 실시예에 따른 단위 전력셀은 정류부(1201), 평활부(1202) 및 인버터부(1203)를 구비한다. 제2 실시예에 따른 단위 전력셀의 인버터부(1203)는 제1 실시예에 따른 단위 전력셀의 인버터부(1103)와 같은 구성으로 구현되며, 정류부(1201)가 다르게 구성되어 있다.
- [0045] 본 발명의 실시예에서 제시하는 직렬 연결형 T-type NPC 인버터의 구성은 도1 및 도3에 설명한 것과 같은 동작 원리를 가지고 있으며, 전동기 한 상 당 단위 전력 셀을 3개 이상으로 구성할 경우, 도1의 위상치환변압기(104)와 도3도의 위상치환변압기(304)의 2차 단(secondary winding)의 위상 각과 출력 단 수를 이에 적절하게 변경하여야 한다.
- [0046] 도13과 도14는 각각 단위 전력 셀을 3개와 5개씩 이용하여 전력 변환 회로를 구현한 블럭도이다.
- [0047] 도13을 참조하여 살펴보면, 전력 변환 회로는 멀티레벨 인버터(1301), 3상 전압공급부(1302), 3상 전동기(1303)를 포함한다. 3상 전압공급부(1302)는 입력 선간 전압 실효치가 600V 이상인 전압을 제공한다. 3상 전동기(1303)는 전력 변환 회로의 부하인 3상 전동기이다. 멀티레벨 인버터(1301)는 위상 치환 변압기(1304)와, 단위 전력 셀(1305a ~1305i)를 포함한다. 위상 치환 변압기(1304)는 적용 방법에 따라 위상 각은 변동할 수 있다. 단위 전력 셀(1305a ~1305i)는 5레벨의 출력 전압을 합성할 수 있다.
- [0048] 단위 전력 셀(1305a, 1305b, 1305c)는 전동기의 a상 전압을 출력하고, 단위 전력 셀(1305d, 1305e, 1305f)는 b상 전압을 출력하며, 단위 전력 셀(1305g, 1305h, 1305i)는 c상 전압을 출력한다.
- [0049] 도14는 도11도의 단위 전력 셀을 이용하여 전동기 한 상 당 단위 전력 셀을 5개로 설계한 경우이다.
- [0050] 전력 변환 회로는 멀티레벨 인버터(1401), 3상 전압공급부(1402), 3상 전동기(1403)를 포함한다. 멀티레벨 인버터(1401)는 단위 전력 셀(1405a ~ 1405o)과 위상 치환 변압기(1404)를 포함한다. 3상 전압공급부(1402)는 입력 선간 전압 실효치가 600V 이상인 전압을 제공한다. 3상 전동기(1403)는 전력 변환 회로의 부하인 3상 전동기이다. 위상 치환 변압기(1404)는 적용 방법에 따라 위상 각은 변동할 수 있다. 단위 전력 셀(1405a ~1405o)는 5레벨의 출력 전압을 합성할 수 있다.
- [0051] 단위 전력 셀(1405a, 1405b, 1405c, 1405d, 1405e)은 전동기의 a상 전압을 출력하고 단위 전력 셀(1405f, 1405g, 1405h, 1405i, 1405j)는 b상 전압을 출력하며, 단위 전력 셀(1405k, 1405l, 1405m, 1405n, 1405o)는 c상 전압을 출력한다.
- [0052] 또한, 도12의 단위전력셀을 이용하여 도13과 도14과 같은 시스템을 구현할 수도 있다.
- [0053] 도15 내지 도20은 도11과 도12에 도시된 인버터부의 동작을 나타내는 회로도이다. 계속해서 도11 내지 도20을 참고하여 본 실시예에 따른 멀티 레벨 고압 인버터의 동작을 설명한다.
- [0054] 도11과 도12에 도시되어 있듯이, 본 실시예에서 설명하는 인버터부는 단상 T-type NPC 인버터로 구현된다.
- [0055] 도11의 인버터부의 한 레그는 4개의 스위치부(1103a, 1103b, 1103c, 1103d)로 구성되며, 그 동작에 따라 출력 극 전압이 정의된다. 스위치부(1103a와 1103c)는 동시에 켜질 수 없으며, 스위치부(1103b와 1103d) 역시 동시에 켜질 수 없다. 또한, 스위치부(1103a와 1103b)의 동작은 서로 독립적으로 요구되는 출력 극 전압이 양(positive)인 경우에는 스위치부(1103a와 1103c)가 동작을 하고, 출력 극 전압 지령이 음(negative)인 경우에는 스위치부(1103b와 1103d)가 동작을 한다.
- [0056] 평활부에 직렬 연결되어 있는 캐패시터 양단에 걸리는 전압이 각각 E라고 정의하고, 출력 극 전압이 양일 때, 스위치부(1103a)가 켜지고, 스위치부(1103c)가 꺼진 경우에는 출력 극 전압은 E를 출력하게 되고, 스위치부(1103a)가 꺼지고, 스위치부(1103c)가 켜진 경우에는 출력 극 전압이 0이 된다. 출력 극 전압 지령이 음일 때, 스위치부(1103b)가 켜지고, 스위치부(1103d)가 꺼진 경우에는 출력 극 전압은 -E를 출력하고, 스위치부(1103b)가 꺼지고, 스위치부(1103d)가 켜진 경우에는 출력 극 전압이 0이 된다. 이와 같이 정의되는 출력 극 전압을 이용하면 각 단위 셀의 출력 선간 전압은 2E, E, 0, -E, -2E의 5단계를 갖게 된다. 출력 극 전압을 E, 0, -E로 결정되었을 때 전류의 방향에 따른 전력 반도체의 도통을 살펴보면 도15부터 도20에 도시되어 있다.
- [0057] 도15는 출력 극 전압이 0이고, 출력 전류가 양(positive)일 때, 도16는 출력 극 전압이 E이고, 출력 전류가 양인 경우이며, 도17도는 출력 극 전압이 -E이고, 출력 전류가 양일 때 도통이 되는 스위치부를 표시한 것이다.

도15에서는 다이오드 1개, 스위치부 1개가, 도16에서는 스위치부 1개, 도17에서는 다이오드 1개가 도통이 된다.

[0058] 도18는 출력 극 전압이 0이고, 출력 전류가 음(negative)일 때, 도19는 출력 극 전압이 E이고, 출력 전류가 음인 경우이며, 도20는 출력 극 전압이 -E이고, 출력 전류가 음일 때 도통이 되는 스위치부를 표시한 것이다. 도18에서는 다이오드 1개, 스위치부 1개가, 제 19도에서는 다이오드 1개, 도20에서는 스위치부 1개가 도통이 된다.

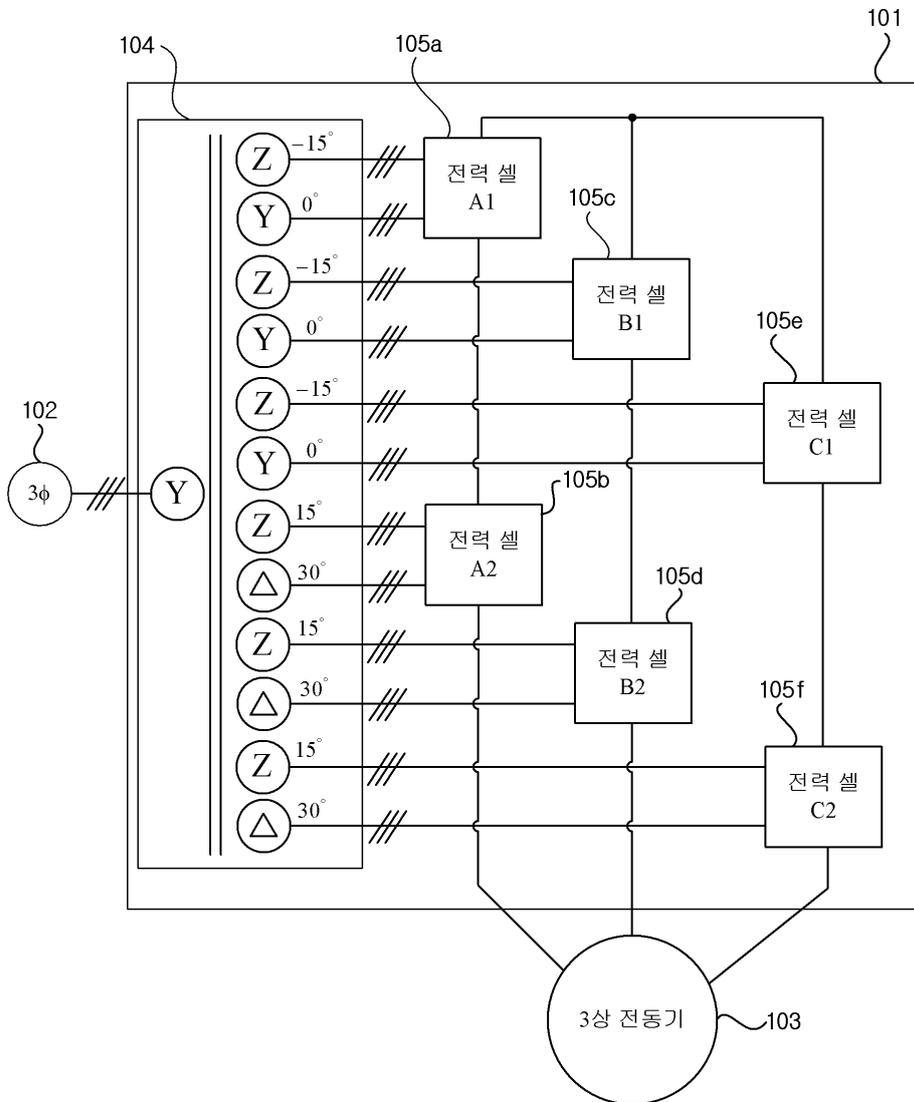
[0059] 또한, 도15와 도18에서는 스위치부 1개, 다이오드 1개가 도통되지만, 나머지 경우에는 다이오드 1개 또는 스위치부 1개만 도통하여 평균적으로 도통 되는 전력 반도체 소자의 숫자가 도5부터 도10도까지의 경우와 비교하여 줄어드는 것을 알 수 있다. 이와 같이, 본 실시예에 따른 인버터를 사용하는 경우에 동작시 턴온되는 소자의 수가 줄기 때문에, 전력용 반도체에서 발생하는 손실이 줄어들 수 있고, 그로 인해 전체 시스템의 효율이 증대된다. 또한, 이로 인하여 방열을 위한 부속품 크기가 줄어들 수 있다.

[0060] 지금까지 살펴본 바와 같이, 본 발명의 새로운 고압 인버터는 새로운 형태의 멀티레벨 인버터를 사용하는 방식으로, 직렬 연결형 NPC 인버터에 비교하여 동작시 사용되는 전력 반도체 소자수가 작고, 도통 손실이 작기 때문에 기존의 멀티레벨 고압 인버터에 비해서 효율이 증대되고, 그로 인해 가격과 부피를 절감할 수 있다. 이는 변경된 인버터부의 구조 변화로 인해, 평균적으로 도통이 되는 전력 반도체 소자의 수를 줄임으로써 달성되며, 도통 손실 저하는 방열 설계를 용이하게 하여 구현될 수 있다.

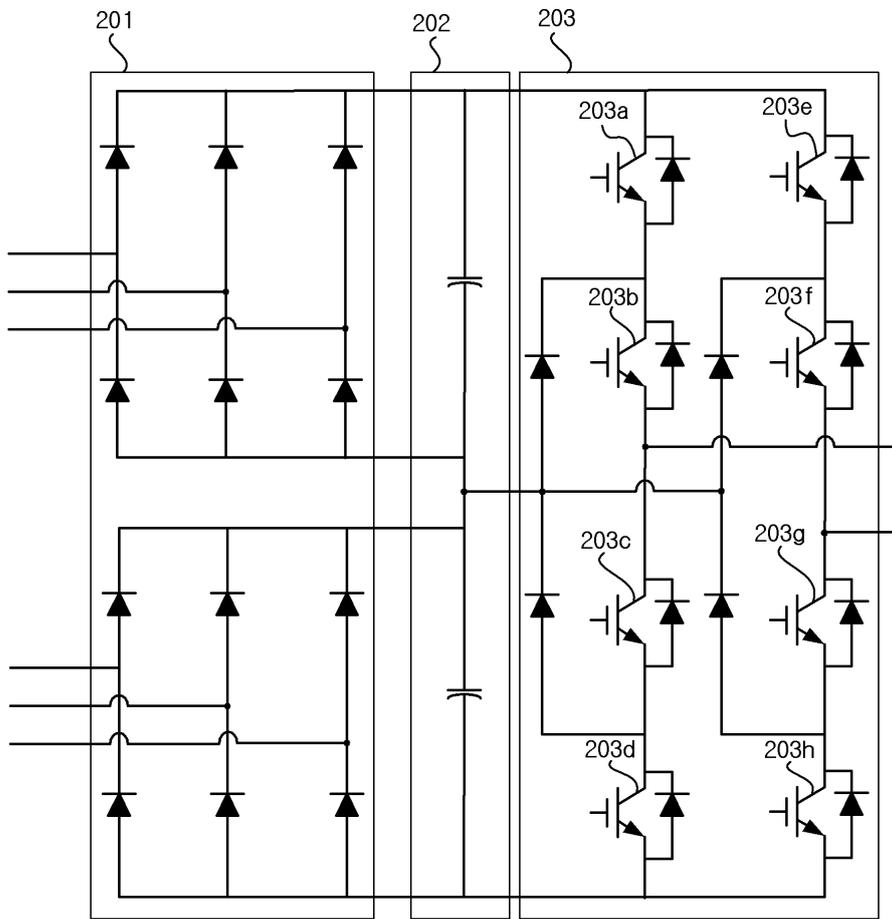
[0061] 이상에서 대표적인 실시예를 통하여 본 발명에 대하여 상세하게 설명하였으나, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 상술한 실시예에 대하여 본 발명의 범주에서 벗어나지 않는 한도 내에서 다양한 변형이 가능함을 이해할 것이다. 그러므로 본 발명의 권리범위는 설명된 실시예에 국한되어 정해져서는 안되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

도면

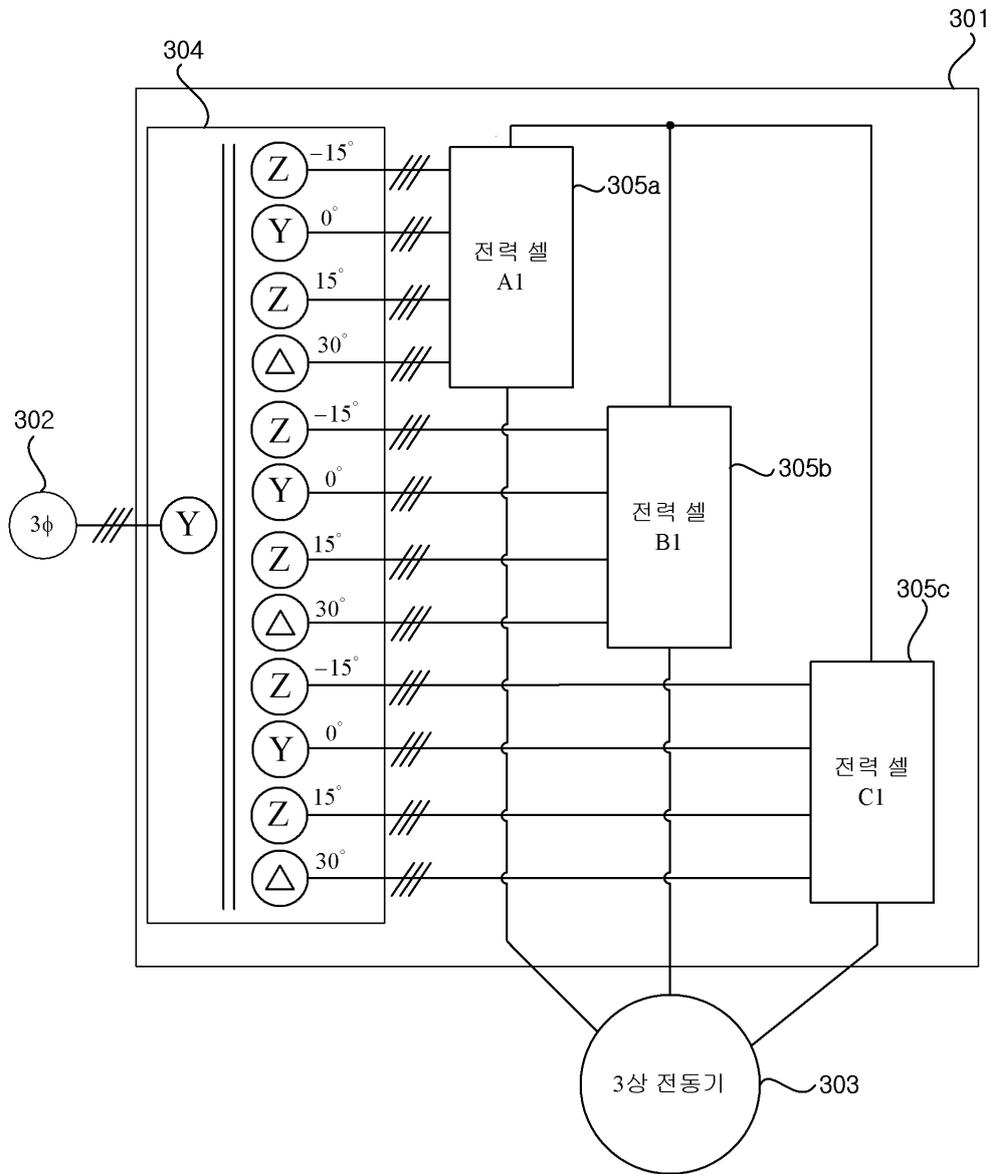
도면1



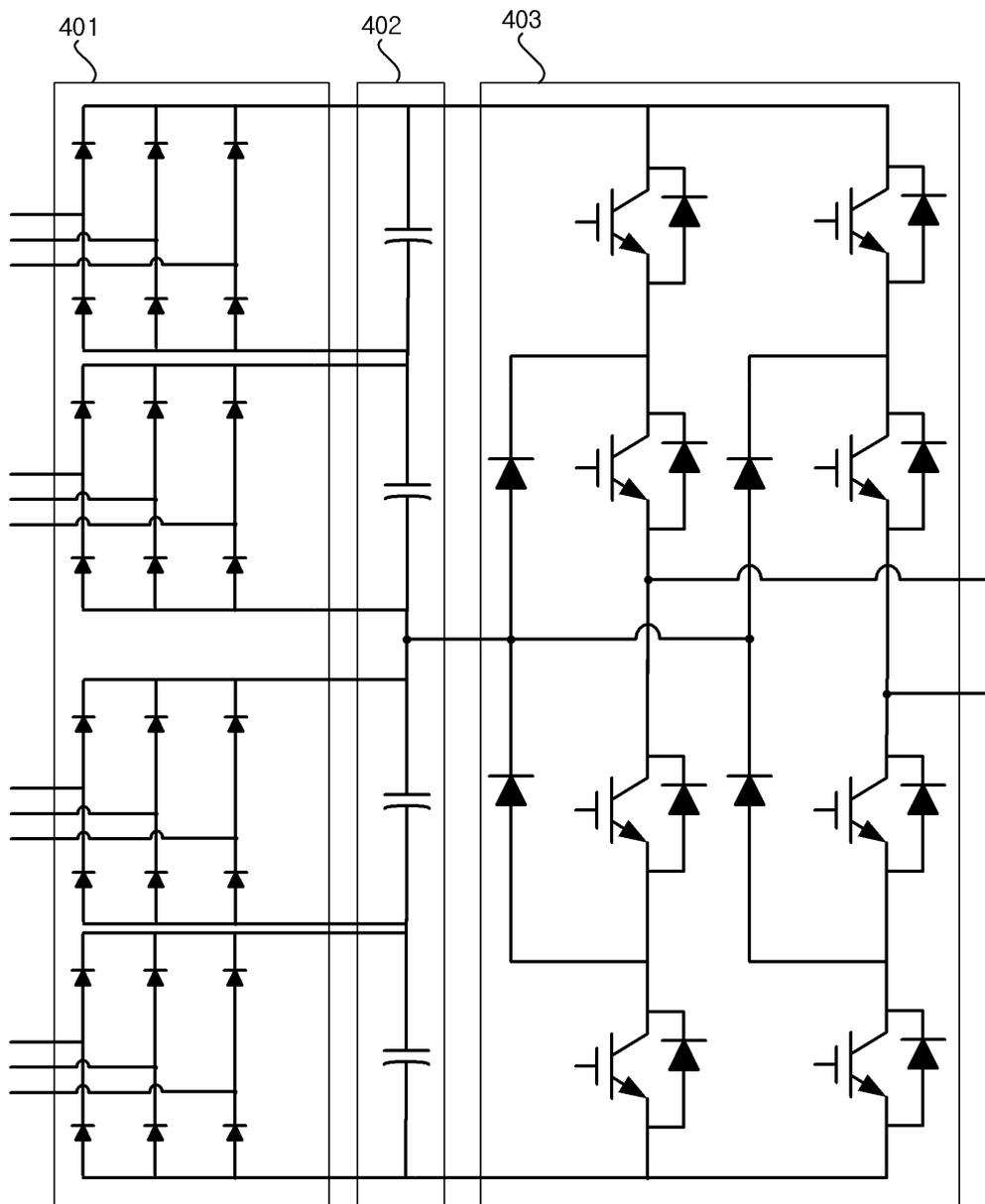
도면2



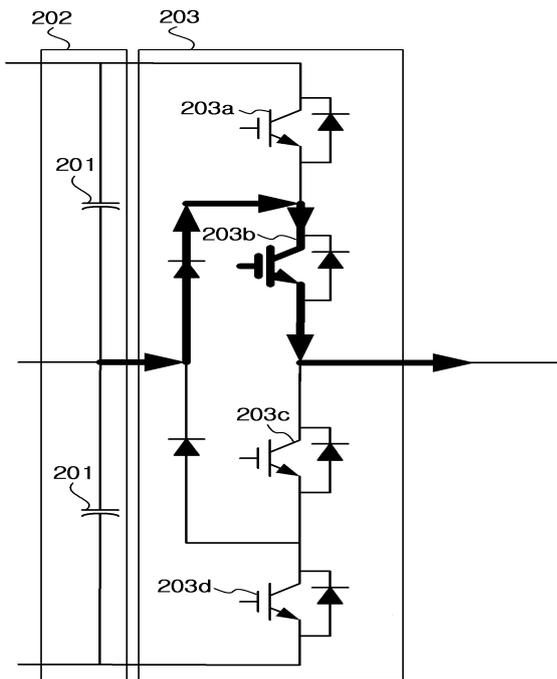
도면3



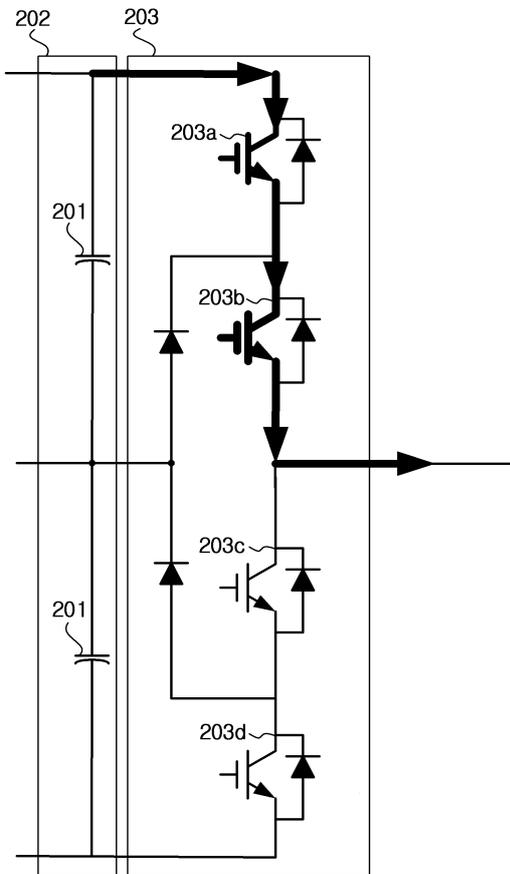
도면4



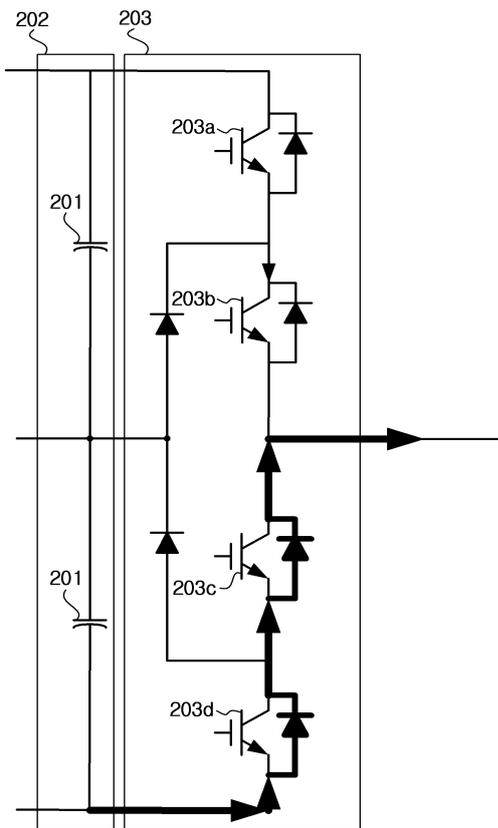
도면5



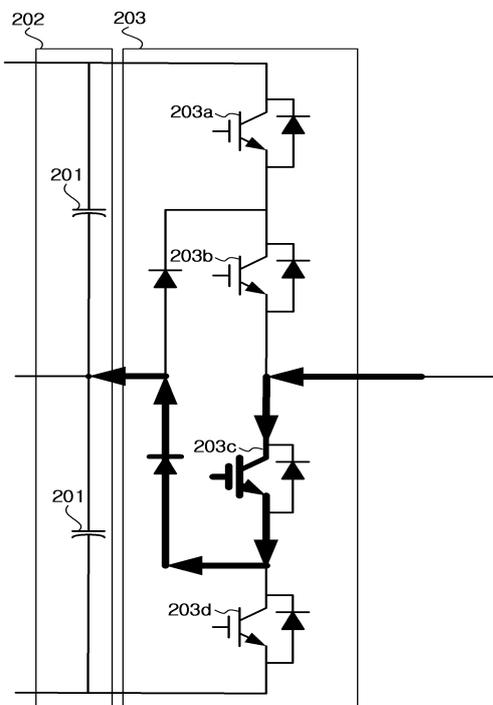
도면6



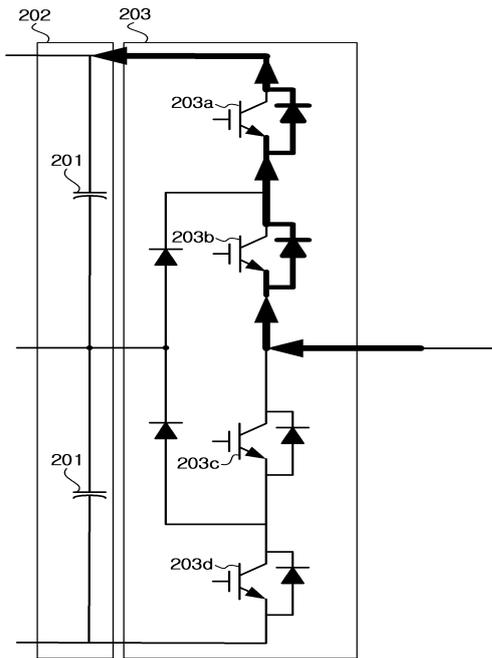
도면7



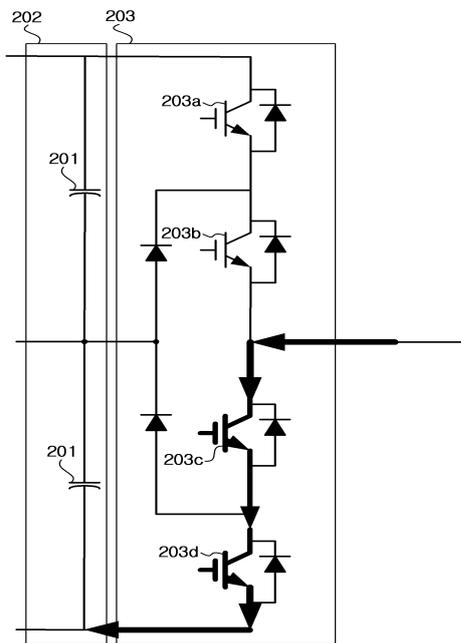
도면8



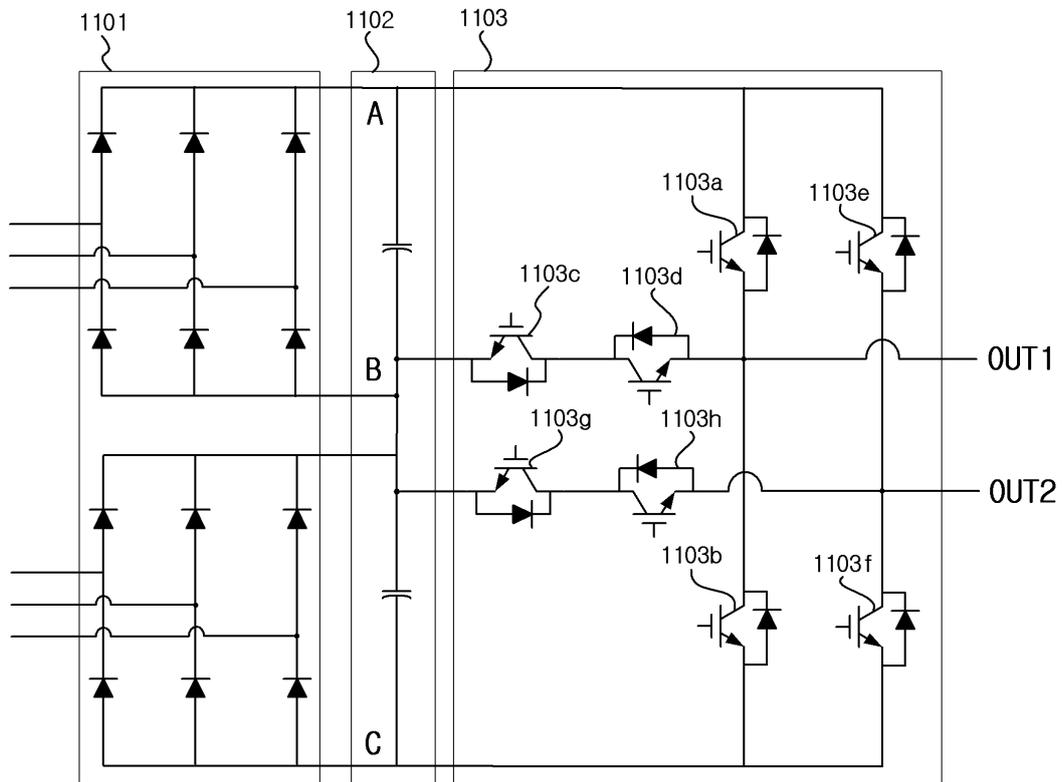
도면9



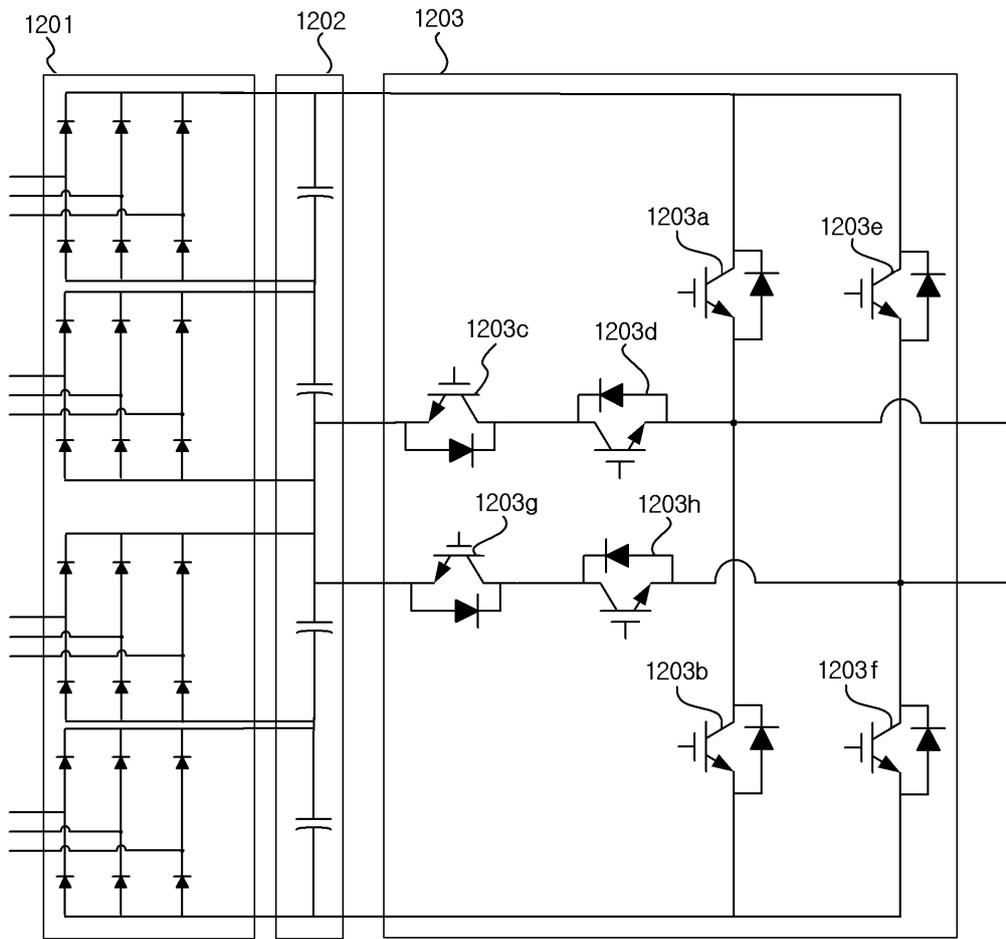
도면10



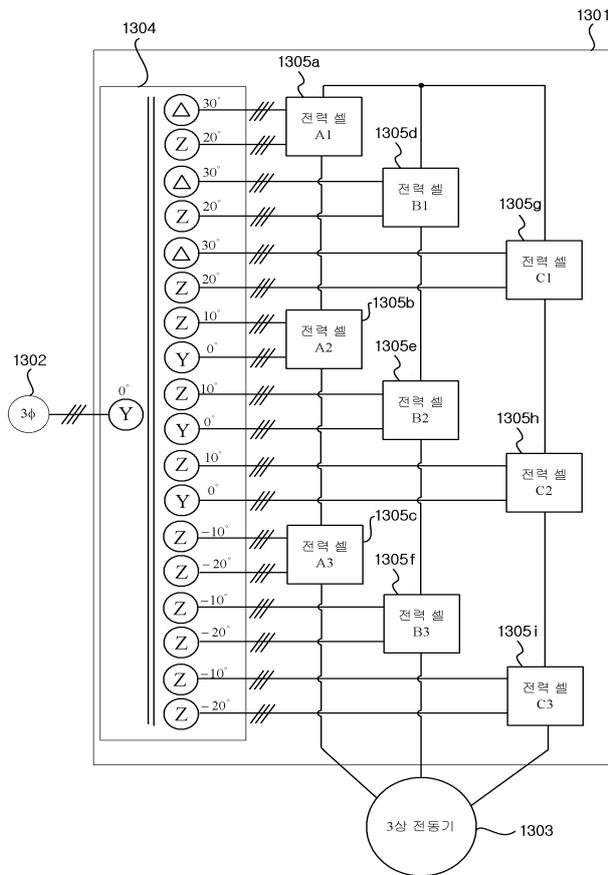
도면11



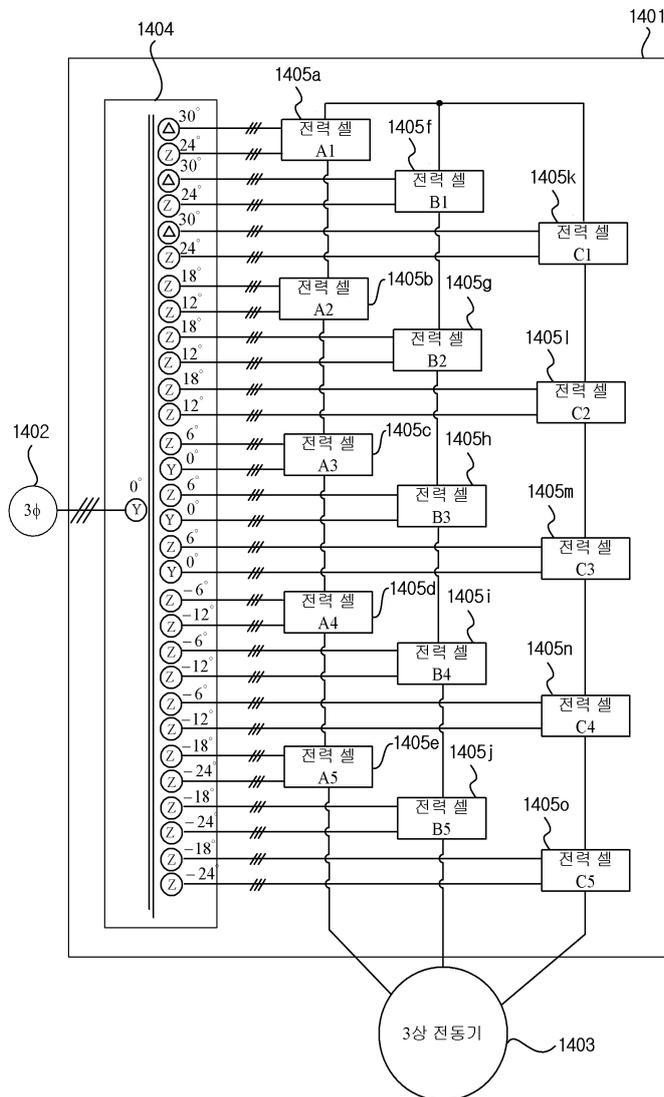
도면12



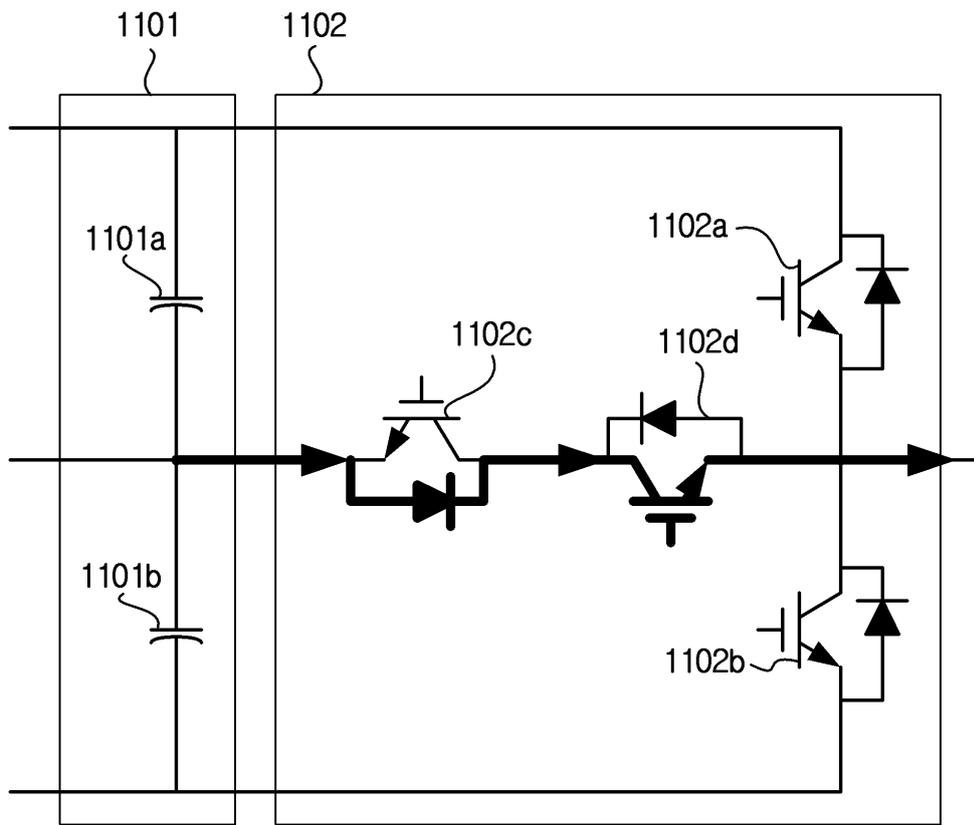
도면13



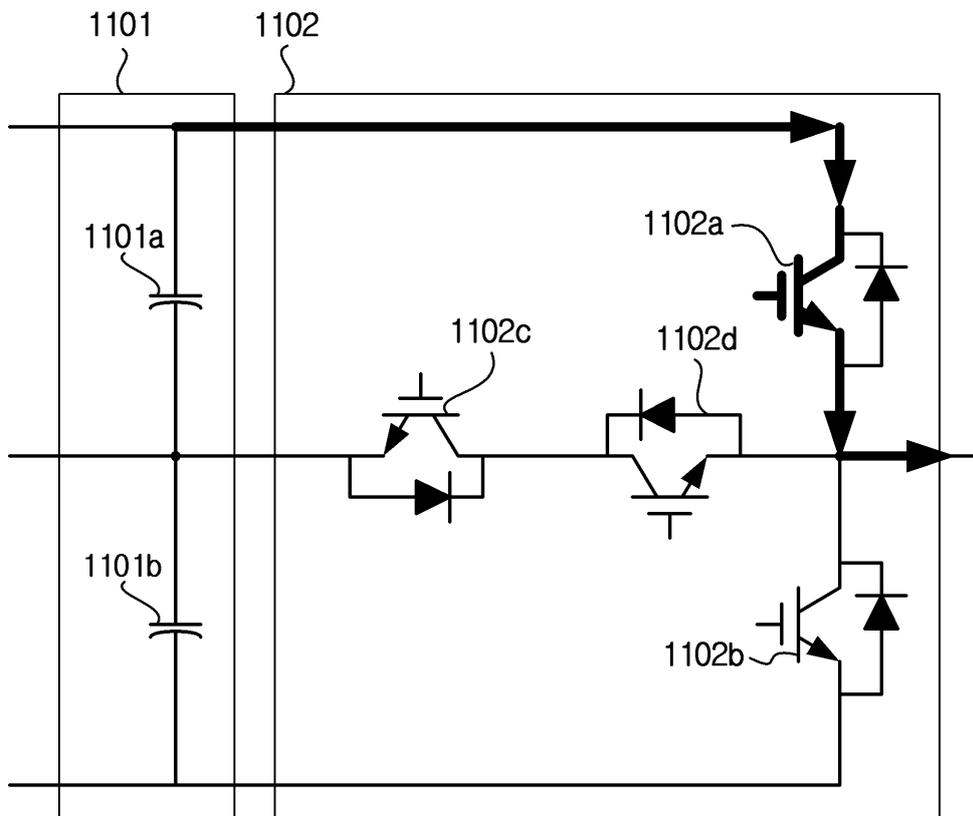
도면14



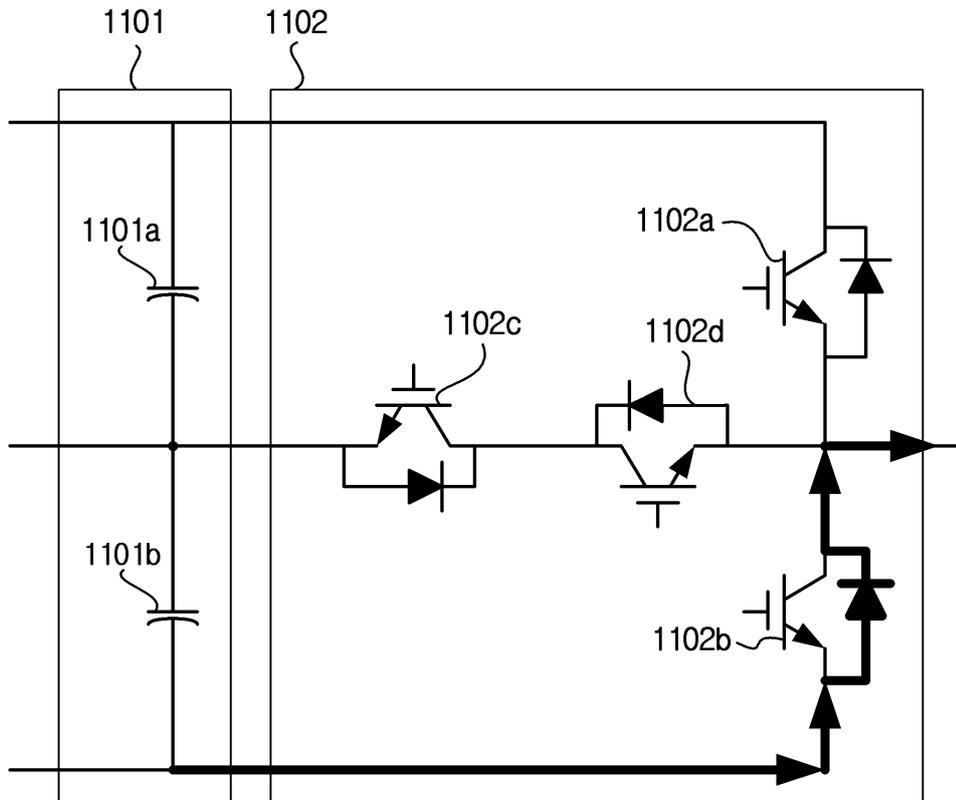
도면15



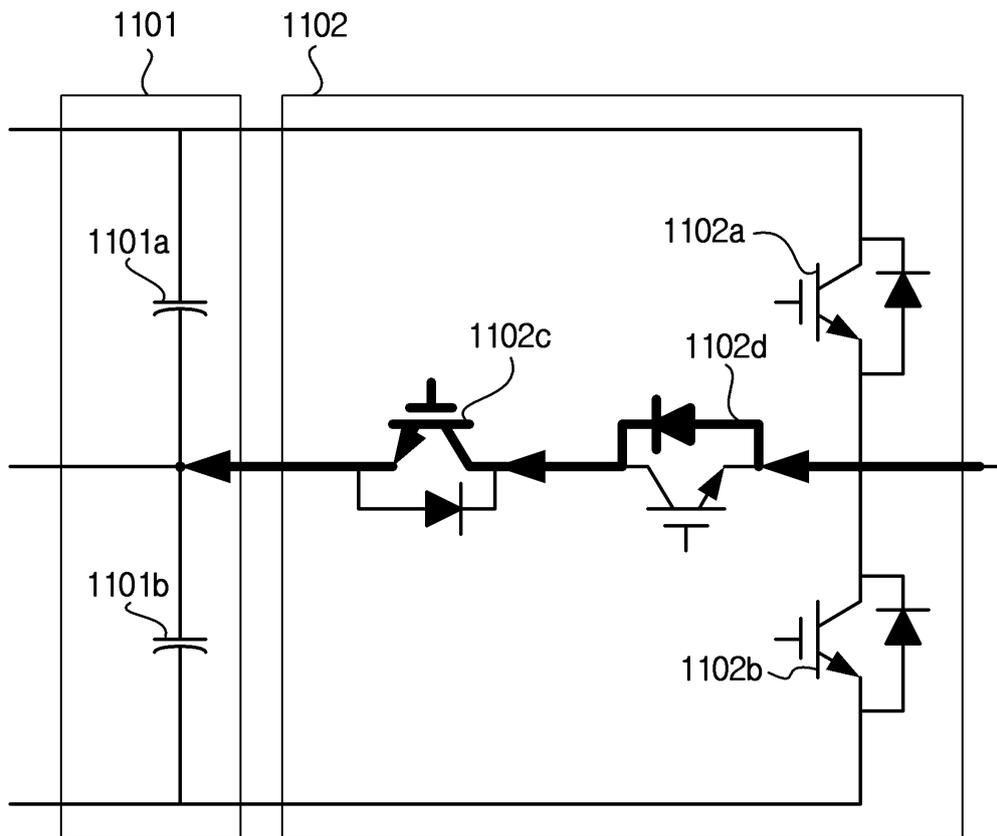
도면16



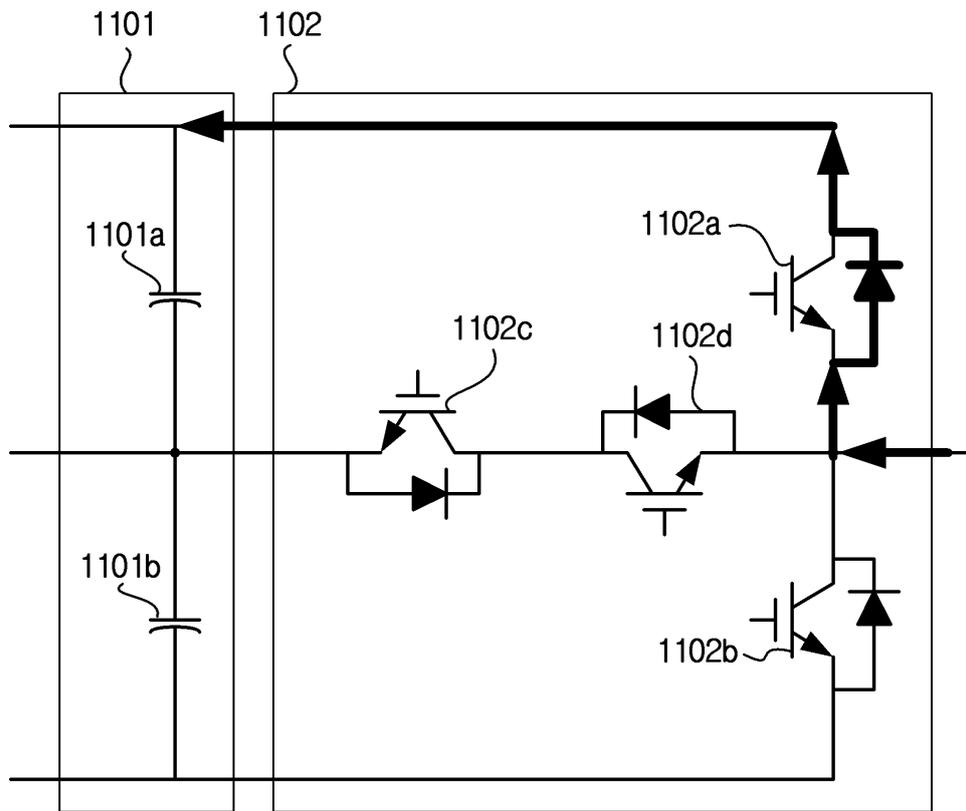
도면17



도면18



도면19



도면20

