



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I692204 B

(45) 公告日：中華民國 109 (2020) 年 04 月 21 日

(21) 申請案號：108121737

(22) 申請日：中華民國 108 (2019) 年 06 月 21 日

(51) Int. Cl. : H03K5/003 (2006.01)

H03K3/356 (2006.01)

(30) 優先權：2018/08/10 美國

62/716,998

2019/05/28 美國

16/423,511

(71) 申請人：力旺電子股份有限公司 (中華民國) EMEMORY TECHNOLOGY INC. (TW)

30075 新竹科學園區園區二路 47 號 305 室

(72) 發明人：賴子能 LAI, TZU-NENG (TW)

(74) 代理人：祁明輝；葉明源

(56) 參考文獻：

US 7233193B2

US 7808294B1

US 2008/0265970A1

審查人員：陳明德

申請專利範圍項數：8 項 圖式數：7 共 39 頁

(54) 名稱

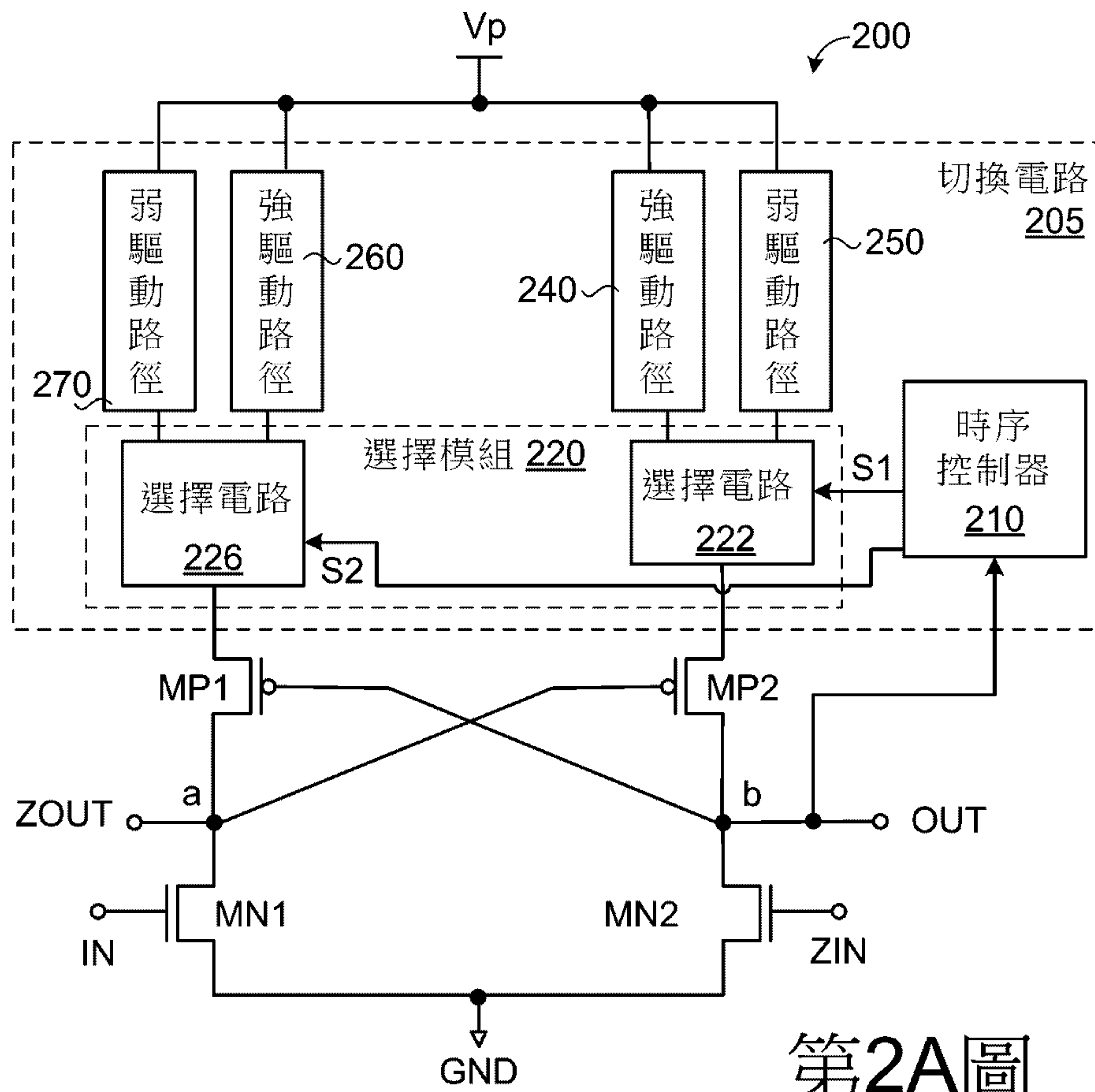
轉壓器

(57) 摘要

一種轉壓器，具有一第一輸出端與一第二輸出端。當轉壓器的第一輸出端產生高準位的輸出信號且第二輸出端產生低準位的反向輸出信號後，第一輸出端與電源電壓端之間會連接一弱驅動路徑，且第二輸出端與電源電壓端之間會連接一強驅動路徑。反之，當轉壓器的第一輸出端產生低準位的輸出信號且第二輸出端產生高準位的反向輸出信號後，第一輸出端與電源電壓端之間會連接一強驅動路徑，且第二輸出端與電源電壓端之間會連接一弱驅動路徑。

A level shifter includes a first output terminal and a second output terminal. After an output signal in a high level state is outputted from the first output terminal and an inverted output signal in a low level state is outputted from the second output terminal, a weak driving circuit is connected between the first output terminal and a power supply voltage, and a strong driving circuit is connected between the second output terminal and the power supply voltage. After the output signal in the low level state is outputted from the first output terminal and the inverted output signal in the high level state is outputted from the second output terminal, the strong driving circuit is connected between the first output terminal and the power supply voltage, and the weak driving circuit is connected between the second output terminal and the power supply voltage.

指定代表圖：



符號簡單說明：

200:轉壓器

205:切換電路

210:時序控制器

220:選擇模組

222、226:選擇電路

240、260:強驅動路徑

250、270:弱驅動路徑

第2A圖

【發明摘要】**【中文發明名稱】** 轉壓器**【英文發明名稱】** LEVEL SHIFTER**【中文】**

一種轉壓器，具有一第一輸出端與一第二輸出端。當轉壓器的第一輸出端產生高準位的輸出信號且第二輸出端產生低準位的反向輸出信號後，第一輸出端與電源電壓端之間會連接一弱驅動路徑，且第二輸出端與電源電壓端之間會連接一強驅動路徑。反之，當轉壓器的第一輸出端產生低準位的輸出信號且第二輸出端產生高準位的反向輸出信號後，第一輸出端與電源電壓端之間會連接一強驅動路徑，且第二輸出端與電源電壓端之間會連接一弱驅動路徑。

【英文】

A level shifter includes a first output terminal and a second output terminal. After an output signal in a high level state is outputted from the first output terminal and an inverted output signal in a low level state is outputted from the second output terminal, a weak driving circuit is connected between the first output terminal and a power supply voltage, and a strong driving circuit is connected between the second output terminal and the power supply voltage. After the output signal in the low

level state is outputted from the first output terminal and the inverted output signal in the high level state is outputted from the second output terminal, the strong driving circuit is connected between the first output terminal and the power supply voltage, and the weak driving circuit is connected between the second output terminal and the power supply voltage.

【指定代表圖】第（ 2A ）圖。

【代表圖之符號簡單說明】

- 200：轉壓器
- 205：切換電路
- 210：時序控制器
- 220：選擇模組
- 222、226：選擇電路
- 240、260：強驅動路徑
- 250、270：弱驅動路徑

【特徵化學式】

無

【發明說明書】

【中文發明名稱】轉壓器

【英文發明名稱】LEVEL SHIFTER

【技術領域】

【0001】 本發明係有關一種轉壓器，尤指一種具不對稱驅動路徑的轉壓器(level shifter with asymmetrical driving paths)。

【先前技術】

【0002】 請參考第 1 圖，其所繪示為習知轉壓器。此轉壓器 100 可將信號範圍介於電壓 V_d 至 GND 的輸入信號 IN 與反相輸入信號 ZIN 轉換為信號範圍在電壓 V_p 至 GND 間的輸出信號 OUT 與反相輸出信號 ZOUT。其中， V_d 為電源電壓(例如 1.2V)， V_p 為另一電源電壓(例如 5V)，GND 為接地電壓(例如 0V)。其中，輸入信號 IN 與反相輸入信號 ZIN 為互補信號(complementary signals)，且輸出信號 OUT 與反相輸出信號 ZOUT 為互補信號。

【0003】 轉壓器 100 包括 P 型電晶體 MP1、P 型電晶體 MP2、N 型電晶體 MN1 與 N 型電晶體 MN2，其中，P 型電晶體 MP1 的源極接收電源電壓 V_p ，汲極連接至節點 a，且閘極連接至節點 b。另外，P 型電晶體 MP2 的源極接收電源電壓 V_p ，汲極連接至節點 b，且閘極連接至節點 a。

【0004】 再者，N型電晶體 MN1 的汲極連接至節點 a，源極連接至接地端 GND，且閘極接收輸入信號 IN。另外，N型電晶體 MN2 汲極連接至節點 b，源極連接至接地端 GND，以及閘極接收反相的輸入信號 ZIN。其中，節點 b 做為第一輸出端，用以產生輸出信號 OUT。另外，節點 a 做為第二輸出端，用以產生反相輸出信號 ZOUT。

【0005】 當轉壓器 100 的輸入信號 IN 為第一高準位(亦即，1.2V 的電源電壓 V_d)且反相輸入信號 ZIN 為低準位(亦即，0V)時，N型電晶體 MN1 與 P型電晶體 MP2 被開啟(turn on)，N型電晶體 MN2 與 P型電晶體 MP1 被斷開(turn off)。因此，輸出信號 OUT 為第二高準位(亦即，5V 的電源電壓 V_p)，反相輸出信號 ZOUT 為低準位(亦即，0V)。

【0006】 當轉壓器 100 的輸入信號 IN 為低準位(亦即，0V)且反相輸入信號 ZIN 為第一高準位(亦即，1.2V 的電源電壓 V_d)時，N型電晶體 MN1 與 P型電晶體 MP2 被斷開(turn off)，N型電晶體 MN2 與 P型電晶體 MP1 被開啟(turn on)。因此，輸出信號 OUT 為低準位(亦即，0V)，以及反相輸出信號 ZOUT 為第二高準位(亦即，5V 的電源電壓 V_p)。

【0007】 另外，當輸入信號 IN 由第一高準位轉換為低準位(反相輸入信號 ZIN 由低準位轉換為第一高準位)的瞬間，N型電晶體 MN1 被斷開(turn off)，N型電晶體 MN2 被開啟(turn on)，P型電晶體 MP1 被開啟(turn on)，但 P型電晶體 MP2 持續開啟

尚未被斷開(turn off)。此時，轉壓器 100 會進入短暫的競爭期間(fighting period)，直到 P 型電晶體 MP2 被斷開為止。

【0008】 同理，當輸入信號 IN 由低準位轉換為第一高準位(反相輸入信號 ZIN 由第一高準位轉換為低準位)的瞬間，轉壓器 100 也會進入短暫的競爭期間(fighting period)，直到 P 型電晶體 MP1 被斷開(turn off)為止。

【0009】 一般來說，P 型電晶體的驅動能力與其通道長度(channel length)與通道寬度(channel width)有關。如果 P 型電晶體具較寬的通道寬度且較短的通道長度時，則 P 型電晶體有較大的驅動強度(driving strength)。反之，如果 P 型電晶體具較窄的通道寬度且較長的通道長度時，則 P 型電晶體有較小的驅動強度。

【0010】 再者，為了縮短轉壓器 100 的競爭期間(fighting period)，在設計習知的轉壓器 100 時，需要考量轉壓器 100 的電源電壓 V_p 。一般來說，當電源電壓 V_p 較低(例如 1.5V)時，P 型電晶體 MP1 與 P 型電晶體 MP2 的驅動能力越強越好。反之，當電源電壓 V_p 較高(例如 5V)時，P 型電晶體 MP1 與 P 型電晶體 MP2 的驅動能力要越弱越好。

【0011】 然而，如果設計的轉壓器 100 需要適用於寬範圍(wide range)的電源電壓 V_p 時，例如能夠操作於 1.5V 電源電壓 V_p 的轉壓器 100 也能夠操作於 6V 電源電壓 V_p 的轉壓器 100，則轉壓器 100 將很難設計。

【發明內容】

【0012】 本發明係有關於一種轉壓器，包括一第一強驅動路徑；一第一弱驅動路徑；一第二強驅動路徑；一第二弱驅動路徑；一選擇模組，包括一第一選擇電路與一第二選擇電路；其中，該第一強驅動路徑連接於一電源電壓端與該第一選擇電路的一第一輸入端之間，該第一弱驅動路徑連接於該電源電壓端與該第一選擇電路的一第二輸入端之間，該第二強驅動路徑連接於該電源電壓端與該第二選擇電路的一第一輸入端之間，該第二弱驅動路徑連接於該電源電壓端與該第二選擇電路的一第二輸入端之間；一第一 P 型電晶體，具有一源極連接至該第二選擇電路的一輸出端，一汲極連接至一第一節點，一閘極連接至一第二節點；一第二 P 型電晶體，具有一源極連接至該第一選擇電路的一輸出端，一汲極連接至該第二節點，一閘極連接至該第一節點；其中，該第二節點產生一輸出信號，該第一節點產生一反相輸出信號；一第一 N 型電晶體，具有一汲極連接至該第一節點，一源極連接至一接地端，一閘極接收一輸入信號；一第二 N 型電晶體，具有一汲極連接至該第二節點，一源極連接至該接地端，一閘極接收一反相輸入信號；其中，當該輸入信號為一第一高準位時，該輸出信號為一第二高準位；且當該輸入信號為一低準位時，該輸出信號為該低準位；以及一時序控制器，接收該輸出信號與該反相輸出信號其中之一，或者接收該輸出信號與該反相輸出信號，該時

序控制器產生一控制信號組至該選擇模組用以控制該第一選擇電路與該第二選擇電路；其中，當該輸出信號轉換為該第二高準位且該反相輸出信號轉換為該低準位並經過一時間期間後，該第一選擇電路將該第一弱驅動路徑連接至該第二 P 型電晶體的該源極，該第二選擇電路將該第二強驅動路徑連接至該第一 P 型電晶體的該源極；其中，當該輸出信號轉換為該低準位且該反相輸出信號轉換為該第二高準位並經過該時間期間後，該第一選擇電路將該第一強驅動路徑連接至該第二 P 型電晶體的該源極，該第二選擇電路將該第二弱驅動路徑連接至該第一 P 型電晶體的該源極。

【0013】 為了對本發明之上述及其他方面有更佳的瞭解，下文特舉實施例，並配合所附圖式詳細說明如下：

【圖式簡單說明】

【0014】

第1圖為習知轉壓器。

第2A圖與第2B圖為本發明轉壓器的第一實施例及狀態圖。

第3A圖與第3B圖為本發明轉壓器的第二實施例及其相關信號示意圖。

第4A圖與第4B圖為本發明轉壓器的第三實施例及其相關信號示意圖。

第5圖為本發明轉壓器的第四實施例。

第6A圖與第6B圖為本發明轉壓器的第五實施例及其相關信號示意圖。

【實施方式】

【0015】 為了讓轉壓器適用於寬範圍(wide range)的電源電壓 V_p ，本發明提出一種具不對稱驅動路徑的轉壓器。請參照第2A圖與第2B圖，其所繪示為本發明轉壓器的第一實施例及其狀態圖(state diagram)。

【0016】 如第2A圖所示，轉壓器200包括切換電路205、P型電晶體MP1、P型電晶體MP2、N型電晶體MN1與N型電晶體MN2。另外，切換電路(switching circuit)205包括：時序控制器(timing controller)210、選擇模組(selecting module)220、強驅動路徑(strong driving path)240、260以及弱驅動路徑(weak driving path)250、270。其中，強驅動路徑240、260具備強的驅動能力，弱驅動路徑250、270具備弱的驅動能力。再者，選擇模組220中更包括二個選擇電路(selecting circuit)222、226。

【0017】 P型電晶體MP1的源極連接至選擇電路226，汲極連接至節點a，且閘極連接至節點b。另外，P型電晶體MP2的源極連接至選擇電路222，汲極連接至節點b，且閘極連接至節點a。

【0018】 再者，N型電晶體 MN1 的汲極連接至節點 a，源極連接至接地端 GND，且閘極接收輸入信號 IN。另外，N型電晶體 MN2 汲極連接至節點 b，源極連接至接地端 GND，以及閘極接收反相的輸入信號 ZIN。其中，節點 b 做為第一輸出端，用以產生輸出信號 OUT。另外，節點 a 做為第二輸出端，用以產生反相輸出信號 ZOUT。

【0019】 在切換電路 205 中，時序控制器 210 接收輸出信號 OUT，並產生控制信號組。控制信號組包括二個選擇信號 S1、S2。

【0020】 強驅動路徑 240 與弱驅動路徑 250 連接於電源電壓 V_p 與選擇電路 222 之間，且選擇電路 222 連接至 P 型電晶體 MP2 的源極。另外，選擇模組 220 的選擇電路 222 更連接至時序控制器 210，使得選擇電路 222 根據控制信號組中的選擇信號 S1 將強驅動路徑 240 或弱驅動路徑 250 連接至 P 型電晶體 MP2 的源極。

【0021】 相同地，強驅動路徑 260 與弱驅動路徑 270 連接於電源電壓 V_p 與選擇電路 226 之間，且選擇電路 226 連接至 P 型電晶體 MP1 的源極。另外，選擇模組 220 的選擇電路 226 更連接至時序控制器 210，使得選擇電路 226 根據控制信號組中的選擇信號 S2 將強驅動路徑 260 或弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。

【0022】 如第 2B 圖所示，假設轉壓器 200 處於狀態(A)時，輸出信號 OUT 為低準位 Lo，反相輸出信號 ZOUT 為第二高準位 Hi2，強驅動路徑 240 連接至 P 型電晶體 MP2 的源極，弱驅動路

徑 270 連接至 P 型電晶體 MP1 的源極。另外，當輸入信號 IN 維持在低準位 Lo 且反相輸入信號 ZIN 維持在第一高準位 Hi1 時，轉壓器 200 會維持在狀態(A)。

【0023】 當輸入信號 IN 轉換為第一高準位 Hi1 且反相輸入信號 ZIN 轉換為低準位 Lo 時，轉壓器 200 會由狀態(A)跳至狀態(B)。

【0024】 於狀態(A)時，強驅動路徑 240 連接至 P 型電晶體 MP2 的源極，弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。因此，當輸入信號 IN 轉換為第一高準位 Hi1 使得 N 型電晶體 MN1 被開啟(turn on)，由於 P 型電晶體 MP1 連接至弱驅動路徑 270，所以反相輸出信號 ZOUT 快速地被下拉(pull-down)至低準位 Lo。同時，反相輸入信號 ZIN 轉換為低準位 Lo 使得 N 型電晶體 MN2 被斷開(turn off)，由於 P 型電晶體 MP2 連接至強驅動路徑 240，所以輸出信號 OUT 快速地被上拉(pull-up)至第二高準位 Hi2。因此，當輸出信號 OUT 為第二高準位 Hi2 且反相輸出信號 ZOUT 為低準位 Lo 時，轉壓器 200 跳至狀態(B)。此時，強驅動路徑 240 連接至 P 型電晶體 MP2 的源極，且弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。

【0025】 基本上，狀態(B)為一暫時狀態(transient state)。轉壓器 200 會在跳至狀態(B)一個時間期間(time period)T 後，跳至狀態(C)。再者，轉壓器 200 由狀態(B)跳至狀態(C)的過程，輸出信號 OUT 與反相輸出信號 ZOUT 皆不會改變。

【0026】 根據本發明的實施例，當輸出信號 OUT 由低準位 Lo 轉換為第二高準位 Hi2 時，時序控制器 210 會在一個時間期間 T 後，改變控制信號組的選擇信號 S1、S2，使得選擇電路 222 將弱驅動路徑 250 連接至 P 型電晶體 MP2 的源極，且使得選擇電路 226 將強驅動路徑 260 連接至 P 型電晶體 MP1 的源極。

【0027】 換言之，當轉壓器 200 跳至狀態(C)時，輸出信號 OUT 仍維持在第二高準位 Hi2，反相輸出信號 ZOUT 仍維持在低準位 Lo，弱驅動路徑 250 連接至 P 型電晶體 MP2 的源極，且強驅動路徑 260 連接至 P 型電晶體 MP1 的源極。另外，當輸入信號 IN 維持在第一高準位 Hi 且反相輸入信號 ZIN 維持在低準位 Lo 時，轉壓器 200 會維持在狀態(C)。

【0028】 當輸入信號 IN 轉換為低準位 Lo 且反相輸入信號 ZIN 轉換為第一高準位 Hi1 時，轉壓器 200 會由狀態(C)跳至狀態(D)。

【0029】 於狀態(C)時，弱驅動路徑 250 連接至 P 型電晶體 MP2 的源極，強驅動路徑 260 連接至 P 型電晶體 MP1 的源極。因此，當反相輸入信號 ZIN 轉換為第一高準位 Hi 使得 N 型電晶體 MN2 被開啟(turn on)，由於 P 型電晶體 MP2 連接至弱驅動路徑 250，所以輸出信號 OUT 快速地被下拉(pull-down)至低準位 Lo。同時，輸入信號 IN 轉換為低準位 Lo 使得 N 型電晶體 MN1 被斷開(turn off)，由於 P 型電晶體 MP1 連接至強驅動路徑 260，所以反相輸出信號 ZOUT 快速地被上拉(pull-up)至第二高準位

Hi2。因此，當輸出信號 OUT 為低準位 Lo 且反相輸出信號 ZOUT 為第二高準位 Hi2 時，轉壓器 200 跳至狀態(D)。此時，弱驅動路徑 250 連接至 P 型電晶體 MP2 的源極，且強驅動路徑 260 連接至 P 型電晶體 MP1 的源極。

【0030】 相同地，狀態(D)為一暫時狀態(transient state)。轉壓器 200 會在跳至狀態(D)一個時間期間(time period)T 後，跳至狀態(A)。再者，轉壓器 200 由狀態(D)跳至狀態(A)的過程，輸出信號 OUT 與反相輸出信號 ZOUT 皆不會改變。

【0031】 根據本發明的實施例，當輸出信號 OUT 由第二高準位 Hi2 轉換為低準位 Lo 時，時序控制器 210 會在一個時間期間 T 後，改變控制信號組的選擇信號 S1、S2，使得選擇電路 222 將強驅動路徑 240 連接至 P 型電晶體 MP2 的源極，且使得選擇電路 226 將弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。

【0032】 換言之，當轉壓器 200 跳至狀態(A)時，輸出信號 OUT 仍維持在低準位 Lo，反相輸出信號 ZOUT 仍維持在第二高準位 Hi2，強驅動路徑 240 連接至 P 型電晶體 MP2 的源極，且弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。

【0033】 相同地，當輸入信號 IN 為低準位 Lo 且反相輸入信號 ZIN 為第一高準位 Hi1 時，轉壓器 200 維持在狀態(A)。另外，當輸入信號 IN 轉換為第一高準位 Hi1 且反相輸入信號 ZIN 轉換為低準位 Lo 時，轉壓器 200 會由狀態(A)跳至狀態(B)。

【0034】 由於輸出信號 OUT 與反相輸出信號 ZOUT 為互補信號。所以在此領域的技術人員可以簡單修改切換電路 205 中的時序控制器 210，使得時序控制器 210 接收反相輸出信號 ZOUT 並產生控制信號組的選擇信號 S1、S2。當然，切換電路 205 中的時序控制器 210 也可以接收輸出信號 OUT 與反相輸出信號 ZOUT 並產生控制信號組的選擇信號 S1、S2。

【0035】 請參照第 3A 圖與第 3B 圖，其所繪示為本發明轉壓器的第二實施例及其相關信號示意圖。轉壓器 300 包括切換電路 305、P 型電晶體 MP1、P 型電晶體 MP2、N 型電晶體 MN1 與 N 型電晶體 MN2。其中，P 型電晶體 MP1、P 型電晶體 MP2、N 型電晶體 MN1 與 N 型電晶體 MN2 的連接關係與第一實施例相同，此處不再贅述。

【0036】 切換電路 305 包括：時序控制器 310、選擇模組 320、強驅動路徑 240、260 以及弱驅動路徑 250、270。另外，選擇模組 320 中包括選擇電路 322、326。其中，切換電路 305 的時序控制器 310 接收輸出信號 OUT 與反相輸出信號 ZOUT，並產生控制信號組。控制信號組包括二個選擇信號 S1、S2。

【0037】 強驅動路徑 240 連接於電源電壓 V_p 與選擇電路 322 的第一輸入端(O)之間，弱驅動路徑 250 連接於電源電壓 V_p 與選擇電路 322 的第二輸入端(1)之間。選擇電路 322 的輸出端(O)連接至 P 型電晶體 MP2 的源極。因此，當選擇信號 S1 為第二高準位 Hi2 時，第二輸入端(1)連接至輸出端(O)，使得弱驅動路徑

250 連接至 P 型電晶體 MP2 的源極。當選擇信號 S1 為低準位時，第一輸入端(O)連接至輸出端(O)，使得強驅動路徑 240 連接至 P 型電晶體 MP2 的源極。

【0038】 強驅動路徑 260 連接於電源電壓 V_p 與選擇電路 326 的第一輸入端(O)之間，弱驅動路徑 270 連接於電源電壓 V_p 與選擇電路 326 的第二輸入端(1)之間。選擇電路 326 的輸出端(O)連接至 P 型電晶體 MP1 的源極。因此，當選擇信號 S2 為第二高準位 Hi2 時，第二輸入端(1)連接至輸出端(O)，使得弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。當選擇信號 S2 為低準位時，第一輸入端(O)連接至輸出端(O)，使得強驅動路徑 260 連接至 P 型電晶體 MP1 的源極。

【0039】 根據本發明的第二實施例，時序控制器 310 可由延遲電路(delay circuit)來實現。舉例來說，時序控制器 310 接收輸出信號 OUT，並將輸出信號 OUT 延遲一個時間期間 T 後，成為選擇信號 S1。亦即，選擇信號 S1 落後(lag)輸出信號 OUT 一個時間期間 T。另外，時序控制器 310 接收反相輸出信號 ZOUT，並將反相輸出信號 ZOUT 延遲一個時間期間 T 後，成為選擇信號 S2。亦即，選擇信號 S2 落後反相輸出信號 ZOUT 一個時間期間 T。另外，時間期間 T 可設計在 5ns~15ns 之間。

【0040】 如第 3B 圖所示，於時間點 t1 之前，轉壓器 300 處於狀態(A)，輸出信號 OUT 為低準位 Lo，反相輸出信號 ZOUT 為第二高準位 Hi2。再者，由於選擇信號 S1 為低準位 Lo，所以

強驅動路徑 240 連接至 P 型電晶體 MP2 的源極。另外，由於選擇信號 S2 為第二高準位 Hi2，所以弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。

【0041】 於時間點 t1，輸出信號 OUT 轉換為第二高準位 Hi2 且反相輸出信號 ZOUT 轉換為低準位 Lo。此時，轉壓器 300 由狀態(A)跳至狀態(B)。另外，由於選擇信號 S1 為低準位 Lo，所以強驅動路徑 240 連接至 P 型電晶體 MP2 的源極。由於選擇信號 S2 為第二高準位 Hi2，所以弱驅動路徑 270 連接至 P 型電晶體 MP1 的源極。

【0042】 於時間點 t2，亦即轉壓器 300 跳至狀態(B)的一個時間期間 T 後，由於選擇信號 S1 轉換為第二高準位 Hi2，所以弱驅動路徑 250 連接至 P 型電晶體 MP2 的源極。由於且選擇信號 S2 轉換為低準位 Lo，所以強驅動路徑 260 連接至 P 型電晶體 MP1 的源極。再者，輸出信號 OUT 維持在第二高準位 Hi2 且反相輸出信號 ZOUT 維持在低準位 Lo。因此，轉壓器 300 由狀態(B)跳至狀態(C)。

【0043】 於時間點 t3，輸出信號 OUT 轉換為低準位 Lo 且反相輸出信號 ZOUT 轉換為第二高準位 Hi2。此時，轉壓器 300 由狀態(C)跳至狀態(D)。另外，由於選擇信號 S1 為第二高準位 Hi2，所以弱驅動路徑 250 連接至 P 型電晶體 MP2 的源極。由於選擇信號 S2 為低準位 Lo，所以強驅動路徑 260 連接至 P 型電晶體 MP1 的源極。

【0044】 於時間點 t_4 ，亦即轉壓器 300 跳至狀態(D) 的一個時間期間 T 後，由於選擇信號 S_1 轉換為低準位 L_0 ，所以強驅動路徑 240 連接至 P 型電晶體 MP_2 的源極。由於且選擇信號 S_2 轉換為第二高準位 Hi_2 ，所以弱驅動路徑 270 連接至 P 型電晶體 MP_1 的源極。再者，輸出信號 OUT 維持在低準位 L_0 且反相輸出信號 $ZOUT$ 維持在第二高準位 Hi_2 。因此，轉壓器 300 由狀態(D) 跳至狀態(A)。

【0045】 相同地，於時間點 t_5 ，轉壓器 300 由狀態(A)跳至狀態(B)。於時間點 t_6 ，轉壓器 300 由狀態(B)跳至狀態(C)。其詳細運作原理不再贅述。

【0046】 另外，由於輸出信號 OUT 與反相輸出信號 $ZOUT$ 為互補信號。所以在此領域的技術人員可以簡單修改切換電路 305 中的時序控制器 310，使得時序控制器 310 僅接收輸出信號 OUT 並產生控制信號組的選擇信號 S_1 、 S_2 。當然，切換電路 305 中的時序控制器 310 也可以僅接收反相輸出信號 $ZOUT$ 並產生控制信號組的選擇信號 S_1 、 S_2 。

【0047】 請參照第 4A 圖與第 4B 圖，其所繪示為本發明轉壓器的第三實施例及其相關信號示意圖。轉壓器 400 包括切換電路 405、P 型電晶體 MP_1 、P 型電晶體 MP_2 、N 型電晶體 MN_1 與 N 型電晶體 MN_2 。其中，P 型電晶體 MP_1 、P 型電晶體 MP_2 、N 型電晶體 MN_1 與 N 型電晶體 MN_2 的連接關係與第一實施例相同，此處不再贅述。

【0048】 切換電路 405 包括：時序控制器 410、選擇模組 420、強驅動路徑 440、460 以及弱驅動路徑 450、470。另外，選擇模組 420 中包括選擇電路 422、426。其中，切換電路 405 的時序控制器 410 接收輸出信號 OUT 與反相輸出信號 ZOUT，並產生控制信號組。控制信號組包括二個選擇信號 S1、S2。

【0049】 根據本發明的第三實施例，選擇電路 422 包括 P 型電晶體 M1、M2 與反相器 424。反相器 424 接收選擇信號 S1，並產生選擇信號 S3。P 型電晶體 M1 的源極為選擇電路 422 的第一輸入端，閘極接收選擇信號 S1，汲極為選擇電路 422 的輸出端且連接至 P 型電晶體 MP2 的源極。P 型電晶體 M2 的源極為選擇電路 422 的第二輸入端，閘極接收選擇信號 S3，汲極連接至 P 型電晶體 M1 的汲極。

【0050】 選擇電路 426 包括 P 型電晶體 M4、M5 與反相器 428。反相器 428 接收選擇信號 S2，並產生選擇信號 S4。P 型電晶體 M4 的源極為選擇電路 426 的第一輸入端，閘極接收選擇信號 S2，汲極為選擇電路 426 的輸出端並連接至 P 型電晶體 MP1 的源極。P 型電晶體 M5 的源極為選擇電路 426 的第二輸入端，閘極接收選擇信號 S4，汲極連接至 P 型電晶體 M4 的汲極。

【0051】 再者，強驅動路徑 440 為一條導線(conducting line)，連接於電源電壓 V_p 與選擇電路 422 的第一輸入端之間。弱驅動路徑 450 包括一 P 型電晶體 M3，其閘極接收一偏壓電壓 V_{bias1} ，源極接收電源電壓 V_p ，汲極連接至選擇電路 422 的第

二輸入端。強驅動路徑 460 為一條導線，連接於電源電壓 V_p 與選擇電路 426 的第一輸入端之間。弱驅動路徑 470 包括一 P 型電晶體 M6，其閘極接收一偏壓電壓 V_{bias2} ，源極接收電源電壓 V_p ，汲極連接至選擇電路 426 的第二輸入端。

【0052】 其中，弱驅動路徑 450、470 中的 P 型電晶體 M3、M6，其具備較小的通道長寬比(channel aspect ratio)。再者，偏壓電壓 V_{bias1} 與 V_{bias2} 可為相同的電壓，例如接地電壓。或者，偏壓電壓 V_{bias1} 與 V_{bias2} 也可以是其他的信號，例如輸入信號 IN 可作為偏壓電壓 V_{bias1} ，反相輸入信號 ZIN 可作為偏壓電壓 V_{bias2} 。

【0053】 根據本發明的第三實施例，時序控制器 410 可由延遲電路(delay circuit)來實現。舉例來說，時序控制器 410 接收輸出信號 OUT，並將輸出信號 OUT 延遲一個時間期間 T 後，成為選擇信號 S1。亦即，選擇信號 S1 落後輸出信號 OUT 一個時間期間 T。另外，時序控制器 410 接收反相輸出信號 ZOUT，並將反相輸出信號 ZOUT 延遲一個時間期間 T 後，成為選擇信號 S2。亦即，選擇信號 S2 落後反相輸出信號 ZOUT 一個時間期間 T。再者，選擇信號 S1 相同於選擇信號 S4，選擇信號 S2 相同於選擇信號 S3。另外，時間期間 T 可設計在 5ns~15ns 之間。

【0054】 如第 4B 圖所示，於時間點 t_1 之前，轉壓器 400 處於狀態(A)，輸出信號 OUT 為低準位 L_0 ，反相輸出信號 ZOUT 為第二高準位 Hi_2 。再者，由於選擇信號 S1 為低準位 L_0 且選擇

信號 S3 為第二高準位 Hi2，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 斷開(turn off)，所以強驅動路徑 440 連接至 P 型電晶體 MP2 的源極。另外，由於選擇信號 S2 為第二高準位 Hi2 且選擇信號 S4 為低準位 Lo，P 型電晶體 M4 斷開(turn off)且 P 型電晶體 M5 開啟(turn on)，所以弱驅動路徑 470 連接至 P 型電晶體 MP1 的源極。

【0055】 於時間點 t1，輸出信號 OUT 轉換為第二高準位 Hi2 且反相輸出信號 ZOUT 轉換為低準位 Lo。此時，轉壓器 400 由狀態(A)跳至狀態(B)。另外，由於選擇信號 S1 為低準位 Lo 且選擇信號 S3 為第二高準位 Hi2，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 斷開(turn off)，所以強驅動路徑 440 連接至 P 型電晶體 MP2 的源極。由於選擇信號 S2 為第二高準位 Hi2 且選擇信號 S4 為低準位 Lo，P 型電晶體 M4 斷開(turn off)且 P 型電晶體 M5 開啟(turn on)，所以弱驅動路徑 470 連接至 P 型電晶體 MP1 的源極。

【0056】 於時間點 t2，亦即轉壓器 400 跳至狀態(B)的一個時間期間 T 後，由於選擇信號 S1 轉換為第二高準位 Hi2 且選擇信號 S3 轉換為低準位 Lo，P 型電晶體 M1 斷開(turn off)且 P 型電晶體 M2 開啟(turn on)，所以弱驅動路徑 450 連接至 P 型電晶體 MP2 的源極。由於且選擇信號 S2 轉換為低準位 Lo 且選擇信號 S4 轉換為第二高準位 Hi2，P 型電晶體 M4 開啟(turn on)且 P 型電晶體 M5 斷開(turn off)，所以強驅動路徑 460 連接至 P 型電

晶體 MP1 的源極。再者，輸出信號 OUT 維持在第二高準位 Hi2 且反相輸出信號 ZOUT 維持在低準位 Lo。因此，轉壓器 400 由狀態(B)跳至狀態(C)。

【0057】 於時間點 t3，輸出信號 OUT 轉換為低準位 Lo 且反相輸出信號 ZOUT 轉換為第二高準位 Hi2。此時，轉壓器 400 由狀態(C)跳至狀態(D)。另外，由於選擇信號 S1 為第二高準位 Hi2 且選擇信號 S3 為低準位 Lo，P 型電晶體 M1 斷開(turn off)且 P 型電晶體 M2 開啟(turn on)，所以弱驅動路徑 450 連接至 P 型電晶體 MP2 的源極。由於選擇信號 S2 為低準位 Lo 且選擇信號 S4 為第二高準位 Hi2，P 型電晶體 M4 開啟(turn on)且 P 型電晶體 M5 斷開(turn off)，所以強驅動路徑 460 連接至 P 型電晶體 MP1 的源極。

【0058】 於時間點 t4，亦即轉壓器 400 跳至狀態(D)的一個時間期間 T 後，由於選擇信號 S1 轉換為低準位 Lo 且選擇信號 S4 為第二高準位 Hi2，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 斷開(turn off)，所以強驅動路徑 440 連接至 P 型電晶體 MP2 的源極。由於且選擇信號 S2 轉換為第二高準位 Hi2 且選擇信號 S4 為低準位 Lo，P 型電晶體 M4 斷開(turn off)且 P 型電晶體 M5 開啟(turn on)，所以弱驅動路徑 470 連接至 P 型電晶體 MP1 的源極。再者，輸出信號 OUT 維持在低準位 Lo 且反相輸出信號 ZOUT 維持在第二高準位 Hi2。因此，轉壓器 400 由狀態(D)跳至狀態(A)。

【0059】 相同地，於時間點 t_5 ，轉壓器 400 由狀態(A)跳至狀態(B)。於時間點 t_6 ，轉壓器 400 由狀態(B)跳至狀態(C)。其詳細運作原理不再贅述。

【0060】 另外，由於輸出信號 OUT 與反相輸出信號 ZOUT 為互補信號。所以在此領域的技術人員可以簡單修改切換電路 405 中的時序控制器 410，使得時序控制器 410 僅接收輸出信號 OUT 並產生控制信號組的選擇信號 S1、S2。當然，切換電路 405 中的時序控制器 410 也可以僅接收反相輸出信號 ZOUT 並產生控制信號組的選擇信號 S1、S2。

【0061】 另外，在此領域的技術人員也可以將第三實施例中的反相器 424、428 設計於時序控制器 410 中。請參照第 5 圖，其所繪示為本發明轉壓器的第四實施例。相較於第三實施例，其差異在於切換電路 505 中的選擇模組 520 以及時序控制器 510，其他的部分皆與第三實施例相同，其詳細電路以及運作方式此處不再贅述。

【0062】 根據本發明的第四實施例，在轉壓器 500 中，時序控制器 510 可接收輸出信號 OUT 與反相輸出信號 ZOUT，並產生控制信號組的四個選擇信號 S1~S4 至選擇模組 520。再者，時序控制器 510 產生的選擇信號 S1~S4 之波形相同於第 4B 圖。亦即，時序控制器 510 接收輸出信號 OUT，並將輸出信號 OUT 延遲一個時間期間 T 後，成為選擇信號 S1。時序控制器 510 接收反相輸出信號 ZOUT，並將反相輸出信號 ZOUT 延遲一個時間期間

T 後，成為選擇信號 S2。時序控制器 510 將選擇信號 S1 反相後，成為選擇信號 S3。時序控制器 510 將選擇信號 S2 反相後，成為選擇信號 S4。其中，時間期間 T 可設計在 5ns~15ns 之間。

【0063】 相同地，在此領域的技術人員可以簡單修改切換電路 505 中的時序控制器 510，使得時序控制器 510 僅接收輸出信號 OUT 並產生控制信號組的選擇信號 S1~S4。當然，切換電路 505 中的延遲電路 510 也可以僅接收反相輸出信號 ZOUT 並產生控制信號組的選擇信號 S1~S4。

【0064】 由以上第一實施例至第四實施例可知，選擇電路會根據控制信號組來運作。以第三實施例為例，由於選擇信號 S1、S3 會在同一個時刻轉換準位，所以不論任何時刻，選擇電路 422 僅會選擇一條驅動路徑連接至其輸出端。因此，選擇電路 422 在強驅動路徑與弱驅動路徑轉換的過程，可能造成輸出信號 OUT 的不穩定。同理，由於選擇信號 S2、S4 會在同一個時刻轉換準位，所以可能造成反相輸出信號 ZOUT 的不穩定。

【0065】 請參照第 6A 圖與第 6B 圖，其所繪示為本發明轉壓器的第五實施例及其相關信號示意圖。相較於第四實施例，其差異僅在於時序控制器 510 與時序控制器 610 輸出的控制信號組波形不同，其他電路連接關係則與第四實施例相同，此處不再贅述。

【0066】 根據本發明的第五實施例，切換電路 605 內的時序控制器 610 可由延遲電路來實現。時序控制器 610 接收輸出信號 OUT 與反相輸出信號 ZOUT，並產生控制信號組。控制信號組包

括四個選擇信號 S1~S4。其中，於轉壓器 600 的狀態(B)與狀態(D)時，時序控制器 610 輸出的選擇信號 S1、S3 會短暫地處於相同準位(低準位)；而選擇信號 S2、S4 會短暫地處於相同準位(低準位)。詳細說明如下。

【0067】 如第 6B 圖所示，於時間點 t1 之前，轉壓器 600 處於狀態(A)，輸出信號 OUT 為低準位 Lo，反相輸出信號 ZOUT 為第二高準位 Hi2。再者，由於選擇信號 S1 為低準位 Lo 且選擇信號 S3 為第二高準位 Hi2，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 斷開(turn off)，所以強驅動路徑 440 連接至 P 型電晶體 MP2 的源極。另外，由於選擇信號 S2 為第二高準位 Hi2 且選擇信號 S4 為低準位 Lo，P 型電晶體 M4 斷開(turn off)且 P 型電晶體 M5 開啟(turn on)，所以弱驅動路徑 470 連接至 P 型電晶體 MP1 的源極。

【0068】 根據本發明的第五實施例，當轉壓器 600 在狀態(B)與狀態(D)的時間期間 T 被區分為第一區間 Tp1 與一第二區間 Tp2。

【0069】 於時間點 t1，輸出信號 OUT 轉換為第二高準位 Hi2 且反相輸出信號 ZOUT 轉換為低準位 Lo。此時，轉壓器 600 由狀態(A)跳至狀態(B)。另外，由於選擇信號 S1 為低準位 Lo 且選擇信號 S3 為第二高準位 Hi2，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 斷開(turn off)，所以強驅動路徑 440 連接至 P 型電晶體 MP2 的源極。由於選擇信號 S2 為第二高準位 Hi2 且選擇信

號 S4 為低準位 Lo，P 型電晶體 M4 斷開(turn off)且 P 型電晶體 M5 開啟(turn on)，所以弱驅動路徑 470 連接至 P 型電晶體 MP1 的源極。

【0070】 於時間點 t2，亦即轉壓器 600 跳至狀態(B)並經過第一區間 Tp1 後，由於選擇信號 S1 為低準位 Lo 且選擇信號 S3 轉換為低準位 Lo，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 開啟(turn on)，所以強驅動路徑 440 與弱驅動路徑 450 皆連接至 P 型電晶體 MP2 的源極。由於且選擇信號 S2 轉換為低準位 Lo 且選擇信號 S4 轉換為低準位 Lo，P 型電晶體 M4 開啟(turn on) 且 P 型電晶體 M5 開啟(turn on)，所以強驅動路徑 460 與弱驅動路徑 470 皆連接至 P 型電晶體 MP1 的源極。再者，輸出信號 OUT 維持在第二高準位 Hi2 且反相輸出信號 ZOUT 維持在低準位 Lo。

【0071】 於時間點 t3，亦即轉壓器 600 跳至狀態(B)並經過第一區間 Tp1 與第二區間 Tp2 後，由於選擇信號 S1 轉換為第二高準位 Hi2 且選擇信號 S3 轉換為低準位 Lo，P 型電晶體 M1 斷開(turn off)且 P 型電晶體 M2 開啟(turn on)，所以弱驅動路徑 450 連接至 P 型電晶體 MP2 的源極。由於且選擇信號 S2 為低準位 Lo 且選擇信號 S4 轉換為第二高準位 Hi2，P 型電晶體 M4 開啟(turn on)且 P 型電晶體 M5 斷開(turn off)，所以強驅動路徑 460 連接至 P 型電晶體 MP1 的源極。再者，輸出信號 OUT 維持在第二高準位 Hi2 且反相輸出信號 ZOUT 維持在低準位 Lo。因此，轉壓器 600 由狀態(B)跳至狀態(C)。

【0072】 於時間點 t_4 ，輸出信號 OUT 轉換為低準位 Lo 且反相輸出信號 ZOUT 轉換為第二高準位 Hi2。此時，轉壓器 600 由狀態(C)跳至狀態(D)。另外，由於選擇信號 S1 為第二高準位 Hi2 且選擇信號 S3 為低準位 Lo，P 型電晶體 M1 斷開(turn off)且 P 型電晶體 M2 開啟(turn on)，所以弱驅動路徑 450 連接至 P 型電晶體 MP2 的源極。由於選擇信號 S2 為低準位 Lo 且選擇信號 S4 為第二高準位 Hi2，P 型電晶體 M4 開啟(turn on)且 P 型電晶體 M5 斷開(turn off)，所以強驅動路徑 460 連接至 P 型電晶體 MP1 的源極。

【0073】 於時間點 t_5 ，亦即轉壓器 600 跳至狀態(D)並經過第一區間 T_{p1} 後，由於選擇信號 S1 轉換為低準位 Lo 且選擇信號 S3 為低準位 Lo，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 開啟(turn on)，所以強驅動路徑 440 與弱驅動路徑 450 皆連接至 P 型電晶體 MP2 的源極。由於且選擇信號 S2 為低準位 Lo 且選擇信號 S4 轉換為低準位 Lo，P 型電晶體 M4 開啟(turn on)且 P 型電晶體 M5 開啟(turn on)，所以強驅動路徑 460 與弱驅動路徑 470 皆連接至 P 型電晶體 MP1 的源極。再者，輸出信號 OUT 維持在低準位 Lo 且反相輸出信號 ZOUT 維持在第二高準位 Hi2。

【0074】 於時間點 t_6 ，亦即轉壓器 600 跳至狀態(D)並經過第一區間 T_{p1} 與第二區間 T_{p2} 後，由於選擇信號 S1 為低準位 Lo 且選擇信號 S3 轉換為第二高準位 Hi2，P 型電晶體 M1 開啟(turn on)且 P 型電晶體 M2 斷開(turn off)，所以強驅動路徑 440 連接

至 P 型電晶體 MP2 的源極。由於且選擇信號 S2 轉換為第二高準位 Hi2 且選擇信號 S4 為低準位 Lo，P 型電晶體 M4 斷開(turn off) 且 P 型電晶體 M5 開啟(turn on)，所以弱驅動路徑 470 連接至 P 型電晶體 MP1 的源極。再者，輸出信號 OUT 維持在低準位 Lo 且反相輸出信號 ZOUT 維持在第二高準位 Hi2。因此，轉壓器 600 由狀態(D)跳至狀態(A)。

【0075】 相同地，於時間點 t7，轉壓器 600 由狀態(A)跳至狀態(B)。其詳細運作原理不再贅述。

【0076】 由以上的第一實施例至第五實施例說明可知，本發明提出一種具不對稱驅動路徑的轉壓器。當轉壓器的第一輸出端產生高準位的輸出信號且第二輸出端產生低準位的反向輸出信號後，第一輸出端與電源電壓端之間會連接一弱驅動路徑，且第二輸出端與電源電壓端之間會連接一強驅動路徑。反之，當轉壓器的第一輸出端產生低準位的輸出信號且第二輸出端產生高準位的反向輸出信號後，第一輸出端與電源電壓端之間會連接一強驅動路徑，且第二輸出端與電源電壓端之間會連接一弱驅動路徑。

【0077】 綜上所述，雖然本發明已以實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。因此，本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0078】

100、200、300、400、500、600：轉壓器

205、305、405、505、605：切換電路

210、310、410、510、610：時序控制器

220、320、420、520：選擇模組

222、226、322、326、422、426、522、526：選擇電路

240、260、440、460：強驅動路徑

250、270、450、470：弱驅動路徑

【發明申請專利範圍】

【第1項】一種轉壓器，包括：

一第一強驅動路徑；

一第一弱驅動路徑；

一第二強驅動路徑；

一第二弱驅動路徑；

一選擇模組，包括一第一選擇電路與一第二選擇電路；其中，該第一強驅動路徑連接於一電源電壓端與該第一選擇電路的一第一輸入端之間，該第一弱驅動路徑連接於該電源電壓端與該第一選擇電路的一第二輸入端之間，該第二強驅動路徑連接於該電源電壓端與該第二選擇電路的一第一輸入端之間，該第二弱驅動路徑連接於該電源電壓端與該第二選擇電路的一第二輸入端之間；

一第一P型電晶體，具有一源極連接至該第二選擇電路的一輸出端，一汲極連接至一第一節點，一閘極連接至一第二節點；

一第二P型電晶體，具有一源極連接至該第一選擇電路的一輸出端，一汲極連接至該第二節點，一閘極連接至該第一節點；其中，該第二節點產生一輸出信號，該第一節點產生一反相輸出信號；

一第一N型電晶體，具有一汲極連接至該第一節點，一源極連接至一接地端，一閘極接收一輸入信號；

一第二N型電晶體，具有一汲極連接至該第二節點，一源極連接至該接地端，一閘極接收一反相輸入信號；其中，當該輸入信

號為一第一高準位時，該輸出信號為一第二高準位；且當該輸入信號為一低準位時，該輸出信號為該低準位；以及

一時序控制器，接收該輸出信號與該反相輸出信號其中之一，或者接收該輸出信號與該反相輸出信號，該時序控制器產生一控制信號組至該選擇模組用以控制該第一選擇電路與該第二選擇電路；

其中，當該輸出信號轉換為該第二高準位且該反相輸出信號轉換為該低準位並經過一時間期間後，該第一選擇電路將該第一弱驅動路徑連接至該第二P型電晶體的該源極，該第二選擇電路將該第二強驅動路徑連接至該第一P型電晶體的該源極；

其中，當該輸出信號轉換為該低準位且該反相輸出信號轉換為該第二高準位並經過該時間期間後，該第一選擇電路將該第一強驅動路徑連接至該第二P型電晶體的該源極，該第二選擇電路將該第二弱驅動路徑連接至該第一P型電晶體的該源極。

【第2項】如申請專利範圍第1項所述之轉壓器，其中該第一選擇電路包括一第三P型電晶體與一第四P型電晶體；該第二選擇電路包括一第五P型電晶體與一第六P型電晶體；該第三P型電晶體的源極為該第一選擇電路的該第一輸入端；該第三P型電晶體的閘極接收一第一選擇信號；該第三P型電晶體的汲極為該第一選擇電路的該輸出端；該第五P型電晶體的源極為該第二選擇電路的該第一輸入端；該第五P型電晶體的閘極接收一第二選擇信號；該第五

P型電晶體的汲極為該第二選擇電路的該輸出端；該第四P型電晶體的源極為該第一選擇電路的該第二輸入端；該第四P型電晶體的閘極接收一第三選擇信號；該第四P型電晶體的汲極連接至該第三P型電晶體的該汲極；該第六P型電晶體的源極為該第二選擇電路的該第二輸入端；該第六P型電晶體的閘極接收一第四選擇信號；該第六P型電晶體的汲極連接至該第五P型電晶體的汲極。

【第3項】如申請專利範圍第2項所述之轉壓器，其中該第一強驅動路徑為一第一導線連接於該電源電壓端與該第一選擇電路的該第一輸入端之間；該第二強驅動路徑為一第二導線連接於該電源電壓端與該第二選擇電路的該第一輸入端之間；該第一弱驅動路徑包括一第七P型電晶體，具有一源極連接至該電源電壓端，一汲極連接至該第一選擇電路的該第二輸入端，一閘極接收一第一偏壓；該第二弱驅動路徑包括一第八P型電晶體，具有一源極連接至該電源電壓端，一汲極連接至該第二選擇電路的該第二輸入端，一閘極接收一第二偏壓。

【第4項】如申請專利範圍第3項所述之轉壓器，其中該第一偏壓與該第二偏壓為一接地電壓。

【第5項】如申請專利範圍第3項所述之轉壓器，其中該輸入信號為該第一偏壓，該反相輸入信號為該第二偏壓。

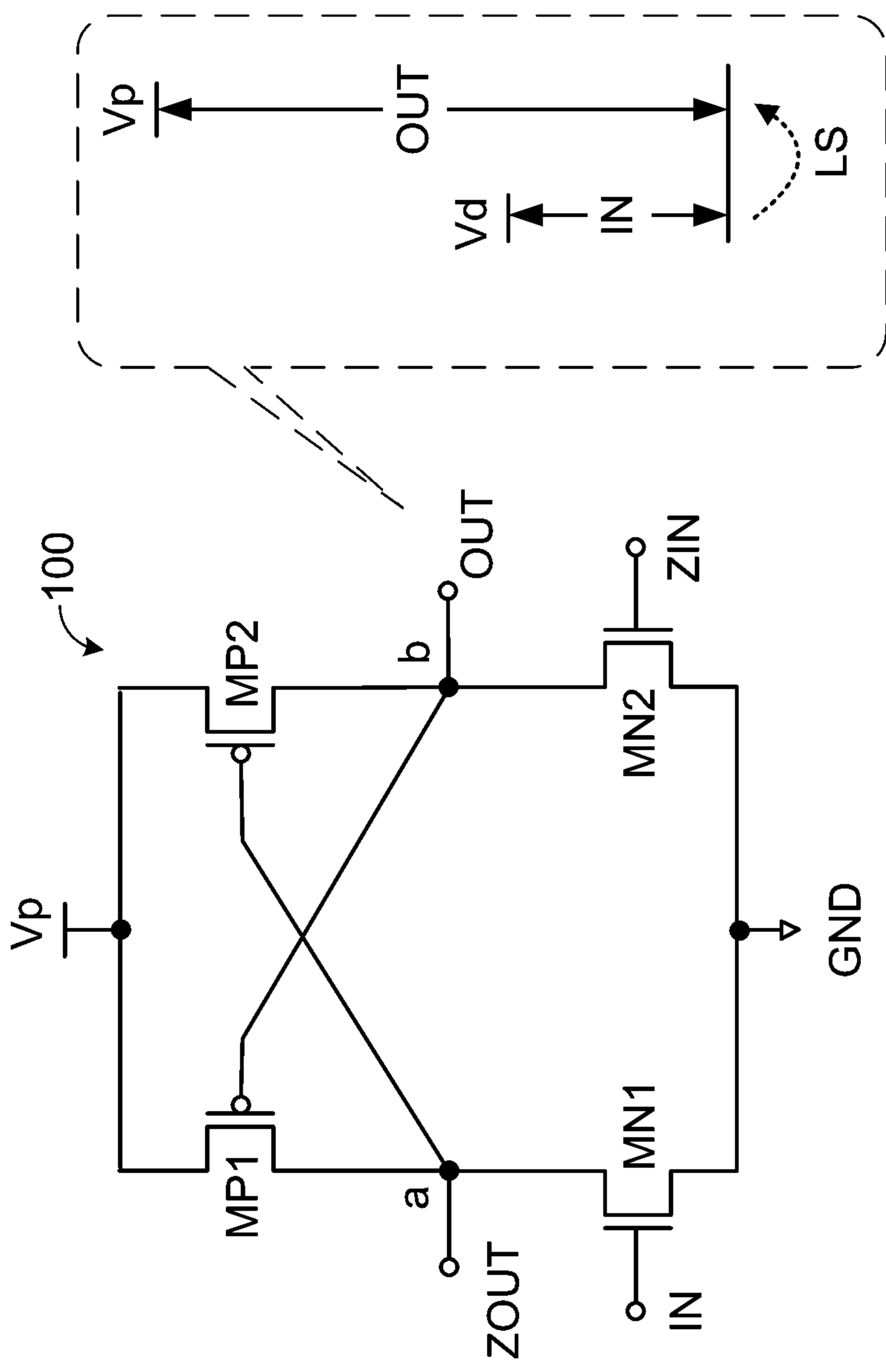
【第6項】如申請專利範圍第2項所述之轉壓器，其中時序控制器的控制信號組包括該第一選擇信號、該第二選擇信號、該第三選擇信號與該第四選擇信號；該第一選擇信號落後該輸出信號該時間期間；該第二選擇信號落後該反相輸出信號該時間期間；該第三選擇信號相同於該第二選擇信號；且該第四選擇信號相同於該第一選擇信號。

【第7項】如申請專利範圍第2項所述之轉壓器，其中該時間期間區分為一第一區間與一第二區間；當該輸出信號轉換為該第二高準位且該反相輸出信號轉換為該低準位並經過該第一區間後，該第一選擇電路將該第一弱驅動路徑與該第一強驅動路徑連接至該第二P型電晶體的該源極，該第二選擇電路將該第二弱驅動路徑與該第二強驅動路徑連接至該第一P型電晶體的該源極；以及，當該輸出信號轉換為該第二高準位且該反相輸出信號轉換為該低準位並經過該第一區間與該第二區間後，該第一選擇電路將該第一弱驅動路徑連接至該第二P型電晶體的該源極，該第二選擇電路將該第二強驅動路徑連接至該第一P型電晶體的該源極。

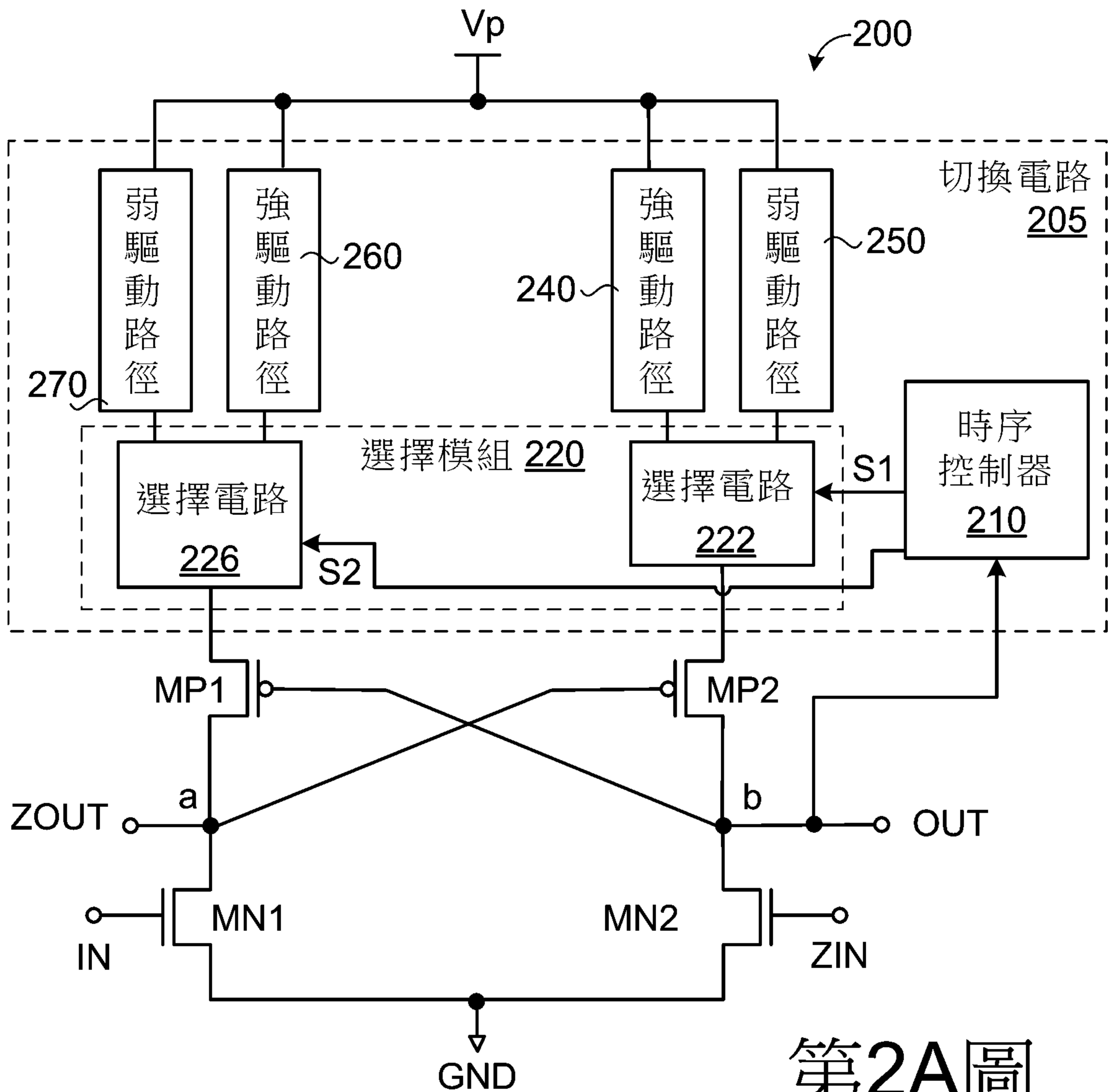
【第8項】如申請專利範圍第7項所述之轉壓器，其中該當該輸出信號轉換為該低準位且該反相輸出信號轉換為該第二高準位並經過該第一區間後，該第一選擇電路將該第一強驅動路徑與該第

一弱驅動路徑連接至該第二P型電晶體的該源極，該第二選擇電路將該第二強驅動路徑與該第二弱驅動路徑連接至該第一P型電晶體的該源極；以及，當該輸出信號轉換為該低準位且該反相輸出信號轉換為該第二高準位並經過該第一區間與該第二區間後，該第一選擇電路將該第一強驅動路徑連接至該第二P型電晶體的該源極，該第二選擇電路將該第二弱驅動路徑連接至該第一P型電晶體的該源極。

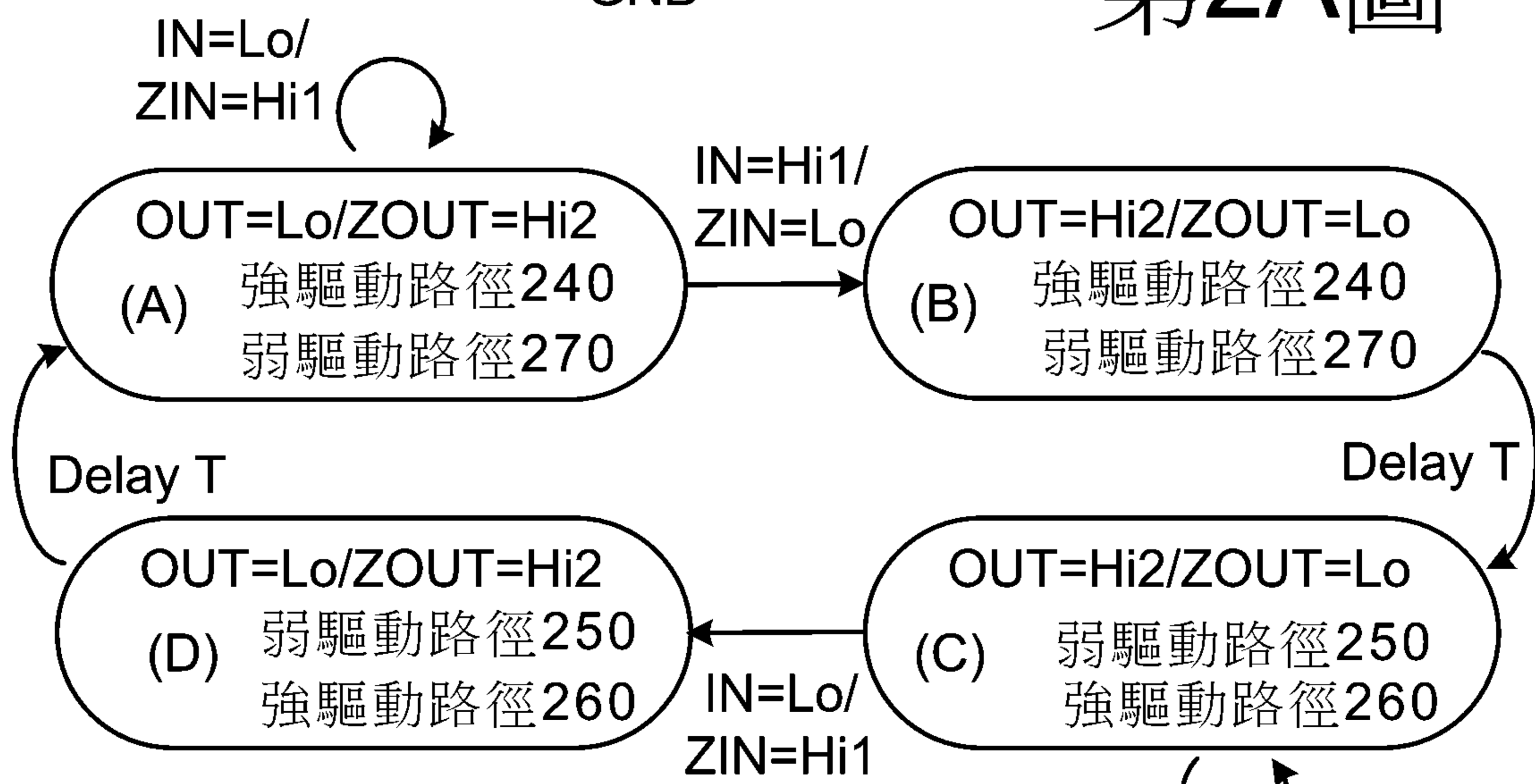
【發明圖式】



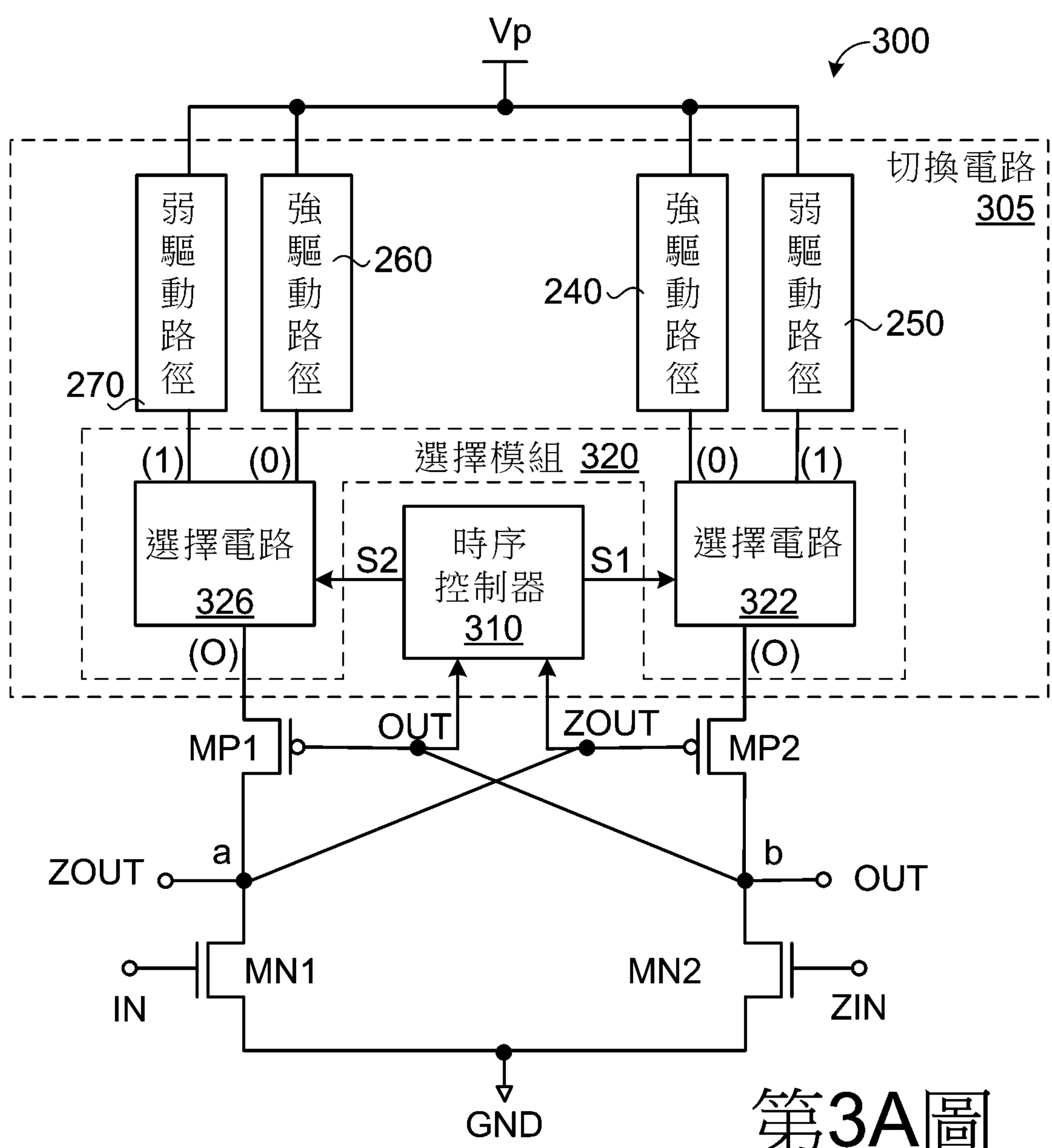
第1圖



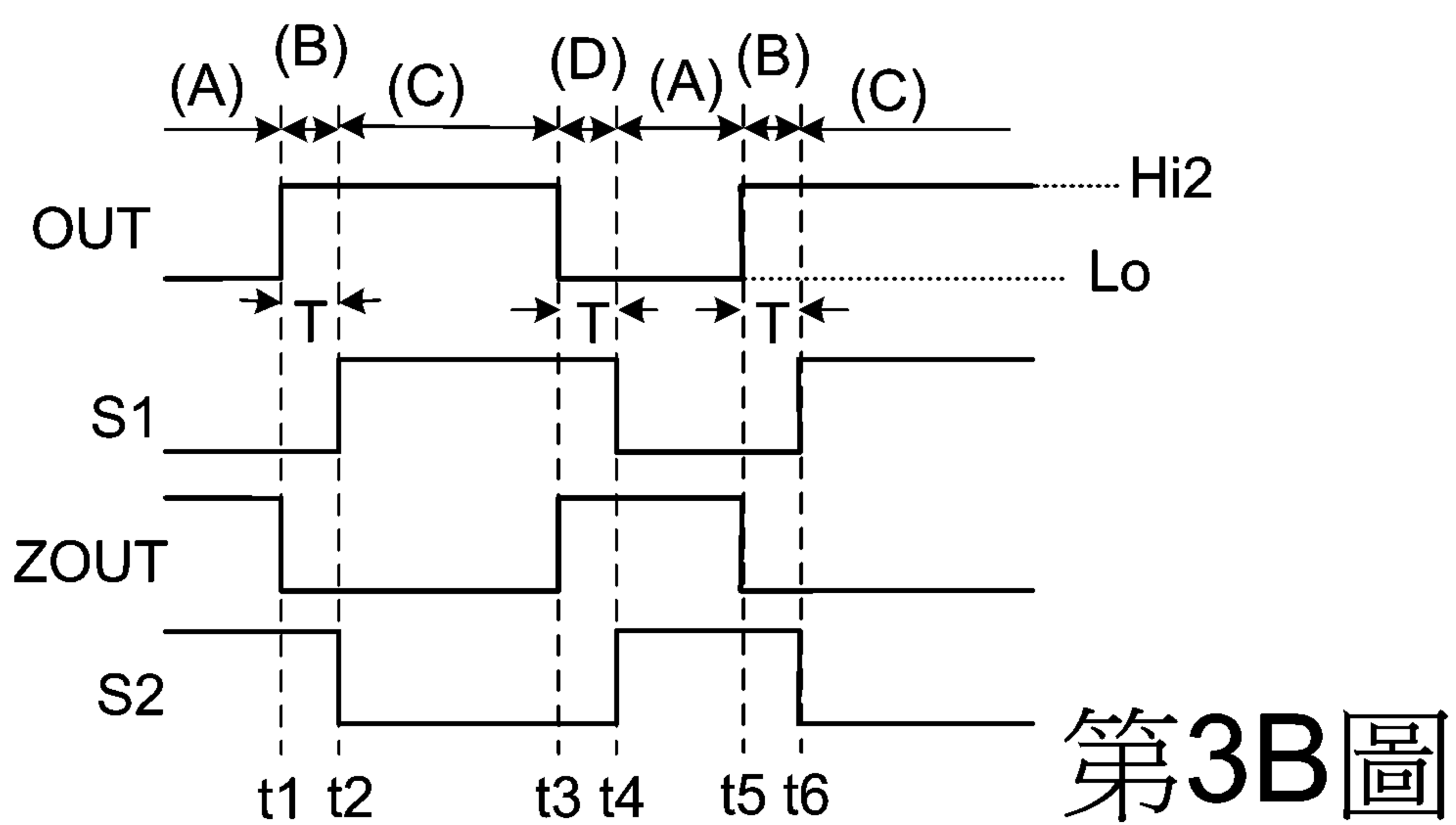
第2A圖



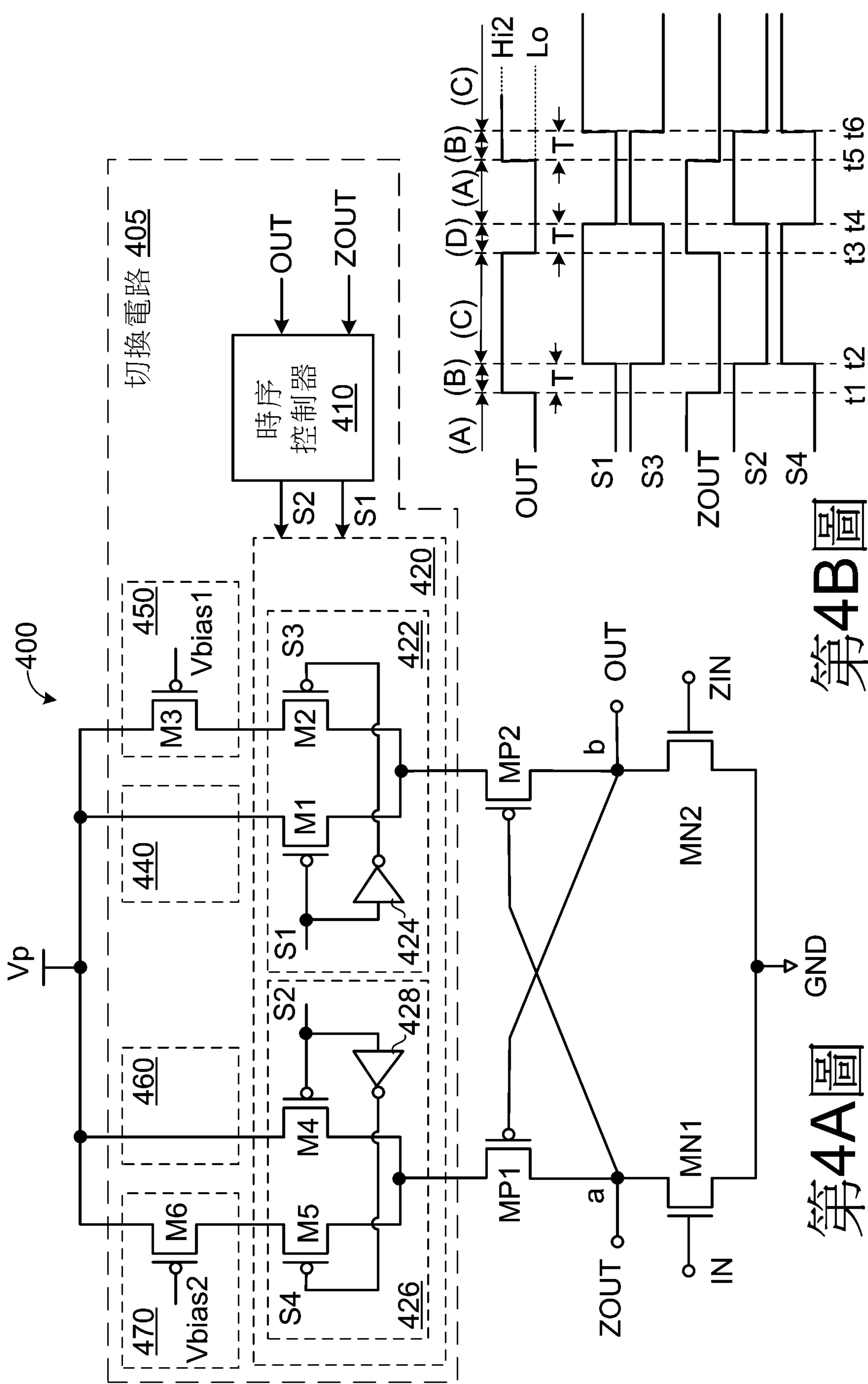
第2B圖



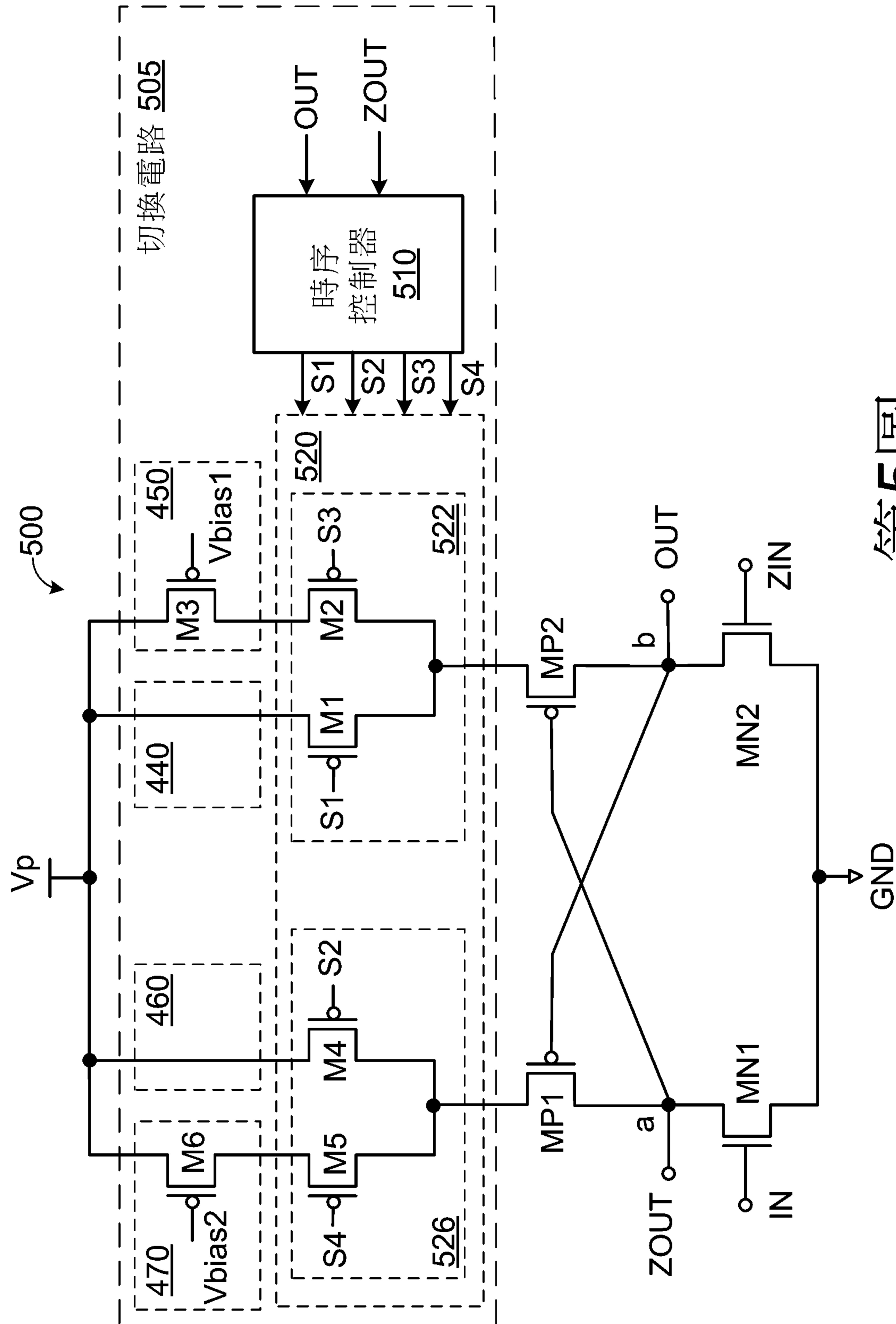
第3A圖



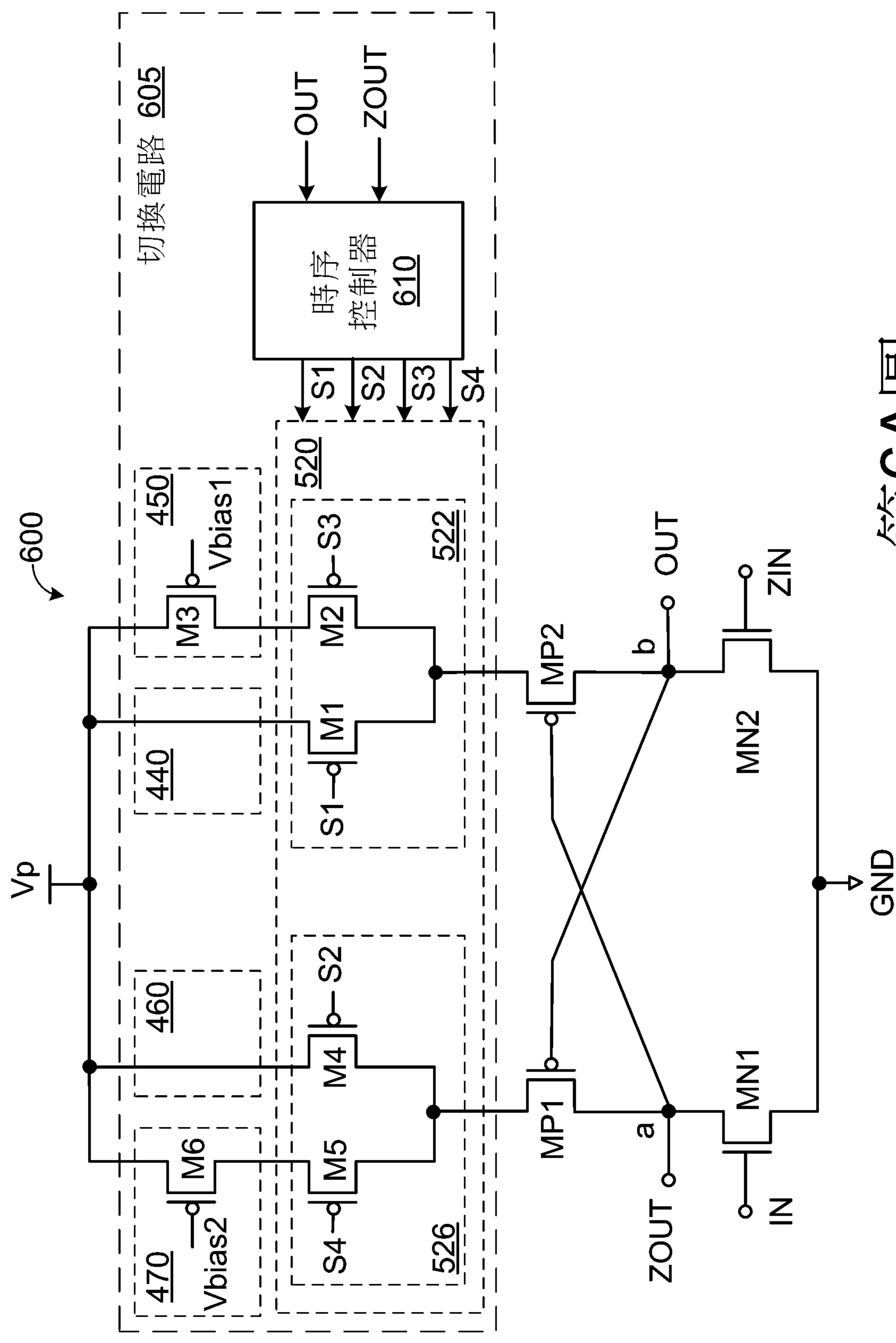
第3B圖



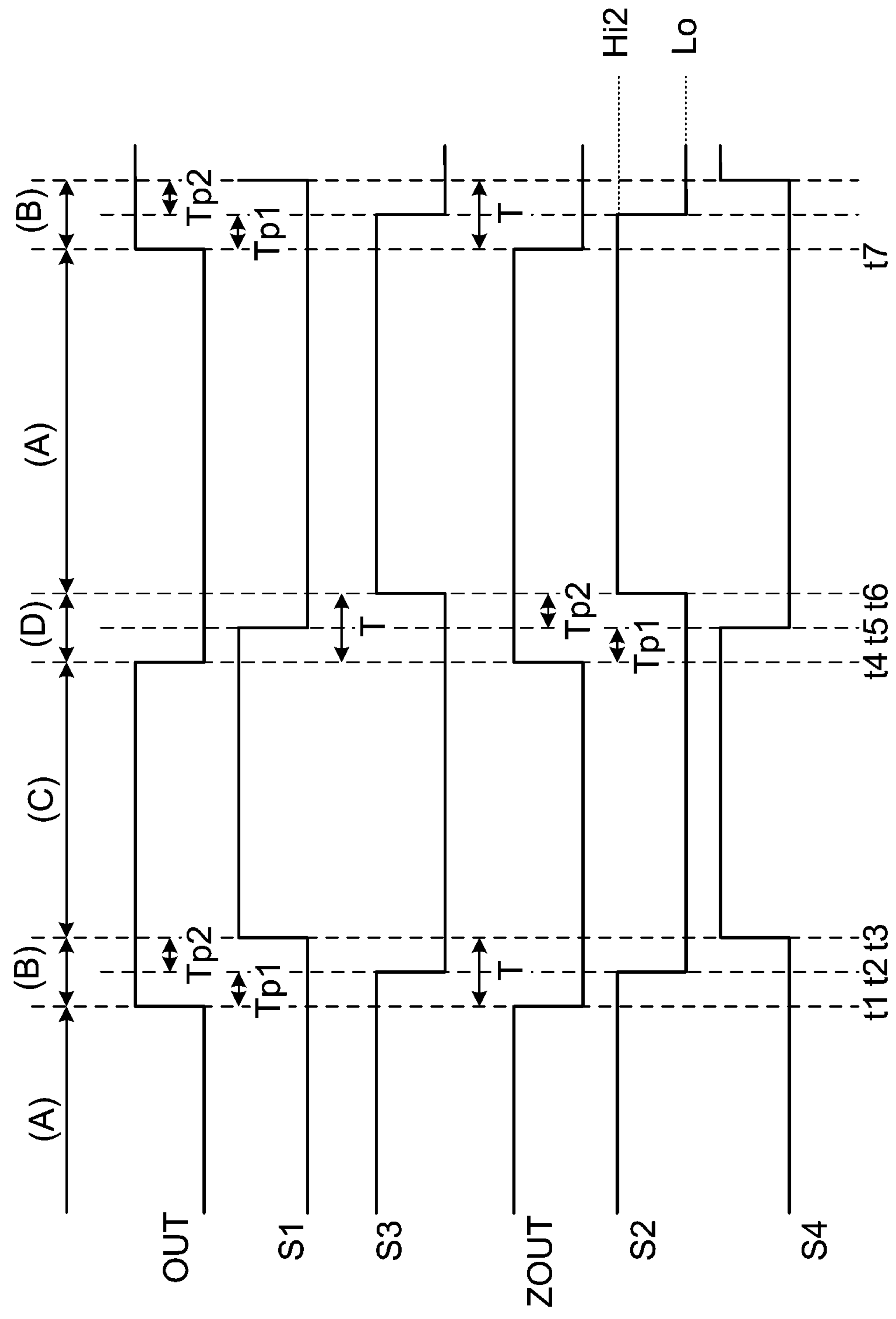
第4A圖 第4B圖



第5圖



第6A圖



第6B圖