



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년01월23일  
(11) 등록번호 10-2627275  
(24) 등록일자 2024년01월16일

(51) 국제특허분류(Int. Cl.)  
G09G 3/3275 (2016.01)

(52) CPC특허분류  
G09G 3/3275 (2013.01)  
G09G 2230/00 (2013.01)

(21) 출원번호 10-2016-0139528

(22) 출원일자 2016년10월25일

심사청구일자 2021년07월14일

(65) 공개번호 10-2018-0045937

(43) 공개일자 2018년05월08일

(56) 선행기술조사문헌  
KR1020140122218 A  
(뒷면에 계속)

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이태영

경기도 고양시 일산서구 중앙로 1496 (주엽동, 문  
촌마을11단지아파트) 1104동 1004호

이창우

서울특별시 서초구 강남대로8길 39-72 (양재동)  
202호

도오성

경기도 파주시 쇠재로 30, 709동 1701호 (금촌동,  
서원마을뜨란채)

(74) 대리인

특허법인 정안

전체 청구항 수 : 총 11 항

심사관 : 이옥우

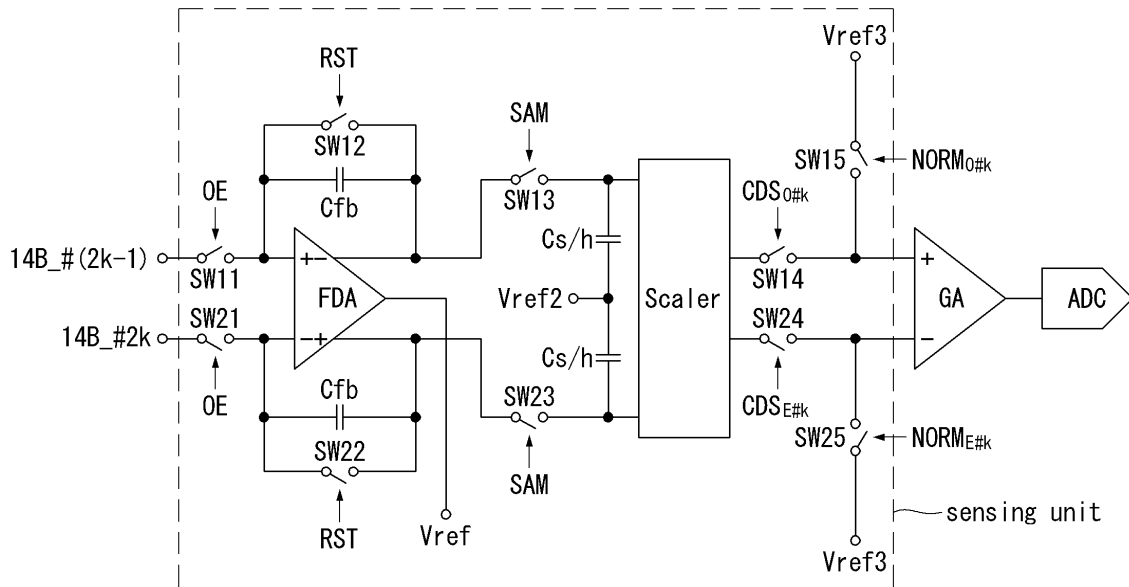
(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은 유기 발광 표시 장치에 관한 것이다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 유기 발광 다이오드와 이를 구동하는 구동 TFT를 포함하는 픽셀 복수 개가 구비된 표시 패널 및 센싱 라인을 통해 하나 이상의 픽셀에 연결되어 해당 픽셀의 구동 특성을 검출하는 센싱 회로를 포함하여 구성되고, 센싱 회로는, 완전 차

(뒷면에 계속)

대표도 - 도8



동 증폭기의 반전 및 비반전 입력 단자에 연결되는 이웃하는 두 센싱 라인 각각에 흐르는 전류를 적분하는 적분기, 적분기의 두 적분 출력을 각각 샘플링 하는 샘플링부 및 샘플링부의 샘플링 출력의 동작 범위를 조절하는 스케일러로 구성되는 복수 개의 센싱 유닛, 센싱 유닛의 하나 이상의 스케일러 출력을 차동 증폭하는 차동 증폭기 및 차동 증폭기의 출력을 디지털 센싱 값으로 변환하는 아날로그-디지털 변환기(ADC)를 포함하여 구성될 수 있다. 따라서, 종래 센싱 유닛의 구성보다 증폭기를 절반으로 감소시켜 소스 드라이브 IC의 면적을 줄일 수 있고, 완전 차동 방식으로 이웃하는 두 센싱 라인에 흐르는 전류의 적분 값을 차동 증폭함으로써, 센싱 라인을 타고 전류에 혼입되는 노이즈 영향을 줄이면서 구동 TFT의 특성을 검출할 수 있다.

(52) CPC특허분류

G09G 2300/0828 (2013.01)

(56) 선행기술조사문헌

KR1020070055588 A

JP2007214798 A

KR1020010105154 A

JP2011221480 A

JP2016514284 A

JP2016528537 A

## 명세서

### 청구범위

#### 청구항 1

완전 차동 증폭기의 반전 입력 단자와 비반전 입력 단자에 연결되는 이웃하는 두 센싱 라인 각각에 흐르는 전류를 적분하되, 상기 센싱 라인은 표시 패널의 픽셀을 구성하는 유기 발광 다이오드를 구동하는 구동 소자에 접속되는 적분기;

상기 적분기의 두 적분 출력을 각각 샘플링 하는 샘플링부;

상기 샘플링부의 하나 이상의 샘플링 출력을 차동 증폭하는 차동 증폭기; 및

상기 차동 증폭기의 출력을 디지털 센싱 값으로 변환하는 아날로그-디지털 변환기(ADC)를 포함하여 구성되는 유기 발광 다이오드 구동 특성 검출 회로.

#### 청구항 2

제1 항에 있어서,

상기 샘플링부의 두 샘플링 출력을 각각 상기 ADC의 동작 범위로 변환하여 상기 차동 증폭기에 출력하는 스케일러를 더 포함하여 구성되는 것을 특징으로 하는 유기 발광 다이오드 구동 특성 검출 회로.

#### 청구항 3

제1 항에 있어서,

상기 유기 발광 다이오드를 발광시키는 디스플레이 구동 때 연결을 끊고 상기 유기 발광 다이오드의 구동 특성을 검출하는 센싱 구동 때 연결하도록 상기 반전 입력 단자와 비반전 입력 단자를 상기 두 센싱 라인에 각각 연결하는 제1 및 제2 센싱 스위치; 및

상기 샘플링부의 두 샘플링 출력을 상기 차동 증폭기의 두 입력 단자에 각각 연결하는 제1 및 제2 모드 스위치를 더 포함하고,

상기 적분기는, 상기 완전 차동 증폭기의 반전 입력 단자와 비반전 출력 단자를 연결하는 제1 커패시터와 제1 리셋 스위치 및 상기 완전 차동 증폭기의 비반전 입력 단자와 반전 출력 단자를 연결하는 제2 커패시터와 제2 리셋 스위치를 포함하고, 상기 완전 차동 증폭기의 출력 공통 단자는 소스에 인가될 기준 전압에 연결되고,

상기 샘플링부는, 제1 및 제2 샘플링 커패시터 및 상기 제1 및 제2 샘플링 커패시터의 제1 단자를 각각 상기 비반전 출력 단자와 반전 출력 단자에 연결하는 제1 및 제2 샘플링 스위치를 포함하고, 상기 제1 및 제2 샘플링 커패시터의 제2 단자는 상기 ADC의 동작 범위와 관련된 제2 기준 전압에 연결되는 것을 특징으로 하는 유기 발광 다이오드 구동 특성 검출 회로.

#### 청구항 4

제3 항에 있어서,

상기 제1 모드 스위치는 제1 샘플링 출력 또는 제2 샘플링 출력을 선택적으로 상기 차동 증폭기의 제1 입력 단자에 연결하고, 상기 제2 모드 스위치는 상기 제2 샘플링 출력 또는 제3 기준 전압을 선택적으로 상기 차동 증폭기의 제2 입력 단자에 연결하는 것을 특징으로 하는 유기 발광 다이오드 구동 특성 검출 회로.

#### 청구항 5

제4 항에 있어서,

상기 두 센싱 라인의 센싱 값 차이를 이용하는 제1 모드에서 상기 제1 모드 스위치는 상기 차동 증폭기의 제1 입력 단자를 상기 제1 샘플링 출력에 연결하고 상기 제2 모드 스위치는 상기 차동 증폭기의 제2 입력 단자를 상기 제2 샘플링 출력에 연결하고,

상기 두 센싱 라인 각각의 센싱 값과 소정의 기준 값과의 차이를 이용하는 제2 모드에서 상기 제1 모드 스위치는 상기 차동 증폭기의 제1 입력 단자를 상기 제1 샘플링 출력에 연결하고 상기 제2 모드 스위치는 상기 차동 증폭기의 제2 입력 단자를 상기 제3 기준 전압에 연결하거나 또는 상기 제1 모드 스위치는 상기 차동 증폭기의 제1 입력 단자를 상기 제2 샘플링 출력에 연결하고 상기 제2 모드 스위치는 상기 차동 증폭기의 제2 입력 단자를 상기 제3 기준 전압에 연결하는 것을 특징으로 하는 유기 발광 다이오드 구동 특성 검출 회로.

**청구항 6**

제3 항에 있어서,

상기 차동 증폭기의 제1 입력 단자를 제3 기준 전압에 연결하는 제1 기준 스위치 및 상기 차동 증폭기의 제2 입력 단자를 상기 제3 기준 전압에 연결하는 제2 기준 스위치를 더 포함하여 구성되는 것을 특징으로 하는 유기 발광 다이오드 구동 특성 검출 회로.

**청구항 7**

제6 항에 있어서,

상기 두 센싱 라인의 센싱 값 차이를 이용하는 제1 모드에서 상기 제1 모드 스위치는 상기 차동 증폭기의 제1 입력 단자를 제1 샘플링 출력에 연결하고 상기 제2 모드 스위치는 상기 차동 증폭기의 제2 입력 단자를 제2 샘플링 출력에 연결하고,

상기 두 센싱 라인 각각의 센싱 값과 소정의 기준 값과의 차이를 이용하는 제2 모드에서 상기 제1 모드 스위치는 상기 차동 증폭기의 제1 입력 단자를 상기 제1 샘플링 출력에 연결하고 상기 제2 기준 스위치는 상기 차동 증폭기의 제2 입력 단자를 상기 제3 기준 전압에 연결하거나 또는 상기 제2 모드 스위치는 상기 차동 증폭기의 제2 입력 단자를 상기 제2 샘플링 출력에 연결하고 상기 제1 기준 스위치는 상기 차동 증폭기의 제1 입력 단자를 상기 제3 기준 전압에 연결하는 것을 특징으로 하는 유기 발광 다이오드 구동 특성 검출 회로.

**청구항 8**

제3 항에 있어서,

초기화 기간에, 상기 제1 및 제2 센싱 스위치, 상기 제1 및 제2 리셋 스위치, 및 상기 제1 및 제2 샘플링 스위치가 턴-온 되어, 구동 TFT의 소스에 상기 기준 전압이 인가되고,

샘플링 기간에, 상기 제1 및 제2 리셋 스위치가 턴-오프 되고, 상기 두 센싱 라인 중 하나에 연결된 제1 구동 TFT의 게이트에 센싱용 데이터 전압이 인가되고 상기 제1 구동 TFT가 턴-온 되고, 상기 두 센싱 라인 중 다른 하나에 연결된 제2 구동 TFT의 게이트에 소정의 데이터 전압이 인가되고 상기 제2 구동 TFT가 턴-오프 되고, 상기 제1 및 제2 샘플링 커패시터 중 하나가 상기 적분기가 상기 제1 구동 TFT의 소스에 흐르는 전류를 적분한 제1 적분 출력을 저장하고 상기 제1 및 제2 샘플링 커패시터 중 다른 하나가 상기 적분기가 상기 제2 구동 TFT의 소스에 흐르는 전류를 적분한 제2 적분 출력을 저장하고,

변환 기간에, 상기 제1 및 제2 샘플링 스위치가 턴-오프 되고 상기 제1 및 제2 모드 스위치가 턴-온 되어, 상기 차동 증폭기와 ADC가 상기 제1 샘플링 커패시터와 제2 커패시터가 저장한 두 적분 출력의 차이를 디지털로 변환하는 것을 특징으로 하는 유기 발광 다이오드 구동 특성 검출 회로.

**청구항 9**

유기 발광 다이오드와 이를 구동하는 구동 TFT를 포함하는 픽셀 복수 개가 구비된 표시 패널; 및

센싱 라인을 통해 하나 이상의 픽셀에 연결되어 해당 픽셀의 구동 특성을 검출하는 센싱 회로를 포함하여 구성되고,

상기 센싱 회로는,

완전 차동 증폭기의 반전 및 비반전 입력 단자에 연결되는 이웃하는 두 센싱 라인 각각에 흐르는 전류를 적분하는 적분기, 상기 적분기의 두 적분 출력을 각각 샘플링 하는 샘플링부 및 상기 샘플링부의 샘플링 출력의 동작 범위를 조절하는 스케일러로 구성되는 복수 개의 센싱 유닛;

상기 센싱 유닛의 하나 이상의 스케일러 출력을 차동 증폭하는 차동 증폭기; 및

상기 차동 증폭기의 출력을 디지털 센싱 값으로 변환하는 아날로그-디지털 변환기(ADC)를 포함하여 구성되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 10**

제9 항에 있어서,

상기 센싱 유닛은,

상기 유기 발광 다이오드를 발광시키는 디스플레이 구동 때 연결을 끊고 상기 유기 발광 다이오드의 구동 특성을 검출하는 센싱 구동 때 연결하도록 상기 반전 입력 단자와 비반전 입력 단자를 상기 두 센싱 라인에 각각 연결하는 제1 및 제2 센싱 스위치; 및

상기 샘플링부의 두 샘플링 출력을 상기 차동 증폭기의 두 입력 단자에 각각 연결하는 제1 및 제2 모드 스위치를 더 포함하고,

상기 적분기는, 상기 완전 차동 증폭기의 반전 입력 단자와 비반전 출력 단자를 연결하는 제1 커패시터와 제1 리셋 스위치 및 상기 완전 차동 증폭기의 비반전 입력 단자와 반전 출력 단자를 연결하는 제2 커패시터와 제2 리셋 스위치를 포함하고, 상기 완전 차동 증폭기의 출력 공통 단자는 소스에 인가될 기준 전압에 연결되고,

상기 샘플링부는, 제1 및 제2 샘플링 커패시터 및 상기 제1 및 제2 샘플링 커패시터의 제1 단자를 각각 상기 비반전 출력 단자와 반전 출력 단자에 연결하는 제1 및 제2 샘플링 스위치를 포함하고, 상기 제1 및 제2 샘플링 커패시터의 제2 단자는 상기 ADC의 동작 범위와 관련된 제2 기준 전압에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 11**

제10 항에 있어서,

제1 기간에, 홀수 센싱 라인에 연결되는 픽셀에 상기 구동 TFT를 턴-온 시킬 센싱용 데이터 전압을 인가하고 짝수 센싱 라인에 연결되는 픽셀에 상기 구동 TFT를 턴-온 시키지 않을 소정의 데이터 전압을 인가하고, 상기 복수 개의 센싱 유닛을 동시에 구동하여 복수 개의 제1 및 제2 스케일러 출력을 얻고, 각 센싱 유닛의 제1 및 제2 모드 스위치를 제어하여 상기 복수 개의 센싱 유닛을 순차적으로 상기 차동 증폭기에 연결하되 각 센싱 유닛이 상기 차동 증폭기에 연결될 때 상기 차동 증폭기와 ADC를 구동하여 해당 센싱 유닛과 관련된 홀수 센싱 라인들에 연결된 픽셀들에 대한 디지털 센싱 값을 출력하고,

상기 제1 기간 이후의 제2 기간에, 홀수 센싱 라인에 연결되는 픽셀에 상기 구동 TFT를 턴-온 시키지 않을 소정의 데이터 인가하고 짝수 센싱 라인에 연결되는 픽셀에 상기 구동 TFT를 턴-온 시킬 센싱용 데이터 전압을 인가하고, 상기 복수 개의 센싱 유닛을 동시에 구동하여 복수 개의 제1 및 제2 스케일러 출력을 얻고, 각 센싱 유닛의 제1 및 제2 모드 스위치를 제어하여 상기 복수 개의 센싱 유닛을 순차적으로 상기 차동 증폭기에 연결하되 각 센싱 유닛이 상기 차동 증폭기에 연결될 때 상기 차동 증폭기와 ADC를 구동하여 해당 센싱 유닛과 관련된 짝수 센싱 라인들에 연결된 픽셀들에 대한 디지털 센싱 값을 출력하는 것을 특징으로 하는 유기 발광 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기 발광 픽셀을 구동하는 구동 TFT의 전기적 특성을 검출하는 센싱 유닛의 구조를 개선하는 유기 발광 표시 장치에 관한 것이다.

**배경 기술**

[0002] 액티브 매트릭스 타입의 유기 발광 표시 장치는 스스로 발광하는 유기 발광 다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답 속도가 빠르고, 발광 효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기 발광 표시 장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 픽셀에서 구현되는 영상의 휘도를 조절한다. 구동 TFT는 자신의 게이트 전극과 소스 전극 사이에 걸리는 전압에 따라 OLED에 흐르는 구동 전류를 제어한다. 구동 전류에 따라 OLED의 발광량이 결정되며, OLED의 발광량에 따라 영상의 휘도가 결정된다.

- [0004] 구동 TFT가 포화 영역에서 동작할 때 구동 TFT의 드레인-소스 사이에 흐르는 픽셀 전류는 문턱 전압, 전자 이동도와 같은 구동 TFT의 전기적 특성에 의존하여 바뀌게 되는데, 공정 특성, 시변 특성 등 다양한 원인에 의해 구동 TFT의 전기적 특성이 픽셀들 사이에 편차가 생기고, 이에 따라 TFT의 전기적 특성이 다른 픽셀들에 동일한 데이터 전압을 인가하더라도 픽셀마다 휘도 편차가 생기므로, 이러한 특성 편차를 보상하지 않으면 원하는 품질의 화상 구현이 어렵다.
- [0005] 이를 해결하기 위하여, 구동 TFT의 전기적 특성(문턱 전압, 이동도) 편차에 따른 휘도 편차를 화소 외부 및/또는 화소 내부에서 보상하는 기술이 제안되고 있다. 외부 보상 방식은 각 화소의 구동 TFT의 특성 파라미터를 센싱 하고 센싱 값에 따라 입력 데이터를 보정하여 정밀하게 보상할 수 있지만 센싱에 많은 시간이 소요되는 단점이 있는 반면, 내부 보상 방식은 실시간으로 보상할 수 있지만 화소 구조가 복잡하고 개구율이 떨어지는 단점이 있다.
- [0006] 외부 보상 방식에서 구동 TFT의 특성을 센싱 하기 위한 센싱 라인이 각 픽셀에 연결되고, 구동 TFT의 특성을 반영하여 센싱 라인을 흐르는 전류나 전압을 검출하기 위한 센싱 유닛이 데이터 구동 회로에 내장된다. 픽셀에 데이터 전압을 인가하고 구동 TFT의 특성을 센싱 하는 소스 드라이브 IC는 픽셀이 배열되는 패널의 외곽 비표시 영역에 배치되어 베젤에 가려진다.
- [0007] 센싱 라인을 흐르는 전류를 이용하여 구동 TFT의 특성을 센싱 하는 센싱 유닛은 전류 적분기, 샘플링부, 스케일러, 아날로그-디지털-변환기(ADC) 등을 포함하여 구성되는데, 센싱 라인마다 적분기의 OP Amp와 스케일러 등을 포함하므로 면적을 많이 차지하게 된다.

**발명의 내용**

**해결하려는 과제**

- [0008] 본 발명은 이러한 상황을 감안한 것으로, 본 발명의 목적은 구동 TFT의 특성을 검출하는 센싱 유닛의 물리적 크기를 줄이는 데 있다.
- [0009] 본 발명의 다른 목적은, 센싱 유닛이 구동 TFT의 특성을 전류 형태로 검출할 때 노이즈의 영향을 줄이는데 있다.
- [0010] 본 발명의 또 다른 목적은, 구동 TFT의 특성을 검출하는 동작 모드를 변경할 수 있는 센싱 유닛의 구조를 제공하는 데 있다.

**과제의 해결 수단**

- [0011] 본 발명의 일 실시예에 따른 유기 발광 다이오드 구동 특성 검출 회로는, 완전 차동 증폭기의 반전 입력 단자와 비반전 입력 단자에 연결되는 이웃하는 두 센싱 라인 각각에 흐르는 전류를 적분하되, 센싱 라인은 표시 패널의 픽셀을 구성하는 유기 발광 다이오드를 구동하는 구동 소자에 접속되는 적분기; 적분기의 두 적분 출력을 각각 샘플링 하는 샘플링부; 샘플링부의 하나 이상의 샘플링 출력을 차동 증폭하는 차동 증폭기; 및 차동 증폭기의 출력을 디지털 센싱 값으로 변환하는 아날로그-디지털 변환기(ADC)를 포함하여 구성될 수 있다.
- [0012] 일 실시예에서, 검출 회로는, 샘플링부의 두 샘플링 출력을 각각 ADC의 동작 범위로 변환하여 차동 증폭기에 출력하는 스케일러를 더 포함하여 구성될 수 있다.
- [0013] 일 실시예에서, 검출 회로는, 유기 발광 다이오드를 발광시키는 디스플레이 구동 때 연결을 끊고 유기 발광 다이오드의 구동 특성을 검출하는 센싱 구동 때 연결하도록 반전 입력 단자와 비반전 입력 단자를 두 센싱 라인에 각각 연결하는 제1 및 제2 센싱 스위치; 및 샘플링부의 두 샘플링 출력을 차동 증폭기의 두 입력 단자에 각각 연결하는 제1 및 제2 모드 스위치를 더 포함하여 구성될 수 있다.
- [0014] 또한, 적분기는, 완전 차동 증폭기의 반전 입력 단자와 비반전 출력 단자를 연결하는 제1 커패시터와 제1 리셋 스위치 및 완전 차동 증폭기의 비반전 입력 단자와 반전 출력 단자를 연결하는 제2 커패시터와 제2 리셋 스위치를 포함하고, 완전 차동 증폭기의 출력 공통 단자는 소스에 인가될 기준 전압에 연결될 수 있다.
- [0015] 또한, 샘플링부는, 제1 및 제2 샘플링 커패시터 및 제1 및 제2 샘플링 커패시터의 제1 단자를 각각 비반전 출력 단자와 반전 출력 단자에 연결하는 제1 및 제2 샘플링 스위치를 포함하고, 제1 및 제2 샘플링 커패시터의 제2 단자는 ADC의 동작 범위와 관련된 제2 기준 전압에 연결될 수 있다.

- [0016] 일 실시예에서, 제1 모드 스위치는 제1 샘플링 출력 또는 제2 샘플링 출력을 선택적으로 차동 증폭기의 제1 입력 단자에 연결하고, 제2 모드 스위치는 제2 샘플링 출력 또는 제3 기준 전압을 선택적으로 차동 증폭기의 제2 입력 단자에 연결할 수 있다.
- [0017] 일 실시예에서, 두 센싱 라인의 센싱 값 차이를 이용하는 제1 모드에서 제1 모드 스위치는 차동 증폭기의 제1 입력 단자를 제1 샘플링 출력에 연결하고 제2 모드 스위치는 차동 증폭기의 제2 입력 단자를 제2 샘플링 출력에 연결하고, 두 센싱 라인 각각의 센싱 값과 소정의 기준 값과의 차이를 이용하는 제2 모드에서 제1 모드 스위치는 차동 증폭기의 제1 입력 단자를 제1 샘플링 출력에 연결하고 제2 모드 스위치는 차동 증폭기의 제2 입력 단자를 제3 기준 전압에 연결하거나 또는 제1 모드 스위치는 차동 증폭기의 제1 입력 단자를 제2 샘플링 출력에 연결하고 제2 모드 스위치는 차동 증폭기의 제2 입력 단자를 제3 기준 전압에 연결할 수 있다.
- [0018] 일 실시예에서, 검출 회로는, 차동 증폭기의 제1 입력 단자를 제3 기준 전압에 연결하는 제1 기준 스위치 및 차동 증폭기의 제2 입력 단자를 제3 기준 전압에 연결하는 제2 기준 스위치를 더 포함하여 구성될 수 있다.
- [0019] 일 실시예에서, 두 센싱 라인의 센싱 값 차이를 이용하는 제1 모드에서 제1 모드 스위치는 차동 증폭기의 제1 입력 단자를 제1 샘플링 출력에 연결하고 제2 모드 스위치는 차동 증폭기의 제2 입력 단자를 제2 샘플링 출력에 연결하고, 두 센싱 라인 각각의 센싱 값과 소정의 기준 값과의 차이를 이용하는 제2 모드에서 제1 모드 스위치는 차동 증폭기의 제1 입력 단자를 제1 샘플링 출력에 연결하고 제2 기준 스위치는 차동 증폭기의 제2 입력 단자를 제3 기준 전압에 연결하거나 또는 제2 모드 스위치는 차동 증폭기의 제2 입력 단자를 제2 샘플링 출력에 연결하고 제1 기준 스위치는 차동 증폭기의 제1 입력 단자를 제3 기준 전압에 연결할 수 있다.
- [0020] 일 실시예에서, 초기화 기간에, 제1 및 제2 센싱 스위치, 제1 및 제2 리셋 스위치, 및 제1 및 제2 샘플링 스위치가 턴-온 되어, 구동 TFT의 소스에 기준 전압이 인가되고, 샘플링 기간에, 제1 및 제2 리셋 스위치가 턴-오프 되고, 두 센싱 라인 중 하나에 연결된 제1 구동 TFT의 게이트에 센싱용 데이터 전압이 인가되고 제1 구동 TFT가 턴-온 되고, 두 센싱 라인 중 다른 하나에 연결된 제2 구동 TFT의 게이트에 소정의 데이터 전압이 인가되고 제2 구동 TFT가 턴-오프 되고, 제1 및 제2 샘플링 커패시터 중 하나가 적분기가 제1 구동 TFT의 소스에 흐르는 전류를 적분한 제1 적분 출력을 저장하고 제1 및 제2 샘플링 커패시터 중 다른 하나가 적분기가 제2 구동 TFT의 소스에 흐르는 전류를 적분한 제2 적분 출력을 저장하고, 변환 기간에, 제1 및 제2 샘플링 스위치가 턴-오프 되고 제1 및 제2 모드 스위치가 턴-온 되어, 차동 증폭기와 ADC가 제1 샘플링 커패시터와 제2 커패시터가 저장한 두 적분 출력의 차이를 디지털로 변환할 수 있다.
- [0021] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는, 유기 발광 다이오드와 이를 구동하는 구동 TFT를 포함하는 픽셀 복수 개가 구비된 표시 패널; 및 센싱 라인을 통해 하나 이상의 픽셀에 연결되어 해당 픽셀의 구동 특성을 검출하는 센싱 회로를 포함하여 구성되고, 센싱 회로는, 완전 차동 증폭기의 반전 및 비반전 입력 단자에 연결되는 이웃하는 두 센싱 라인 각각에 흐르는 전류를 적분하는 적분기, 적분기의 두 적분 출력을 각각 샘플링하는 샘플링부 및 샘플링부의 샘플링 출력의 동작 범위를 조절하는 스케일러로 구성되는 복수 개의 센싱 유닛; 센싱 유닛의 하나 이상의 스케일러 출력을 차동 증폭하는 차동 증폭기; 및 차동 증폭기의 출력을 디지털 센싱 값으로 변환하는 아날로그-디지털 변환기(ADC)를 포함하여 구성되는 것을 특징으로 한다.
- [0022] 일 실시예에서, 센싱 유닛은, 유기 발광 다이오드를 발광시키는 디스플레이 구동 때 연결을 끊고 유기 발광 다이오드의 구동 특성을 검출하는 센싱 구동 때 연결하도록 반전 입력 단자와 비반전 입력 단자를 두 센싱 라인에 각각 연결하는 제1 및 제2 센싱 스위치; 및 샘플링부의 두 샘플링 출력을 차동 증폭기의 두 입력 단자에 각각 연결하는 제1 및 제2 모드 스위치를 더 포함할 수 있다.
- [0023] 또한, 적분기는, 완전 차동 증폭기의 반전 입력 단자와 비반전 출력 단자를 연결하는 제1 커패시터와 제1 리셋 스위치 및 완전 차동 증폭기의 비반전 입력 단자와 반전 출력 단자를 연결하는 제2 커패시터와 제2 리셋 스위치를 포함하고, 완전 차동 증폭기의 출력 공통 단자는 소스에 인가될 기준 전압에 연결될 수 있다.
- [0024] 또한, 샘플링부는, 제1 및 제2 샘플링 커패시터 및 제1 및 제2 샘플링 커패시터의 제1 단자를 각각 비반전 출력 단자와 반전 출력 단자에 연결하는 제1 및 제2 샘플링 스위치를 포함하고, 제1 및 제2 샘플링 커패시터의 제2 단자는 ADC의 동작 범위와 관련된 제2 기준 전압에 연결될 수 있다.
- [0025] 일 실시예에서, 제1 기간에, 홀수 센싱 라인에 연결되는 픽셀에 구동 TFT를 턴-온 시킬 센싱용 데이터 전압을 인가하고 짝수 센싱 라인에 연결되는 픽셀에 구동 TFT를 턴-온 시키지 않을 소정의 데이터 전압을 인가하고, 복수 개의 센싱 유닛을 동시에 구동하여 복수 개의 제1 및 제2 스케일러 출력을 얻고, 각 센싱 유닛의 제1 및 제2 모드 스위치를 제어하여 복수 개의 센싱 유닛을 순차적으로 차동 증폭기에 연결하되 각 센싱 유닛이 차동 증폭

기에 연결될 때 차동 증폭기와 ADC를 구동하여 해당 센싱 유닛과 관련된 홀수 센싱 라인들에 연결된 픽셀들에 대한 디지털 센싱 값을 출력하고, 제1 기간 이후의 제2 기간에, 홀수 센싱 라인에 연결되는 픽셀에 구동 TFT를 턴-온 시키지 않을 소정의 데이터 인가하고 짝수 센싱 라인에 연결되는 픽셀에 구동 TFT를 턴-온 시킬 센싱용 데이터 전압을 인가하고, 복수 개의 센싱 유닛을 동시에 구동하여 복수 개의 제1 및 제2 스케일러 출력을 얻고, 각 센싱 유닛의 제1 및 제2 모드 스위치를 제어하여 복수 개의 센싱 유닛을 순차적으로 차동 증폭기에 연결하되 각 센싱 유닛이 차동 증폭기에 연결될 때 차동 증폭기와 ADC를 구동하여 해당 센싱 유닛과 관련된 짝수 센싱 라인들에 연결된 픽셀들에 대한 디지털 센싱 값을 출력할 수 있다.

**발명의 효과**

- [0026] 따라서, 종래 센싱 유닛의 구성보다 증폭기와 스케일러를 절반으로 감소시켜 데이터 구동 회로에 포함되는 소스 드라이브 IC의 면적을 줄일 수 있게 된다.
- [0027] 또한, 소스 IC의 면적이 감소함에 따라 각 웨이퍼가 생산할 수 있는 소스 IC의 개수가 늘고 결과적으로 소스 IC의 단가를 낮출 수 있게 된다.
- [0028] 또한, 완전 차동 방식으로 이웃하는 두 센싱 라인에 흐르는 전류의 적분 값을 차동 증폭함으로써, 센싱 라인을 타고 전류에 혼입되는 노이즈 영향을 줄이면서 구동 TFT의 특성을 검출할 수 있게 된다.
- [0029] 또한, 이웃하는 두 센싱 라인에 흐르는 전류의 적분 값을 차동 증폭하는 CDS 동작 모드와 하나의 센싱 라인에 흐르는 전류의 적분 값을 기준 값과 차동 증폭하는 일반 동작 모드를 전환할 수 있도록 범용으로 구성하는 것이 가능하게 된다.

**도면의 간단한 설명**

- [0030] 도 1은 전류를 이용하여 픽셀의 특성을 검출하는 종래 센싱 회로 구성을 도시한 것이고,
- 도 2는 본 발명의 실시예에 따른 유기 발광 표시 장치의 구동 회로를 블록으로 도시한 것이고,
- 도 3은 전류 센싱 방식을 구현하기 위한 픽셀 어레이와 소스 드라이브 IC의 구성을 도시한 것이고,
- 도 4는 전류 센싱 방식을 구현하기 위한 픽셀과 센싱 유닛의 접속 구조를 도시한 것이고,
- 도 5는 1 픽셀 라인에 배치된 픽셀들을 센싱 하기 위한 센싱용 게이트 펄스(SCAN)의 온 펄스 구간 내에 하나의 픽셀에 대한 센싱 파형을 도시한 것이고,
- 도 6과 도 7은 각각 구동 TFT의 문턱 전압과 이동도를 센싱 하는 방법을 도시한 것이고,
- 도 8은 본 발명의 일 실시예에 따른 센싱 회로의 구성을 도시한 것이고,
- 도 9는 본 발명의 일 실시예에 따라 픽셀과 센싱 회로를 구동하는 구동 신호의 타이밍을 도시한 것이고,
- 도 10은 본 발명의 다른 실시예에 따른 센싱 회로의 구성을 도시한 것이다.

**발명을 실시하기 위한 구체적인 내용**

- [0031] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0032] 도 1은 전류를 이용하여 픽셀의 특성을 검출하는 종래 센싱 회로 구성을 도시한 것이다.
- [0033] 전류를 이용하여 픽셀의 구동 특성을 검출할 때 노이즈가 문제가 되어 이를 해결하기 위한 방안이 반드시 필요하다. 도 1의 센싱 회로는 노이즈를 줄이기 위하여 상관 이중 샘플(Correlated Double Sampling, CDS) 방식을 적용하여 이웃하는 두 센싱 라인의 센싱 값을 차동 증폭하는 구성으로 꾸며진다.
- [0034] 상관 이중 샘플 방식은 기준 값에 의해 구동되어 출력 노드에 전달되는 값을 샘플링 하고 정상적으로 구동되어 출력 노드에 전달되는 값을 샘플링 한 후 그 차이 값을 구하는 것이다. 하지만, 픽셀의 구동 특성을 검출할 때에는 상관 이중 샘플 방식을 바로 적용할 수 없기 때문에, 이웃하는 센싱 라인의 값이 유사한 노이즈를 갖는다는 가정 하에, 예를 들어 홀수 라인은 정상 구동하고 짝수 라인은 기준 값으로 구동하여 센싱 한 값을 차동 증



폭하는 방법으로, 센싱 값에 포함된 노이즈 성분을 줄일 수 있다.

- [0035] 도 1에서 센싱 회로는, 센싱 라인에 흐르는 전류를 적분하고 샘플링 하고 스케일링 하는 센싱 유닛, 이웃하는 두 센싱 라인(Even, Odd)에 연결된 두 센싱 유닛의 출력을 차동 증폭하는 차동 증폭기(Global Amplifier, GA) 및 차동 증폭기의 출력을 아날로그-디지털 증폭기(ADC)를 포함하여 구성될 수 있다.
- [0036] 센싱 유닛은 센싱 라인에 흐르는 전류를 적분하는 전류 적분기, 전류 적분기의 출력을 샘플링 하는 샘플링부, 샘플링 값을 ADC의 동작 범위 내로 조절하는 스케일러(Scaler) 및 복수 개의 스위치를 포함하여 구성될 수 있다.
- [0037] 전류 적분기는 차동 증폭기, 차동 증폭기의 반전 단자와 출력 단자를 연결하는 피드백 커패시터(Cfb), 커패시터와 병렬로 연결되는 리셋 스위치(RST)를 포함하여 구성되고, 반전 단자가 센싱 스위치를 통해 센싱 라인에 연결되고, 비반전 단자가 기준 전압(Vref)에 연결될 수 있다. 센싱 스위치(ODD, EVEN)는 센싱 라인의 전류 값을 검출하는 센싱 구동 때에만 연결되고, 픽셀을 발광시키는 디스플레이 구동 때는 연결을 끊을 수 있다.
- [0038] 샘플링부는 전류 적분기와 연결을 조절하는 샘플링 스위치(SAM)와 전류 적분기가 적분한 값을 저장하는 샘플링 커패시터(CS/H)를 포함할 수 있다. 스케일러(Scaler)에 의해 그 크기가 조절된 둘 이상의 샘플링 출력은 둘 이상의 스위치(Hold)를 통해 차동 증폭기(GA)의 입력 단자에 연결된다.
- [0039] 센싱 구동에서, 두 센싱 라인의 센싱 값을 차동 증폭하기 위해, 제1 기간(홀수 라인 센싱 기간)과 제2 기간(짝수 라인 센싱 기간)으로 나누어 센싱 동작이 수행될 수 있다.
- [0040] 제1 기간에는, 홀수 센싱 라인에 연결된 픽셀에 센싱용 데이터 전압을 인가하여 구동 TFT의 소스에 흐르는 전류를 센싱 라인을 통해 검출하고, 짝수 센싱 라인에 연결된 픽셀에는 구동 TFT를 턴-오프 시키는 데이터 전압을 인가하여 구동 TFT의 소스에 흐르는 전류(노이즈 성분에 해당)를 센싱 라인을 통해 검출하고, 이들 검출 값을 차동 증폭하여 디지털 센싱 값으로 변환할 수 있다.
- [0041] 제2 기간에는, 짝수 센싱 라인에 연결된 픽셀에 센싱용 데이터 전압을 인가하여 구동 TFT의 소스에 흐르는 전류를 센싱 라인을 통해 검출하고, 홀수 센싱 라인에 연결된 픽셀에는 구동 TFT를 턴-오프 시키는 데이터 전압을 인가하여 구동 TFT의 소스에 흐르는 전류(노이즈 성분에 해당)를 센싱 라인을 통해 검출하고, 이들 검출 값을 차동 증폭하여 디지털 센싱 값으로 변환할 수 있다.
- [0042] 센싱 구동에서 제1 기간과 제2 기간은 각각 초기화 기간, 센싱 기간 및 변환 기간으로 구성될 수 있다.
- [0043] 센싱 구동의 초기화 기간에, 리셋 스위치(RST)가 연결되어 비반전 단자의 기준 전압이 센싱 라인에 연결된 구동 TFT의 소스에 인가된다. 센싱 구동의 센싱 기간에, 리셋 스위치(RST)의 연결이 끊기고 샘플링 스위치(SAM)가 연결되고, 홀수 센싱 라인(또는 짝수 센싱 라인)에 연결된 픽셀에 센싱용 데이터 전압이 인가되어 해당 구동 TFT가 턴-온 되고, 짝수 센싱 라인(또는 홀수 센싱 라인)에 연결된 픽셀에 소정의 데이터 전압이 인가되어 해당 구동 TFT가 턴-오프 되고, 구동 TFT의 소스에 흐르는 전류가 센싱 라인을 통해 전류 적분기에 전달되어 적분되고 샘플링부의 샘플링 커패시터(CS/H)에 샘플링 값으로 저장된다. 센싱 구동의 변환 기간에, 샘플링 스위치(SAM)가 연결이 끊기고, 스케일러와 차동 증폭기 사이 스위치(Hold)가 연결되어, 차동 증폭기(GA)가 홀수 센싱 라인에 연결된 홀수 센싱 유닛의 출력과 짝수 센싱 라인에 연결된 짝수 센싱 유닛의 출력을 차동 증폭하고 ADC가 이를 변환하여 디지털 센싱 값으로 출력한다.
- [0044] 도 1에서, 샘플링부는 전류 적분기의 출력을 샘플링 할 뿐만 아니라 기준 전압(Vref)도 샘플링 할 수 있도록 구성되고, 스케일러와 차동 증폭기 사이에 8개의 스위치가 배치된다. 이는 홀수 센싱 라인의 센싱 값과 짝수 센싱 라인의 센싱 값을 직접 차동 증폭하지 않고, 각 센싱 라인의 센싱 값과 기준 값과의 차동 값을 구한 후 두 차동 값의 차이를 구하는 간접적인 차동 증폭 방법을 적용하기 위함이다. 즉, 홀수 센싱 라인의 센싱 값( $S_{s1\_odd}$ )과 짝수 센싱 유닛에서 기준 전압을 샘플링 한 값( $S_{ref\_even}$ )을 차동 증폭하여( $S_{s1\_odd} - S_{ref\_even}$ ) 디지털로 변환하고, 짝수 센싱 라인의 센싱 값( $S_{s1\_even}$ )과 홀수 센싱 유닛에서 기준 전압을 샘플링 한 값( $S_{ref\_odd}$ )을 차동 증폭하여( $S_{s1\_even} - S_{ref\_odd}$ ) 디지털로 변환한 후, 그 차이 값( $(S_{s1\_odd} - S_{ref\_even}) - (S_{s1\_even} - S_{ref\_odd}) = (S_{s1\_odd} - S_{s1\_even})$ )을 구한다. 물론, 홀수 센싱 라인의 센싱 값( $S_{s1\_odd}$ )과 짝수 센싱 라인의 센싱 값( $S_{s1\_even}$ ) 중 하나는 대응 픽셀에 센싱용 데이터 전압을 인가하여 얻은 값이고 다른 하나는 대응 픽셀에 구동 TFT를 턴-오프 시킬 소정의 데이터 전압을 인가하여 얻은 값으로, 제1 기간과 제2 기간마다 번갈아 가면서 센싱용 데이터 전압이 인가되는 센싱 라인이 바뀔 수 있다.

- [0045] 도 1의 센싱 회로에서 각 센싱 라인에 센싱 유닛이 구비되고, 각 센싱 유닛마다 오피 앰프와 스케일러가 구비되어, 이러한 센싱 회로를 포함하는 소스 드라이브 IC의 크기가 커지게 된다.
- [0046] 본 발명은 이러한 문제를 해결하기 위하여, 2 센싱 라인에 대한 센싱 유닛을 완전 차동 증폭기(Fully Differential Amplifier, FDA)를 이용하여 하나로 구성함으로써, 전류 검출 방식에서 문제가 되는 노이즈를 줄이면서 소스 드라이브 IC의 면적을 줄일 수 있도록 한다.
- [0047] 도 2는 본 발명의 실시예에 따른 유기 발광 표시 장치의 구동 회로를 블록으로 도시한 것이고, 도 3은 전류 센싱 방식을 구현하기 위한 픽셀 어레이와 소스 드라이브 IC의 구성을 도시한 것이다.
- [0048] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 표시 패널(10), 타이밍 컨트롤러(11), 데이터 구동 회로(12) 및 게이트 구동 회로(13)를 포함할 수 있다.
- [0049] 표시 패널(10)에는 다수의 데이터 라인(14A)과 센싱 라인(14B) 및 다수의 게이트 라인(또는 스캔 라인)(15A, 15B)이 교차하고, 이 교차 영역마다 픽셀들(P)이 매트릭스 형태로 배치되어 픽셀 어레이를 구성한다. 게이트 라인(15)은 제1 스캔 신호(SCAN)가 공급되는 다수의 제1 게이트 라인(15A)과 제2 스캔 신호(SEN)가 공급되는 다수의 제2 게이트 라인(15B)을 포함할 수 있다.
- [0050] 각 픽셀(P)은, 데이터 라인들(14A) 중 어느 하나, 센싱 라인들(14B) 중 어느 하나, 제1 게이트 라인들(15A) 중 어느 하나, 제2 게이트 라인들(15B) 중 어느 하나에 접속될 수 있다.
- [0051] 픽셀(P)은, 도시하지 않은 전원 생성부로부터 고전위 구동 전압(EVDD)과 저전위 구동 전압(EVSS)을 공급 받고, OLED, 구동 TFT, 스토리지 커패시터, 제1 스위치 TFT 및 제2 스위치 TFT를 구비할 수 있다. 픽셀(P)을 구성하는 TFT들은 P 타입으로 구현되거나 또는 N 타입으로 구현되거나 또는 P 타입과 N 타입이 혼용된 하이브리드 타입으로 구현될 수 있다. 또한, TFT의 반도체 층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.
- [0052] 본 발명의 구동 회로나 픽셀에서 스위치 소자들은 n 타입 또는 p 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 트랜지스터(TFT)로 구현될 수 있다. 이하의 실시예에서 N 타입 트랜지스터를 예시하지만, 본 발명은 이에 한정되지 않는다. 트랜지스터는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. 트랜지스터 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 트랜지스터에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. N 타입 MOSFET(NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. N 타입 MOSFET에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. P 타입 MOSFET(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. P 타입 MOSFET에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예를 들어, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다. 이하의 실시예에서 트랜지스터의 소스와 드레인으로 인하여 발명이 제한되어서는 않된다.
- [0053] 본 발명의 유기 발광 표시 장치는 외부 보상 기술을 채용할 수 있다. 외부 보상 기술은 화소들(P)에 구비된 구동 TFT의 전기적 특성을 센싱 하고 그 센싱 값에 따라 입력 영상의 디지털 데이터(DATA)를 보정하는 기술이다. 구동 TFT의 전기적 특성은 구동 TFT의 문턱 전압과 구동 TFT의 전자 이동도를 포함한다.
- [0054] 타이밍 컨트롤러(11)는 픽셀의 구동 특성을 센싱 하고 그에 따른 보상 값을 업데이트 하기 위한 센싱 구동과 보상 값이 반영된 입력 영상을 표시하기 위한 디스플레이 구동을 정해진 제어 시퀀스에 따라 시간적으로 분리할 수 있다. 타이밍 컨트롤러(11)의 제어 동작에 의해, 외부 보상 구동은 디스플레이 구동 중의 수직 블랭크 기간(또는 버티컬 블랭크 시간)에 수행되거나 또는 디스플레이 구동이 시작되기 전의 파워 온 시퀀스 기간(구동 전원이 인가된 후 화상이 표시되는 화상 표시 구간 전까지 비표시 구간)에 수행되거나, 또는 디스플레이 구동이 끝난 후의 파워 오프 시퀀스 기간(화상 표시가 종료된 직후부터 구동 전원이 차단될 때까지 비표시 구간)에 수행될 수 있다.
- [0055] 수직 블랭크 기간은 입력 영상 데이터(DATA)가 기입되지 않는 기간으로서, 1 프레임 분의 입력 영상 데이터(DATA)가 기입되는 수직 액티브 기간들 사이마다 배치된다. 파워 온 시퀀스 기간은 구동 전원이 온 된 후부터 입력 영상이 표시될 때까지의 과도 기간을 의미한다. 파워 오프 시퀀스 기간은 입력 영상의 표시가 끝난 후부

터 구동 전원이 오프 될 때까지의 과도 기간을 의미한다.

- [0056] 구동 TFT 특성 센싱 및 보상을 위한 외부 보상 구동은 시스템 전원이 인가되고 있는 도중에 표시 장치의 화면만 꺼진 상태, 예컨대, 대기 모드, 슬립 모드, 저전력 모드 등에서 수행될 수도 있다. 타이밍 컨트롤러(11)는 미리 정해진 감지 프로세스에 따라 대기 모드, 슬립 모드, 저전력 모드 등을 감지하고, 외부 보상 구동을 위한 제반 동작을 제어할 수 있다.
- [0057] 타이밍 컨트롤러(11)는 호스트 시스템으로부터 입력되는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 도트 클럭 신호(DCLK) 및 데이터 인에이블 신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동 회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어 신호(DDC) 및 게이트 구동 회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어 신호(GDC)를 생성한다. 타이밍 컨트롤러(11)는, 화상 표시가 수행되는 기간과 외부 보상 동작이 수행되는 기간을 시간적으로 분리하고, 화상 표시를 위한 제어 신호들(DDC, GDC)과 외부 보상을 위한 제어 신호들(DDC, GDC)을 서로 다르게 생성할 수 있다.
- [0058] 게이트 제어 신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블 신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 스캔 신호를 생성하는 게이트 스테이지에 인가되어 첫 번째 스캔 신호가 발생하도록 그 게이트 스테이지를 제어한다. 게이트 시프트 클럭(GSC)은 게이트 스테이지들에 공통으로 입력되는 클럭 신호로서 게이트 스타트 펄스(GSP)를 시프트 시키기 위한 클럭 신호이다. 게이트 출력 인에이블 신호(GOE)는 게이트 스테이지들의 출력을 제어하는 마스킹 신호이다.
- [0059] 데이터 제어 신호(DDC)는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블 신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동 회로(12)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 소스 드라이브 IC들 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 구동 회로(12)의 출력 타이밍을 제어한다.
- [0060] 센싱 구동 때 타이밍 컨트롤러(11)는 데이터 구동 회로(12)로부터 입력되는 디지털 센싱 값들(SD)을 기초로 구동 TFT의 전기적 특성 변화를 보상할 수 있는 보상 파라미터를 계산하고, 이 보상 파라미터를 메모리에 저장할 수 있다. 메모리에 저장되는 보상 파라미터는 센싱 구동 때마다 업데이트 될 수 있고, 그에 따라 구동 TFT의 시변 특성이 용이하게 보상될 수 있다.
- [0061] 디스플레이 구동 때 타이밍 컨트롤러(11)는 메모리로부터 보상 파라미터를 읽어 들이고, 이 보상 파라미터를 기초로 입력 영상의 디지털 데이터(DATA)를 보정하여 데이터 구동 회로(12)에 공급한다.
- [0062] 데이터 구동 회로(12)는 적어도 하나 이상의 소스 드라이브 IC(Integrated Circuit)(SDIC)를 포함할 수 있다. 소스 드라이브 IC는, 데이터 라인들(14A)에 연결된 다수의 디지털-아날로그 컨버터(이하, DAC)들과 센싱 라인들(14B)에 연결되는 센싱 회로를 포함하고, 센싱 회로는 이웃하는 두 센싱 라인들(14B)에 연결된 다수의 센싱 유닛들(121), 차동 증폭기(122) 및 아날로그-디지털 변환기(ADC)를 포함할 수 있다.
- [0063] 각 센싱 유닛은, 도 3과 같이, 짝수 센싱 라인과 홀수 센싱 라인에 연결되고, 각 센싱 라인(14B)을 통해 1 픽셀 라인(예컨대, Li)에 배치된 다수의 픽셀들(P)에 공통 접속될 수 있다. 도 3에는 4개의 픽셀들(P)로 이루어진 하나의 단위 픽셀(UPXL)이 하나의 센싱 라인(14B)을 공유하는 것으로 도시되어 있지만, 본 발명의 기술적 사상은 이에 한정되지 않는다. 본 발명의 기술적 사상은 2개 이상의 픽셀들(P)이 하나의 센싱 라인(14B)을 통해 하나의 센싱 유닛에 연결되는 다양한 변형예들에 모두 적용될 수 있다.
- [0064] 소스 드라이브 IC의 DAC는 디스플레이 구동 때 타이밍 컨트롤러(11)로부터 인가되는 데이터 타이밍 제어 신호(DDC)에 따라 입력 영상 데이터(DATA)를 디스플레이용 데이터 전압으로 변환하여 데이터 라인들(14A)에 공급한다. 디스플레이용 데이터 전압은 입력 영상의 계조에 따라 달라지는 전압이다.
- [0065] 소스 드라이브 IC의 DAC는 센싱 구동 때 타이밍 컨트롤러(11)로부터 인가되는 데이터 타이밍 제어 신호(DDC)에 따라 센싱용 데이터 전압을 생성하여 데이터 라인들(14A)에 공급한다. 센싱용 데이터 전압은 센싱 구동 때 픽셀(P)에 구비된 구동 TFT를 턴 온 시킬 수 있는 전압이다. 센싱용 데이터 전압은 모든 픽셀들(P)에 대해 동일한 값으로 생성될 수 있다. 또한, 컬러마다 픽셀 특성이 다를 수 있으므로, 센싱용 데이터 전압은 컬러마다 다른 값으로 생성될 수 있다. 예를 들어, 센싱용 데이터 전압은 제1 컬러를 표시하는 제1 픽셀들(P)에 대해 제1 값으로 생성되고, 제2 컬러를 표시하는 제2 픽셀들(P)에 대해 제2 값으로 생성되며, 제3 컬러를 표시하는 제3 픽

셀들(P)에 대해 제3 값으로 생성될 수 있다.

- [0066] 센싱 유닛(121)은 센싱 라인(14B)에 기준 전압(Vref)을 공급하고 센싱 라인(14B)을 통해 입력되는 센싱 값(OLED 나 구동 TFT에 대한 전기적 특성 값)을 샘플링 하고 홀딩 하여 ADC에 공급할 수 있다.
- [0067] 게이트 구동 회로(13)는, 디스플레이 구동 때, 게이트 제어 신호(GDC)를 기반으로 디스플레이용 게이트 펄스를 생성하여 픽셀 라인들(Li, Li+1, Li+2, Li+3, ...)에 연결된 게이트 라인들(15)에 순차 공급한다. 픽셀 라인들(Li, Li+1, Li+2, Li+3, ...)은 수평으로 이웃한 픽셀들(P)의 집합을 의미한다. 게이트 펄스는 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL) 사이에서 스윙 한다. 게이트 하이 전압(VGH)은 TFT의 문턱 전압보다 높은 전압으로 설정되어 TFT를 턴-온(turn-on) 시키고, 게이트 로우 전압(VGL)은 TFT의 문턱 전압보다 낮은 전압이다.
- [0068] 게이트 구동 회로(13)는, 센싱 구동 때, 게이트 제어 신호(GDC)를 기반으로 센싱용 게이트 펄스를 생성하여 픽셀 라인들(Li, Li+1, Li+2, Li+3, ...)에 연결된 게이트 라인들(15)에 순차 공급한다. 센싱용 게이트 펄스는 디스플레이용 게이트 펄스에 비해 온 펄스 구간이 넓을 수 있다. 센싱용 게이트 펄스의 온 펄스 구간은 1 라인 센싱 온 타임 내에 한 개 또는 다수 개 포함될 수 있다. 여기서, 1 라인 센싱 온 타임이란 1 픽셀 라인(예를 들어, Li)의 픽셀들(P)을 동시에 센싱 하는 데 할애되는 스캔 시간을 의미한다.
- [0069] 도 4는 전류 센싱 방식을 구현하기 위한 픽셀과 센싱 유닛의 접속 구조를 도시한 것으로, 도 4는 전류 센싱 방식의 구동 이해를 돕기 위한 일 예시에 불과하므로, 본 발명의 전류 센싱이 적용되는 픽셀 구조와 그 구동 타이밍은 다양한 변형이 가능하므로, 본 발명의 기술적 사상은 이 실시예에 한정되지 않는다.
- [0070] 도 4를 참조하면, 본 발명의 픽셀(P)은 OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다.
- [0071] OLED는 소스 노드(Ns)에 접속된 애노드 전극, 저전위 구동 전압(EVSS)의 입력 단에 접속된 캐소드 전극, 애노드 전극과 캐소드 전극 사이에 위치하는 유기 화합물층을 포함한다. 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)에 따라 OLED에 입력되는 전류량을 제어한다. 구동 TFT(DT)는 게이트 노드(Ng)에 접속된 게이트 전극, 고전위 구동 전압(EVDD)의 입력 단에 접속된 드레인 전극 및 소스 노드(Ns)에 접속된 소스 전극을 구비한다. 스토리지 커패시터(Cst)는 게이트 노드(Ng)와 소스 노드(Ns) 사이에 접속된다. 제1 스위치 TFT(ST1)는 제1 게이트 펄스(SCAN)에 응답하여 데이터 라인(14A) 상의 데이터 전압(Vdata)을 게이트 노드(Ng)에 인가한다. 제1 스위치 TFT(ST1)는 제1 게이트 라인(15A)에 접속된 게이트 전극, 데이터 라인(14A)에 접속된 드레인 전극 및 게이트 노드(Ng)에 접속된 소스 전극을 구비한다. 제2 스위치 TFT(ST2)는 제2 게이트 펄스(SEN)에 응답하여 소스 노드(Ns)와 센싱 라인(14B) 간의 전류 흐름을 온/오프 한다. 제2 스위치 TFT(ST2)는 제2 게이트 라인(15B)에 접속된 게이트 전극, 센싱 라인(14B)에 접속된 드레인 전극 및 소스 노드(Ns)에 접속된 소스 전극을 구비한다.
- [0072] 제1 게이트 라인(15A)과 제2 게이트 라인(15B)을 공유하여 같은 위상의 제1 게이트 펄스(SCAN)와 제2 게이트 펄스(SEN)로 제1 스위치 TFT(ST1)와 제2 스위치 TFT(ST2)를 구동할 수 있다. 이하에서는 제1 게이트 라인(15A)과 제2 게이트 라인(15B)이 서로 묶여 하나의 게이트 신호가 인가되는 것으로 설명한다.
- [0073] 도 4의 센싱 회로는 하나의 센싱 라인에 흐르는 센싱 전류를 검출하는 동작을 설명하기 위해 간략하게 도시한 것으로, 도 1의 것과 비교하여 스케일러, 차동 증폭기 및 일부 스위치가 생략되어 있다.
- [0074] 전류 적분기(CI)는 오피 앰프(AMP), 피드백 커패시터(Cfb), 제1 스위치(SW1)를 포함하며, 픽셀 전류(Ip)를 축적하여 적분 값(Vsen)을 출력한다. 오피 앰프(AMP)는 센싱 라인(14B)에 접속되어 픽셀 전류(Ip)를 입력 받는 반전 입력 단자(-), 기준 전압(Vref)을 입력 받는 비반전 입력 단자(+), 적분 값(Vsen)을 출력하는 출력 단자를 포함한다. 피드백 커패시터(Cfb)는 오피 앰프(AMP)의 반전 입력 단자(-)와 출력 단자 사이에 접속되어 픽셀 전류(Ip)를 축적한다. 제1 스위치(SW1)는 피드백 커패시터(Cfb)의 양단에 접속되고, 제1 스위치(SW1)가 턴-온 될 때 피드백 커패시터(Cfb)는 초기화된다.
- [0075] 샘플링부(SH)는 샘플링 신호(SAM)에 따라 스위칭 되는 제2 스위치(SW2), 홀딩 신호(HOLD) 신호에 따라 스위칭 되는 제3 스위치(SW3), 제2 및 제3 스위치(SW2, SW3) 사이에 일단이 접속되고 타단이 기저 전압원(GND)에 접속된 샘플링 커패시터(Cs)를 포함하여, 전류 적분기(CI)로부터의 적분 값(Vsen)을 샘플링 및 홀딩 한다.
- [0076] ADC는 제3 스위치(SW3)를 통해 샘플링 커패시터(Cs)에 연결된다.
- [0077] 도 5는 1 픽셀 라인에 배치된 픽셀들을 센싱 하기 위한 센싱용 게이트 펄스(SCAN)의 온 펄스 구간 내에 하나의 픽셀에 대한 센싱 파형을 도시한 것이다. 도 5를 참조하면, 센싱 구동은 초기화 기간(Tini), 샘플링 기간

(Tsam), 및 변환 기간(Tcon)을 포함하여 이루어진다.

- [0078] 초기화 기간(Tini)에, 제1 스위치(SW1)의 턴-온으로 인해 앰프(AMP)는 이득이 1인 유닛 게인 버퍼로 동작한다. 초기화 기간(Tini)에서 앰프(AMP)의 입력 단자들(+, -)과 출력 단자, 센싱 라인(14B), 및 소스 노드(Ns)는 모두 기준 전압(Vref)으로 초기화된다.
- [0079] 초기화 기간(Tini) 중에 소스 드라이버 IC의 DAC를 통해 센싱용 데이터 전압이 픽셀(P)의 게이트 노드(Ng)에 인가된다. 그에 따라 구동 TFT(DT)에는 게이트 노드(Ng)와 소스 노드(Ns)의 전위차(Vdata-Vref)에 상응하는 픽셀 전류(Ip)가 흐른다. 초기화 기간(Tini) 중에 앰프(AMP)는 계속해서 유닛 게인 버퍼로 동작하므로, 전류 적분기(CI)의 출력 값(Vsen)은 기준 전압(Vref)을 유지한다.
- [0080] 샘플링 기간(Tsam)에 제1 스위치(SW1)의 턴-오프로 인해 앰프(AMP)는 전류 적분기(CI)로 동작하여 구동 TFT(DT)에 흐르는 픽셀 전류(Ip)를 적분한다. 샘플링 기간(Tsam)에 앰프(AMP)의 반전 입력 단자(-)에 유입되는 픽셀 전류(Ip)에 의해 피드백 커패시터(Cfb)의 양단 전위차는 센싱 시간( $\Delta T$ )이 길어질수록, 즉 축적되는 전류량이 증가할수록 커져서, 피드백 커패시터(Cfb)의 양단 전위차에 대응하여 앰프(AMP)의 출력 단자 전위가 낮아진다. 이러한 원리로 샘플링 기간(Tsam)에 전류 적분기(CI)의 출력 값(Vout)은 피드백 커패시터(Cfb)를 통해 적분 값(Vsen)으로 변한다. 센싱 라인(14B)을 통해 유입되는 픽셀 전류(Ip)가 클수록 전류 적분기(CI)의 출력 값(Vout)에 대한 하강 기울기가 증가하므로, 기준 전압(Vref)과 적분 값(Vsen)의 전압차( $\Delta V$ )도 증가한다. 샘플링 기간(Tsam)에 적분 값(Vsen)은 제2 스위치(SW2)를 경유하여 샘플링 커패시터(Cs)에 저장된다.
- [0081] 변환 기간(Tcon)에 제3 스위치(SW3)가 턴 온 되면, 샘플링 커패시터(Cs)에 저장된 적분 값(Vsen)이 제3 스위치(SW3)를 경유하여 ADC에 입력된다. 적분 값(Vsen)은 ADC에서 디지털 센싱 값(SD)으로 변환된 후 타이밍 컨트롤러(11)에 전송된다. 디지털 센싱 값(SD)은 타이밍 컨트롤러(11)에서 구동 TFT의 문턱 전압 편차( $\Delta V_{th}$ )와 이동도 편차( $\Delta K$ )를 도출하는 데 사용된다.
- [0082] 타이밍 컨트롤러(11)에는 피드백 커패시터(Cfb)의 커패시턴스, 기준 전압 값(Vref), 센싱 시간 값( $\Delta T$ )이 미리 디지털 코드로 저장되어 있다. 따라서, 타이밍 컨트롤러(11)는 적분 값(Vsen)에 대한 디지털 코드인 디지털 센싱 값(SD)으로부터 구동 TFT(DT)에 흐르는 소스-드레인 간 전류( $I_{ds}=C_{fb} \cdot \Delta V / \Delta T$ , 여기서,  $\Delta V=V_{ref}-V_{sen}$ )를 계산할 수 있다. 타이밍 컨트롤러(11)는 디지털 센싱 값(SD)을 보상 알고리즘에 적용하여 편차 값들( $\Delta V_{th}$ ,  $\Delta K$ )과 편차 보상을 위한 보상 데이터를 도출한다. 보상 알고리즘은 룩업 테이블 또는, 연산 로직으로 구현될 수 있다.
- [0083] 도 6과 도 7은 각각 구동 TFT의 문턱 전압과 이동도를 센싱 하는 방법을 도시한 것이다.
- [0084] 도 6의 센싱 방법은, 구동 TFT(DT)의 게이트에 센싱용 데이터 전압(Vdata)을 공급하고, 그 구동 TFT(DT)를 소스 팔로워(Source Follower) 방법으로 동작시킨 후, 구동 TFT(DT)의 소스에 흐르는 전류를 센싱 회로에 인가하여 이를 기초로 구동 TFT(DT)의 문턱 전압( $V_{th}$ )를 센싱 한다.
- [0085] 구동 TFT의 게이트와 소스 사이에는 구동 TFT의 게이트-소스 간 전압을 저장하는 커패시터(Cst)가 연결된다. 소스 전압( $V_s$ )은  $V_s = V_{data} - V_{th}$ 이다. 구동 TFT의 문턱 전압은 센싱 회로가 구동 TFT(DT)의 소스에 흐르는 전류를 적분하여 알 수 있으며, 그 구동 TFT의 문턱 전압 변화량을 보상하기 위한 오프셋 값(offset value)이 결정될 수 있다. 입력 영상의 데이터에 오프셋 값이 가산되어 구동 TFT의 문턱 전압 변화량이 보상될 수 있다. 이 방법은 소스 팔로워로 동작하는 구동 TFT(DT)의 게이트-소스 간 전압( $V_{gs}$ )이 포화 상태(saturation state)에 도달한 이후에 그 구동 TFT(DT)의 문턱 전압이 센싱 되어야 하기 때문에 센싱에 필요한 시간이 비교적 길다. 구동 TFT(DT)의 게이트-소스 간 전압( $V_{gs}$ )이 포화 상태일 때, 구동 TFT(DT)의 드레인-소스 간 전류가 제로(zero)이다.
- [0086] 도 7의 센싱 방법은, 구동 TFT(DT)의 이동도( $\mu$ )를 센싱 한다. 이 방법은 구동 TFT(DT)의 게이트에 구동 TFT(DT)의 문턱 전압보다 높은 전압( $V_{data}+X$ , 여기서, X는 오프셋 값 보상에 따른 전압)을 인가하여 구동 TFT(DT)를 턴-온(turn-on) 시키고, 일정 시간 동안 충전된 구동 TFT(DT)의 소스에 흐르는 전류를 센싱 회로에 인가하여 이를 기초로 구동 TFT(DT)의 이동도를 센싱 한다. 구동 TFT의 이동도는 구동 TFT(DT)의 소스의 전압 크기에 따라 결정되며, 이를 통해 데이터 보상을 위한 게인 값(gain value)이 구해진다. 이 센싱 방법은 구동 TFT(DT)가 액티브 구간으로 동작할 때 그 구동 TFT의 이동도를 센싱 한다. 구동 TFT(DT)가 액티브 구간 동안 게이트 전압( $V_g$ )을 따라 소스 전압( $V_s$ )이 상승한다. 입력 영상의 데이터에 게인 값이 곱해져 구동 TFT의 이동도 변화량이 보상될 수 있다. 이 센싱 방법은 구동 TFT의 액티브 구간에서 이동도가 센싱 되기 때문에 센싱에 필요한 시간이 짧다.

- [0087] 도 6의 센싱 방법은 센싱 시간이 길기 때문에 유저 인터페이스를 통해 사용자로부터 수신된 파워 오프 명령 신호에 응답하여 지연된 구동 전원의 오프 타이밍 전까지 수행될 수 있다. 도 7의 센싱 방법은 센싱 시간이 짧기 때문에 표시 장치의 파워 온 시퀀스(power-on-sequence) 동안 표시 장치에 구동 전원이 안정하게 공급된 이후 화면이 바뀌는 사이, 즉 수직 블랭크 기간(Vertical Blank Period, VB) 내에서 수행될 수 있다. 본 발명의 센싱 방법은 도 6 및 도 7에 한정되지 않고, 공지된 픽셀들의 구동 특성 센싱 방법을 이용할 수 있다.
- [0088] 도 8은 본 발명의 일 실시예에 따른 센싱 유닛의 구성을 도시한 것이다.
- [0089] 센싱 회로는, 전류 적분기, 샘플링부 및 스케일러(Scaler)로 구성되어 이웃하는 두 센싱 라인의 센싱 값을 검출하는 센싱 유닛, 센싱 유닛의 둘 이상의 출력을 이용하여 차동 증폭하는 차동 증폭기(GA) 및 차동 증폭기의 출력을 아날로그-디지털 변환하는 ADC를 포함하여 구성될 수 있다.
- [0090] 센싱 구동 때 센싱 라인의 전류를 적분한 적분 값이 ADC의 동작 범위 안에 있는 경우 센싱 유닛에서 스케일러는 생략될 수 있다. 또는, 센싱 라인에 전류 싱크 회로를 전류 적분기와 병렬로 접속시켜, 전류 싱크 회로가 전류 적분기에 유입되는 픽셀 전류를 줄여 적분기가 출력하는 적분 출력 전압이 ADC의 센싱 범위를 벗어나지 않도록 하여 스케일러를 생략할 수도 있다.
- [0091] 전류 적분기는 완전 차동 증폭기를 이용하여 두 센싱 라인에 흐르는 전류를 적분하여 2개의 적분 값을 출력하고, 완전 차동 증폭기(FDA), 2개의 피드백 커패시터(Cfb) 및 2개의 리셋 스위치(SW12, SW22)를 포함하여 구성될 수 있다.
- [0092] 완전 차동 증폭기는 입력뿐만 아니라 출력도 차동으로 구성하여 저전압 시스템에서 신호의 크기를 최대로 받아들여 동적 범위(dynamic range)를 차동 증폭기에 비해 2배로 키울 수 있는 장점이 있다. 따라서, 차동 ADC에 완전 차동 증폭기를 사용하여 연결하면 신호의 크기를 극대화할 수 있다.
- [0093] 제1 피드백 커패시터(Cfb)와 제1 리셋 스위치(SW12)는 병렬 형태로 완전 차동 증폭기(FDA)의 반전 입력 단자와 비반전 출력 단자를 연결하고, 제2 피드백 커패시터(Cfb)와 제2 리셋 스위치(SW22)는 병렬 형태로 완전 차동 증폭기(FDA)의 비반전 입력 단자와 반전 출력 단자를 연결한다. 완전 차동 증폭기(FDA)의 출력 공통 단자는 기준 전압(Vref)에 연결된다.
- [0094] 제1 및 제2 피드백 커패시터(Cfb)는 센싱 라인을 흐르는 전류를 적분하여 출력 단자의 전위를 증가시키거나 감소시키고, 제1 및 제2 리셋 스위치(SW12, SW22)는, 리셋 신호(RST)의 제어에 따라, 초기에 턴-온 되어 완전 차동 증폭기(FDA)의 입력 단자, 출력 단자, 픽셀의 구동 TFT의 소스 단자가 기준 전압(Vref)으로 초기화되고, 이후 턴-오프 되어 제1 및 제2 피드백 커패시터(Cfb)를 통해 센싱 라인에 흐르는 전류가 적분된다.
- [0095] 이웃하는 두 센싱 라인, 예를 들어 홀수 센싱 라인(14B\_#(2k-1))과 짝수 센싱 라인(14B\_#2k)은 각각 제1 센싱 스위치(SW11)와 제2 센싱 스위치(SW21)를 통해 완전 차동 증폭기의 반전 입력 단자와 비반전 입력 단자 또는 비반전 입력 단자와 반전 입력 단자에 연결된다. 제1 및 제2 센싱 스위치(SW11, SW21)는 센싱 신호(OE)의 제어에 따라 유기 발광 다이오드를 발광시키는 디스플레이 구동 때 연결을 끊고 유기 발광 다이오드의 구동 특성을 검출하는 센싱 구동 때 연결될 수 있다.
- [0096] 예를 들어 홀수 센싱 라인(14B\_#(2k-1))은, 도 3에 도시한 것과 같이, 1 픽셀 라인에서 인접하는 4개의 픽셀들로 이루어진 하나의 단위 픽셀에 공통으로 연결되고, 짝수 센싱 라인(14B\_#2k)은 1 픽셀 라인에서 홀수 센싱 라인(14B\_#(2k-1))에 연결된 픽셀보다 오른쪽에 있는 인접하는 4개의 픽셀에 공통으로 연결될 수 있다. 1개, 2개, 3개, 4개 또는 그 이상의 픽셀들(P)이 하나의 센싱 라인을 통해 하나의 센싱 유닛에 연결되는 것도 가능하다.
- [0097] 샘플링부는, 제1 및 제2 샘플링 커패시터(Cs/h) 및 제1 및 제2 샘플링 커패시터(Cs/h)의 일단을 각각 비반전 출력 단자와 반전 출력 단자에 연결하는 제1 및 제2 샘플링 스위치(SW13, SW23)를 포함하고, 제1 및 제2 샘플링 커패시터(Cs/h)의 제2 단자는 제2 기준 전압(Vref2)에 연결되는데, 제2 기준 전압(Vref2)은 ADC의 동작 범위와 관련된 전압이다.
- [0098] 제1 및 제2 샘플링 스위치(SW13, SW23)는 샘플링 신호(SAM)의 제어에 따라 턴-온 되거나 턴-오프 되는데, 제1 및 제2 리셋 스위치(SW12, SW22)가 턴-온 될 때 턴-온 되어 제1 및 제2 샘플링 커패시터(Cs/h)가 초기화되고, 제1 및 제2 피드백 커패시터(Cfb)를 통해 센싱 라인에 흐르는 전류가 적분되는 소정 시간 동안 계속 턴-온 상태를 유지하여 제1 및 제2 샘플링 커패시터(Cs/h)에 전류 적분기의 출력인 적분 값을 저장하고, 소정 시간 이후 턴-오프 될 수 있다.

- [0099] 스케일러(Scaler)는 제1 및 제2 샘플링 커패시터(Cs/h)에 샘플링 되는 센싱 전압을 ADC의 동작 범위로 변환하여 출력하는데, 전류 적분기의 출력 적분 값이 ADC의 동작 범위 내인 경우 스케일러는 생략될 수 있다.
- [0100] 스케일러(Scaler)의 두 출력은 각각 제1 및 제2 모드 스위치(SW14, SW24)를 거쳐 차동 증폭기(GA)의 두 입력 단자에 연결될 수 있다. 차동 증폭기(GA)는 반전 및 비반전 입력 단자에 입력되는 신호를 차동 증폭하여 출력하고 이를 ADC가 디지털로 변환하여 디지털 센싱 데이터(SD)로 출력한다.
- [0101] 두 센싱 라인의 전류를 각각 적분한 값을 상관 이중 샘플 방식으로 차동 증폭하는 경우 제1 및 제2 모드 스위치(SW14, SW24)가 모두 연결된다.
- [0102] 제1 및 제2 모드 스위치(SW14, SW24)에 더해, 차동 증폭기(GA)의 두 입력 단자는 각각 제1 및 제2 기준 스위치(SW15, SW25)를 통해 제3 기준 전압(Vref3)에 연결될 수 있는데, 이는 이웃하는 두 센싱 라인의 전류를 적분한 값을 차동하여 증폭하는 상관 이중 샘플(CDS) 동작 모드뿐만 아니라 각 센싱 라인의 전류를 적분한 값을 소정의 기준 값(제3 기준 전압)과 차동하여 증폭하는 일반(Normal) 동작 모드도 가능하도록 하기 위함이다.
- [0103] 제3 기준 전압(Vref3)은 기준 전압(Vref)을 스케일러를 통해 그 크기를 조절하는 것에 대응하는 전압 값을 가질 수 있다.
- [0104] 일반 동작 모드로 동작할 때, 제1 모드 스위치(SW14)를 턴-온 하여 차동 증폭기의 제1 입력 단자(비반전 입력 단자)에는 픽셀에 센싱용 데이터 전압이 인가된 홀수 센싱 라인(14B\_#(2k-1))에 연결된 센싱 유닛을 연결하고, 제2 기준 스위치(SW25)를 턴-온 하여 차동 증폭기의 다른 입력 단자(반전 입력 단자)에는 제3 기준 전압(Vref)을 연결할 수 있다. 또는, 제2 모드 스위치(SW24)를 턴-온 하여 차동 증폭기의 제2 입력 단자(반전 입력 단자)에는 픽셀에 센싱용 데이터 전압이 인가된 짝수 센싱 라인(14B\_#2k)에 연결된 센싱 유닛을 연결하고, 제1 기준 스위치(SW15)를 턴-온 하여 차동 증폭기의 다른 입력 단자(비반전 입력 단자)에는 제3 기준 전압(Vref)을 연결할 수 있다.
- [0105] 제1 및 제2 모드 신호(SW14, SW24)와 제1 및 제2 기준 신호(SW15, SW25)는 모드 신호(CDS<sub>0#k</sub>, CDS<sub>E#k</sub>)와 기준 신호(NORM<sub>0#k</sub>, NORM<sub>E#k</sub>)에 따라 제어되어, CDS 동작 모드나 일반 동작 모드가 선택될 수 있다.
- [0106] 도 3에 도시한 것과 같이, 소스 드라이브 IC는 복수 개의 센싱 유닛과 하나의 차동 증폭기와 ADC를 포함할 수 있다. 예를 들어, 하나의 센싱 라인이 같은 픽셀 라인의 4개의 픽셀(예를 들어 R, G, B, W)에 공통으로 연결되고, 데이터 구동 회로(12)에 m개의 소스 드라이브 IC가 있는 경우, 센싱 유닛이 2개의 인접하는 센싱 라인에 연결되므로, 표시 패널의 가로 해상도를 H라 할 때, 각 소스 드라이브 IC는 H/2k 개수의 센싱 유닛을 포함한다.
- [0107] 각 센싱 유닛의 2개의 출력은 각각 차동 증폭기의 반전 입력 단자와 비반전 입력 단자에 연결되는데, 각 센싱 유닛에 마련된 제1 및 제2 모드 스위치(SW14, SW24)에 의해 그 연결이 순차적으로 제어될 수 있다.
- [0108] 센싱 회로에서 센싱 신호(OE), 리셋 신호(RST), 샘플링 신호(SAM)는 모든 센싱 유닛에 공통으로 적용되어 대응되는 스위치를 같은 타이밍에 제어하지만, 모드 신호(CDS<sub>0#k</sub>, CDS<sub>E#k</sub>)와 기준 신호(NORM<sub>0#k</sub>, NORM<sub>E#k</sub>)는 각 센싱 유닛에 개별적으로 적용되어 대응되는 스위치를 다른 타이밍에 제어한다.
- [0109] 일반 동작 모드로 픽셀의 구동 특성을 검출하는 경우, 각 센싱 유닛의 2개의 출력이 모두 차동 증폭기의 하나의 입력 단자에 연결되고, 차동 증폭기의 다른 입력 단자에는 제3 기준 전압(Vref3)이 연결될 수도 있다.
- [0110] 센싱 구동 때, 짝수 센싱 라인에 연결된 픽셀의 구동 특성을 검출하는 제1 기간과 홀수 센싱 라인에 연결된 픽셀의 구동 특성을 검출하는 제2 기간으로 구분될 수 있고, 제1 기간 이후 제2 기간 또는 제2 기간 이후 제1 기간 순서가 될 수 있다. 또한, 하나의 센싱 라인이 1 픽업 라인이 2 이상의 픽셀에 공통으로 연결되는 경우, 제1 기간에 모든 홀수 센싱 라인의 R 픽셀에 대해 센싱 값을 검출하고 제2 기간에 모든 짝수 센싱 라인의 R 픽셀에 대해 센싱 값을 검출하고, 다시 이후 제1 기간에 모든 홀수 센싱 라인의 G 픽셀에 대해 센싱 값을 검출하고 제2 기간에 모든 짝수 센싱 라인의 G 픽셀에 대해 센싱 값을 검출할 수 있다. 이와 같은 방법을 하나의 픽셀 라인에 포함된 모든 R, G, B 픽셀(패널 종류에 따라 W 픽셀도 포함)의 구동 특성에 해당하는 센싱 값을 검출할 수 있다.
- [0111] 홀수 센싱 라인의 R 픽셀에 대해 구동 특성을 검출할 때, 해당 픽셀 라인의 R 픽셀들 중에서 홀수 센싱 라인에 연결된 R 픽셀에 센싱용 데이터 전압을 인가하고, 해당 픽셀 라인의 R 픽셀들 중에서 짝수 센싱 라인에 연결된 R 픽셀 및 해당 픽셀 라인의 G, B, W 픽셀에는 구동 TFT를 턴-오프 시킬 소정의 데이터 전압을 인가할 수 있다. 이 경우 홀수 센싱 라인에는 R 픽셀의 구동 특성에만 해당하는 픽셀 전류가 흘러 전류 적분기에 적분되고 이웃

하는 짝수 센싱 라인에는 픽셀 전류가 흐르지 않고 센싱 라인에 타는 노이즈 성분만 전류 적분기에 적분되어, 차동 증폭기에 의해 홀수 센싱 라인에 포함된 노이즈 성분이 짝수 센싱 라인의 노이즈 성분에 의해 제거되거나 그 크기가 줄어들 수 있다.

- [0112] 짝수 센싱 라인의 R 픽셀에 대해서도 비슷하게 센싱 구동하고, 다른 색의 픽셀에 대해서도 비슷하게 센싱 구동할 수 있다.
- [0113] 도 8의 센싱 회로의 구성은 도 1의 종래 센싱 회로의 구성에 비해 증폭기와 스케일러의 개수가 절반으로 줄어들면서도 CDS 동작 모드를 구현할 수 있게 된다.
- [0114] 도 9는 본 발명의 일 실시예에 따라 픽셀과 센싱 회로를 구동하는 구동 신호의 타이밍을 도시한 것으로, 홀수 센싱 라인의 R 픽셀의 구동 특성을 검출하고 짝수 센싱 라인의 R 픽셀의 구동 특성을 검출하고 홀수 센싱 라인의 G 픽셀의 구동 특성을 검출하는 과정을 도시하고 있다.
- [0115] 도 9는 이웃하는 두 센싱 라인의 전류를 적분한 값을 차동하여 증폭하는 상관 이중 샘플(CDS) 동작 모드를 중심으로 설명한다.
- [0116] 홀수 센싱 라인의 소정 색 픽셀의 구동 특성을 검출하는 제1 기간은  $T_{odd}$ 로 표시되고, 짝수 센싱 라인의 소정 색 픽셀의 구동 특성을 검출하는 제2 기간은  $T_{even}$ 으로 표시된다.
- [0117] 제1 기간과 제2 기간은 각각 초기화 기간( $T_{ini}$ ), 샘플링 기간( $T_{sam}$ ), 변환 기간( $T_{con}$ )을 포함할 수 있다.
- [0118] 초기화 기간( $T_{ini}$ )은 대응되는 픽셀과 대응되는 센싱 유닛의 각 단자를 기준 전압( $V_{ref}$ )으로 초기화하고, 샘플링 기간( $T_{sam}$ )은 구동 특성을 검출하는 센싱 라인에 연결되는 픽셀의 구동 TFT를 턴-온 시켜 해당 센싱 라인에 흐르는 전류를 적분하고 샘플링 하는 기간이고(구동 특성을 검출하지 않는 센싱 라인에 연결되는 픽셀의 구동 TFT는 턴-오프 시킨 상태로 해당 센싱 라인에 흐르는 전류를 적분하고 샘플링 함), 변환 기간( $T_{con}$ )은 각 센싱 유닛에 샘플링 된(또는 샘플링 된 후 스케일 처리된) 두 출력을 차동 증폭하고 디지털 변환하는 기간으로 각 센싱 유닛에 대해 차동 증폭과 디지털 변환을 순차적으로 진행한다.
- [0119] 먼저, 홀수 센싱 라인의 R 픽셀의 구동 특성을 검출하는 제1 기간( $T_{odd}$ )을 설명한다.
- [0120] 초기화 기간( $T_{ini}$ )에, 도 4의 SCAN, SEN 신호(측정하고자 하는 픽셀 라인에 연결되는 제1 및 제2 게이트 라인에 인가되는 신호), 리셋 신호(RST), 센싱 신호(OE), 리셋 신호(RST), 샘플링 신호(SAM)가 하이 로직 레벨이 되어, 모든 센싱 라인이 대응되는 센싱 유닛에 연결되고, 각 픽셀의 구동 TFT의 소스 단자, 완전 차동 증폭기(FDA)의 출력 단자, 샘플링 커패시터( $C_s/h$ )가 완전 차동 증폭기(FDA)의 출력 공통 단자의 기준 전압( $V_{ref}$ )에 의해 초기화된다.
- [0121] 샘플링 기간( $T_{sam}$ ), 리셋 신호(RST)가 로우 로직 레벨로 바뀌고, 데이터 구동 회로(12)의 DAC를 통해 측정하고자 하는 픽셀 라인의 R 픽셀들 중에서 홀수 센싱 라인에 연결된 R 픽셀에(정확히는 구동 TFT의 게이트 단자에) 센싱용 데이터 전압( $V_{data}$ )이 인가되고 해당 픽셀 라인의 나머지 모든 픽셀에 소정의 데이터 전압이 인가되어, 해당 R 픽셀의 구동 TFT가 턴-온 되어 픽셀 전류가 흐르고 나머지 픽셀의 구동 TFT가 턴-오프 된다. 도 9에서  $V_{s\_ODD}$ 는 구동 TFT의 소스 단자의 전압으로 초기화 기간 때 기준 전압에서 ( $V_{data} - V_{th}$ )로 증가한다.  $V_{out\_ODD}$ 는 완전 차동 증폭기에서 홀수 센싱 라인에 피드백 연결된 출력 단자의 전압으로 해당 홀수 센싱 라인에 흐르는 전류가 피드백 커패시터( $C_{fb}$ )에 축적되어 전압이 샘플링 기간에 걸쳐서 일정하게 증가한다.  $V_{out\_EVEN}$ 은 완전 차동 증폭기에서 짝수 센싱 라인에 피드백 연결된 출력 단자의 전압으로 해당 짝수 센싱 라인에 전류가 흐르지 않기 때문에(노이즈 성분만 있음) 피드백 커패시터( $C_{fb}$ )에 축적되는 전압이 없어 초기화 기간과 큰 차이가 없어 기준 전압( $V_{ref}$ )으로 일정하다.
- [0122] 변환 기간( $T_{con}$ )에, 샘플링 신호(SAM)가 로우 로직 레벨이 되어, 피드백 커패시터( $C_{fb}$ )가 축적을 멈추고 샘플링 기간( $T_{sam}$ )의 마지막에 축적된 적분 값 또는 센싱 값( $V_{sen\_ODD}$ )을 샘플링 커패시터( $C_s/h$ )에 저장하게 된다. 이후 각 센싱 유닛이(도 9에서 제1 센싱 유닛에서 제n 센싱 유닛까지) 순차적으로 모드 신호( $CDS_{0\#k}$ ,  $CDS_{E\#k}$ )를 하이 로직 레벨로 천이하여, 해당 센싱 유닛과 차동 증폭기를 순차적으로 연결하고, 차동 증폭기가 해당 센싱 유닛의 홀수 센싱 라인의 센싱 값( $V_{sen\_ODD}$ )과 짝수 센싱 라인의 센싱 값( $V_{sen\_EVEN}$ )을 차동 증폭하고 ADC가 이를 디지털로 변환하여 홀수 센싱 라인의 R 픽셀에 대한 디지털 센싱 값으로 출력한다.
- [0123] 다음으로, 짝수 센싱 라인의 R 픽셀의 구동 특성을 검출하는 제2 기간( $T_{even}$ )을 설명한다.
- [0124] 초기화 기간( $T_{ini}$ )에, SCAN, SEN 신호, 리셋 신호(RST), 센싱 신호(OE), 리셋 신호(RST), 샘플링 신호(SAM)가

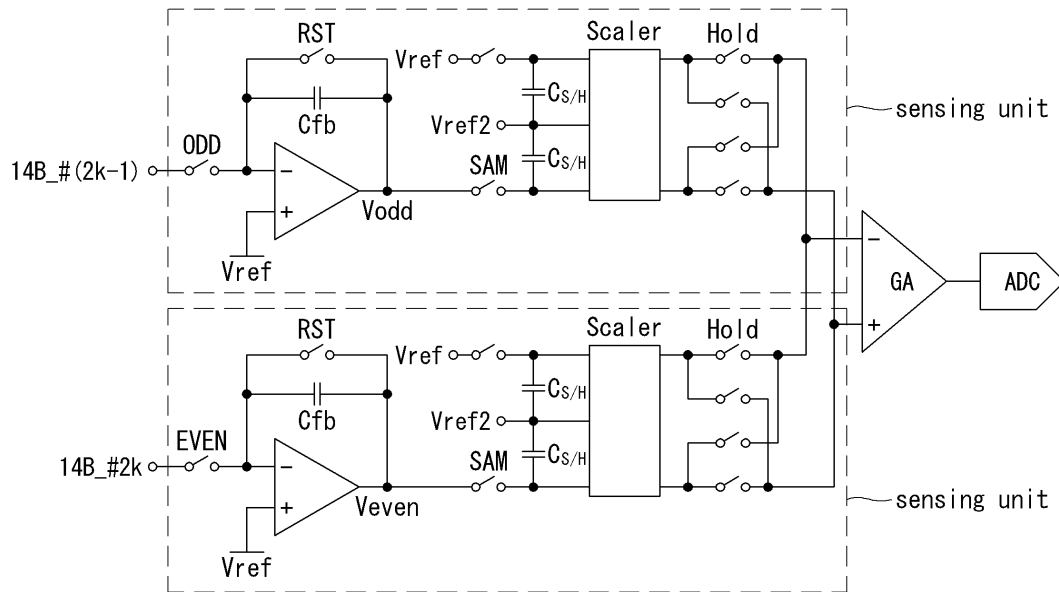




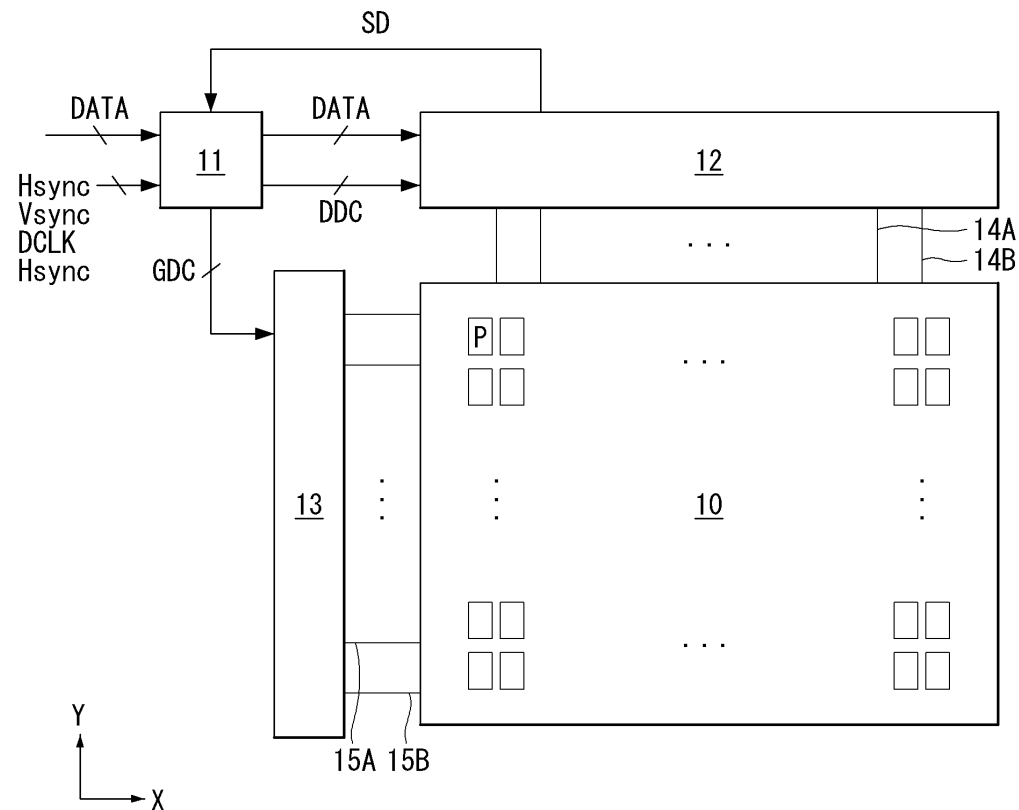
- 14A: 데이터 라인
- 14B: 기준 라인
- 15A: 제1 게이트 라인
- 15B: 제2 게이트 라인
- 121: 센싱 유닛
- 122: 차동 증폭기
- 123: ADC

도면

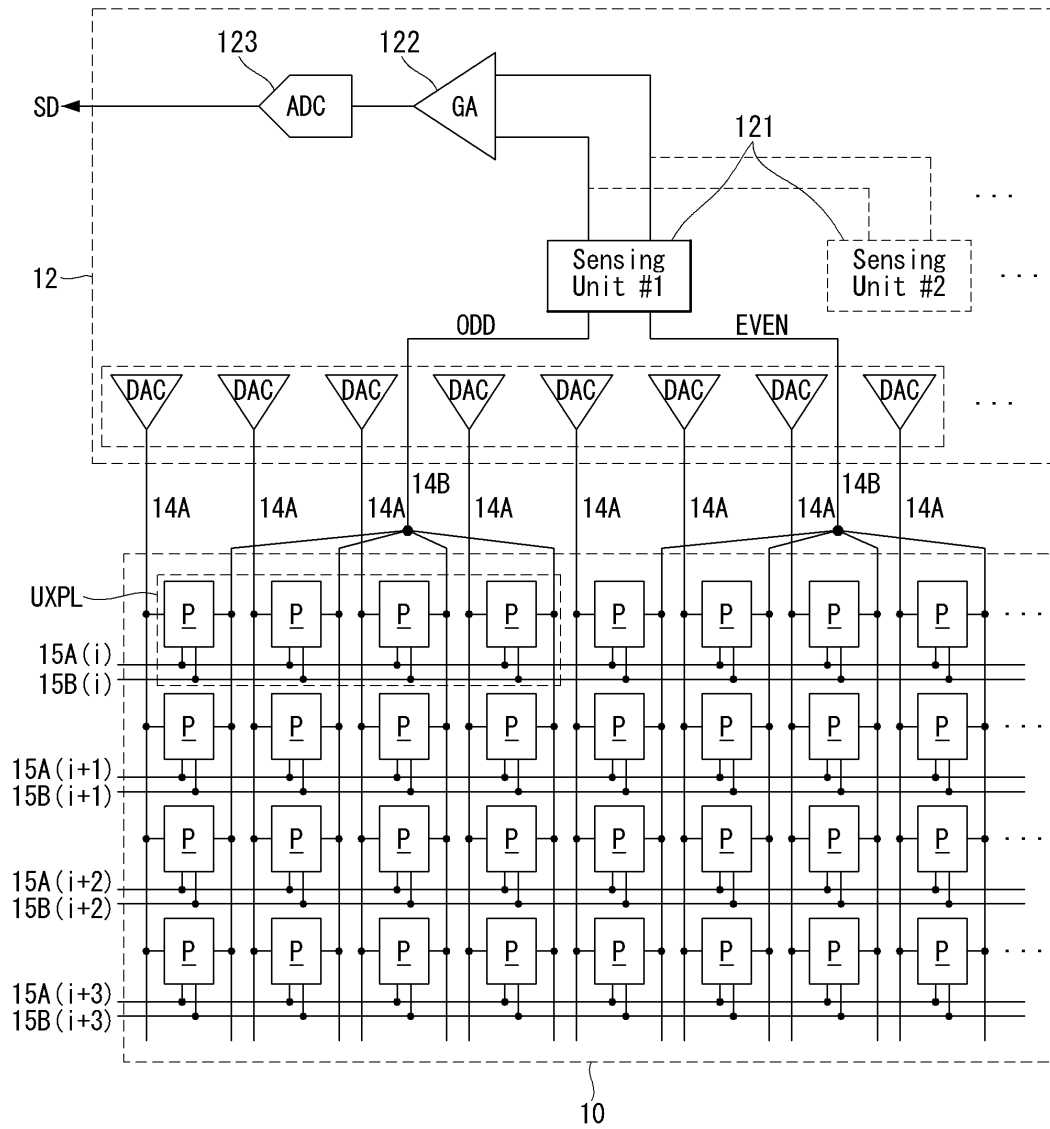
도면1



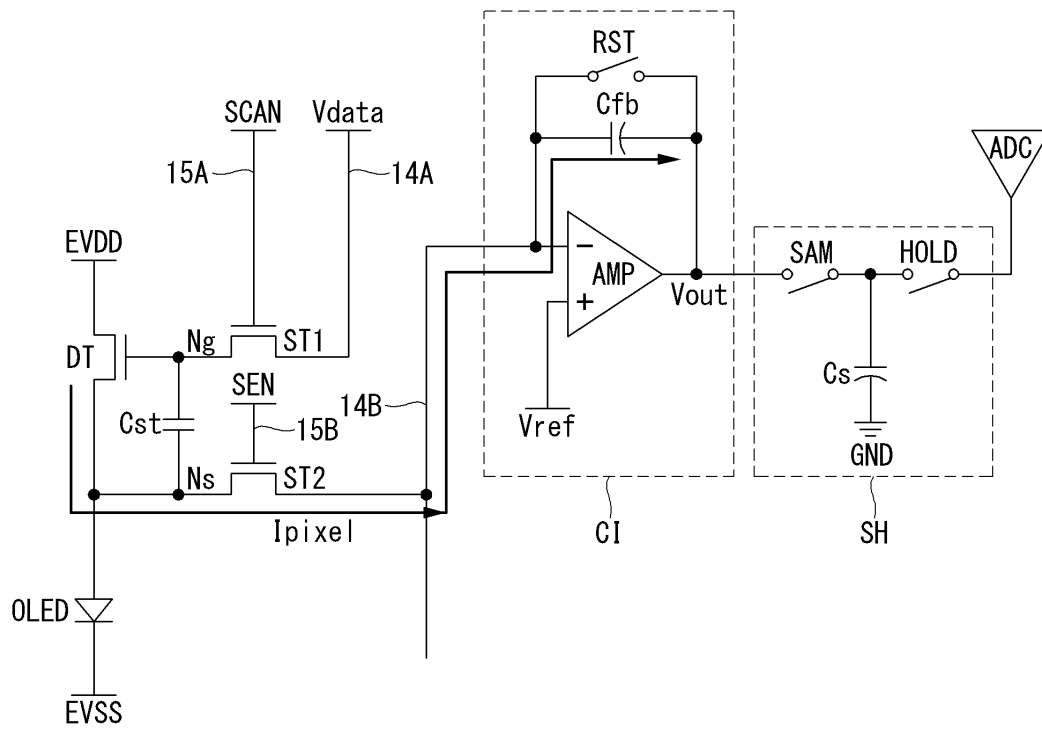
도면2



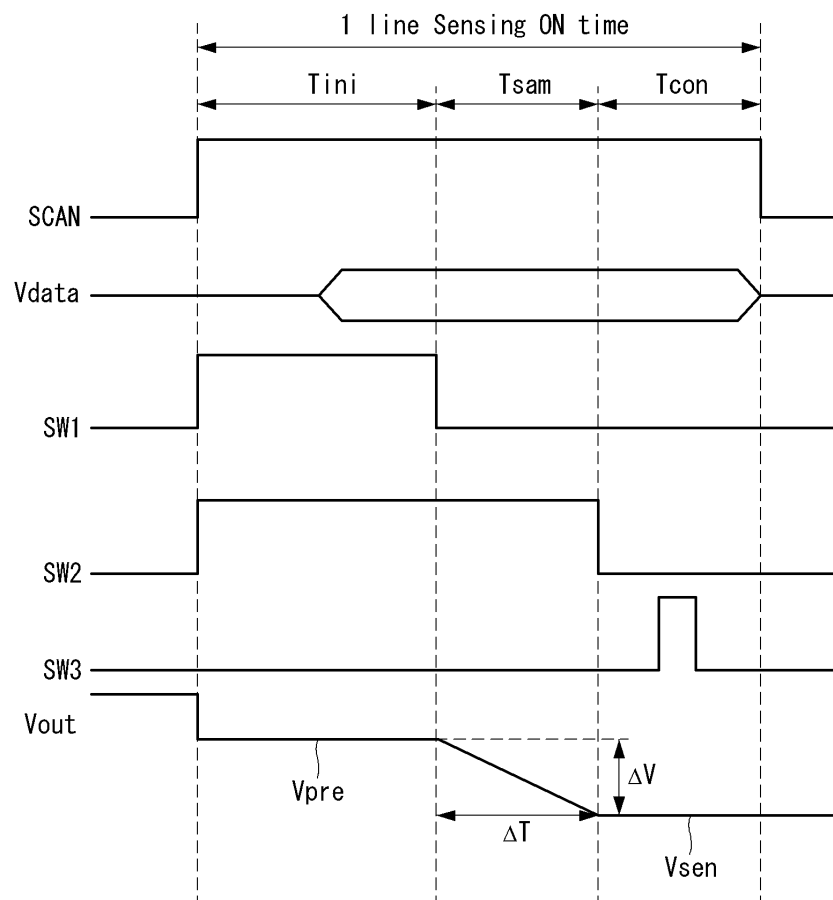
도면3



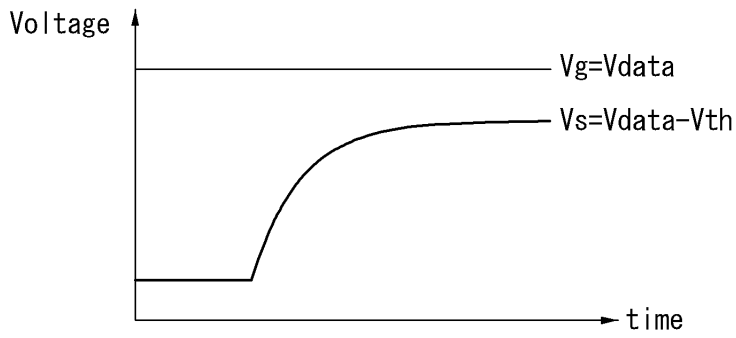
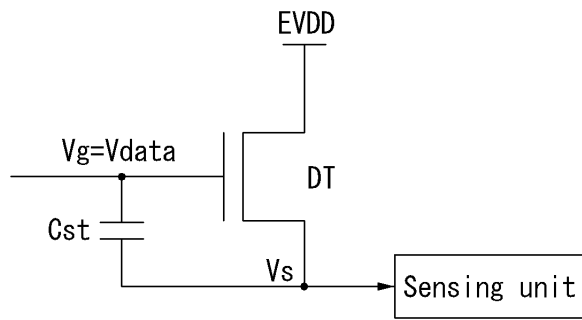
도면4



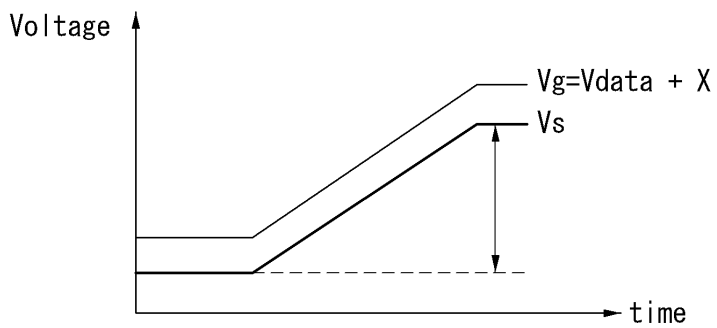
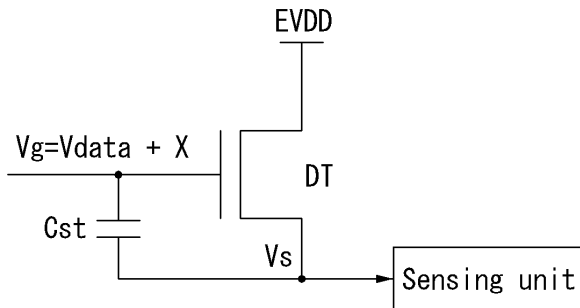
도면5



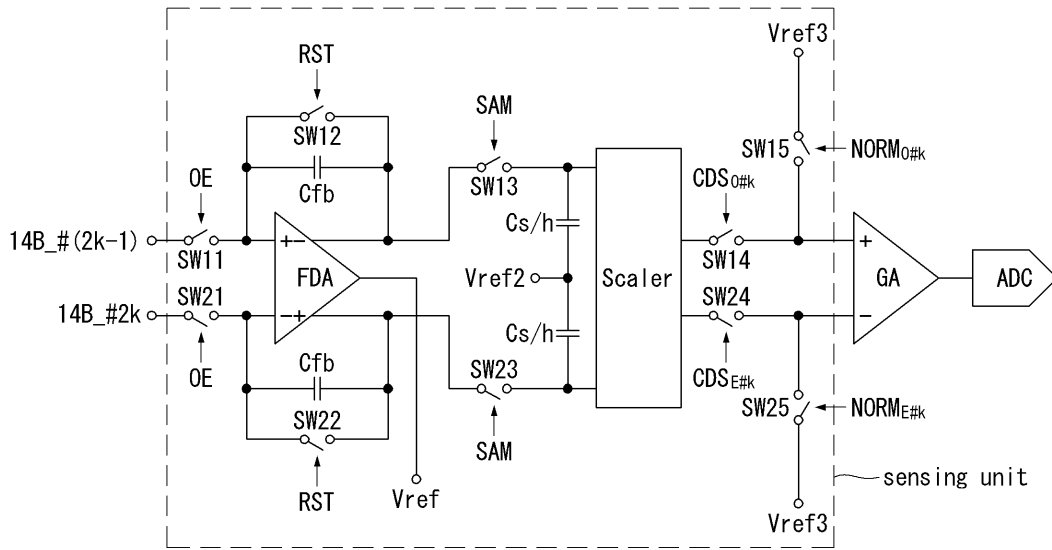
도면6



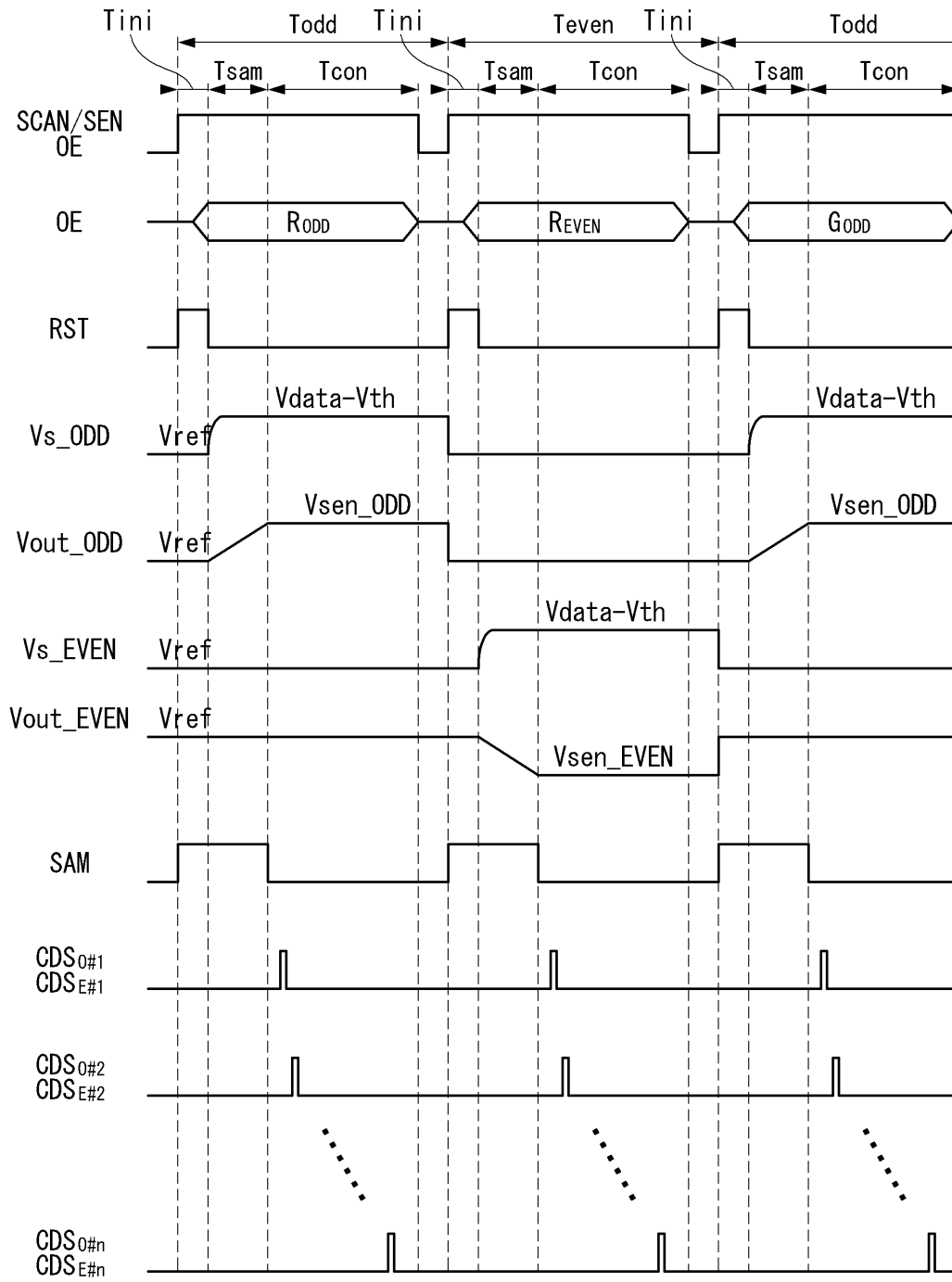
도면7



도면8



도면9



도면10

