



(12) 发明专利

(10) 授权公告号 CN 113132659 B

(45) 授权公告日 2022.07.12

(21) 申请号 202110443167.5

(22) 申请日 2021.04.23

(65) 同一申请的已公布的文献号
申请公布号 CN 113132659 A

(43) 申请公布日 2021.07.16

(73) 专利权人 深圳市汇顶科技股份有限公司
地址 518045 广东省深圳市福田区腾
飞工业大厦B座13层

(72) 发明人 王骞 胡勇 柳玉平

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205
专利代理师 张娜 黄健

(51) Int. Cl.

H04N 5/374 (2011.01)

H04N 5/355 (2011.01)

(56) 对比文件

US 2012256077 A1, 2012.10.11

US 2011187906 A1, 2011.08.04

审查员 石晨阳

权利要求书2页 说明书7页 附图3页

(54) 发明名称

像素单元、阵列、图像传感器及电子设备

(57) 摘要

本申请提供一种像素单元、阵列、图像传感器及电子设备,像素单元包括:感光电路、增益调节电路以及连接在感光电路和增益调节电路之间的第一开关电路;感光电路用于感测光信号并将光信号转换为电信号;第一开关电路用于根据光信号的大小控制感光电路与增益调节电路之间的连接导通或断开,以改变感光电路的信号放大增益。从而实现了通过像素单元的单次曝光和单次信号采集即可获得一帧HDR图像,提高了处理效率。



1. 一种像素单元,其特征在于,包括:感光电路、增益调节电路以及连接在所述感光电路和所述增益调节电路之间的第一开关电路;

所述感光电路用于感测光信号并将所述光信号转换为电信号;

所述第一开关电路用于根据所述光信号的大小控制所述感光电路与所述增益调节电路之间的连接导通或断开,以改变所述感光电路的信号放大增益;

还包括:第三开关电路;

所述第三开关电路连接在所述第一开关电路和所述感光电路之间,所述第三开关电路与第五控制信号的输入端连接,所述第三开关电路用于根据所述第五控制信号控制所述第一开关电路与所述感光电路之间的连接通断。

2. 根据权利要求1所述的像素单元,其特征在于,所述增益调节电路包括:第二开关电路和第一电容;

所述第一电容的一端与所述第一开关电路和所述第二开关电路分别连接,所述第一电容的另一端接地,所述第二开关电路还与电源以及第一控制信号的输入端分别连接,所述第一控制信号用于控制所述第二开关电路导通或关断。

3. 根据权利要求2所述的像素单元,其特征在于,所述第二开关电路包括:第一晶体管;

所述第一晶体管的第一端与所述第一开关电路连接,所述第一晶体管的第二端与所述电源连接,所述第一晶体管的第三端与所述第一控制信号的输入端连接。

4. 根据权利要求1所述的像素单元,其特征在于,所述第一开关电路包括:第一二极管;

所述第一二极管的阳极与所述增益调节电路连接,所述第一二极管的阴极与所述感光电路连接。

5. 根据权利要求1-4任一项所述的像素单元,其特征在于,所述感光电路包括:光电二极管、第二晶体管、第三晶体管、第四晶体管和第五晶体管;

所述光电二极管的阳极接地,所述光电二极管的阴极与所述第二晶体管的第一端连接;

所述第二晶体管的第二端与所述第三晶体管的第一端和所述第四晶体管的第三端分别连接,所述第二晶体管的第三端与第二控制信号的输入端连接,所述第二控制信号用于控制所述第二晶体管导通或关断;

所述第三晶体管的第二端与电源连接,所述第三晶体管的第三端与第三控制信号的输入端连接,所述第三控制信号用于控制所述第三晶体管导通或关断;

所述第四晶体管的第一端与所述第五晶体管的第二端连接,所述第四晶体管的第二端与电源连接;

所述第五晶体管的第一端为所述电信号的输出端,所述第五晶体管的第三端与第四控制信号的输入端连接,所述第四控制信号用于控制所述第五晶体管导通或关断。

6. 根据权利要求1-4任一项所述的像素单元,其特征在于,所述第三开关电路包括:第六晶体管;

所述第六晶体管的第一端与所述感光电路连接,所述第六晶体管的第二端与所述第一开关电路连接,所述第六晶体管的第三端与所述第五控制信号的输入端连接。

7. 一种像素阵列,其特征在于,包括排列为多行与多列的多个如权利要求1-6中任一项所述的像素单元。

8. 一种图像传感器,其特征在于,包括如权利要求7所述的像素阵列。
9. 一种电子设备,其特征在于,包括如权利要求8所述的图像传感器。

像素单元、阵列、图像传感器及电子设备

技术领域

[0001] 本申请涉及图像传感器技术,尤其涉及一种像素单元、阵列、图像传感器及电子设备。

背景技术

[0002] 近年来,互补金属氧化物半导体晶体管(Complementary Metal-Oxide-Semiconductor Transistor,CMOS)图像传感器(CMOS Image Sensor,CIS)广泛应用于消费、工业、医疗、安全等诸多方面,由于应用场景复杂,对CIS的要求也日趋提高。

[0003] 常用的4T CIS中,每个像素单元由4个晶体管和一个光电二极管(Photo-Diode,PD)组成,光电二极管接收光照信号并转换为电信号,再经由晶体管进行放大和输出。为了实现高动态范围(High-Dynamic Range,HDR)图像的拍摄,CIS中每个像素单元都需要进行多次不同时长曝光或多次不同增益曝光,以获取多帧图像,从而通过多帧合成的方法将多帧图像输出为一帧HDR图像,但这种多次曝光的方式导致输出HDR图像的效率较低。

发明内容

[0004] 本申请提供一种像素单元、阵列、图像传感器及电子设备,提高了输出HDR图像的效率。

[0005] 第一方面,本申请提供一种像素单元,包括:感光电路、增益调节电路以及连接在所述感光电路和所述增益调节电路之间的第一开关电路;

[0006] 所述感光电路用于感测光信号并将所述光信号转换为电信号;

[0007] 所述第一开关电路用于根据所述光信号的大小控制所述感光电路与所述增益调节电路之间的连接导通或断开,以改变所述感光电路的信号放大增益。

[0008] 在一种可行的实施方式中,所述增益调节电路包括:第二开关电路和第一电容;

[0009] 所述第一电容的一端与所述第一开关电路和所述第二开关电路分别连接,所述第一电容的另一端接地,所述第二开关电路还与电源以及第一控制信号的输入端分别连接,所述第一控制信号用于控制所述第二开关电路导通或关断。

[0010] 在一种可行的实施方式中,所述第二开关电路包括:第一晶体管;

[0011] 所述第一晶体管的第一端与所述第一开关电路连接,所述第一晶体管的第二端与所述电源连接,所述第一晶体管的第三端与所述第一控制信号的输入端连接。

[0012] 在一种可行的实施方式中,所述第一开关电路包括:第一二极管;

[0013] 所述第一二极管的阳极与所述增益调节电路连接,所述第一二极管的阴极与所述感光电路连接。

[0014] 在一种可行的实施方式中,所述感光电路包括:光电二极管、第二晶体管、第三晶体管、第四晶体管和第五晶体管;

[0015] 所述光电二极管的阳极接地,所述光电二极管的阴极与所述第二晶体管的第一端连接;

[0016] 所述第二晶体管的第二端与所述第三晶体管的第一端和所述第四晶体管的第三端分别连接,所述第二晶体管的第三端与第二控制信号的输入端连接,所述第二控制信号用于控制所述第二晶体管导通或关断;

[0017] 所述第三晶体管的第二端与电源连接,所述第三晶体管的第三端与第三控制信号的输入端连接,所述第三控制信号用于控制所述第三晶体管导通或关断;

[0018] 所述第四晶体管的第一端与所述第五晶体管的第二端连接,所述第四晶体管的第二端与电源连接;

[0019] 所述第五晶体管的第一端为所述电信号的输出端,所述第五晶体管的第三端与第四控制信号的输入端连接,所述第四控制信号用于控制所述第五晶体管导通或关断。

[0020] 在一种可行的实施方式中,还包括:第三开关电路;

[0021] 所述第三开关电路连接在所述第一开关电路和所述感光电路之间,所述第三开关电路与第五控制信号的输入端连接,所述第三开关电路用于根据所述第五控制信号控制所述第一开关电路与所述感光电路之间的连接通断。

[0022] 在一种可行的实施方式中,所述第三开关电路包括:第六晶体管;

[0023] 所述第六晶体管的第一端与所述感光电路连接,所述第六晶体管的第二端与所述第一开关电路连接,所述第六晶体管的第三端与所述第五控制信号的输入端连接。

[0024] 第二方面,本申请提供一种像素阵列,包括排列为多行与多列的多个如第一方面或可行的实施方式中所述的像素单元。

[0025] 第三方面,本申请提供一种图像传感器,包括如第二方面所述的像素阵列。

[0026] 第四方面,本申请提供一种电子设备,包括如第三方面所述的图像传感器。

[0027] 本申请提供一种像素单元、阵列、图像传感器及电子设备,像素单元是根据接受的入射光的光强,即感测的光信号的大小自动调节信号放大增益,从而能够在图像传感器中,每个像素单元均可以独立根据各自所感测的光信号自动调整增益,不同像素单元的信号放大增益可以不同,通过单次曝光和单次信号采集即可获得一帧HDR图像,无需进行多次曝光和多帧图像合成处理,提高了效率。

附图说明

[0028] 为了更清楚地说明本申请实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图做一简单地介绍,显而易见地,下面描述中的附图是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0029] 图1为一种CIS的像素布局示意图;

[0030] 图2为一种4T结构的像素单元的电路图;

[0031] 图3为一种5T结构的像素单元的电路图;

[0032] 图4为本申请实施例提供的像素单元的结构示意图一;

[0033] 图5为本申请实施例提供的像素单元的电路图一;

[0034] 图6为本申请实施例提供的像素单元的电路特性曲线图;

[0035] 图7为本申请实施例提供的像素单元的结构示意图二;

[0036] 图8为本申请实施例提供的像素单元的电路图二。

具体实施方式

[0037] 为使本申请实施例的目的、技术方案和优点更加清楚,下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0038] 首先对CIS的像素布局进行说明,如图1中所示是一个包含 $m*n$ 个像素单元的CIS的像素布局示意图,CIS中的 $m*n$ 个像素单元 P_{ij} 都是相同的像素单元,且每个像素单元包含独立的电路结构。

[0039] 像素单元通常采用4T结构,图2中所示即为一种4T结构的像素单元的电路图,如图2中所示,一个像素单元由4个NMOS晶体管(复位管RST0,传输管TX0,源跟随器SF0和行选择器RS0)以及一个光电二极管PD0构成。光电二极管PD0接受入射光照,并将感测到的光信号转换成感测电信号,该感测电信号通过传输管TX0后经由源跟随器SF0完成信号放大,并通过行选择器RS0后输出为输出信号 V_{out0} 。输出信号 V_{out0} 经过算法整合即可以反应入射光的光强,从而获取到该像素对应位置的光强信息。

[0040] 通过上述4T结构像素单元的电路图可以看出,源跟随器SF0的信号放大增益是固定的,因此采用4T结构像素单元的图像传感器中各个像素单元的放大增益相同。若需要实现HDR功能,需要拍摄多帧不同曝光的图像进行合成,即上述的光信号转换过程要进行多次,多次曝光以及对多帧图像的合成导致处理时长较长,即输出HDR图像的效率较低。

[0041] 为了提升效率,可以考虑在4T结构像素单元的基础上进行改进以实现每个像素单元的可变增益输出,图3所示为一种5T结构的像素单元的电路图。在图2所示4T结构的电路基础上,增加一个增益控制晶体管DCG和一个电容 C_0 。与图2中类似的,光电二极管PD0接受入射光照,并将光信号转换成电信号,不同的是,在光电二极管PD0的电信号放大输出过程中,首先关闭所有像素单元的增益控制晶体管DCG采集一次输出信号,此时像素单元放大增益较高,可获取第一张高增益图像;之后再打开所有像素单元的增益控制晶体管DCG,使得电容 C_0 参与信号输出,此时像素单元的信号放大增益降低,采集第二次输出信号,获取第二张低增益图像,从而实现了进行一次曝光,利用所有像素单元的两个不同的增益输出不同亮度的图像,并合成为一帧HDR图像。

[0042] 图3所示的这种方案相较于图2的方案可以减少曝光次数,在一定程度上提升输入HDR图像的效率,但其实质仍然是进行多次信号采集获得多帧图像,再通过多帧图像合成一帧HDR图像,因此,信号采集和图像合成处理时间仍然较长。

[0043] 为此,本申请实施例中提出一种可以实现单次曝光单次信号采集即可输出HDR图像的像素单元,在包括光电二极管的感光电路的基础上,增加开关电路和增益调节电路,且该开关电路可以根据光电二极管接受的入射光的强度自动调节导通或关断,以将增益调节电路接入感光电路或断开,从而实现像素单元的增益自动调节。每个像素单元的入射光根据实际情况可以不同,因此每个像素单元的增益调节都是独立自动完成的,无需进行统一控制。并且,由于每个像素可以根据入射光自动调整增益,因此由各个像素单次曝光和输出所形成的图像即为一帧HDR图像,无需进行多次曝光和多帧图像合成处理,提高了效率。

[0044] 下面,将通过具体的实施例对本申请提供的像素单元进行详细地说明。可以理解的是,下面这几个具体的实施例可以相互结合,对于相同或相似的概念或过程可能在某些

实施例不再赘述。

[0045] 图4为本申请实施例提供的一种像素单元的结构示意图一。如图4所示,像素单元,包括:感光电路41、增益调节电路42以及连接在感光电路和增益调节电路之间的第一开关电路43。

[0046] 其中,感光电路41用于感测光信号并将光信号转换为电信号。

[0047] 第一开关电路43用于根据光信号的大小控制感光电路41与增益调节电路42之间的连接导通或断开,以改变感光电路41的信号放大增益。

[0048] 本申请实施例中感光电路41中可以包括感光元件,例如光电二极管PD,感光电路41通过感光元件感测光信号,并将感光元件感测光信号所得到的感测电信号进行放大后输出电信号,该电信号可以反应该像素单元的光强信息。本申请实施例中对感光电路41内部对感测电信号进行放大处理的电路结构不做具体限定,感光电路41中可以包括现有技术中任一种固定放大增益的信号放大电路,例如感光电路41可以为图2所示的4T结构电路。

[0049] 感光电路41中感光元件的感测电信号随着光信号的大小(即入射光的光强的大小)而变化,第一开关电路43与感光电路41连接,感测电信号变化时可以控制第一开关电路43导通或关断,即第一开关电路43可以根据光信号的大小控制感光电路41与增益调节电路42之间的连接导通或断开。

[0050] 示例的,入射光的光强较小时,感光电路41中感光元件的感测电信号不足以使得第一开关电路43导通,则感光电路41与增益调节电路42之间的连接是断开的,增益调节电路42不参与感光电路41的信号转换过程,感光电路41的信号放大增益即为感光电路41这部分电路结构自身固有的信号放大增益。

[0051] 示例的,入射光的光强较大时,感光电路41中感光元件的感测电信号使得第一开关电路43导通,则感光电路41与增益调节电路42之间的连接是导通的,增益调节电路42参与感光电路41的信号转换过程,使得感光电路41的信号放大增益降低。

[0052] 通过以上陈述可以看出,本申请实施例的像素单元是根据接受的入射光的光强,即感测的光信号的大小自动调节信号放大增益,从而在具有多个像素单元的图像传感器中,每个像素单元均可以独立根据各自所感测的光信号自动调整增益,不同像素单元的信号放大增益可以不同,通过单次曝光和单次信号采集即可获得一帧HDR图像,无需进行多次曝光和多帧图像合成处理,提高了效率。

[0053] 在图4所示实施例的基础上,进一步结合更详细的电路图对本申请实施例的像素单元进行说明。图5为本申请实施例提供的一种像素单元的电路图一。

[0054] 如图5所示,增益调节电路42包括:第二开关电路和第一电容C1;第一电容C1的一端与第一开关电路43和第二开关电路分别连接,第一电容C1的另一端接地,第二开关电路还与电源以及第一控制信号的输入端分别连接,第一控制信号用于控制第二开关电路导通或关断。

[0055] 在一种可行的实施方式中,第二开关电路包括:第一晶体管RST1;第一晶体管RST1的第一端与第一开关电路43连接,第一晶体管RST1的第二端与电源连接,第一晶体管RST1的第三端与第一控制信号的输入端连接。

[0056] 在一种可行的实施方式中,第一开关电路43包括:第一二极管D1;第一二极管D1的阳极与增益调节电路42连接,第一二极管D1的阴极与感光电路41连接。

[0057] 在一种可行的实施方式中,感光电路41采用4T结构,即如图5中所示感光电路41包括:光电二极管PD、第二晶体管TX、第三晶体管RST、第四晶体管SF和第五晶体管RS。

[0058] 光电二极管PD的阳极接地,光电二极管PD的阴极与第二晶体管TX的第一端连接。

[0059] 第二晶体管TX的第二端与第三晶体管RST的第一端和第四晶体管SF的第三端分别连接,第二晶体管TX的第三端与第二控制信号的输入端连接,第二控制信号用于控制第二晶体管TX导通或关断。

[0060] 第三晶体管RST的第二端与电源连接,第三晶体管RST的第三端与第三控制信号的输入端连接,第三控制信号用于控制第三晶体管RST导通或关断。

[0061] 第四晶体管SF的第一端与第五晶体管RS的第二端连接,第四晶体管SF的第二端与电源连接。

[0062] 第五晶体管RS的第一端为电信号的输出端,第五晶体管RS的第三端与第四控制信号的输入端连接,第四控制信号用于控制第五晶体管RS导通或关断。

[0063] 参照图5对本申请实施例的像素单元的工作原理进行说明。如图5所示,像素单元包含5个NMOS晶体管,其中第二晶体管TX,第三晶体管RST,第一晶体管RST1,第五晶体管RS均作为开关使用,第四晶体管SF作为信号放大器,光电二极管PD用于进行光信号与电信号转换,此外,还包括第一二极管D1以及第一电容C1。其中,节点FD处存在寄生电容 C_{fd} ,光电二极管PD存在PN结电容 C_{pd} 。第一电容C1的大小可以根据实际进行设置。

[0064] 像素单元工作时,在光照阶段,第二晶体管TX关断,光电二极管PD在光照下会发生电压变化,变化的电压存储在其PN结电容 C_{pd} 中。之后在信号读取阶段,第二晶体管TX导通, C_{pd} 中的电压和节点FD处的电压存在差异,通过 C_{pd} 和 C_{fd} 的相互充放电使得,节点FD处的电压发生变化,这个变化的电压通过第四晶体管SF放大,最终通过第五晶体管RS产生输出电信号的变化 ΔV_{out} ,实现光信号至电信号的转换输出。因此输出电信号的变化 ΔV_{out} 直接反应了该像素单元的光强信息。通常第四晶体管SF的放大系数是固定的,因此节点FD处的电压变化量 ΔV_{fd} 直接影响输出电信号的变化 ΔV_{out} 。

[0065] 具体的,像素单元初始复位时,第一晶体管RST1在第一控制信号的控制下导通,第三晶体管RST在第三控制信号的控制下导通,第一控制信号和第三控制信号可以为同一个控制信号,第二晶体管TX在第二控制信号的控制下导通,从而通过电源VDD对第一电容C1、第一二极管D1以及光电二极管PD进行复位,初始复位后第一电容C1与第一二极管D1的连接点、光电二极管PD的阴极以及节点FD处均为高电位,且电位相等。复位完成后,第一晶体管RST1、第三晶体管RST、第二晶体管TX均关断。光电二极管PD接受入射光照,光照会导致光电二极管PD的电压下降,且光照越强,光电二极管PD电压下降越多。

[0066] 信号读取节点,第二晶体管TX在第二控制信号的控制下导通,第五晶体管RS在第四控制信号的控制下导通。当光强较低时,光电二极管PD的电压下降较少,光电二极管PD的电压下降导致节点FD处的电压下降较少,从而节点FD处与第一电容C1之间的电压差值不大,该电压差值达不到第一二极管D1的正向导通电压(例如正向导通电压为约0.7V,可根据实际需要设置),则第一二极管D1不导通,第一二极管D1无电流通过,感光电路41的电路特性与常用的4T结构(图2)类似。

[0067] 当光强较高时,光电二极管PD的电压下降较多,光电二极管PD的电压下降导致节点FD处的电压下降较多,使得第一电容C1与节点FD处的电压差值大于第一二极管D1的正向

导通电压,从而第一二极管D1导通,第一电容C1参与充放电,等效于节点FD处的电容 C_{fd} 扩大,使感光电路41的信号放大增益降低。即,光强较高时,像素单元的增益降低从而防止信号饱和失真,保证高亮度区域不出现过曝,相较于传统4T结构的像素单元,具有更高的动态范围上限。

[0068] 通过上述对像素单元在不同光强下的工作原理的描述可以看出,每个像素的增益转换是自动负反馈调节,不需要外部电路额外控制,从而可节省外部电路面积,又因为输出信号已经经过上述反馈调节后,每个像素单元输出的电信号是根据该像素处光强自动调节的增益,可以直接输出HDR图像,不需要进行图2或图3中的多次曝光或多次信号采集进行图像合成,降低了外部配套电路的设计难度和复杂度,也降低了外围图像处理单元(Image Signal Processing,ISP)的计算能力要求,可以节约芯片成本,降低HDR拍照或摄影的功耗。

[0069] 为便于理解,以下再对像素单元中的信号放大增益进行更直观的说明。首先定义以下变量:

[0070] V_{fd0} :信号读取之前,节点FD处的初始电压。

[0071] V_{fdt} :信号读取完成后,节点FD处的终末电压。

[0072] V_{pd0} :光照完成后,信号读取之前,光电二极管PD中的初始电压。

[0073] V_{pdt} :信号读取完成后,光电二极管PD的终末电压

[0074] V_{C10} :信号读取前,第一电容C1的初始电压(通常与 V_{fd0} 相等,也可根据需求调整)。

[0075] C_{fd0} :信号读取之前,节点FD处的初始电容值。

[0076] C_{fdt} :信号读取完成后,节点FD处的终末电容值。

[0077] C_{pd0} :信号读取之前,光电二极管PD的初始电容值。

[0078] C_{pdt} :信号读取完成后,光电二极管PD的终末电容值。

[0079] 由图5所示电路图的电路特性可知,在信号读取时,若像素单元接受的光强较弱,光电二极管PD电压变化不大,第二晶体管TX管导通后,第一二极管D1不导通,节点FD处的电压由以下公式(1)定义:

$$[0080] \quad V_{fdt} = \frac{C_{fd0} * V_{fd0} + C_{pd0} * V_{pd0}}{C_{fdt} + C_{pdt}} = A + \frac{C_{pd0}}{C_{fdt} + C_{pdt}} * V_{pd0} \quad (1)$$

[0081] 其中, $C_{fdt} + C_{pdt}$ 的变化不大,可以将A看作常数,则 V_{fdt} 与 V_{pd0} 相关,且相关性斜率 $\frac{C_{pd0}}{C_{fdt} + C_{pdt}}$ 与光电二极管PD和节点FD电容相关。

[0082] 若像素单元接受的光强较强,光电二极管PD电压变化较大第二晶体管TX管导通后节点FD电压下降较多,第一二极管D1导通,第一电容C1参与充放电,此后第一电容C1与节点FD处的电压差始终保持为第一二极管D1的正向导通电压,节点FD处的电压由以下公式(2)定义:

$$[0083] \quad V_{fdt} = \frac{C_{fd0} * V_{fd0} + C_{pd0} * V_{pd0} + C1 * V_{C10}}{C_{fdt} + C_{pdt} + C1} = A' + \frac{C_{pd0}}{C_{fdt} + C_{pdt} + C1} * V_{pd0} \quad (2)$$

[0084] 其中, $C_{fdt} + C_{pdt} + C1$ 的变化不大,可以将A'看作常数, V_{fdt} 仍然与 V_{pd0} 相关,但相关性斜率 $\frac{C_{pd0}}{C_{fdt} + C_{pdt} + C1}$ 与光电二极管PD和节点FD电容以及第一电容C1相关,可以看出,相比于

光强较低时,相关性斜率变小,即像素单元的信号放大增益降低。

[0085] 如图6所示为 V_{fdt} 与 V_{pd0} 的关系曲线示意图,该曲线的斜率即为像素单元的增益值,斜率越大则表示像素单元的信号放大增益越大, V_{pd0} 越大则表示光强越低。由图6也可以看出,像素单元的增益可以根据光强自动调节,当光强弱时,曝光不足,输出信号遵循高增益模式;当光强强时,曝光过度,输出信号遵循低增益模式,可以将普通模式下过饱和的像素降低增益后输出为非饱和或接近饱和的信号,以此达到HDR的效果。

[0086] 在上述实施例的基础上,本申请实施例还提供一种像素单元,如图7所示,像素单元在图4的基础上,还包括第三开关电路44;第三开关电路44连接在第一开关电路43和感光电路41之间,第三开关电路44与第五控制信号的输入端连接,第三开关电路44用于根据第五控制信号控制第一开关电路43与感光电路41之间的连接通断。

[0087] 可选的,如图8所示,第三开关电路44包括:第六晶体管G1。第六晶体管G1的第一端与感光电路41中的节点FD连接,第六晶体管G1的第二端与第一开关电路43(第一二极管D1)连接,第六晶体管G1的第三端与第五控制信号的输入端连接。

[0088] 第六晶体管G1在第五控制信号的控制下导通时,像素单元的增益自动调节功能打开;第六晶体管G1在第五控制信号的控制下关断时,像素单元的增益自动调节功能关闭。从而,可以根据需要打开或关闭像素单元的增益自动调节功能,以便于根据需要实现HDR图像或普通图像的输出。

[0089] 本申请实施例还提供一种像素阵列,包括排列为多行与多列的多个像素单元,该像素单元为本申请任一实施例的像素单元。

[0090] 本申请实施例还提供一种图像传感器,包括上述像素阵列。

[0091] 申请实施例还提供一种电子设备,包括上述图像传感器。

[0092] 最后应说明的是:以上各实施例仅用以说明本申请的技术方案,而非对其限制;尽管参照前述各实施例对本申请进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本申请各实施例技术方案的范围。

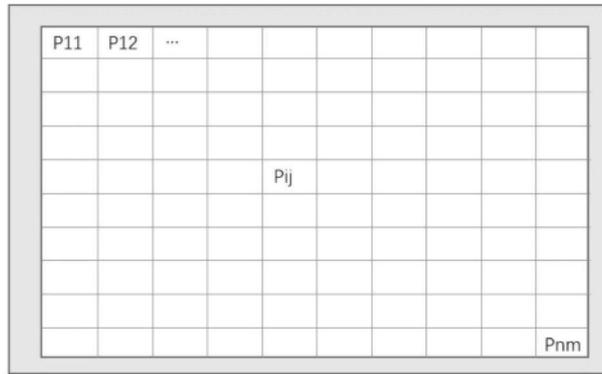


图1

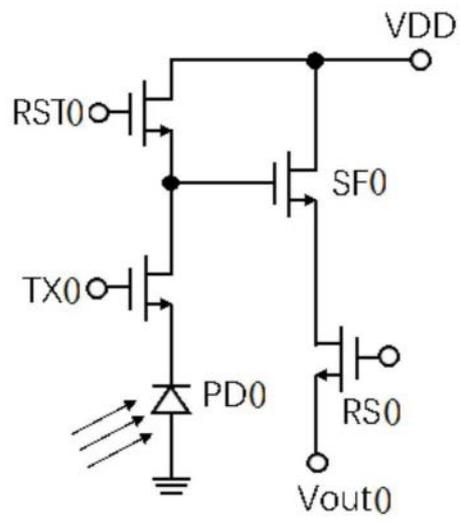


图2

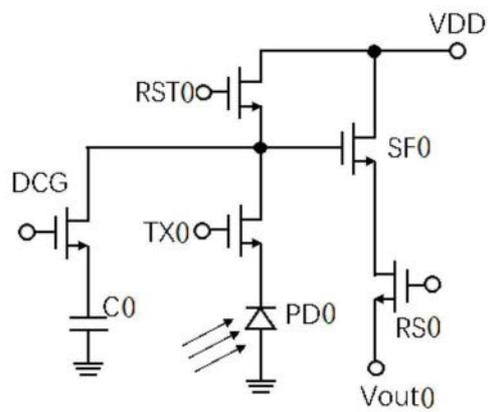


图3

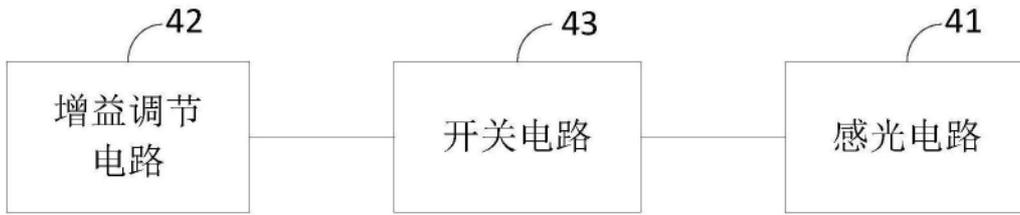


图4

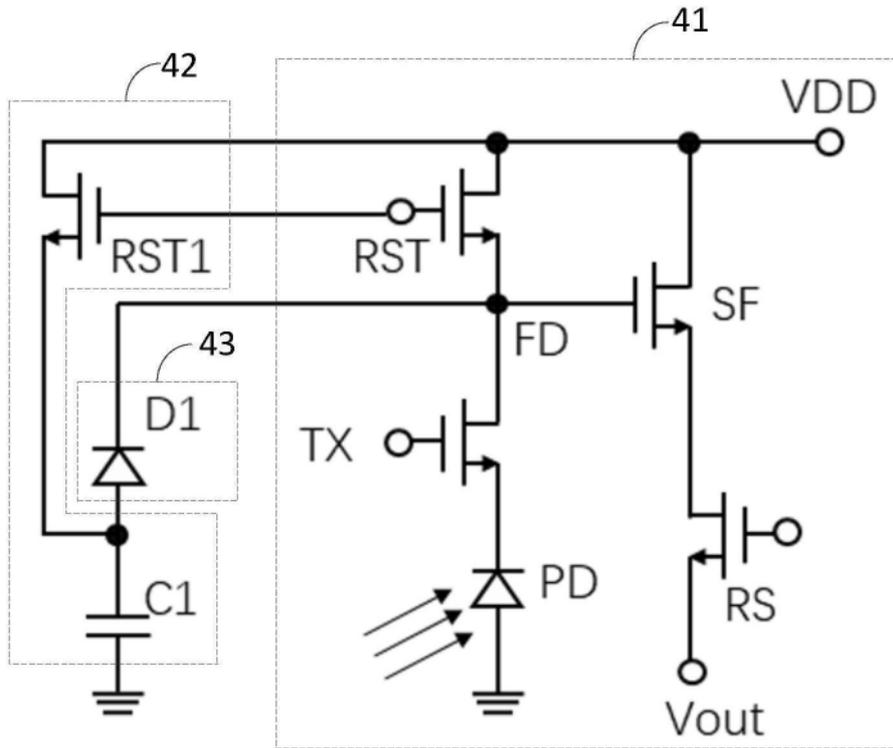


图5

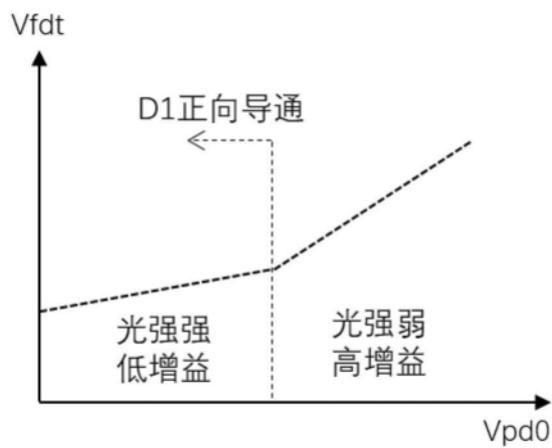


图6



图7

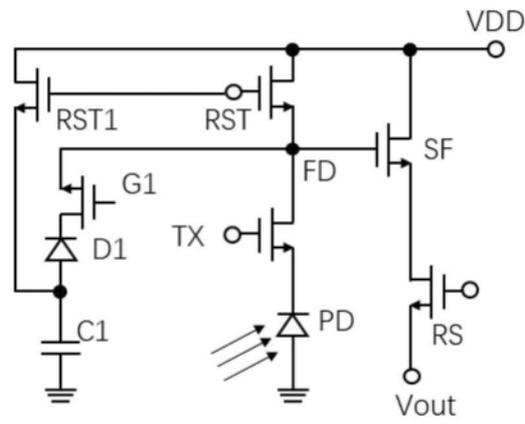


图8