

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6394605号
(P6394605)

(45) 発行日 平成30年9月26日(2018.9.26)

(24) 登録日 平成30年9月7日(2018.9.7)

(51) Int.Cl.		F I	
HO 1 L 29/786	(2006.01)	HO 1 L 29/78	6 1 2 C
HO 1 L 21/336	(2006.01)	HO 1 L 29/78	6 1 8 B
HO 1 L 51/05	(2006.01)	HO 1 L 29/78	6 1 9 A
HO 1 L 21/768	(2006.01)	HO 1 L 29/78	6 2 6 C
HO 1 L 23/532	(2006.01)	HO 1 L 29/28	1 0 0 A

請求項の数 8 (全 12 頁) 最終頁に続く

(21) 出願番号	特願2015-538884 (P2015-538884)	(73) 特許権者	000003193 凸版印刷株式会社 東京都台東区台東1丁目5番1号
(86) (22) 出願日	平成26年9月11日(2014.9.11)	(74) 代理人	110001276 特許業務法人 小笠原特許事務所
(86) 国際出願番号	PCT/JP2014/004704	(72) 発明者	熊谷 稔 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
(87) 国際公開番号	W02015/045317	(72) 発明者	池田 典昭 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
(87) 国際公開日	平成27年4月2日(2015.4.2)	審査官	岩本 勉
審査請求日	平成29年8月22日(2017.8.22)		
(31) 優先権主張番号	特願2013-198155 (P2013-198155)		
(32) 優先日	平成25年9月25日(2013.9.25)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタアレイ、及び画像表示装置

(57) 【特許請求の範囲】

【請求項1】

少なくとも、絶縁基板と、ゲート電極と、ゲート絶縁膜と、ソース電極と、ドレイン電極と、半導体層と、前記半導体層を覆う保護層と、画素電極と、前記ドレイン電極と前記画素電極の間に形成された層間絶縁膜とを備えた薄膜トランジスタアレイであって、

前記層間絶縁膜は、有機膜、又は、有機と無機の混合膜であり、

前記画素電極を前記ドレイン電極に接続するために、前記層間絶縁膜は、前記ドレイン電極が形成された箇所の一部にビアホールを有し、

前記ドレイン電極は、前記ビアホール内に位置して電極材に開口が形成された開口部を有し、

前記ビアホール内の前記ドレイン電極上にチオール基またはジスルフィド基が存在する、薄膜トランジスタアレイ。

【請求項2】

前記ビアホールの開口端が、前記ドレイン電極の端、又は、前記ドレイン電極上に存在する、請求項1に記載の薄膜トランジスタアレイ。

【請求項3】

前記層間絶縁膜の厚みが0.5 μm以上5 μm以下である、請求項1または請求項2に記載の薄膜トランジスタアレイ。

【請求項4】

前記層間絶縁膜は、インクジェット印刷法、スクリーン印刷法、又はグラビアオフセッ

ト印刷法により形成されている、請求項 1 乃至 3 のいずれか一項に記載の薄膜トランジスタアレイ。

【請求項 5】

前記半導体層が有機半導体層である、請求項 1 乃至 4 のいずれか一項に記載の薄膜トランジスタアレイ。

【請求項 6】

前記絶縁基板がプラスチック基板である、請求項 1 乃至 5 のいずれか一項に記載の薄膜トランジスタアレイ。

【請求項 7】

請求項 1 乃至 6 のいずれか一項に記載の薄膜トランジスタアレイと、
画像表示媒体とを備える、画像表示装置。

10

【請求項 8】

前記画像表示媒体が電気泳動方式によるものである、請求項 7 に記載の画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタアレイ、及び画像表示装置に関する。

【背景技術】

【0002】

近年、フレキシブル化、軽量化、低コスト化などの観点から、印刷法で製造することができる有機半導体を用いた薄膜トランジスタの研究が盛んに行なわれ、有機 EL や電子ペーパーなどの駆動回路や電子タグなどへの応用が期待されている。

20

【0003】

薄膜トランジスタは、導電体、絶縁体、及び半導体などが積層されたものである。薄膜トランジスタアレイは、構造や用途により層間絶縁膜が設けられ、層間絶縁膜に設けられたビアホールを介して、上部の導電体と下部の導電体との間に電氣的接続がとられている。

【0004】

層間絶縁膜としては、無機膜の窒化シリコンや酸化シリコンをプラズマ CVD にて成膜して、フォトリソトにより所望の開口部を形成した後に、ドライエッチングによりビアホールを形成する方法が広く用いられている。また、感光性樹脂を用いて形成する方法もある。これらの方法では、ビアホール形成にフォトリソグラフィを用いるため、低コストを目指す印刷法による薄膜トランジスタアレイの製造の試みに対して、スループットやコストが問題となる。

30

【0005】

それに対して、特許文献 1 には、印刷法で層間絶縁膜を形成する方法が記載されている。この方法では、ゲート絶縁膜の成膜後に、ビアホールを形成する部分にインクジェット法により溶剤を塗布して絶縁膜を溶解することで、ビアホール形成する。ビアホール部にて露出した導電体表面に、インクジェット法により撥液インキを塗布して撥液化する。そして、インクジェット法により基板全面に前駆体樹脂を印刷し、硬化することで層間絶縁膜を形成する。

40

【0006】

また、特許文献 2 に記載の方法では、ゲート絶縁膜を成膜後に、ビアホールを形成する部分にインクジェット法により溶剤を塗布して絶縁膜を溶解することでビアホール形成する。ビアホール部にて露出した導電体は、開口部より面積が小さいため、インクジェット法により導電体表面に撥液インキを塗布して撥液化する。そして、インクジェット法により基板全面に前駆体樹脂を印刷し、硬化することで層間絶縁膜を形成する。

【先行技術文献】

【特許文献】

【0007】

50

【特許文献1】特開2012-64844号公報

【特許文献2】特開2012-204657号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、特許文献1に記載の方法では、第一層間絶縁膜の成膜後に溶剤を塗布してビアホール穴の穴あけを行なうため、ビアホール部に第一層間絶縁膜の残渣が残りやすく、画素電極とドレイン電極との導通が不十分になるという問題がある。

【0009】

また、特許文献2に記載の方法では、ビアホール部のドレイン電極を第一層間絶縁膜のビアホールサイズよりも予め小さく形成するが、真空成膜とフォトリソグラフィによる加工であるため、印刷法に比べて、スループットやコストの面で問題が大きい。

【0010】

そこで、本発明は、上記問題に鑑みてなされたものであり、層間絶縁膜の形成にフォトリソグラフィを用いることなく層間絶縁膜に欠陥の少ない薄膜トランジスタアレイ及び画像表示装置を提供することを目的とする。

本発明は、上記問題に鑑みたビアホール構造に関し、層間絶縁膜のドレイン電極部分に予め開口を開けておき、そこにインクジェット法で撥液処理インキを塗布することによって、ドレイン電極のビアホール部のみを撥液性にするこゝで、印刷法による層間絶縁膜を形成できる構造と製造方法を提供する。

【課題を解決するための手段】

【0011】

本発明の一態様に係る薄膜トランジスタアレイは、少なくとも、絶縁基板と、ゲート電極と、ゲート絶縁膜と、ソース電極と、ドレイン電極と、半導体層と、半導体層を覆う保護層と、画素電極と、ドレイン電極と画素電極の間に形成された層間絶縁膜とを備えた薄膜トランジスタアレイであつて、層間絶縁膜は、有機膜、又は、有機と無機の混合膜であり、画素電極をドレイン電極に接続するために、層間絶縁膜は、ドレイン電極が形成された箇所の一部にビアホールを有し、ドレイン電極は、ビアホール内に位置して電極材に開口が形成された開口部を有し、ビアホール内のドレイン電極上にチオール基またはジスルフィド基が存在する、薄膜トランジスタアレイである。

【0012】

また、上記薄膜トランジスタアレイにおいて、ビアホールの開口端が、ドレイン電極の端、又は、ドレイン電極上に存在してもよい。

【0013】

また、上記薄膜トランジスタアレイにおいて、層間絶縁膜の厚みが0.5 μm以上5 μm以下であってもよい。

【0014】

また、上記薄膜トランジスタアレイにおいて、層間絶縁膜がインクジェット印刷法、スクリーン印刷法、又はグラビアオフセット印刷法により形成されていてもよい。

【0015】

また、上記薄膜トランジスタアレイにおいて、半導体層が有機半導体層であってもよい。

【0016】

また、上記薄膜トランジスタアレイにおいて、絶縁基板がプラスチック基板であってもよい。

【0017】

また、本発明の一態様に係る画像表示装置は、上記薄膜トランジスタアレイと、画像表示媒体からなる画像表示装置である。

【0018】

また、上記画像表示装置において、上記画像表示媒体が電気泳動方式によるものであつ

10

20

30

40

50

てもよい。

【発明の効果】

【0019】

本発明によれば、層間絶縁膜の形成にフォトリソグラフィを用いることなく層間絶縁膜に欠陥の少ない薄膜トランジスタアレイ及び画像表示装置を提供することができる。

【図面の簡単な説明】

【0020】

【図1】図1は、本発明の実施形態に係る薄膜トランジスタアレイの構造を示す平面及び断面図である。

【図2】図2は、実施例1に係る薄膜トランジスタアレイの構造を示す平面及び断面図である。

【図3】図3は、実施例1に係るドレイン電極を示す平面及び断面図である。

【図4】図4は、実施例1に係る薄膜トランジスタアレイの製造方法における、撥液処理から層間絶縁膜の形成までの工程を示す断面図である。

【図5】図5は、比較例1に係る薄膜トランジスタアレイの構造を示す平面図及び断面図である。

【発明を実施するための形態】

【0021】

本発明の実施の形態について、図面を参照して説明する。以下、参照する図面は、説明を判り易くするために縮尺は正確には描かれていない。なお、実施の形態において、同一構成要素には同一符号を付けている。

【0022】

本実施の形態に係る薄膜トランジスタアレイ50、51は、少なくとも、絶縁基板10と、ゲート電極11と、ゲート絶縁膜12と、ソース電極13Bと、ドレイン電極14と、半導体層15と、半導体層15を覆う保護層16と、画素電極18と、ドレイン電極14と画素電極18の間に形成された層間絶縁膜17とを備える。ゲート電極11はゲート絶縁膜12により被覆されている。層間絶縁膜17は、有機膜、又は、有機と無機の混合膜である。画素電極18をドレイン電極14に接続するために、層間絶縁膜17は、ドレイン電極14が形成された箇所の一部にビアホール40を有する。ビアホール40には導電材が埋設されている。ドレイン電極14は、ビアホール40内に位置して電極材に開口が形成された開口部を有し、ビアホール40内のドレイン電極14上にチオール基またはジスルフィド基が存在する。例えば、ビアホール40の開口端が、ドレイン電極14の端、又は、ドレイン電極14上に存在する。例えば、層間絶縁膜17の厚みは0.5µm以上5µm以下である。例えば、層間絶縁膜17は、インクジェット印刷法、スクリーン印刷法、又はグラビアオフセット印刷法により形成されている。例えば、半導体層15は有機半導体層である。例えば、絶縁基板10はプラスチック基板である。

また、本実施の形態に係る画像表示装置は、本実施の形態に係る薄膜トランジスタアレイ50、51と、画像表示媒体（例えば画像表示パネル）とを備える。例えば、画像表示媒体は電気泳動方式によるものである。

なお、薄膜トランジスタアレイ50、51を製造する際には、ドレイン電極14のうちビアホール形成予定部に予め開口を開けておき、そこにインクジェット法で撥液処理インキを塗布する。撥液処理インキをビアホール形成予定部のドレイン電極14のみに成膜する。これにより、ドレイン電極14上の所望の領域のみ撥液性になり、印刷法にて成膜した層間絶縁膜17がビアホール形成予定部のドレイン電極14に選択的に塗布されない。これにより層間絶縁膜17に印刷法にてビアホール40を形成することができる。

【0023】

具体的に、図1に、本発明の実施の形態に係る薄膜トランジスタアレイ50の構成の一例を示す。図1では、上側に平面図が記載され、下側に断面図が記載されている。この点は、図2と図5も同様である。

【0024】

10

20

30

40

50

薄膜トランジスタアレイ 50 は、プラスチック基板 10 (絶縁基板) 上に、ゲート電極 11、キャパシタ電極 19、ゲート絶縁膜 12、ソース電極 13B、ドレイン電極 14、半導体層 15、保護層 16、層間絶縁膜 17、及び画素電極 18 (上部画素電極) とを備えている。ソース電極 13B 及びドレイン電極 14 は、ゲート絶縁膜 12 上に形成され、半導体層 15 に接続されている。薄膜トランジスタアレイ 50 では、保護層 16 が、有機絶縁材料からなり、各半導体層 15 を被覆するようにストライプ状に形成されている。さらに、画素電極 18 とドレイン電極 14 を導通するために層間絶縁膜 17 にあけられたピアホール 40 は、ドレイン電極 14 の端又はドレイン電極 14 上に開口エッジ (図 1 の下側図におけるピアホール 40 の下端) が配置されている。

【0025】

本発明の実施の形態に係るプラスチック基板 10 の材料には、ポリメチレンメタクリレート、ポリアクリレート、ポリカーボネート、ポリスチレン、ポリエチレンサルファイド、ポリエーテルスルホン、ポリオレフィン、ポリエチレンテレフタレート、ポリエチレンナフタレート、シクロオレフィンポリマー、ポリエーテルサルフォン、トリアセチルセルロース、ポリビニルフルオライドフィルム、エチレン-テトラフルオロエチレン、共重合樹脂、耐候性ポリエチレンテレフタレート、耐候性ポリプロピレン、ガラス繊維強化アクリル樹脂フィルム、ガラス繊維強化ポリカーボネート、透明性ポリイミド、フッ素系樹脂、環状ポリオレフィン樹脂等を使用することができるが、本発明はこれらに限定されるものではない。これらは、単独で使用してもよいし、2種以上が積層された複合基板として使用してもよい。また、ガラスやプラスチック基板上にカラーフィルタのような樹脂層を有する基板を使用することもできる。

【0026】

本発明の実施の形態に係るゲート電極 11、ソース配線 13A、ソース電極 13B、ドレイン電極 14、画素電極 18、及びキャパシタ電極 19 の材料には、Au、Ag、Cu、Cr、Al、Mg、Li などの低抵抗金属材料や、酸化物材料を好適に用いることができる。具体的には、酸化インジウム (In_2O_3)、酸化錫 (SnO_2)、酸化亜鉛 (ZnO)、酸化カドミウム (CdO)、酸化インジウムカドミウム (CdIn_2O_4)、酸化カドミウム錫 (Cd_2SnO_4)、酸化亜鉛錫 (Zn_2SnO_4)、酸化インジウム亜鉛 (InZnO) 等を用いることができる。また、この酸化物材料に不純物をドーブしたのも好ましく用いることができる。例えば、酸化インジウムにモリブデンやチタンをドーブしたもの、酸化錫にアンチモンやフッ素をドーブしたもの、酸化亜鉛にインジウム、アルミニウム、ガリウムをドーブしたものなどを用いることができる。なかでも酸化インジウムに錫をドーブした酸化インジウム錫 (ITO) がとりわけ低い抵抗率を示す。また、PEDOT (ポリエチレンジオキシチオフェン) 等の有機導電性材料も好適に用いることができ、この場合は、有機導電性材料単体で用いてもよいし、有機導電性材料と導電性酸化物材料を複数層に積層して用いてもよい。ゲート電極 11、ソース配線 13A、ソース電極 13B およびドレイン電極 14、画素電極 18、キャパシタ電極 19 は、すべて同じ材料から形成してもよいし、違う材料から形成してもよい。しかし、工程を減らすためには、ソース配線 13A、ソース電極 13B、及びドレイン電極 14 に同一の材料を使用することが望ましい。これらの電極は、真空蒸着法、イオンプレーティング法、スパッタ法、レーザーアブレーション法、プラズマ CVD 法、光 CVD 法、ホットワイヤー CVD 法等により形成される。また、これらの電極は、上述の導電性材料をインキ状、ペースト状にしたものをスクリーン印刷、フレキソ印刷、インクジェット法等により塗布し、焼成することでも形成が可能である。但し、本発明では、これらの電極の形成方法はこれらに限定されない。

【0027】

本発明の実施の形態に係るゲート絶縁膜 12 の材料には、酸化シリコン、窒化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化タンタル、酸化イットリウム、酸化ハフニウム、ハフニウムアルミネート、酸化ジルコニア、酸化チタン等の無機材料、または PMMA (ポリメチルメタクリレート) 等のポリアクリレート、PVA (ポリビニルアルコー

10

20

30

40

50

ル)、PVP(ポリビニルフェノール)等を用いることができる。より簡便にゲート絶縁膜12ならびに凹部を形成するためには、感光性を有する塗布型絶縁材料を好適に用いることができるが、本発明はこれらに限定されるものではない。また、ゲートリーク電流を抑えるために、絶縁材料の好ましい抵抗率は、 10^{11} cm以上、より好ましくは 10^{14} cm以上である。

【0028】

本発明の実施の形態に係る半導体層15は、有機半導体材料として、ポリチオフェン、ポリアリルアミン、フルオレンピチオフェン共重合体、およびそれらの誘導体のような高分子有機半導体材料、およびペンタセン、テトラセン、銅フタロシアニン、ペリレン、6,13-ビス(トリイソプロピルシリルエチニル)ペンタセン(TIPS-ペンタセン)、およびそれらの誘導体のような低分子有機半導体材料や、加熱処理などで有機半導体に変換される前駆体を半導体材料インキとして用いることができる。また、カーボンナノチューブあるいはフラーレンなどの炭素化合物や半導体ナノ粒子分散液なども半導体層の材料として用いることができる。半導体材料インキを用いる場合には、溶媒としてトルエンやキシレン、インダン、テトラリン、プロピレングリコールメチルエーテルアセテートなどを用いることができるが、これらに限定されるものではない。

10

【0029】

本発明の実施の形態に係る保護層16の材料には、ポリビニルフェノール、ポリメタクリル酸メチル、ポリイミド、ポリビニルアルコール、エポキシ樹脂、フッ素樹脂などの高分子溶液、アルミナやシリカゲルなどの粒子を分散させた溶液を好適に用いることができる。また、保護層16の形成方法としては、スクリーン印刷、フレキソ印刷、又はインクジェット法などの湿式法を用いて、直接パターンを形成する方法を好適に用いることができる。

20

【0030】

本発明の実施の形態で用いられる撥液処理インキに含まれる化合物には、チオール化合物、若しくはジスルフィド化合物、若しくはシランカップリング剤、若しくはホスホン酸化合物などが挙げられるが、これらに限定されるものではない。これらの化合物としては、エタンチオール、プロパンチオール、ブタンチオール、ペンタンチオール、ヘキサンチオール、ヘプタンチオール、オクタンチオール、デカンチオール、オクタデカンチオールなどのアルカンチオール類、ベンゼンチオール、フルオロベンゼンチオール、ペンタフルオロベンゼンチオールなどの芳香族チオール類、ジフェニルジスルフィドなどのジスルフィド化合物、メチルトリメトキシシラン、エチルトリメトキシシラン、プロピルトリメトキシシラン、オクチルトリメトキシシラン、オクチルトリエトキシシラン、オクチルトリクロロシラン、オクタデシルトリメトキシシラン、オクタデシルトリエトキシシラン、オクタデシルトリクロロシランなどのシランカップリング剤、オクタデシルホスホン酸などのホスホン酸化合物などを使用できるが、これらに限定されるものではない。また、溶媒には、アルコール系溶剤が用いられ、1-プロパノール、1-ブタノール、2-ブタノール、3-ペンタノール、2-メチル-1-ブタノール、2-メチル-2-ブタノール、イソアミルアルコール、3-メチル-2-ブタノール、4-メチル-2-ペンタノール、アリルアルコール、プロピレングリコールモノメチルエーテル、プロピレングリコールモノエチルエーテルなどを用いることができるが、これらに限定されるものではない。

30

40

【0031】

本発明の実施の形態に係る層間絶縁膜17の材料には、ポリイミド、ポリアミド、ポリエステル、ポリビニルフェノール、ポリビニルアルコール、ポリ酢酸ビニル、ポリウレタン、ポリスルホン、ポリ弗化ビニリデン、シアノエチルプルラン、エポキシ樹脂、フェノール樹脂、ベンゾシクロブテン樹脂、アクリル樹脂、ポリスチレン、ポリカーボネート、環状ポリオレフィン、フッ素樹脂、シリコーン樹脂や、これらの樹脂のポリマーアロイや共重合体を用いることができ、また有機無機のフィラーなどを含むコンジット材料も用いることができるが、これらに限定されるものではない。

【0032】

50

本発明のパターン形成方法を用いて形成される薄膜トランジスタの構造としては、特に限定されるものではなく、トップゲート型、ボトムゲート型のいずれの構造であってもよい。

ゲート電極 11 の配置以外の構造の違いとして、半導体層 15 の位置が異なるボトムコンタクト型、トップコンタクト型であってもよいが、半導体層 15 として有機半導体材料を用いる場合にはボトムコンタクト型とすることが好ましい。ボトムコンタクト型は、トップコンタクト型に比べてチャンネル長を短くでき、大きなドレイン電流を得ることができるためである。

<実施例 1 >

【0033】

図 2 に、実施例 1 に係るボトムゲートボトムコンタクト型のフレキシブル薄膜トランジスタアレイから成る薄膜トランジスタアレイ 51 の概略構成を示すパターンレイアウト平面図ならびに断面構造を示す。以下、図 2 を参照して製造方法を説明する。本薄膜トランジスタアレイ 51 は、1 素子サイズ $300 \mu\text{m} \times 300 \mu\text{m}$ であり、この素子が 240×320 個あるものである。

【0034】

プラスチック基板 10 としてポリエチレンナフタレート (PEN) フィルムを用いた。PEN フィルム上にアルミニウムをスパッタ法により 100nm 成膜後、ポジレジストを用いてフォトリソグラフィ及びエッチングを行い、その後レジストを剥離することにより、ゲート電極 11 及びキャパシタ電極 19 を形成した。

【0035】

続いて、ゲート絶縁材料として塗布型感光性絶縁材料 (AH シリーズ 日立化成製) をスピコートにより塗布後、図示されていないがゲート配線の端子部に開口をフォトリソグラフィにより形成した。その後、 180°C で乾燥させゲート絶縁膜 12 を得た。

【0036】

次に、金を蒸着法により 50nm 成膜し、ポジレジストを用いてフォトリソグラフィ及びエッチングを行い、その後レジストを剥離することにより、ソース電極 13 B およびドレイン電極 14 を形成した。

【0037】

半導体層形成用材料として、テトラリンと 6,13-ビス(トリイソプロピルシリルエチニル)ペンタセン (TIPS-ペンタセン) を混合した溶液を用いた。半導体層の形成には、フレキソ印刷法を用いた。フレキソ印刷には、感光性樹脂フレキソ版と 150 線のアニロックスロールを用い、幅 $100 \mu\text{m}$ のストライプ形状の半導体層を形成した。印刷後、 100°C で 60 分乾燥させて半導体層 15 を形成した。

【0038】

続いて、保護層 16 を形成した。具体的に、保護層形成材料としてフッ素系樹脂を用いた。保護層形成にはフレキソ印刷を用いた。フレキソ版として感光性樹脂フレキソ版を用い、150 線アニロックスロールを用いた。ストライプ形状のフレキソ版を用い、半導体層 15 を覆うように、線幅 $150 \mu\text{m}$ のストライプ形状の保護層 16 を印刷し、 100°C で 90 分乾燥させて保護層 16 を形成した。

【0039】

ビアホール 40 を形成するドレイン電極部分に撥液処理を行った。図 3 は、後工程でビアホール 40 を形成する部分 (ビアホール形成予定部) のドレイン電極 14 の形状及び断面を示したものである。ドレイン電極 14 は、ビアホール形成予定部の位置に、中心に開口が設けられた開口部を有する。図 4 は、ビアホール形成予定部のドレイン電極 14 の撥液処理から層間絶縁膜 17 の形成までの断面形状を示したものである。

図 4 の (a) に示すように、インクジェット印刷により、インクジェットヘッド 21 から吐出した撥液処理インキ 22 を、ビアホール形成予定部のドレイン電極 14 に塗布する。撥液処理インキ 22 は、チオール化合物またはジスルフィド化合物を含む。溶媒には高沸点のアルコール溶媒を好適に用いることができる。チオール化合物またはジスルフィド

10

20

30

40

50

化合物の硫黄原子は、ドレイン電極 14 の金属原子と速やかに化合するため、ビアホール形成予定部のドレイン電極 14 を容易に撥液性にすることができる。チオール化合物またはジスルフィド化合物がフッ素化アルキル鎖を含んでいると撥液性が増す。

図 4 の (b) は、インクジェットヘッド 21 より吐出された撥液処理インキ 22 がビアホール形成予定部のドレイン電極 14 の内側に着弾した状態を示す。感光性樹脂で形成されたゲート絶縁膜 12 の表面は撥液性があり、着弾した撥液処理インキ 22 はドレイン電極 14 の開口内に一時的に溜まるが、すぐに図 4 の (c) に示すように、ゲート絶縁膜 12 より相対的に濡れ性の良いドレイン電極 14 に濡れ広がる。ドレイン電極 14 の開口径と撥液処理インキ 22 の塗布量を調整することにより、ビアホール形成予定部のドレイン電極 14 のみに撥液処理インキ 22 を印刷することができる。

10

【 0040 】

続いて、層間絶縁膜 17 を形成した。層間絶縁膜形成材料としてエポキシ樹脂を用いた。スクリーン印刷を用いて形成を行い、90 で 1 時間乾燥させ、層間絶縁膜 17 とした。層間絶縁膜 17 は、薄膜トランジスタアレイ 51 全体を覆うように印刷されるが、図 4 の (d) に示すように、ビアホール形成予定部のドレイン電極 14 よりも開口を広げて印刷する。

基板に層間絶縁膜形成材料のインキが印刷された際にインキが流動するが、ビアホール形成予定部のドレイン電極 14 の表面が撥液性となっているため、図 4 の (e) に示すように、ドレイン電極 14 のエッジ部分で層間絶縁膜材の流動が止まり、ビアホール形成予定部のドレイン電極 14 の外周形状にビアホール 40 を設けることができる。

20

【 0041 】

その後、画素電極 18 を形成した。画素電極材料として銀ペーストを用いた。画素電極 18 の形成には、スクリーン印刷を用い、銀ペーストをビアホール 40 内に完全に充填させた。パターン形成後、90 で 1 時間乾燥させることにより、画素電極 18 とした。

【 0042 】

しかる後、対向電極との間に電気泳動媒体 20 を挟んで本実施例によるディスプレイを駆動した。印刷法により層間絶縁膜 17 を形成したにも係らず、画素電極 18 とドレイン電極 14 間の導通を良好に図ることができ、良好な画像表示を行うことができた。

< 比較例 1 >

【 0043 】

比較例 1 として、図 5 に示した形態をとるボトムゲートボトムコンタクト型フレキシブル薄膜トランジスタアレイ 52 の製造方法を示す。本トランジスタアレイは 1 素子サイズ 300 μm \times 300 μm であり、この素子が 240 \times 320 個あるものである。

30

【 0044 】

プラスチック基板 10 としてポリエチレンナフタレート (PEN) フィルムを用い、実施例 1 と同様にゲート電極 11、キャパシタ電極 19、ゲート絶縁膜 12、ソース電極 13、ドレイン電極 14、半導体層 15、及び保護層 16 を形成した。

【 0045 】

層間絶縁膜 17 を第一層間絶縁膜 31 と第二層間絶縁膜 32 の 2 層構造として、どちらの層間絶縁膜 31、32 も実施例 1 と同様の材料および印刷方法を用いた。ただし、第一層間絶縁膜 31 は基板全面に膜厚 0.5 μm 厚にて形成した。ビアホール部にインクジェット印刷にて 25 pL 程度の γ -ブチロラクトンの液滴を 3 回滴下した。次に、ビアホール部のドレイン電極 14 を撥液性にするために、実施例 1 と同様にインクジェット印刷にて撥液処理インキ 22 を塗布した。次に、第二層間絶縁膜 32 を膜厚 2.5 μm 厚にて形成した。

40

【 0046 】

実施例 1 と同様に、画素電極 18 を形成し、対向電極との間に電気泳動媒体 20 を挟んで比較例 1 によるディスプレイを駆動したところ、層間絶縁膜 17 のビアホール部での孔開けが不十分な箇所では、画素電極 18 とドレイン電極 14 の導通が阻害され、減点が多く良好な表示を行うことができなかった。

50

【 0 0 4 7 】

以上説明したように、本発明によれば、層間絶縁膜の形成にフォトリソグラフィを用いることなく層間絶縁膜に欠陥の少ない薄膜トランジスタアレイ及び画像表示装置を提供することができる。

【 産業上の利用可能性 】

【 0 0 4 8 】

本発明のフレキシブル薄膜トランジスタは、フレキシブル電子ペーパーや、フレキシブル有機ELディスプレイ等のスイッチング素子などとして利用することができる。さらにその製造方法において、本発明を用いることで、生産性の向上に貢献することができる。具体的には、層間絶縁膜を印刷法にて形成することができるので、大面積でも短いタクトタイムで薄膜トランジスタアレイを形成できる。また、ビアホール部のドレイン電極上に層間絶縁膜を形成する樹脂が塗布されないため、ドレイン電極と画素電極の導通が十分に確保される。これによって、フレキシブルディスプレイやICカード、ICタグ等広範囲に応用可能なフレキシブル薄膜トランジスタを低コストかつ高品質に作製することが可能となる。

10

【 符号の説明 】

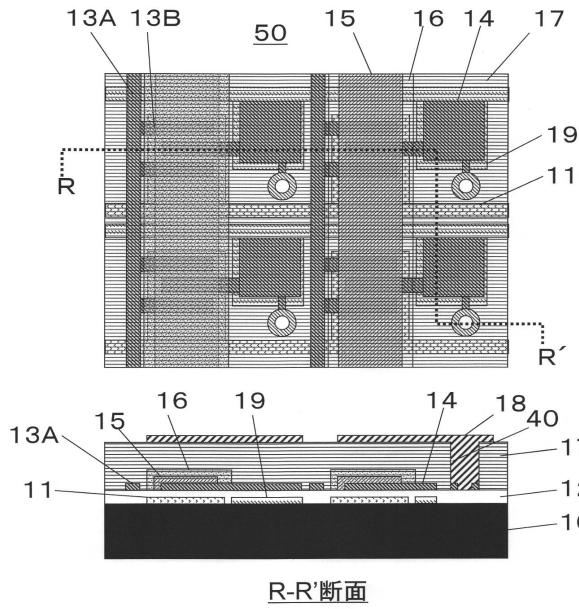
【 0 0 4 9 】

- 1 0 プラスチック基板
- 1 1 ゲート電極
- 1 2 ゲート絶縁膜
- 1 3 A ソース電極
- 1 3 B ソース電極
- 1 4 ドレイン電極
- 1 5 半導体層
- 1 6 保護層
- 1 7 層間絶縁膜
- 1 8 画素電極
- 1 9 キャパシタ電極
- 2 0 電気泳動媒体
- 2 1 インクジェットヘッド
- 2 2 撥液処理インキ
- 3 1 第一層間絶縁膜
- 3 2 第二層間絶縁膜
- 4 0 ビアホール
- 5 0 薄膜トランジスタアレイ
- 5 1 薄膜トランジスタアレイ
- 5 2 薄膜トランジスタアレイ

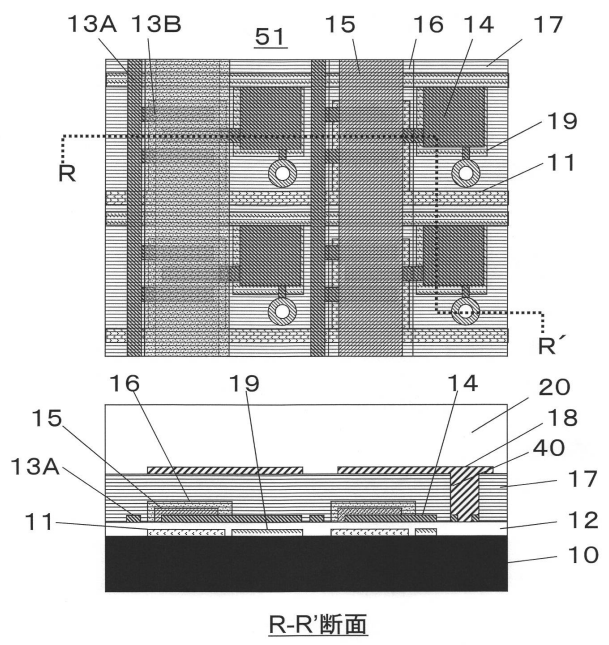
20

30

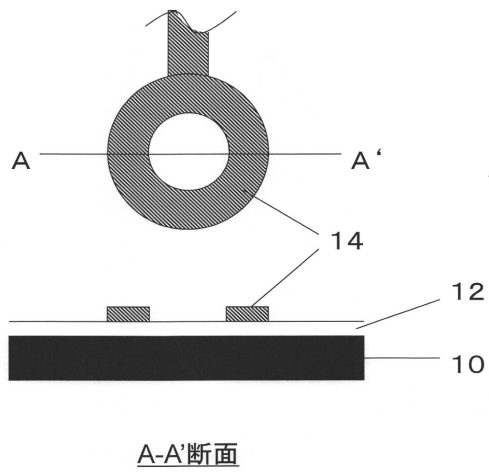
【図1】



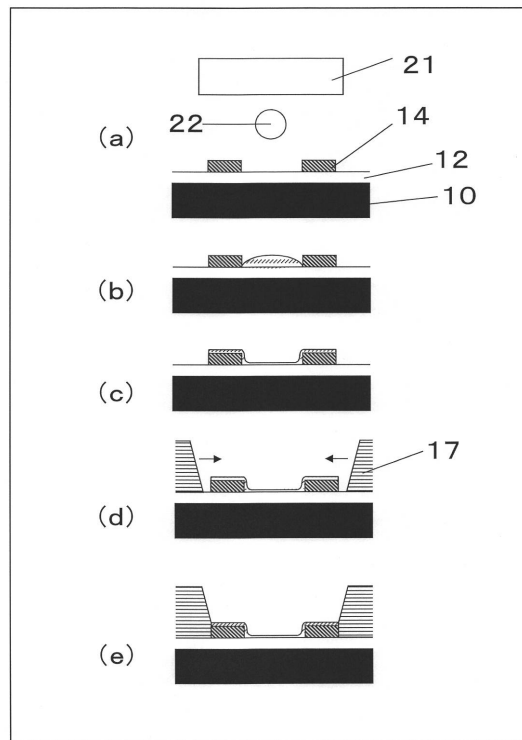
【図2】



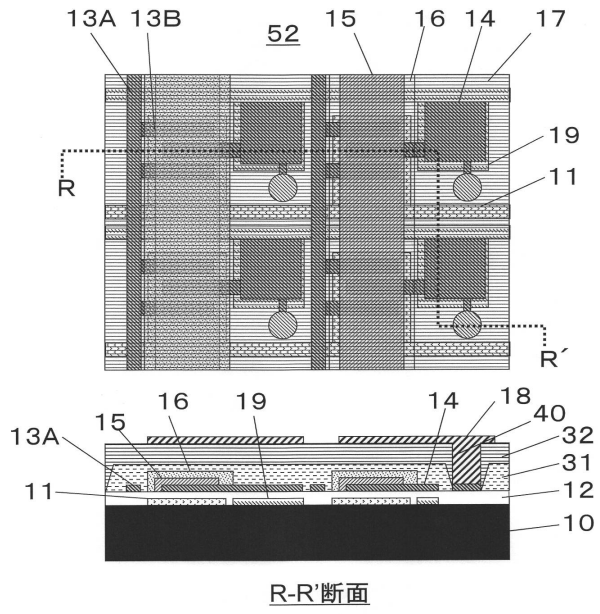
【図3】



【図4】



【図5】



 フロントページの続き

(51)Int.Cl.		F I		
H 0 1 L	21/3205	(2006.01)	H 0 1 L	21/90 S
H 0 1 L	23/522	(2006.01)	H 0 1 L	21/90 A
			H 0 1 L	21/90 Q
			H 0 1 L	21/88 A
			H 0 1 L	29/78 6 1 6 S

(56)参考文献 特開2012-64844(JP,A)
 特開2007-324510(JP,A)
 特開2011-191730(JP,A)
 特開2011-23445(JP,A)
 特開2002-299442(JP,A)
 特開2010-3723(JP,A)
 特開2012-204657(JP,A)
 特開2008-42062(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 9 / 7 8 6
 H 0 1 L 2 1 / 3 2 0 5
 H 0 1 L 2 1 / 3 3 6
 H 0 1 L 2 1 / 7 6 8
 H 0 1 L 2 3 / 5 2 2
 H 0 1 L 2 3 / 5 3 2
 H 0 1 L 5 1 / 0 5