



(12) 发明专利

(10) 授权公告号 CN 103250255 B

(45) 授权公告日 2015. 04. 29

(21) 申请号 201180057894. 2

(22) 申请日 2011. 11. 28

(30) 优先权数据  
2010-268833 2010. 12. 01 JP

(85) PCT国际申请进入国家阶段日  
2013. 05. 31

(86) PCT国际申请的申请数据  
PCT/JP2011/077322 2011. 11. 28

(87) PCT国际申请的公布数据  
W02012/073862 JA 2012. 06. 07

(73) 专利权人 夏普株式会社  
地址 日本大阪府

(72) 发明人 中泽淳

(74) 专利代理机构 北京尚诚知识产权代理有限公司 11322  
代理人 龙淳

(51) Int. Cl.  
H01L 29/786(2006. 01)  
G02F 1/1368(2006. 01)

H01L 21/28(2006. 01)  
H01L 21/336(2006. 01)  
H01L 29/41(2006. 01)  
H01L 29/417(2006. 01)  
H05B 33/02(2006. 01)

(56) 对比文件  
CN 101887684 A, 2010. 11. 17, 全文.  
JP 2010245118 A, 2010. 10. 28, 全文.  
JP 2010098305 A, 2010. 04. 30, 说明书  
106-154 段, 附图 4-5.

审查员 吴海涛

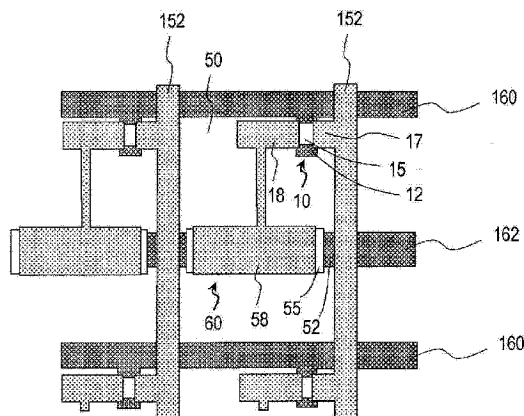
权利要求书3页 说明书17页 附图12页

(54) 发明名称

TFT 基板和 TFT 基板的制造方法

(57) 摘要

本发明所涉及的半导体装置 (100) 为具有薄膜晶体管 (10) 的半导体装置, 该半导体装置包括: 薄膜晶体管 (10) 的栅极电极 (12); 形成在栅极电极 (12) 之上的栅极绝缘层 (13); 配置在栅极绝缘层 (13) 之上的氧化物半导体层 (15); 和形成在氧化物半导体层 (15) 之上的源极电极 (17) 和漏极电极 (18)。从与半导体装置 (100) 的基板面垂直的方向看时, 源极电极 (17) 或漏极电极 (18) 将栅极电极 (12) 的边缘与氧化物半导体层 (15) 的边缘交叉的多个部位中的至少一个部位覆盖。



1. 一种 TFT 基板,其特征在于:

其为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板,所述薄膜晶体管具有氧化物半导体层作为沟道,

所述 TFT 基板包括:

所述辅助电容的辅助电容电极;

形成在所述辅助电容电极之上的绝缘层;

配置在所述绝缘层之上的、与所述薄膜晶体管的氧化物半导体层为相同材料的氧化物半导体层;和

形成在所述氧化物半导体层之上的、所述辅助电容的辅助电容对置电极,

从与所述 TFT 基板的基板面垂直的方向看时,所述辅助电容对置电极将所述辅助电容电极的边缘与所述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

2. 一种 TFT 基板,其特征在于:

其为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板,

所述 TFT 基板包括:

所述辅助电容的辅助电容电极;

形成在所述辅助电容电极之上的绝缘层;

配置在所述绝缘层之上的氧化物半导体层;和

形成在所述氧化物半导体层之上的、所述辅助电容的辅助电容对置电极,

从与所述 TFT 基板的基板面垂直的方向看时,所述氧化物半导体层不与所述辅助电容电极的边缘相交而形成在所述辅助电容电极的所述边缘的内侧。

3. 如权利要求 1 或 2 所述的 TFT 基板,其特征在于,包括:

所述薄膜晶体管的栅极电极;

形成在所述栅极电极之上的栅极绝缘层;

配置在所述栅极绝缘层之上的、所述薄膜晶体管的氧化物半导体层;和

形成在所述薄膜晶体管的所述氧化物半导体层之上的、所述薄膜晶体管的源极电极和漏极电极,

从与所述 TFT 基板的基板面垂直的方向看时,所述源极电极或所述漏极电极将所述栅极电极的边缘与所述薄膜晶体管的所述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

4. 如权利要求 1 或 2 所述的 TFT 基板,其特征在于,包括:

所述薄膜晶体管的栅极电极;

形成在所述栅极电极之上的栅极绝缘层;

配置在所述栅极绝缘层之上的、所述薄膜晶体管的氧化物半导体层;和

形成在所述薄膜晶体管的所述氧化物半导体层之上的、所述薄膜晶体管的源极电极和漏极电极,

从与所述 TFT 基板的基板面垂直的方向看时,所述薄膜晶体管的所述氧化物半导体层不与所述栅极电极的边缘相交而形成在所述栅极电极的所述边缘的内侧。

5. 如权利要求 1 或 2 所述的 TFT 基板,其特征在于:

所述辅助电容对置电极包含含有铝的层。

6. 如权利要求 1 或 2 所述的 TFT 基板,其特征在于:

所述氧化物半导体层由 In-Ga-Zn-O 类半导体形成。

7. 一种 TFT 基板的制造方法,其特征在于:

其为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板的制造方法,所述薄膜晶体管具有氧化物半导体层作为沟道,

所述 TFT 基板的制造方法包括:

工序 (A),在基板之上形成所述辅助电容的辅助电容电极;

工序 (B),在所述辅助电容电极之上形成绝缘层;

工序 (C),在所述绝缘层之上形成与所述薄膜晶体管的氧化物半导体层为相同材料的氧化物半导体层;和

工序 (D),在所述氧化物半导体层之上形成所述辅助电容的辅助电容对置电极,

形成为:从与所述 TFT 基板的基板面垂直的方向看时,所述辅助电容对置电极将所述辅助电容电极的边缘与所述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

8. 一种 TFT 基板的制造方法,其特征在于:

其为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板的制造方法,

所述 TFT 基板的制造方法包括:

工序 (A),在基板之上形成所述辅助电容的辅助电容电极;

工序 (B),在所述辅助电容电极之上形成绝缘层;

工序 (C),在所述绝缘层之上形成氧化物半导体层;和

工序 (D),在所述氧化物半导体层之上形成所述辅助电容的辅助电容对置电极,

从与所述 TFT 基板的基板面垂直的方向看时,所述氧化物半导体层不与所述辅助电容电极的边缘相交而形成在所述辅助电容电极的所述边缘的内侧。

9. 如权利要求 7 或 8 所述的 TFT 基板的制造方法,其特征在于:

在所述工序 (A) 中,形成所述薄膜晶体管的栅极电极,

在所述工序 (C) 中,在所述栅极电极之上形成所述薄膜晶体管的氧化物半导体层,

在所述工序 (D) 中,在所述薄膜晶体管的所述氧化物半导体层之上,形成所述薄膜晶体管的源极电极和漏极电极,

从与所述 TFT 基板的基板面垂直的方向看时,所述源极电极或所述漏极电极将所述栅极电极的边缘与所述薄膜晶体管的所述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

10. 如权利要求 7 或 8 所述的 TFT 基板的制造方法,其特征在于:

在所述工序 (A) 中,形成所述薄膜晶体管的栅极电极,

在所述工序 (C) 中,在所述栅极电极之上形成所述薄膜晶体管的氧化物半导体层,

在所述工序 (D) 中,在所述薄膜晶体管的所述氧化物半导体层之上,形成所述薄膜晶体管的源极电极和漏极电极,

从与所述 TFT 基板的基板面垂直的方向看时,所述薄膜晶体管的所述氧化物半导体层不与所述栅极电极的边缘相交而形成在所述栅极电极的所述边缘的内侧。

11. 如权利要求 7 或 8 所述的 TFT 基板的制造方法,其特征在于:

所述工序 (D) 包括:

形成所述源极电极和所述漏极电极中包含的铝层的工序;和

通过湿式蚀刻对所述铝层进行图案形成的工序。

12. 如权利要求 7 或 8 所述的 TFT 基板的制造方法,其特征在于:

在所述工序 (C) 中,所述氧化物半导体层由 In-Ga-Zn-O 类半导体形成。

## TFT 基板和 TFT 基板的制造方法

### 技术领域

[0001] 本发明涉及具有薄膜晶体管的半导体装置、显示装置等 TFT 基板以及具有薄膜晶体管的半导体装置与 TFT 基板的制造方法。

[0002] 背景技术

[0003] 有源矩阵型的液晶显示装置或有机 EL (Electro Luminescence : 电致发光) 显示装置通常包括 : 在每个像素中形成有薄膜晶体管 (Thin Film Transistor ; 下面称为“TFT”) 作为开关元件的基板 (下面称为“TFT 基板”) ; 形成有对置电极和彩色滤光片 (color filter) 等的对置基板 ; 和设置在 TFT 基板与对置基板之间的液晶层等光调制层。

[0004] 在 TFT 基板上形成有多个栅极配线、多个源极配线、分别配置于它们的交叉部的多个 TFT、用于对液晶层等光调制层施加电压的像素电极以及辅助电容配线和辅助电容电极等。

[0005] TFT 基板的结构例如已在专利文献 1 中公开。下面, 参照附图说明专利文献 1 所公开的 TFT 基板的结构。

[0006] 图 12(a) 是表示 TFT 基板的概略的示意俯视图, 图 12(b) 是表示 TFT 基板中的一个像素的放大俯视图。另外, 图 13 是图 12 所示的 TFT 基板中的 TFT 和端子部的截面图。

[0007] 如图 12(a) 所示, TFT 基板具有多个栅极配线 2016 和多个源极配线 2017。由这些配线 2016、2017 所包围的各个区域 2021 构成“像素”。在 TFT 基板中形成像素的区域 (显示区域) 以外的区域 2040, 配置有用于分别将多个栅极配线 2016 和源极配线 2017 与驱动电路连接的多个连接部 2041。各连接部 2041 构成用于与外部配线连接的端子部。

[0008] 如图 12(b) 和图 13 所示, 以覆盖构成像素的各区域 2021 的方式设置有像素电极 2020。另外, 在各区域 2021 形成有 TFT。TFT 具有 : 栅极电极 G ; 覆盖栅极电极 G 的栅极绝缘膜 2025、2026 ; 配置在栅极绝缘膜 2026 上的半导体层 2019 ; 和分别与半导体层 2019 的两端部连接的源极电极 S 和漏极电极 D。TFT 被保护膜 2028 覆盖。保护膜 2028 与像素电极 2020 之间形成有层间绝缘膜 2029。TFT 的源极电极 S 与源极配线 2017 连接, 栅极电极 G 与栅极配线 2016 连接。另外, 漏极电极 D 在接触孔 2030 内与像素电极 2020 连接。

[0009] 另外, 与栅极配线 2016 平行地形成有辅助电容配线 2018。辅助电容配线 2018 与辅助电容连接。这里, 辅助电容包括 : 与漏极电极 D 由相同的导电膜形成的辅助电容电极 2018b、与栅极配线 2016 由相同的导电膜形成的辅助电容电极 2018a 和位于它们之间的栅极绝缘膜 2026。

[0010] 在从各栅极配线 2016 或源极配线 2017 延伸的连接部 2041 上, 没有形成栅极绝缘膜 2025、2026 和保护膜 2028, 而是以与连接部 2041 的上表面接触的方式形成有连接配线 2044。由此, 确保连接部 2041 与连接配线 2044 的电连接。

[0011] 其中, 如图 13 所示, 在液晶显示装置中, TFT 基板以夹着液晶层 2015 与形成有对置电极、彩色滤光片的基板 2014 相对的方式配置。

[0012] 另外, 近年来提出 : 代替硅半导体膜, 使用 IGZO (InGaZnO<sub>x</sub>) 等氧化物半导体来形成 TFT 的沟道层。将这样的 TFT 称为“氧化物半导体 TFT”。由于氧化物半导体具有比非晶硅

高的迁移率,所以氧化物半导体 TFT 能够比非晶硅 TFT 更高速地工作。另外,氧化物半导体膜比多晶硅膜用更简便的工序形成,因此,也能够适用于需要大面积的装置。

[0013] 专利文献 2 中记载有具有氧化物半导体 TFT 的 TFT 基板。在此文献的图 4 等中记载有用作显示装置的保护电路的氧化物半导体 TFT 的结构。

[0014] 现有技术文献

[0015] 专利文献

[0016] 专利文献 1 :日本特开 2008-170664 号公报

[0017] 专利文献 2 :日本特开 2010-107977 号公报

## 发明内容

[0018] 发明要解决的问题

[0019] 图 14 是表示具有与专利文献 2 的图 4 所示的结构相同的结构的氧化物半导体 TFT3010 的俯视图。

[0020] 如图 14 所示,氧化物半导体 TFT3010 具有:栅极电极 3012;配置在栅极电极 3012 上的氧化物半导体层 3015;以及以重叠在氧化物半导体层 3015 上的方式配置的源极电极 3017 和漏极电极 3018。从与 TFT 基板的基板面垂直的方向看时,在栅极电极 3012 的边缘与氧化物半导体层 3015 的边缘交叉的四个部位(图中以 IS 表示的部分的中央附近:以下称为 IS 部分),氧化物半导体层 3015 均未被源极电极 3017 或漏极电极 3018 覆盖。

[0021] 本发明人在考察了这种结构的氧化物半导体 TFT3010 的制造过程之后发现,在源极电极 3017 和漏极电极 3018 的蚀刻工序中,位于它们下方的氧化物半导体层 3015 由于蚀刻液(蚀刻剂)而受到破坏。这样的问题在使用由非晶硅等制得的半导体层时,没有发生。以下,参照图 15 和图 16 说明这个问题。

[0022] 图 15 是示意性地表示 TFT3010 的结构俯视图。图 16(a) 表示图 15 中的 A-A' 截面的结构,图 16(b) 表示 B-B' 截面的结构,图 16(c) 表示 C-C' 截面的结构。

[0023] 当形成 TFT3010 的沟道部时,通常首先在氧化物半导体层 3015 之上形成金属层之后,通过包含湿式蚀刻处理的蚀刻法,对该金属层进行图案形成,从而形成源极电极 3017 和漏极电极 3018。在进行该湿式蚀刻处理时,蚀刻液渗入栅极电极 3012 的边缘与氧化物半导体层 3015 的边缘交叉的部位,也对氧化物半导体层 3015 进行蚀刻,如图 15 中 SE 所示,出现氧化物半导体 3015 中产生缺陷的问题。

[0024] 例如,当对在钛(Ti)层之上层叠铝(Al)层而得到的两层结构的金属层进行蚀刻,形成源极电极 3017 和漏极电极 3018 时,首先,利用醋酸、磷酸和硝酸的混合液,对上层的铝层进行蚀刻,之后通过干式蚀刻去除钛层。此时,在栅极电极 3012 的边缘附近的栅极绝缘层 3013、氧化物半导体层 3015 和钛层,形成台阶(高度差),产生如下问题:在湿式蚀刻时,蚀刻液渗入该台阶附近的钛层,蚀刻下部的氧化物半导体层 3015。可认为这是因为蚀刻液的残渣容易残留在栅极电极 3012 的端部上方的氧化物半导体层 3015 的台阶部分附近,从而蚀刻液从台阶部分渗入而使氧化物半导体层 3015 受到破坏。

[0025] 参照图 16 说明该氧化物半导体层 3015 的蚀刻。首先,图 16(a) 表示沿着源极电极 3017 和漏极电极 3018 的长度方向通过氧化物半导体层 3015 的中央的 A-A' 截面的结构。在这部分能够看到栅极电极 3012、栅极绝缘层 3013、氧化物半导体层 3015、源极电极 3017(钛

层 3017A 和铝层 3017B)、漏极电极 3018(钛层 3018A 和铝层 3018B) 和钝化层 3019 的层叠结构。但是,由于这部分离开图 14 所示的 IS 部分,因此,看不到氧化物半导体层 3015 的蚀刻所致的缺陷。

[0026] 图 16(b) 表示通过靠近氧化物半导体层 3015 的端部的位置的 B-B' 截面的结构。这部分本应为具有与 A-A' 截面的结构相同的结构的部分,但是由于靠近 IS 部分,看到氧化物半导体层 3015 的被不必要的蚀刻导致的缺陷部分 SE。钝化层 3019 进入沟道部的缺陷 SE 中,源极电极 3017 之下的缺陷部分 SE 成为空洞。

[0027] 图 16(c) 表示通过 IS 部分附近的 C-C' 截面的结构。在该部分最终不形成源极电极 3017 和漏极电极 3018。该部分具有栅极电极 3012、栅极绝缘层 3013、氧化物半导体层 3015 以及钝化层 3019 的层叠结构。然而,由于该部分靠近 IS 部分,因此,栅极电极 3012 上的氧化物半导体层 3015 的很多部分通过蚀刻而被去除。钝化层 3019 进入氧化物半导体层 3015 的缺陷部分 SE。

[0028] 可知:像这样,在栅极电极 3012 的边缘的上部的各层的台阶容易残留蚀刻液,并且在该部分,经作为源极电极 3017 和漏极电极 3018 的下侧的层的钛层 3017A,蚀刻液容易渗入氧化物半导体层 3015。这引起氧化物半导体层 3015 的侵蚀和源极电极 3017 与漏极电极 3018 的剥离,成为 TFT 的特性恶化的主要原因。

[0029] 其中,在半导体层使用的是非晶硅的 TFT 的情况下,即使产生蚀刻液的渗入,与钛层相比,非晶硅层没有在短时间内被蚀刻,没有出现问题。然而,在使用氧化物半导体层的 TFT 中,氧化物半导体的蚀刻速度很快,出现了上述问题,因此,出于制造工序的简化等目的而采用与非晶硅 TFT 同样的制造方法是困难的。

[0030] 接着,参照图 17(a) ~ (c),说明本发明的发明人研究得到的、源极电极 3017 和漏极电极 3018 的下层的材料及其膜厚与 TFT 不良的发生率之间的关系。

[0031] 图 17(a) 表示源极电极 3017 和漏极电极 3018 的下层使用的是钛(上层三张照片:Ti)和将氮掺入钛中的材料(下层三张照片:TiN),并且将其厚度分别制为 30nm、60nm、100nm 的情况的 TFT 部的平面显微镜照片。图中,虚线表示上述的 IS 部分。图 17(b) 表示在与图 17(a) 的六张照片对应的条件下制作 TFT 的情况的不良发生率(EL:标本数 300)。图 17(c) 是台阶部分 IS 附近的 TFT 截面照片。其中,在该研究中,源极电极 3017 和漏极电极 3018 的上层,使用的是厚度 150nm 的铝层。

[0032] 由图 17(b) 可知,当下层使用的是膜厚 30nm 的钛时,不良发生率 EL 为 90%以上,TFT 的可靠性极低。随着膜厚被加厚为 60nm、100nm,不良发生率 EL 下降,但无法得到充分的可靠性。另外,如果加厚膜厚,则材料成本提高,蚀刻时间变长,因此,也会出现制造效率降低的问题。另外,也有可能产生蚀刻深度变得不均匀,TFT 特性出现偏差的问题。

[0033] 当将下层的材料替换为钛中掺氮的金属时,膜厚为 30nm 时的不良发生率 EL 几乎没有改善。不仅如此,即使将膜厚加厚为 60nm、100nm,不良发生率 EL 也几乎没有改善。进一步,当栅极电极 3012 的端部斜面的倾斜度陡峭时,由于在其上的各层也形成陡峭的斜面的台阶,因此,也有可能出现蚀刻剂渗入钛层或残留在台阶部分而进一步侵蚀氧化物半导体层 3015 的问题。

[0034] 本发明是鉴于上述的问题而开发的,其目的在于,减少制造氧化物半导体 TFT 或具有氧化物半导体的电元件时发生的对氧化物半导体层的破坏,从而以高制造效率制造

TFT特性优良的半导体装置。另外,本发明的目的还在于以高性能和高制造效率制造具有这样的 TFT 等的显示装置。

[0035] 解决技术问题的技术方案

[0036] 本发明所涉及的半导体装置为具有薄膜晶体管的半导体装置,上述半导体装置包括:上述薄膜晶体管的栅极电极;形成在上述栅极电极之上的栅极绝缘层;配置在上述栅极绝缘层之上的、上述薄膜晶体管的氧化物半导体层;和形成在上述氧化物半导体层之上的、上述薄膜晶体管的源极电极和漏极电极,从与上述半导体装置的基板面垂直的方向看时,上述源极电极或上述漏极电极将上述栅极电极的边缘与上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0037] 在某实施方式中,从与上述半导体装置的基板面垂直的方向看时,上述源极电极和上述漏极电极将上述栅极电极的边缘与上述氧化物半导体层的边缘交叉的上述多个部位全部覆盖。

[0038] 本发明所涉及的另外的半导体装置为具有薄膜晶体管的半导体装置,上述半导体装置包括:上述薄膜晶体管的栅极电极;形成在上述栅极电极之上的栅极绝缘层;配置在上述栅极绝缘层之上的、上述薄膜晶体管的氧化物半导体层;和形成在上述氧化物半导体层之上的、上述薄膜晶体管的源极电极和漏极电极,从与上述半导体装置的基板面垂直的方向看时,上述氧化物半导体层不与上述栅极电极的边缘相交而形成在上述栅极电极的上述边缘的内侧。

[0039] 在某实施方式中,上述源极电极和上述漏极电极包含含有铝的层。

[0040] 在某实施方式中,上述源极电极和上述漏极电极包含:含有钛的第一层;和形成在上述第一层之上的含有铝的第二层。

[0041] 本发明所涉及的 TFT 基板为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板,上述 TFT 基板包括:上述辅助电容的辅助电容电极;形成在上述辅助电容电极之上的绝缘层;配置在上述绝缘层之上的氧化物半导体层;和形成在上述氧化物半导体层之上的、上述辅助电容的辅助电容对置电极,从与上述 TFT 基板的基板面垂直的方向看时,上述辅助电容对置电极将上述辅助电容电极的边缘与上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0042] 本发明所涉及的另外的 TFT 基板为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板,上述 TFT 基板包括:上述辅助电容的辅助电容电极;形成在上述辅助电容电极之上的绝缘层;配置在上述绝缘层之上的氧化物半导体层;和形成在上述氧化物半导体层之上的、上述辅助电容的辅助电容对置电极,从与上述 TFT 基板的基板面垂直的方向看时,上述氧化物半导体层不与上述辅助电容电极的边缘相交而形成在上述辅助电容电极的上述边缘的内侧。

[0043] 在某实施方式中,上述 TFT 基板包括:上述薄膜晶体管的栅极电极;形成在上述栅极电极之上的栅极绝缘层;配置在上述栅极绝缘层之上的、上述薄膜晶体管的氧化物半导体层;和形成在上述氧化物半导体层之上的、上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述源极电极或上述漏极电极将上述栅极电极的边缘与上述薄膜晶体管的上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。



[0044] 在某实施方式中,上述 TFT 基板包括:上述薄膜晶体管的栅极电极;形成在上述栅极电极之上的栅极绝缘层;配置在上述栅极绝缘层之上的、上述薄膜晶体管的氧化物半导体层;和形成在上述氧化物半导体层之上的、上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述薄膜晶体管的上述氧化物半导体层不与上述栅极电极的边缘相交而形成在上述栅极电极的上述边缘的内侧。

[0045] 在某实施方式中,上述辅助电容对置电极包含含有铝的层。

[0046] 本发明所涉及的另外的 TFT 基板为具有显示区域和周边区域的显示装置的 TFT 基板,上述显示区域包含具有薄膜晶体管的像素,上述周边区域包含形成在上述显示区域外的电元件,上述电元件包括:栅极电极;形成在上述栅极电极之上的绝缘层;配置在上述绝缘层之上的上述电元件的氧化物半导体层;和形成在上述氧化物半导体层之上的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述源极电极或上述漏极电极将上述栅极电极的边缘与上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0047] 本发明所涉及的另外的 TFT 基板为具有显示区域和周边区域的显示装置的 TFT 基板,上述显示区域包含具有薄膜晶体管的像素,上述周边区域包含形成在上述显示区域外的电元件,上述电元件包括:栅极电极;形成在上述栅极电极之上的绝缘层;配置在上述绝缘层之上的上述电元件的氧化物半导体层;和形成在上述氧化物半导体层之上的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述氧化物半导体层不与上述栅极电极的边缘相交而形成在上述栅极电极的上述边缘的内侧。

[0048] 在某实施方式中,上述 TFT 基板包括:上述薄膜晶体管的栅极电极;形成在上述栅极电极之上的上述栅极绝缘层;配置在上述栅极绝缘层之上的、上述薄膜晶体管的氧化物半导体层;和形成在上述薄膜晶体管的上述氧化物半导体层之上的、上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述薄膜晶体管的上述源极电极或上述漏极电极将上述薄膜晶体管的上述栅极电极的边缘与上述薄膜晶体管的上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0049] 在某实施方式中,上述 TFT 基板包括:上述薄膜晶体管的栅极电极;形成在上述栅极电极之上的上述栅极绝缘层;配置在上述栅极绝缘层之上的、上述薄膜晶体管的氧化物半导体层;和形成在上述薄膜晶体管的上述氧化物半导体层之上的、上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述薄膜晶体管的上述氧化物半导体层不与上述薄膜晶体管的上述栅极电极的边缘相交而形成在上述薄膜晶体管的上述栅极电极的上述边缘的内侧。

[0050] 在某实施方式中,上述电元件的上述源极电极和上述漏极电极包含含有铝的层。

[0051] 本发明所涉及的半导体装置的制造方法为具有薄膜晶体管的半导体装置的制造方法,包括:工序(A),在基板上形成上述薄膜晶体管的栅极电极;工序(B),以覆盖上述栅极电极的方式形成栅极绝缘层;工序(C),在上述栅极绝缘层之上形成上述薄膜晶体管的氧化物半导体层;和工序(D),在上述氧化物半导体层之上形成上述薄膜晶体管的源极电极和漏极电极,形成为:从与上述半导体装置的基板面垂直的方向看时,上述源极电极或上述漏极电极将上述栅极电极的边缘与上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0052] 在某实施方式中,形成为:从与上述半导体装置的基板面垂直的方向看时,上述源极电极和上述漏极电极将上述栅极电极的边缘与上述氧化物半导体层交叉的上述多个部位全部覆盖。

[0053] 本发明所涉及的另外的半导体装置的制造方法为具有薄膜晶体管的半导体装置的制造方法,上述半导体装置的制造方法包括:工序(A),在基板上形成上述薄膜晶体管的栅极电极;工序(B),以覆盖上述栅极电极的方式形成栅极绝缘层;工序(C),在上述栅极绝缘层之上形成上述薄膜晶体管的氧化物半导体层;和工序(D),在上述氧化物半导体层之上形成上述薄膜晶体管的源极电极和漏极电极,从与上述半导体装置的基板面垂直的方向看时,上述氧化物半导体层不与上述栅极电极的边缘相交而形成在上述栅极电极的上述边缘的内侧。

[0054] 在某实施方式中,上述工序(D)包括:形成上述源极电极和漏极电极中包含的铝层的工序;和通过湿式蚀刻对上述铝层进行图案形成的工序。

[0055] 在某实施方式中,在通过湿式蚀刻对上述铝层进行图案形成的工序中,作为蚀刻剂使用醋酸、磷酸和硝酸的混合液。

[0056] 本发明所涉及的 TFT 基板的制造方法为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板的制造方法,上述 TFT 基板的制造方法包括:工序(A),在基板之上形成上述辅助电容的辅助电容电极;工序(B),在上述辅助电容电极之上形成绝缘层;工序(C),在上述绝缘层之上形成氧化物半导体层;和工序(D),在上述氧化物半导体层之上形成上述辅助电容的辅助电容对置电极,形成为:从与上述 TFT 基板的基板面垂直的方向看时,上述辅助电容对置电极将上述辅助电容电极的边缘与上述氧化物半导体层交叉的多个部位中的至少一个部位覆盖。

[0057] 本发明所涉及的另外的 TFT 基板的制造方法为具有与像素对应配置的薄膜晶体管和辅助电容的显示装置的 TFT 基板的制造方法,TFT 基板的制造方法包括:工序(A),在基板之上形成上述辅助电容的辅助电容电极;工序(B),在上述辅助电容电极之上形成绝缘膜;工序(C),在上述绝缘层之上形成氧化物半导体层;和工序(D),在上述氧化物半导体层之上形成上述辅助电容的辅助电容对置电极,从与上述 TFT 基板的基板面垂直的方向看时,上述氧化物半导体层不与上述辅助电容电极的边缘相交而形成在上述辅助电容电极的上述边缘的内侧。

[0058] 在某实施方式中,在上述工序(A)中,形成上述薄膜晶体管的栅极电极,在上述工序(C)中,在上述栅极电极之上形成上述薄膜晶体管的氧化物半导体层,在上述工序(D)中,在上述薄膜晶体管的上述氧化物半导体层之上,形成上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述源极电极或上述漏极电极将上述栅极电极的边缘与上述薄膜晶体管的上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0059] 在某实施方式中,在上述工序(A)中,形成上述薄膜晶体管的栅极电极,在上述工序(C)中,在上述栅极电极之上形成上述薄膜晶体管的氧化物半导体层,在上述工序(D)中,在上述薄膜晶体管的上述氧化物半导体层之上,形成上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述薄膜晶体管的上述氧化物半导体层不与上述栅极电极的边缘相交而形成在上述栅极电极的上述边缘的内侧。

[0060] 在某实施方式中,上述工序(D)包括:形成上述源极电极和漏极电极中包含的铝层的工序;和通过湿式蚀刻对上述铝层进行图案形成的工序。

[0061] 本发明所涉及的另外的 TFT 基板的制造方法为具有显示区域和周边区域的显示装置的 TFT 基板的制造方法,上述显示区域包含具有薄膜晶体管的像素,上述周边区域包含形成在上述显示区域外的电元件,上述 TFT 基板的制造方法包括:工序(A),形成上述电元件的栅极电极;工序(B),在上述栅极电极之上形成绝缘层;工序(C),在上述绝缘层之上形成上述电元件的氧化物半导体层;和工序(D),在上述氧化物半导体层之上形成源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述源极电极或上述漏极电极将上述栅极电极的边缘与上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0062] 本发明所涉及的另外的 TFT 基板的制造方法为具有显示区域和周边区域的显示装置的 TFT 基板的制造方法,上述显示区域包含具有薄膜晶体管的像素,上述周边区域包含形成在上述显示区域外的电元件,上述 TFT 基板的制造方法包括:工序(A),形成上述电元件的栅极电极;工序(B),在上述栅极电极之上形成绝缘层;工序(C),在上述绝缘层之上形成上述电元件的氧化物半导体层;和工序(D),在上述氧化物半导体层之上形成源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述氧化物半导体层不与上述栅极电极的边缘相交而形成在上述栅极电极的上述边缘的内侧。

[0063] 在某实施方式中,在上述工序(A)中,形成上述薄膜晶体管的栅极电极,在上述工序(B)中,在上述薄膜晶体管的上述栅极电极之上形成栅极绝缘层,在上述工序(C)中,在上述栅极绝缘层之上形成上述薄膜晶体管的氧化物半导体层,在上述工序(D)中,在上述薄膜晶体管的上述氧化物半导体层之上,形成上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述薄膜晶体管的上述源极电极或上述漏极电极将上述薄膜晶体管的上述栅极电极的边缘与上述薄膜晶体管的上述氧化物半导体层的边缘交叉的多个部位中的至少一个部位覆盖。

[0064] 在某实施方式中,在上述工序(A)中,形成上述薄膜晶体管的栅极电极,在上述工序(B)中,在上述栅极电极之上形成栅极绝缘层,在上述工序(C)中,在上述栅极绝缘层之上形成上述薄膜晶体管的氧化物半导体层,在上述工序(D)中,在上述薄膜晶体管的上述氧化物半导体层之上,形成上述薄膜晶体管的源极电极和漏极电极,从与上述 TFT 基板的基板面垂直的方向看时,上述薄膜晶体管的上述氧化物半导体层不与上述薄膜晶体管的上述栅极电极的边缘相交而形成在上述薄膜晶体管的上述栅极电极的上述边缘的内侧。

[0065] 在某实施方式中,上述工序(D)包括:形成上述电元件的上述源极电极和漏极电极中包含的铝层的工序;和通过湿式蚀刻对上述铝层进行图案形成的工序。

[0066] 发明效果

[0067] 根据本发明,能够减少制造氧化物半导体 TFT 或具有氧化物半导体的电元件时产生的对氧化物半导体层的破坏,从而以高制造效率制造 TFT 特性优良的半导体装置。另外,根据本发明,还能够以高性能和高制造效率制造具有这样的 TFT 等的显示装置。

[0068] 另外,根据本发明,TFT 等的电元件的栅极电极和辅助电容电极的端部上方的层的台阶部分难以残留蚀刻液的残渣,从而防止了蚀刻液从台阶部分渗入而侵蚀氧化物半导体层。因此,能够提供一种性能偏差小的高质量 TFT 基板和显示装置。

[0069] 另外,根据本发明能够通过基本上与非晶硅 TFT 同样的制造工序形成氧化物半导体 TFT,因此,能够低成本地制造氧化物半导体 TFT 和具有氧化物半导体 TFT 的半导体装置、显示装置等。

#### 附图说明

[0070] 图 1 是示意性地表示本发明的实施方式所涉及的液晶显示装置 1000 的结构的立体图。

[0071] 图 2 是示意性地表示液晶显示装置 1000 的 TFT 基板(半导体装置)100 的结构的俯视图。

[0072] 图 3 是示意性地表示 TFT 基板 100 的显示区域 DA 的结构的俯视图。

[0073] 图 4 是示意性地表示本发明的实施方式 1 所涉及的 TFT 基板 100 的像素 50 的结构的俯视图。

[0074] 图 5 是示意性地表示实施方式 1 所涉及的 TFT 基板 100 的 TFT10 的结构的俯视图。

[0075] 图 6(a) ~ (g) 是示意性地表示半导体装置 100 的制造工序的截面图。

[0076] 图 7 是示意性地表示本发明的实施方式 2 所涉及的 TFT10 的结构的俯视图。

[0077] 图 8 是示意性地表示本发明的实施方式 3 所涉及的 TFT 基板 100 的像素 50 的结构的俯视图。

[0078] 图 9 是示意性地表示本发明的实施方式 4 所涉及的 TFT 基板 100 的像素 50 的结构的俯视图。

[0079] 图 10(a) 是表示本发明的实施方式 5 所涉及的 TFT 基板 100 的周边电路 90 的结构的电路图,(b) 是示意性地表示周边电路 90 的结构的俯视图。

[0080] 图 11 是示意性地表示本发明所涉及的有机 EL 显示装置 1002 的结构的俯视图。

[0081] 图 12(a) 是表示现有的 TFT 基板的概略的示意俯视图,(b) 是表示(a) 的 TFT 基板中的一个像素的放大俯视图。

[0082] 图 13 是图 12 所示的现有的 TFT 基板中的 TFT 和端子部的截面图。

[0083] 图 14 是示意性地表示现有的氧化物半导体 TFT3010 的结构的俯视图。

[0084] 图 15 是示意性地表示 TFT3010 的结构的俯视图。

[0085] 图 16(a) 是表示图 15 中的 TFT3010 的 A-A' 截面的结构的图,(b) 是表示 B-B' 截面的结构的图,(c) 是表示 C-C' 截面的结构的图。

[0086] 图 17 是表示 TFT3010 的问题的图,(a) 是在源极电极的下层配置厚度不同的钛层和氮化钛层的情况下的 TFT3010 的放大照片,(b) 是表示同样的配置中的不良发生率的曲线图,(c) 是 TFT3010 的截面照片。

#### 具体实施方式

[0087] 下面,参照附图,说明本发明的实施方式所涉及的半导体装置、显示装置以及半导体装置与显示装置的制造方法。其中,本发明的范围并不限于以下的实施方式。本发明的半导体装置是形成有氧化物半导体 TFT 的 TFT 基板,广泛包括各种显示装置、电子设备等的 TFT 基板。但是,在本实施方式的说明中,将半导体装置作为具有氧化物半导体 TFT 作为开关元件的显示装置的 TFT 基板进行说明。

[0088] (实施方式 1)

[0089] 图 1 是示意性地表示本发明的实施方式所涉及的液晶显示装置 1000 的结构立体图。

[0090] 如图 1 所示,液晶显示装置 1000 包括:夹着液晶层彼此相对的 TFT 基板(半导体装置)100 和对置基板 200;配置在 TFT 基板 100 和对置基板 200 各自的外侧的偏光板 210 和 220;和向 TFT 基板 100 射出显示用的光的背光源单元 230。在 TFT 基板 100 上配置有驱动多个扫描线(栅极总线)的扫描线驱动电路 240 和驱动多个信号线(数据总线)的信号线驱动电路 250。扫描线驱动电路 240 和信号线驱动电路 250 与配置在 TFT 基板 100 的内部或外部的控制电路 260 连接。根据控制电路 260 的控制,切换 TFT 的开-关的扫描信号从扫描线驱动电路 240 被供给至多个扫描线,显示信号(对像素电极施加的电压)从信号线驱动电路 250 供给至多个信号线。

[0091] 对置基板 200 具有彩色滤光片和共用电极。彩色滤光片在三原色显示的情况下包含分别与像素对应配置的 R(红色)滤光片、G(绿色)滤光片和 B(蓝色)滤光片。共用电极形成为夹着液晶层与多个像素电极相对。根据共用电极与各像素电极之间施加的电位差,两电极之间的液晶分子按每个像素取向,从而进行显示。

[0092] 图 2 是示意性地表示 TFT 基板 100 的结构俯视图,图 3 是示意性地表示 TFT 基板 100 的显示区域 DA 的结构俯视图,图 4 是示意性地表示 TFT 基板 100 的像素 50 的结构俯视图。

[0093] 如图 2 所示,TFT 基板 100 具有显示部 DA 和位于显示部 DA 的外侧的周边部 FA。在周边部 FA,按照 COG(chip on Glass:玻璃基芯片)方式配置有扫描线驱动电路 240、信号线驱动电路 250、电压供给电路等的电元件 25。另外,在周边部 FA,与显示部 DA 的 TFT 相同的制造工序形成有 TFT、二极管等电元件。另外,在周边部 FA 的外端部附近,配置有用于安装 FPC(Flexible Printed Circuits:挠性印制电路)等外部元件的端子部 30。

[0094] 在显示部 DA,如图 3 和图 4 所示,多个像素 50 呈矩阵状配置,并且多个扫描线 160 和多个信号线 152 以相互正交的方式配置。扫描线 160 的一部分构成 TFT10 的栅极电极。在多个扫描线 160 与多个信号线 152 的各个交点的附近,按每个像素 50 形成有作为有源元件的薄膜晶体管(TFT)10。在各像素 50,配置有与 TFT10 的漏极电极 18 电连接的、例如含有 ITO(Indium Tin Oxide:铟锡氧化物)的像素电极 109。另外,在相邻的两个扫描线 160 之间,辅助电容线(也称为 Cs 线)162 与扫描线 160 平行地延伸。

[0095] 在各像素 10 内形成辅助电容(Cs)60,辅助电容线 162 的一部分构成辅助电容 60 的辅助电容电极(下部电极)52。由多个辅助电容电极 52、辅助电容对置电极(上部电极)58 和配置在两个电极之间的氧化物半导体层 55 构成辅助电容 60。辅助电容对置电极 58 与 TFT10 的漏极电极 18 电连接。

[0096] 栅极电极、扫描线 160、辅助电容线 162 和辅助电容电极 52 由相同材料在相同工序中形成。源极电极 17、漏极电极 18、信号线 152、辅助电容对置电极 58 由相同材料在相同工序中形成。TFT10 的氧化物半导体层 15 和辅助电容 60 的氧化物半导体层 55 由相同材料在相同工序中形成。

[0097] 虽未图示,但是,在显示区域 DA 与周边区域 FA 的边界,形成有多个连接配线。各信号线 152 经与其对应形成的连接部与连接配线电连接。通过连接部,作为上层配线的信

号线 152 与作为下层配线的连接配线连接。另外, TFT10 的漏极电极 18 与作为辅助电容的上部电极的辅助电容对置电极 58 连接, 辅助电容对置电极 58 经形成在层间绝缘层的接触孔与像素电极 109 连接。

[0098] 另外, 在周边区域 FA 侧配置有另外的连接部。在周边区域 FA 的连接部, 连接配线与周边区域 FA 的上层配线连接, 上层配线与电元件 25 连接。另外, 作为下层配线的扫描线 160 通过连接部与周边区域 FA 的上层配线连接之后, 与电元件 25 连接。电元件 25 与端子部 30 通过多个配线连接。

[0099] 图 5 是示意性地表示 TFT10 中的栅极电极 12、氧化物半导体层 15、源极电极 17 和漏极电极 18 的配置关系的俯视图。

[0100] 如后面的图 6(g) 所示, TFT10 包括: 形成在玻璃基板等基板 11 之上的栅极电极 12; 形成在栅极电极 12 之上的栅极绝缘层 13(有时简称为“绝缘层 13”); 形成在栅极绝缘层 13 之上的氧化物半导体层 15; 夹着沟道部在氧化物半导体层 15 之上以相对的方式配置的源极电极 17 和漏极电极 18; 和形成在源极电极 17 和漏极电极 18 之上的保护层(钝化层) 19。

[0101] 源极电极 17 具有在例如含有钛(Ti)的下层源极电极 17A 之上形成有含有铝(Al)的上层源极电极 17B 的两层结构(参照图 6(f))。漏极电极 18 也同样具有在含有钛的下层漏极电极 18A 之上形成有含有铝的上层漏极电极 18B 的两层结构。栅极电极 12 包括钛/铝/钛的三层。栅极电极 12 也可以是包含钛层和形成在其上的铝层的两层结构。

[0102] 如图 5 所示, 氧化物半导体层 15 以覆盖栅极电极 12 的一部分的方式配置成其长度方向与栅极电极 12 延伸的方向正交。当从与 TFT 基板 100 的基板面垂直的方向看时, 源极电极 17 和漏极电极 18 将栅极电极 12 的边缘与氧化物半导体层 15 的边缘交叉的四个部位(图中的 IS 中心附近)覆盖。

[0103] 另外, TFT10 的结构也可以为: 源极电极 17 或漏极电极 18 将栅极电极 12 的边缘与氧化物半导体层 15 的边缘所交叉的四个部位中的至少一个部位覆盖。

[0104] 接着, 参照图 6 说明 TFT 基板 100 的制造方法。

[0105] 图 6(a) ~ (g) 是示意性地表示 TFT 基板 100 的制造工序的截面图。其中, 在此, 用 TFT100 中的 TFT10 的部分的截面表示制造工序。

[0106] 工序(a):

[0107] 首先, 在基板 11 之上通过溅射法等, 例如依次使 Ti 层、Al 层、Ti 层层叠。接着, 利用公知的光刻法和湿式蚀刻法, 对所层叠的三个层进行图案形成(第一掩模工序), 得到如图 6(a) 所示的栅极电极 12。此时, 也同时形成未图示的扫描线 160 和辅助电容线 162。然后, 进行残留的蚀刻剂的剥离和基板的洗净。

[0108] 工序(b):

[0109] 接着, 如图 6(b) 所示, 在基板 11 之上, 以覆盖栅极电极 12 的方式形成栅极绝缘层 13。栅极绝缘层 13 是通过使用了硅烷( $\text{SiH}_4$ ) 和一氧化二氮( $\text{N}_2\text{O}$ ) 的混合气体或四乙氧基硅烷(TEOS: tetraethoxysilane) 的 CVD 法层叠为厚度 250nm 左右的氧化硅( $\text{SiO}_2$ ) 层。栅极绝缘层 13 也可以为氮化硅( $\text{SiN}_x$ ) 层和层叠在其上的氧化硅( $\text{SiO}_2$ ) 层的两层结构。

[0110] 工序(c):

[0111] 接着, 在栅极绝缘层 13 之上层叠氧化物半导体。氧化物半导体是利用溅射法将例

如 In-Ga-Zn-O 类半导体 (IGZO) 层叠为厚度 10 ~ 100nm 而形成的。之后,通过光刻法和利用草酸等的湿式蚀刻法,对所层叠的氧化物半导体进行图案形成(第二掩模工序),如图 6(c) 所示,得到构成 TFT10 的沟道层的氧化物半导体层 15。之后,进行残留的抗蚀剂的剥离和基板的洗净。作为氧化物半导体,可以使用其它种类的氧化物半导体膜代替 IGZO。

[0112] 工序 (d) :

[0113] 接着,如图 6(d) 所示,在栅极绝缘层 13 之上,以覆盖氧化物半导体层 15 的方式,通过溅射法,依次使 Ti 层 8A 和 Al 层 8B 层叠。Ti 层 8A 的厚度例如为 30nm,Al 层 8B 的厚度例如为 200nm。

[0114] 工序 (e) :

[0115] 接着,通过光刻法和湿式蚀刻法,对 Al 层 8B 进行图案形成,如图 6(e) 所示,去除氧化物半导体层 15 之上的 Al 层 8B 的一部分(第三掩模工序)。蚀刻剂使用醋酸、磷酸和硝酸的混合液。在此,Ti 层 8A 起到蚀刻阻挡层的作用,因此,氧化物半导体层 15 不会因蚀刻而被去除。

[0116] 另外,此时,当与基板面垂直地看时,Al 层 8B 的端部位于栅极电极 12 的边缘与氧化物半导体层 15 的边缘所交叉的四个部位的外侧。即,Al 层 8B 以覆盖这四个部位的方式形成。因此,即使在形成于这四个部分的上方的层的台阶附近,蚀刻液从 Al 层 8B 的端部渗透至 Ti 层 8A,也会由于侵入位置远离氧化物半导体层 15,而防止氧化物半导体层 15 被侵蚀。

[0117] 工序 (f) :

[0118] 接着,通过干式蚀刻法,去除 Ti 层 8A 的露出部分和氧化物半导体层 15 的露出部分的上部,从而如图 6(f) 所示,完成两层结构的源极电极 17 和漏极电极 18 以及具有沟道层的氧化物半导体层 15。蚀刻气体使用四氟甲烷 (TF<sub>4</sub>) 和氧气 (O<sub>2</sub>) 的混合气体、氯气 (Cl<sub>2</sub>) 等。

[0119] 在该工序中,当从与 TFT 基板 100 的基板面垂直的方向看时,源极电极 17 和漏极电极 18 以将栅极电极 12 的边缘与氧化物半导体层 15 的边缘所交叉的四个部位全部覆盖的方式形成。源极电极 17 和漏极电极 18 也可以以将栅极电极 12 的边缘与氧化物半导体层 15 的边缘所交叉的四个部位中的至少一个部位覆盖的方式形成。这样,也能够得到至少一部分的本发明的效果。

[0120] 工序 (g) :

[0121] 接着,如图 6(g) 所示,在基板 11 之上形成保护层(钝化层)19,完成 TFT10。保护层 19 是通过利用硅烷和一氧化二氮的混合气体或四乙氧基硅烷的 CVD 法层叠为厚度 250nm 左右的氧化硅层。

[0122] 之后,在保护层 19 之上形成层间绝缘层,在层间绝缘层之上,由 ITO 等透明电极部件形成像素电极 109,省略图示。像素电极 109 与漏极电极 18 经形成在层间绝缘层和保护层 19 的接触孔电连接。

[0123] 根据本实施方式,TFT 的栅极电极 12 的端部上方的层的台阶部分被源极电极 17 和漏极电极 18 覆盖,因此用于源极电极 17 和漏极电极 18 的蚀刻的蚀刻液的残渣难以残留在台阶部分,从而防止蚀刻液从接触部分渗入而侵蚀氧化物半导体层 15。因此,能够提供一种性能偏差小的高质量的氧化物半导体 TFT。

[0124] 另外,由于 TFT 的栅极电极 12 的端部上方的层的台阶部分的位置和氧化物半导体层 15 的端部位置远离源极电极 17 和漏极电极 18 的端部,因此,蚀刻液难以渗透至氧化物半导体层 15,从而防止氧化物半导体层 15 被侵蚀。因此,能够提供一种性能偏差小的高质量的氧化物半导体 TFT。

[0125] 另外,能够通过与非晶硅 TFT 基本相同的制造工序形成氧化物半导体 TFT,因此,能够低成本地制造氧化物半导体 TFT。

[0126] 接着,说明本发明所涉及的其它实施方式(实施方式 2~7)。

[0127] (实施方式 2)

[0128] 图 7 是示意性地表示实施方式 2 所涉及的 TFT 基板的 TFT10 的结构截面图。除了以下说明的部分之外, TFT 基板的结构基本上与实施方式 1 的 TFT 基板 100 相同。对具有相同功能的构成部件标注相同的参考附图标记,省略其详细的说明。

[0129] 实施方式 2 的 TFT10 包括:栅极电极 12;形成在栅极电极 12 之上的栅极绝缘层 13(图 7 中省略了图示);配置在栅极绝缘层 13 之上的氧化物半导体层 15;和形成在氧化物半导体层 15 之上的源极电极 17 和漏极电极 18。当从与 TFT 基板 100 的基板面垂直的方向看时,氧化物半导体层 15 形成在栅极电极 12 的边缘的内侧,而不与栅极电极 12 的边缘交叉。即,氧化物半导体层 15,以不从栅极电极 12 伸出的方式,全部形成在栅极电极 12 之上。

[0130] 当制造实施方式 2 的 TFT 基板时,在实施方式 1 中说明的工序(c)中,当从与 TFT 基板的基板面垂直的方向看时,氧化物半导体层 15 形成在栅极电极 12 的边缘的内侧,不与栅极电极 12 的边缘交叉。

[0131] 根据本实施方式的 TFT 基板,当与基板面垂直地看时,氧化物半导体层 15 形成成为不从栅极电极 12 伸出,因此,在栅极电极 12 的边缘的上部的栅极绝缘层 13 的台阶之上没有形成氧化物半导体层 15。因此,在形成源极电极 17 和漏极电极 18 时,不会出现湿式蚀刻的蚀刻液的渗入而侵蚀氧化物半导体层 15 的情况。

[0132] 根据本实施方式,氧化物半导体层 15 形成在栅极绝缘层 13 的平坦部上,而不形成在栅极绝缘层 13 的边缘的上部的台阶部分之上。因此,在形成源极电极 17 和漏极电极 18 时,防止了湿式蚀刻时的蚀刻液的渗入,从而氧化物半导体层 15 不会被侵蚀、去除。因此,与实施方式 1 的 TFT 同样,能够提供一种包括具有所希望的特性的 TFT10 的可靠性高的 TFT 基板。

[0133] 另外,由于 TFT10 的栅极电极 12 的端部上方的层的台阶部分的位置和氧化物半导体层 15 的端部位置远离源极电极 17 和漏极电极 18 的端部,因此,蚀刻液难以渗透至氧化物半导体层 15,从而防止氧化物半导体层 15 被侵蚀。因此,能够提供一种性能偏差小的高质量的氧化物半导体 TFT。

[0134] 另外,能够通过与非晶硅 TFT 基本相同的制造工序形成氧化物半导体 TFT,因此,能够低成本地制造氧化物半导体 TFT。

[0135] (实施方式 3)

[0136] 图 8 是示意性地表示实施方式 3 所涉及的 TFT 基板的像素 50 的结构截面图。除了以下说明的部分之外, TFT 基板的结构基本上与实施方式 1 的 TFT 基板 100 相同。对具有相同功能的构成部件标注相同的参考附图标记,省略其详细的说明。



[0137] 实施方式 3 的 TFT 基板具有在实施方式 1 中说明的结构的 TFT10。实施方式 3 的 TFT 基板也可以应用实施方式 2 的结构的 TFT10。

[0138] 实施方式 3 的 TFT 基板的辅助电容 60 包括：辅助电容电极 52；形成在辅助电容电极 52 之上的氧化物半导体层 55；和形成在氧化物半导体层 55 之上的辅助电容对置电极 58。从与 TFT 基板的基板面垂直的方向看时，辅助电容对置电极 58 将辅助电容电极 52 的边缘与氧化物半导体层 55 的边缘所交叉的多个部位全部覆盖。辅助电容对置电极 58 也可以将辅助电容电极 52 的边缘与氧化物半导体层 55 的边缘所交叉的多个部位中的一部分覆盖。

[0139] 当制造实施方式 3 的 TFT 基板时，在实施方式 1 中说明的工序 (a) 中，在基板 11 之上，由与 TFT10 的栅极电极 12 相同的材料，与栅极电极 12 同时形成辅助电容电极 52。接着，在工序 (b) 中，由与栅极绝缘层 13 相同的材料，与栅极绝缘层 13 同时形成辅助电容 60 的绝缘层。之后，在工序 (c) 中，与 TFT10 的氧化物半导体层 15 同时，由相同材料形成辅助电容 60 的氧化物半导体层 55。此时，当从与基板面垂直的方向看时，氧化物半导体层 55 以从辅助电容电极 52 伸出的方式形成。

[0140] 接着，在工序 (d) ~ (f) 中，在氧化物半导体层 55 之上，与 TFT10 的源极电极 17 和漏极电极 18 同时，通过相同的方法，由相同材料形成辅助电容对置电极 58。此时，辅助电容对置电极 58 以覆盖辅助电容电极 52 的边缘与氧化物半导体层 55 的边缘交叉的多个部位的方式形成。

[0141] 根据本实施方式，辅助电容电极 52 的端部上方的层的台阶部分被辅助电容对置电极 58 覆盖，因此用于辅助电容对置电极 58 的蚀刻的蚀刻液的残渣难以残留在台阶部分，从而防止了蚀刻液从接触部分渗入而侵蚀氧化物半导体层 55。因此，能够提供一种性能偏差小的高质量的辅助电容。

[0142] 另外，由于辅助电容电极 52 的端部上方的层的台阶部分的位置和氧化物半导体 55 的端部位置远离辅助电容对置电极 58 的端部，因此，蚀刻液难以渗透至氧化物半导体层 55，从而防止了氧化物半导体层 55 被侵蚀。因此，能够提供一种性能偏差小的高质量的氧化物半导体 TFT。

[0143] (实施方式 4)

[0144] 图 9 是示意性地表示实施方式 4 所涉及的 TFT 基板的像素 50 的结构的截面图。除了以下说明的部分之外，TFT 基板的结构基本上与实施方式 1 的 TFT 基板 100 相同。对具有相同功能的构成部件标注相同的参考附图标记，省略其详细的说明。

[0145] 实施方式 4 的 TFT 基板具有在实施方式 1 中说明的结构的 TFT10。实施方式 4 的 TFT 基板也可以应用实施方式 2 的结构的 TFT10。

[0146] 实施方式 4 的 TFT 基板的辅助电容 60 包括：辅助电容电极 52；形成在辅助电容电极 52 之上的氧化物半导体层 55；和形成在氧化物半导体层 55 之上的辅助电容对置电极 58。当从与 TFT 基板的基板面垂直的方向看时，氧化物半导体层 55 形成在辅助电容电极 52 的边缘的内侧，不与辅助电容电极 52 的边缘交叉。即，氧化物半导体层 55，以不从辅助电容电极 52 伸出的方式，全部形成在辅助电容电极 52 之上。辅助电容对置电极 58 以覆盖全部的氧化物半导体层 55 的方式形成。

[0147] 当制造实施方式 4 的 TFT 基板时，在实施方式 1 中说明的工序 (a) 中，在基板 11

之上,由与 TFT10 的栅极电极 12 相同的材料,与栅极电极 12 同时形成辅助电容电极 52。接着,在工序 (b) 中,由与栅极绝缘层 13 相同的材料,与栅极绝缘层 13 同时形成辅助电容 60 的绝缘层。之后,在工序 (c) 中,与 TFT10 的氧化物半导体层 15 同时,由相同材料形成辅助电容 60 的氧化物半导体层 55。此时,当从与基板面垂直的方向看时,氧化物半导体层 55 形成在辅助电容电极 52 的内侧。

[0148] 接着,在工序 (d) ~ (f) 中,以覆盖氧化物半导体层 55 的方式,与 TFT10 的源极电极 17 和漏极电极 18 同时,通过相同的方法,由相同材料形成辅助电容对置电极 58。

[0149] 根据本实施方式的 TFT 基板,氧化物半导体层 55 形成在辅助电容电极 52 之上的绝缘层的平坦部上,而没有形成在辅助电容电极 52 的边缘的上部的绝缘层的台阶之上。因此,在形成辅助电容对置电极 58 时,防止了湿式蚀刻时的蚀刻液的渗入,从而氧化物半导体层 55 不会被侵蚀、去除。因此,能够提供一种具有能够可靠确保所希望的容量的辅助电容 60 的可靠性高的 TFT 基板。

[0150] 另外,由于辅助电容电极 52 的端部上方的层的台阶部分的位置和氧化物半导体层 55 的端部位置远离辅助电容对置电极 58 的端部,因此,蚀刻液难以渗透至氧化物半导体层 55,从而防止了氧化物半导体层 55 被侵蚀。因此,能够提供一种性能偏差小的高质量的氧化物半导体 TFT。

[0151] (实施方式 5)

[0152] 图 10 是表示实施方式 5 所涉及的 TFT 基板的周边电路 90 的图,(a) 是周边电路 90 的电路图,(b) 是示意性地表示周边电路的结构俯视图。

[0153] 周边电路 90 是具有形成在如图 2 所示的周边区域 FA 的 TFT、二极管等的元件。在本实施方式中,作为具有二极管的保护电路说明周边电路 90。除了以下说明的部分之外,TFT 基板的结构基本上与实施方式 1 的 TFT 基板 100 相同。以下,以不同部分为中心进行说明。

[0154] 实施方式 5 的 TFT 基板除参照图 2 和图 3 进行说明的 TFT 基板 100 之外,还具有周边电路 90(以下也称为保护电路 90)。保护电路 90 具有形成在信号线 152 与扫描线 160(或这些配线的延长线)交叉的区域附近的两个二极管 70A 和 70B。代替二极管 70A 和 70B 具有晶体管的电元件也包含在周边电路 90 中。

[0155] 二极管 70A 和 70B 分别包括栅极电极 12、形成在栅极电极 12 之上的栅极绝缘层 13(在图 10 中省略图示)、配置在栅极绝缘层 13 之上的氧化物半导体层 15 和形成在氧化物半导体层 15 之上的源极电极 17 和漏极电极 18。

[0156] 二极管 70A 的栅极电极(栅极端子)12 和漏极电极(漏极端子)18 与扫描线 160 连接,源极电极(源极端子)17 与信号线 152 连接。二极管 70B 的栅极电极(栅极端子)12 和漏极电极(漏极端子)18 与信号线 152 连接,源极电极(源极端子)17 与扫描线 160 连接。像这样,二极管 70A 和 70B 在扫描线 160 与信号线 152 之间形成为整流方向彼此相反。其中,二极管 70A 的漏极电极 18 和二极管 70B 的源极电极 17 与扫描线 160 经形成在绝缘层的接触孔 CH 连接,二极管 70B 的栅极电极 12 与信号线 152 经形成在绝缘层的其它接触孔 CH 连接。

[0157] 在保护电路 90 中,当扫描线 160 由于静电等而相对于信号线 152 的电位带正电或带负电时,电流在抵消该电荷的方向流动。例如,当扫描线 160 带正电时,电流以使该正电

荷逃逸至信号线 152 的方式流过。这样,能够防止与带电的扫描线 160 连接的 TFT10 的静电破坏或阈值电压的改变。另外,也能够防止扫描线 160 与隔着绝缘层交叉的其它配线之间的绝缘破坏。

[0158] 与实施方式 1 的 TFT10 同样,当从与 TFT 基板 100 的基板面垂直的方向看时,二极管 70A 和 70B 各自的源极电极 17 和漏极电极 18 将栅极电极 12 的边缘与氧化物半导体层 15 的边缘交叉的多个部位覆盖。

[0159] 当制造实施方式 5 的 TFT 基板时,在实施方式 1 中说明的工序 (a) 中,在基板 11 之上,由与 TFT10 的栅极电极 12 相同的材料,形成二极管 70A 和 70B 的栅极电极 12。接着,在工序 (b) 中,由与栅极绝缘层 13 相同的材料,形成二极管 70A 和 70B 的绝缘层。之后,在工序 (c) 中,与 TFT10 的氧化物半导体层 15 同时由相同材料形成二极管 70A 和 70B 的氧化物半导体层 15。

[0160] 接着,在工序 (d) ~ (f) 中,在氧化物半导体层 15 之上,与 TFT10 的源极电极 17 和漏极电极 18 同时,通过相同的方法,由相同材料形成源极电极 17 和漏极电极 18。此时,源极电极 17 和漏极电极 18 以覆盖栅极电极 12 的边缘与氧化物半导体层 15 的边缘所交叉的多个部位的方式形成。

[0161] 根据本实施方式,周边电路 90 的栅极电极 12 的端部上方的层的台阶部分被源极电极 17 和漏极电极 18 覆盖,因此用于源极电极 17 和漏极电极 18 的蚀刻的蚀刻液的残渣难以残留在台阶部分,从而防止了蚀刻液从台阶部分渗入而侵蚀氧化物半导体层 15。因此,能够提供一种性能偏差小的高质量的周边电路。

[0162] 另外,由于周边电路 90 的栅极电极 12 的端部上方的层的台阶部分的位置和氧化物半导体 15 的端部位置远离源极电极 17 和漏极电极 18 的端部,因此,蚀刻液难以渗透至氧化物半导体层 15,从而防止了氧化物半导体层 15 被侵蚀。因此,能够提供一种性能偏差小的高质量的周边电路 90。

[0163] 另外,能够通过与非晶硅 TFT 基本相同的制造工序形成周边电路 90 的电元件,因此,能够低成本地制造氧化物半导体 TFT。

[0164] (实施方式 6)

[0165] 实施方式 6 的 TFT 基板与实施方式 5 一样具有形成在周边区域的周边电路 90。本实施方式的 TFT 基板与实施方式 5 的 TFT 基板的不同之处仅在于二极管 70A 和 70B 的结构,其它部分的结构与实施方式 5 相同。下面为了简化,省略图示,以与实施方式 5 不同的部分为中心进行说明。

[0166] 与如图 7 所示的实施方式 2 的 TFT10 同样,当从与 TFT 基板的基板面垂直的方向看时,二极管 70A 和 70B 各自的氧化物半导体层 15 在栅极电极 12 之上形成在栅极电极 12 的边缘的内侧,而不与栅极电极 12 的边缘交叉。

[0167] 当制造实施方式 6 的 TFT 基板时,在实施方式 1 中说明的工序 (c) 中,二极管 70A 和 70B 的氧化物半导体层 15 与 TFT10 的氧化物半导体层 15 同时由相同材料形成。此时,当从与 TFT 基板的基板面垂直的方向看时,氧化物半导体层 15 形成在栅极电极 12 的边缘的内侧。

[0168] 根据本实施方式的 TFT 基板,周边电路 90 的氧化物半导体层 15 形成在绝缘层的平坦部上,而没有形成在栅极电极 12 的边缘的上部的绝缘层的台阶部分之上。因此,在形

成源极电极 17 和漏极电极 18 时,不会出现湿式蚀刻时的蚀刻液渗入而侵蚀氧化物半导体层 15 的情况。因此,能够提供一种包括能够可靠地确保所希望的特性的周边电路 90 的可靠性高的 TFT 基板。

[0169] 另外,由于周边电路 90 的栅极电极 12 的端部上方的层的台阶部分的位置和氧化物半导体层 15 的端部位置远离源极电极 17 和漏极电极 18 的端部,因此,蚀刻液难以渗透至氧化物半导体层 15,从而防止了氧化物半导体层 15 被侵蚀。因此,能够提供一种性能偏差小的高质量的周边电路 90。

[0170] 另外,能够通过与非晶硅 TFT 基本相同的制造工序形成周边电路 90 的电元件,因此,能够低成本地制造 TFT 基板。

[0171] (实施方式 7)

[0172] 接着说明本发明的实施方式 7 所涉及的有机 EL 显示装置 1002。

[0173] 图 11 是示意性地表示有机 EL 显示装置 1002(也简称为“显示装置 1002”)的结构的面视图。如图 11 所示,显示装置 1002 包括 TFT 基板 140、设置在 TFT 基板 140 之上的空穴输送层 144、设置在空穴输送层 144 之上的发光层 146 以及设置在发光层 146 之上的对置电极 148。空穴输送层 144 和发光层 146 构成有机 EL 层。有机 EL 层通过绝缘性突起 147 分隔,被分隔后的有机 EL 层构成一个像素的有机 EL 层。

[0174] TFT 基板 140 可以具有基本上与实施方式 1 至 6 的半导体装置(或 TFT 基板)100 相同的结构。TFT 基板 140 具有形成在基板 101 之上的 TFT10。TFT 基板 140 也可以包括在实施方式 1 至 6 中说明的辅助电容 60、周边电路 90、电元件 25 和端子部 30。在如图 11 所示的 TFT 基板 140 的一个例子中,TFT10 具有形成在基板 101 之上的栅极电极 102、栅极绝缘层 103、氧化物半导体层 104、源极电极 106 和漏极电极 105。进一步,TFT 基板 140 具有覆盖 TFT10 地层叠的层间绝缘层 74 和形成在层间绝缘层 74 之上的像素电极 109。像素电极 109 在形成于层间绝缘层 74 的接触孔内,与漏极电极 105 连接。

[0175] TFT 基板 140 的平面结构基本上与图 2 和图 3 所示的相同,TFT10 的结构基本上与上述实施方式的相同,因此,省略其说明。其中,作为 TFT 基板 140,也可以使用不具有辅助电容 60 的基板。

[0176] 当通过像素电极 109 和对置电极 148 对有机 EL 层施加电压时,从像素电极 109 产生的空穴经空穴输送层 144 输送至发光层 146。并且同时,从对置电极 148 产生的电子移动至发光层 146,这样的空穴与电子再次结合,由此在发光层 146 内引起发光。利用作为有源矩阵基板的 TFT 基板 140 按每个像素对发光层 146 中的发光进行控制,由此进行所希望的显示。

[0177] 空穴输送层 144、发光层 146 和对置电极 148 的材料以及它们的层结构也可以使用公知的材料和结构。在空穴输送层 144 与发光层 146 之间,为了提高空穴注入效率,也可以设置空穴注入层。为了提高光的出射效率并且实现以高电子注入效率对有机 EL 层注入电子,对置电极 148 优选使用透射率高且功函小的材料。

[0178] 本实施方式的有机 EL 显示装置 1002,由于其 TFT 基板使用实施方式 1~6 中说明的 TFT10、辅助电容 60 和周边电路 90,因此,能够得到与实施方式 1~6 中说明的效果同样的效果。根据本实施方式,能够以高制造效率提供一种能够进行高性能的显示的有机 EL 显示装置 1002。

- [0179] 产业上的可利用性
- [0180] 本发明适用于具有薄膜晶体管的半导体装置以及 TFT 基板具有薄膜晶体管的液晶显示装置、有机 EL 显示装置、电子墨水显示装置等显示装置。
- [0181] 附图标记说明
- [0182] 10TFT (薄膜晶体管)
- [0183] 11 基板
- [0184] 12 栅极电极
- [0185] 13 栅极绝缘层
- [0186] 15 氧化物半导体层
- [0187] 17 源极电极
- [0188] 18 漏极电极
- [0189] 19 保护层
- [0190] 25 电元件
- [0191] 30 端子部
- [0192] 50 像素
- [0193] 52 Cs 电极
- [0194] 55 氧化物半导体层
- [0195] 58 Cs 对置电极
- [0196] 60 辅助电容
- [0197] 70A、70B 二极管
- [0198] 74 层间绝缘层
- [0199] 90 周边电路
- [0200] 100、140 TFT 基板 (半导体装置)
- [0201] 102 栅极电极
- [0202] 103 绝缘层 (栅极绝缘层)
- [0203] 104 氧化物半导体层
- [0204] 105 漏极电极
- [0205] 106 源极电极
- [0206] 109 像素电极
- [0207] 152 信号线
- [0208] 160 扫描线
- [0209] 162 辅助电容线
- [0210] 210、220 偏光板
- [0211] 230 背光源单元
- [0212] 240 扫描线驱动电路
- [0213] 250 信号线驱动电路
- [0214] 260 控制电路
- [0215] 1000 液晶显示装置
- [0216] 1002 有机 EL 显示装置

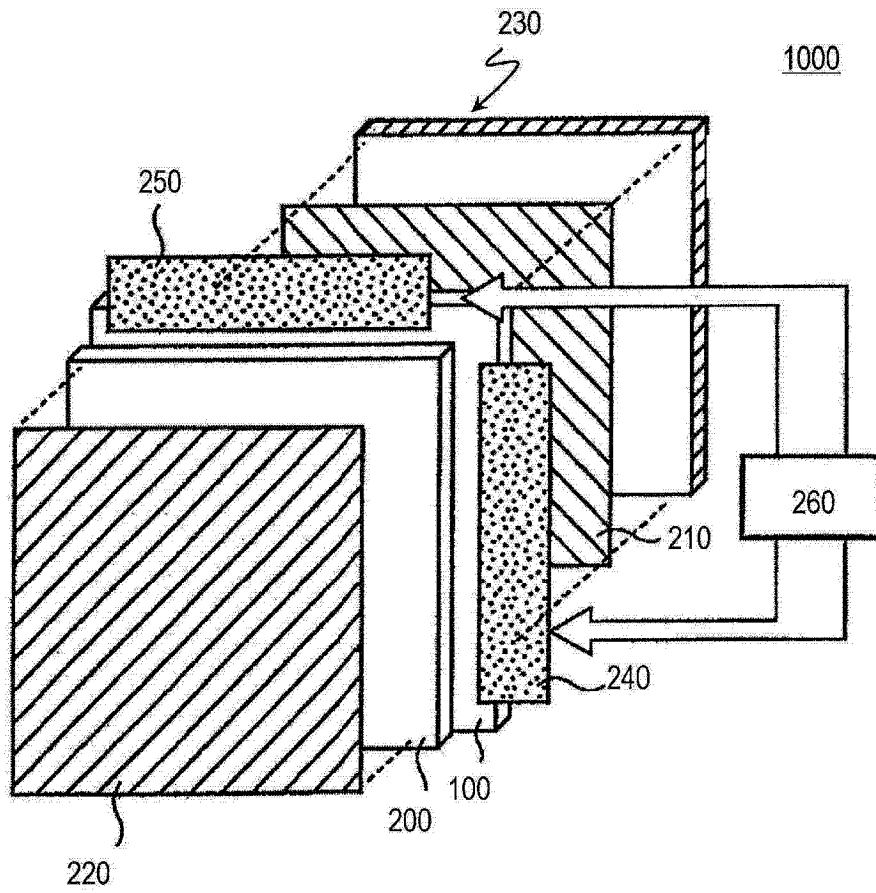


图 1

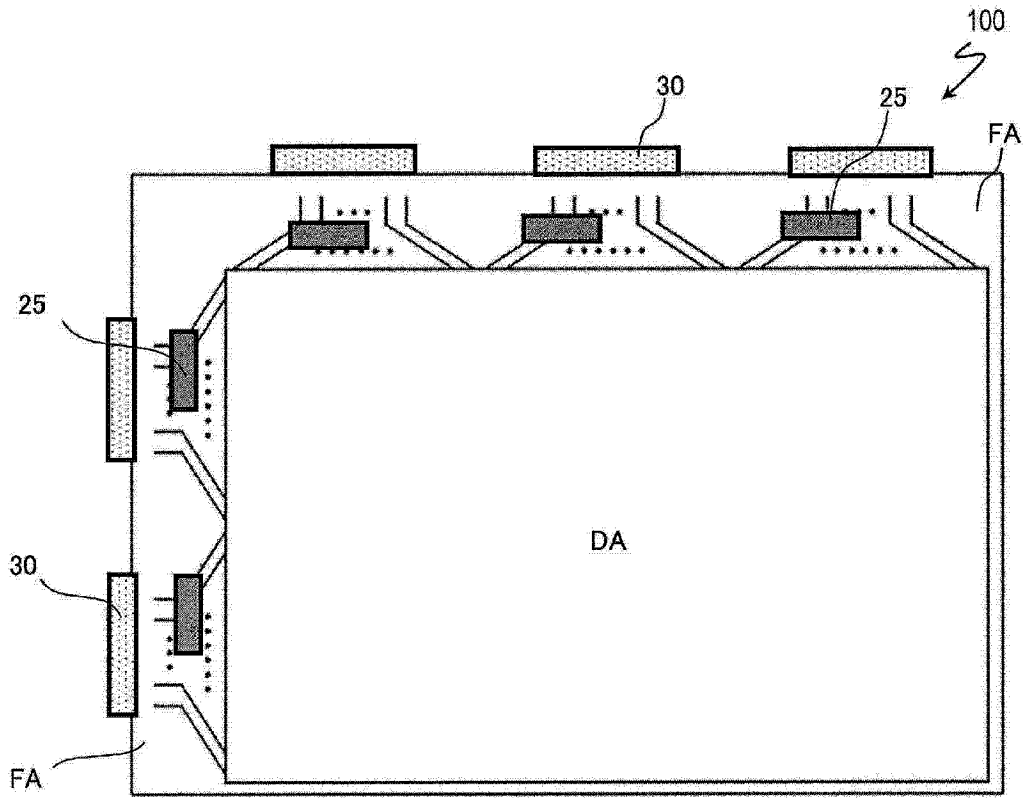


图 2

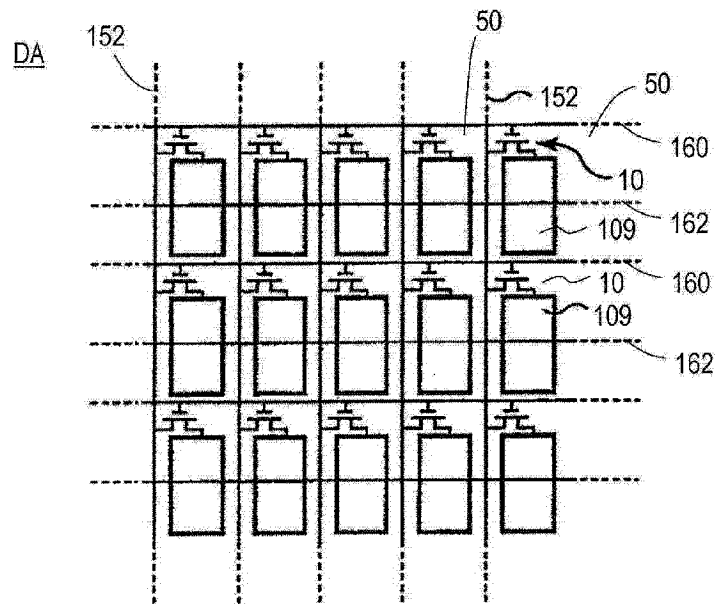


图 3

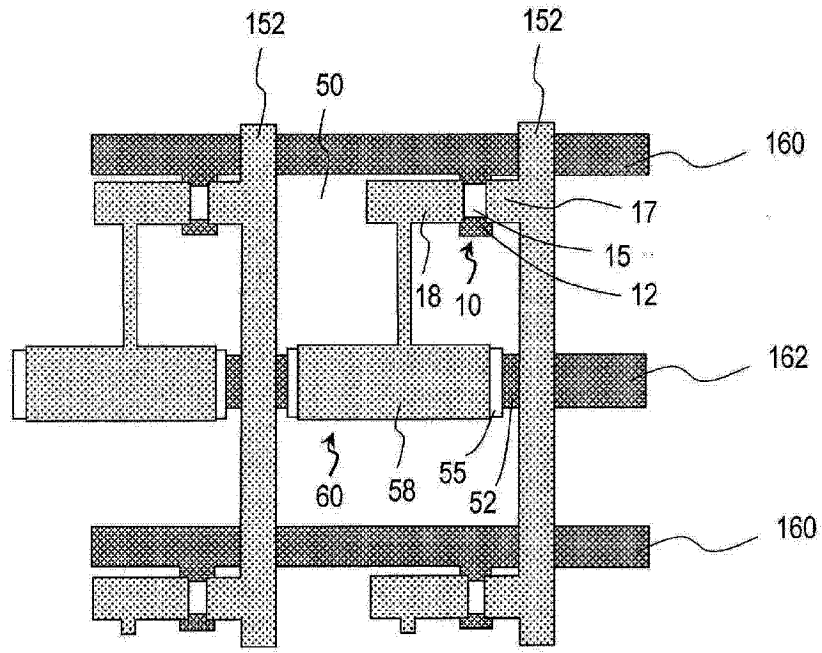


图 4

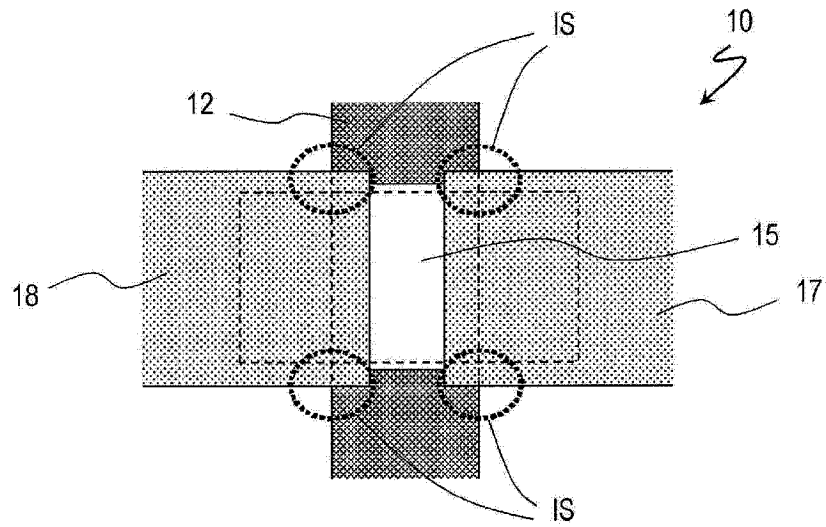


图 5



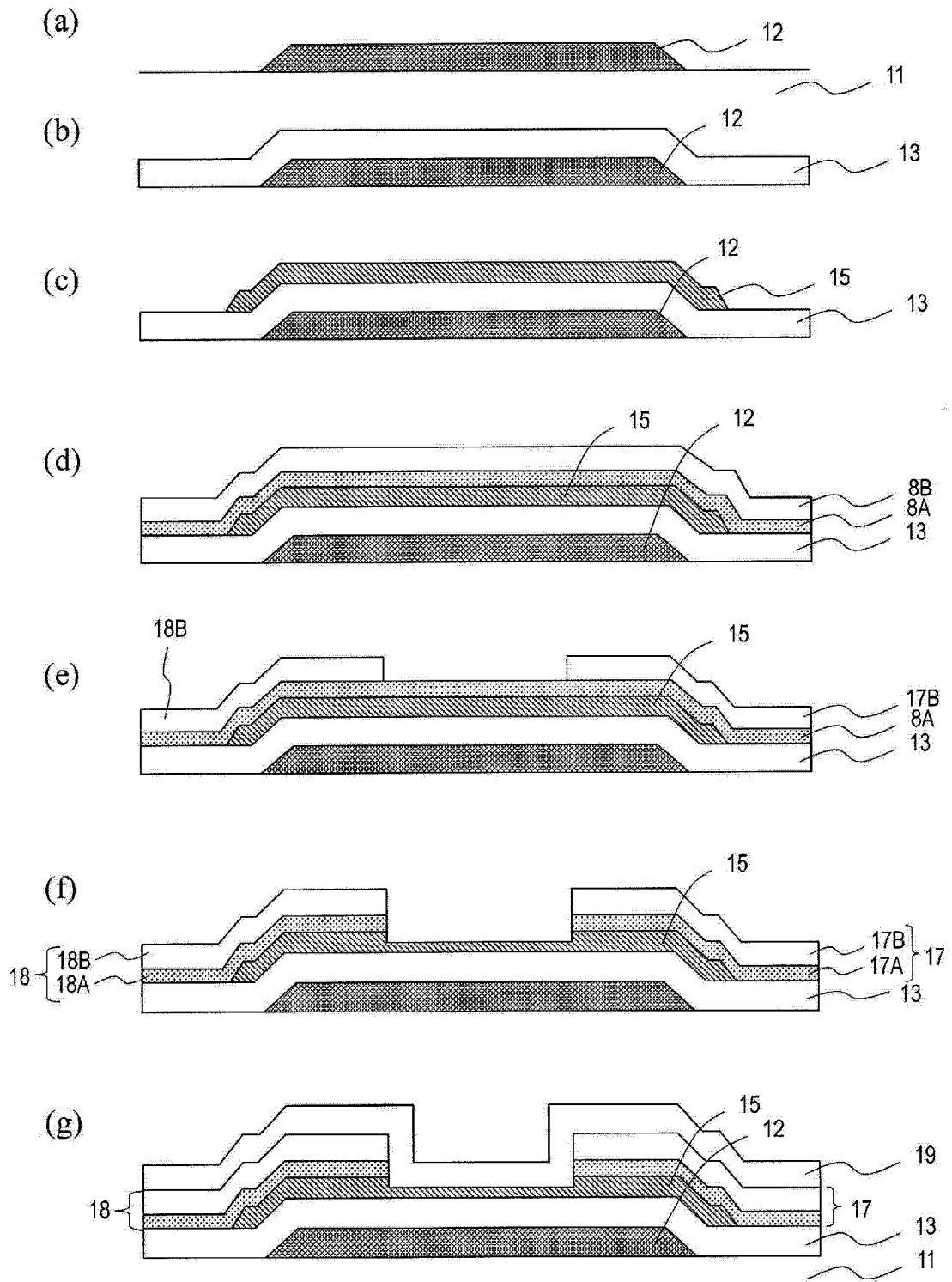


图 6

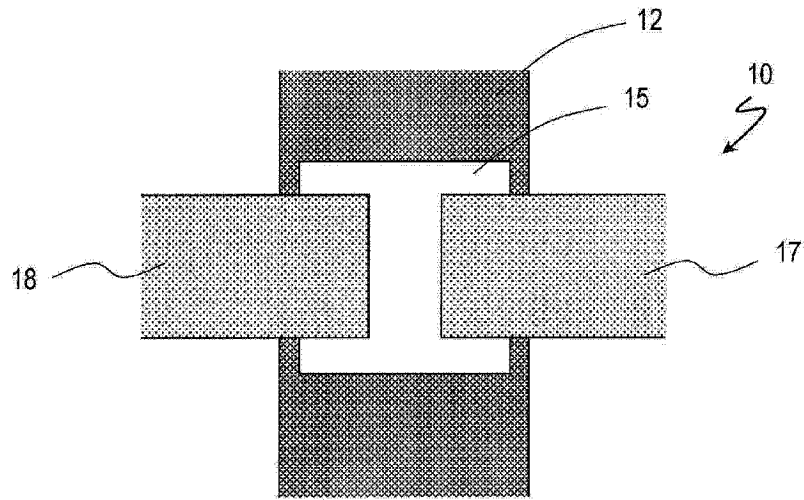


图 7

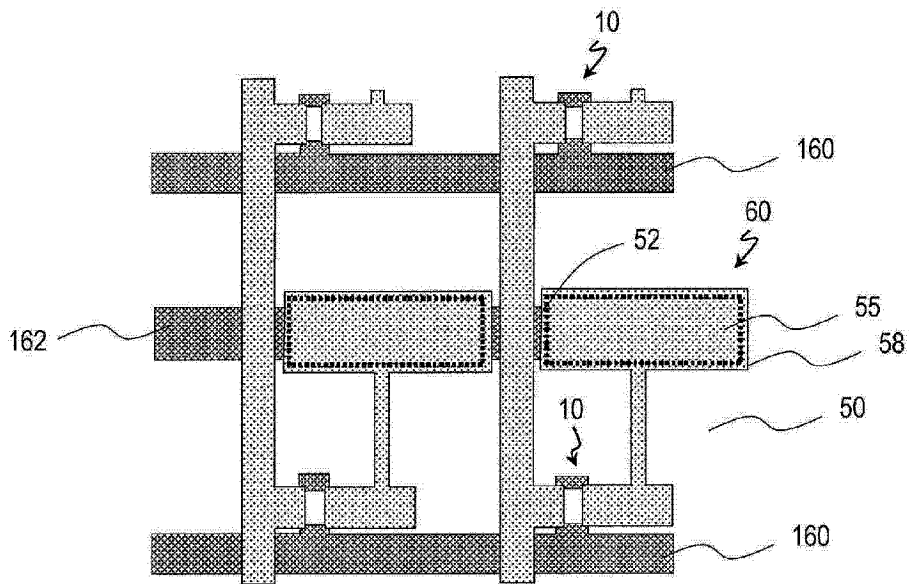


图 8

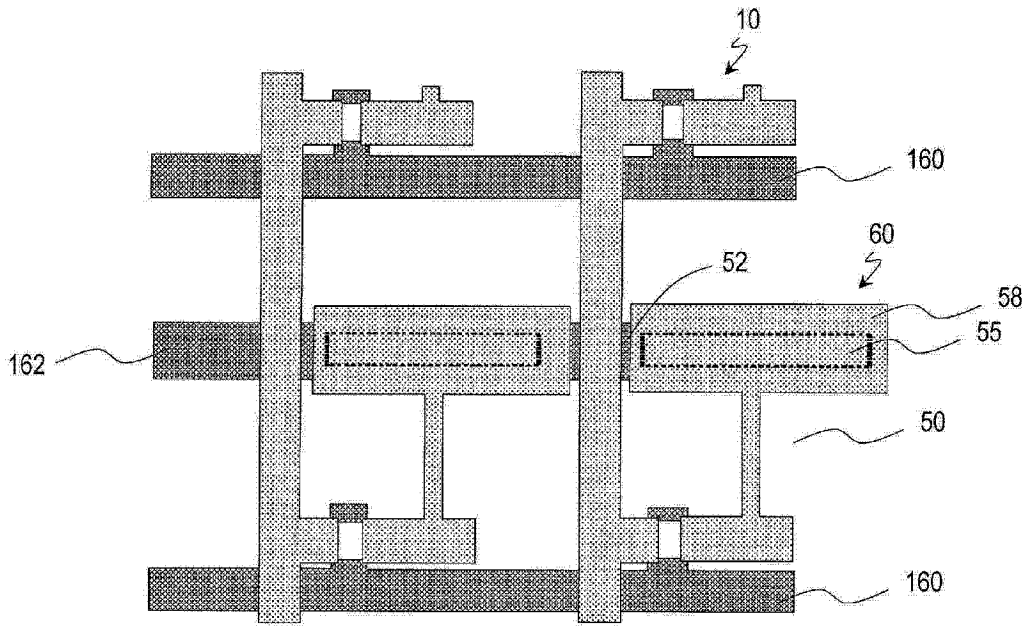


图 9

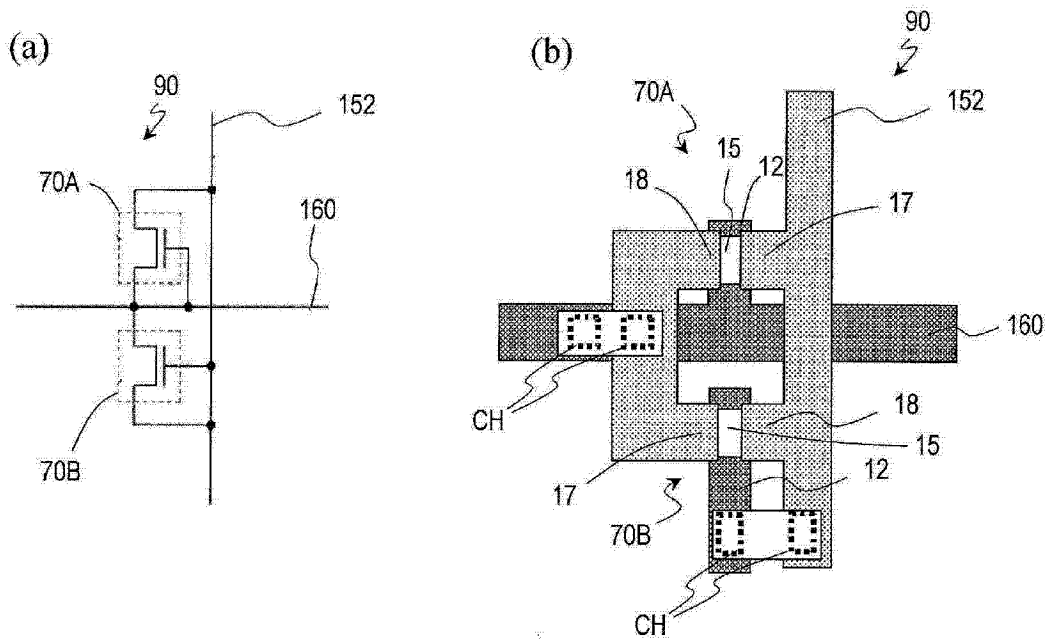


图 10

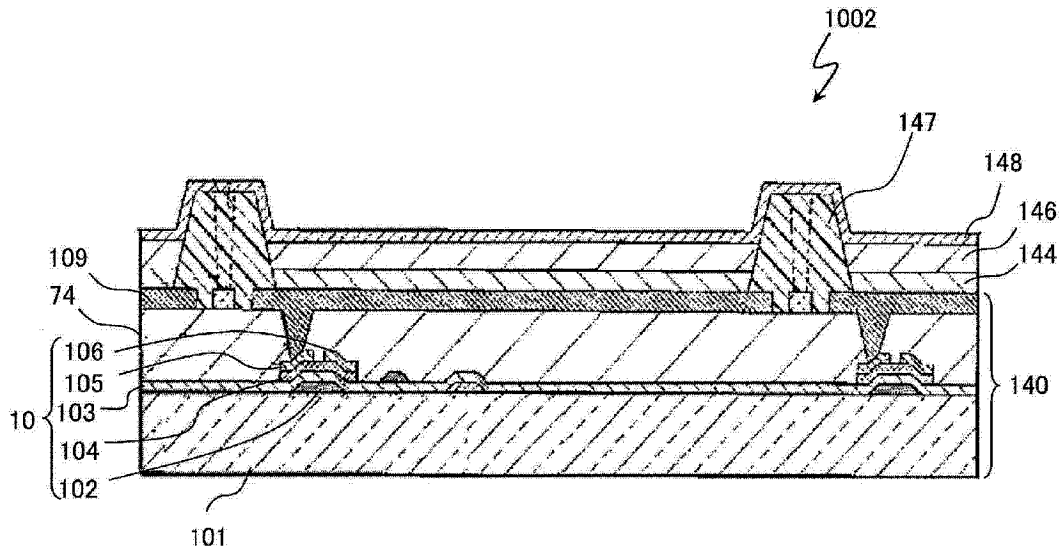


图 11

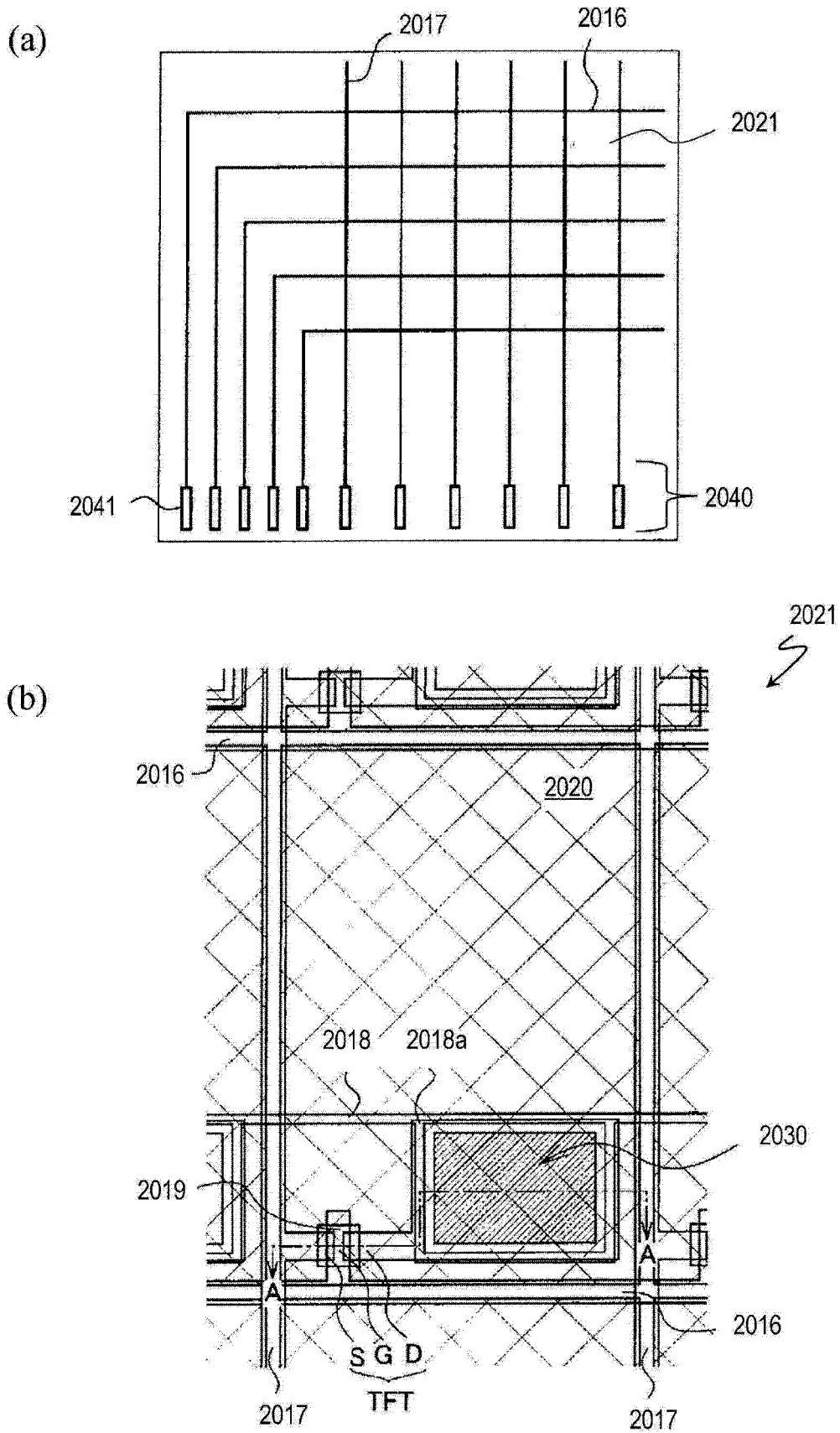


图 12

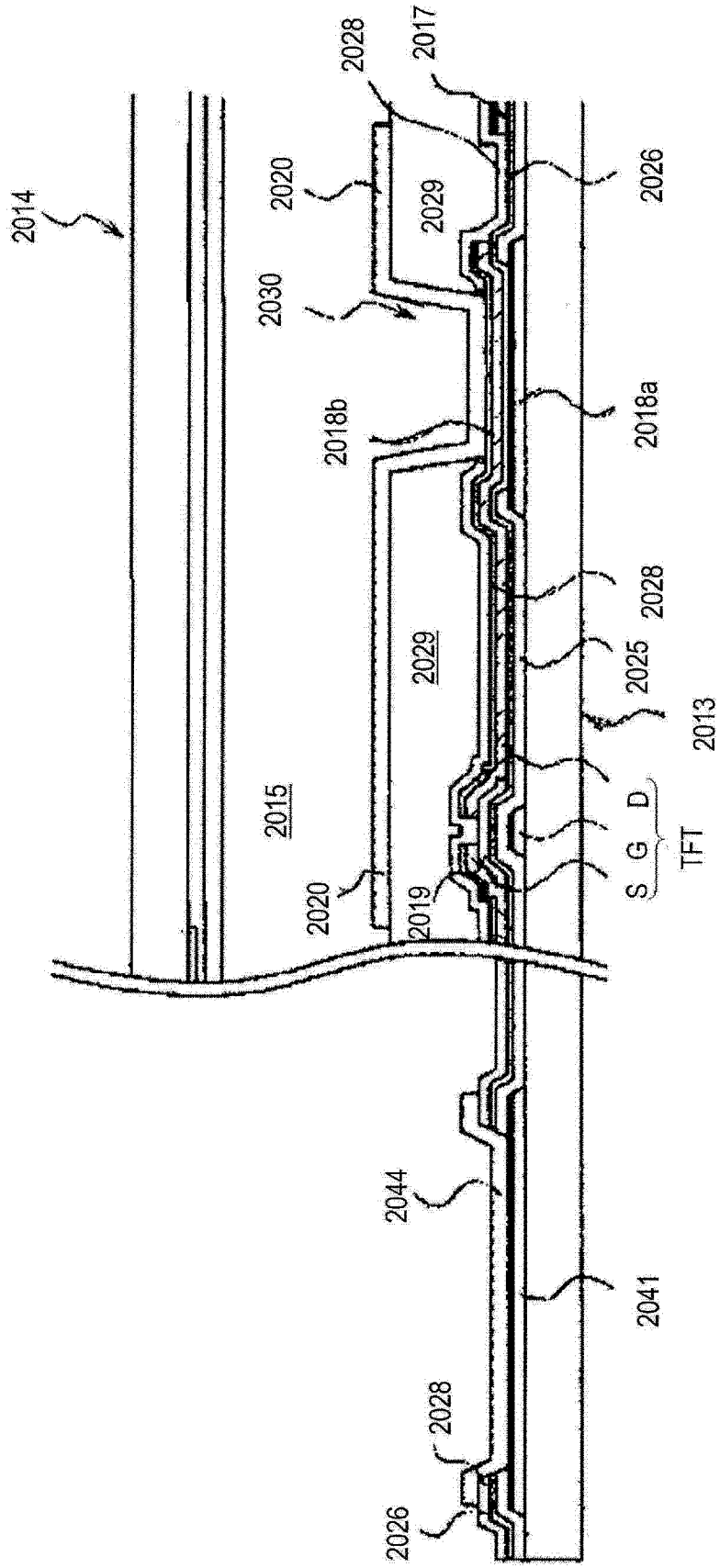


图 13

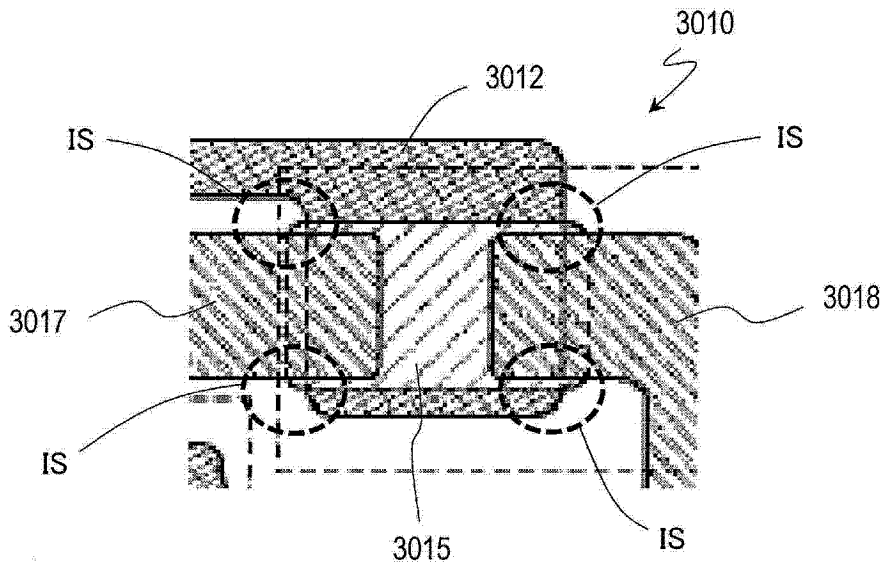


图 14

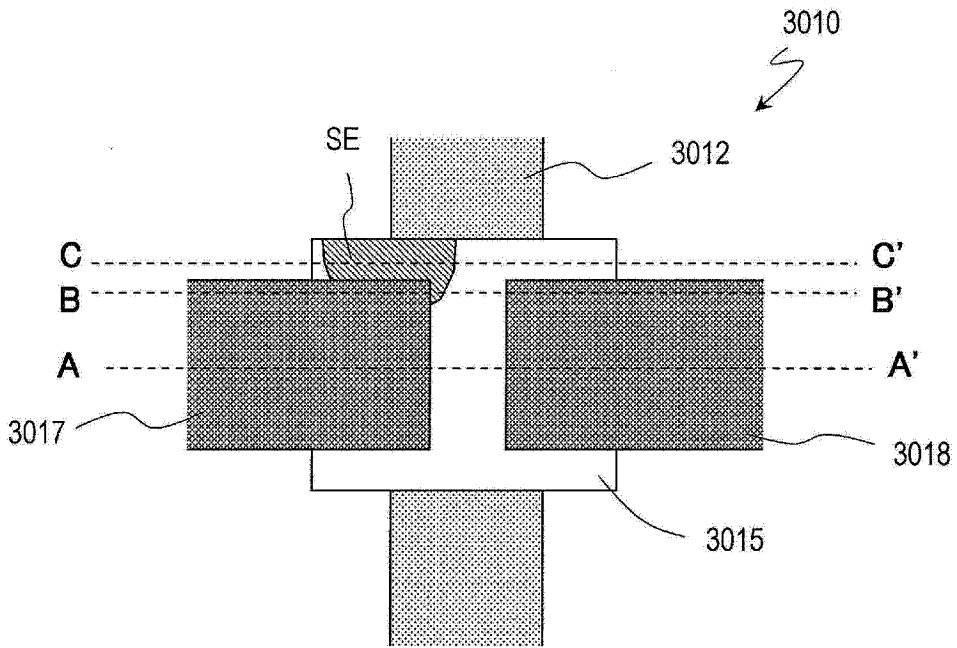


图 15

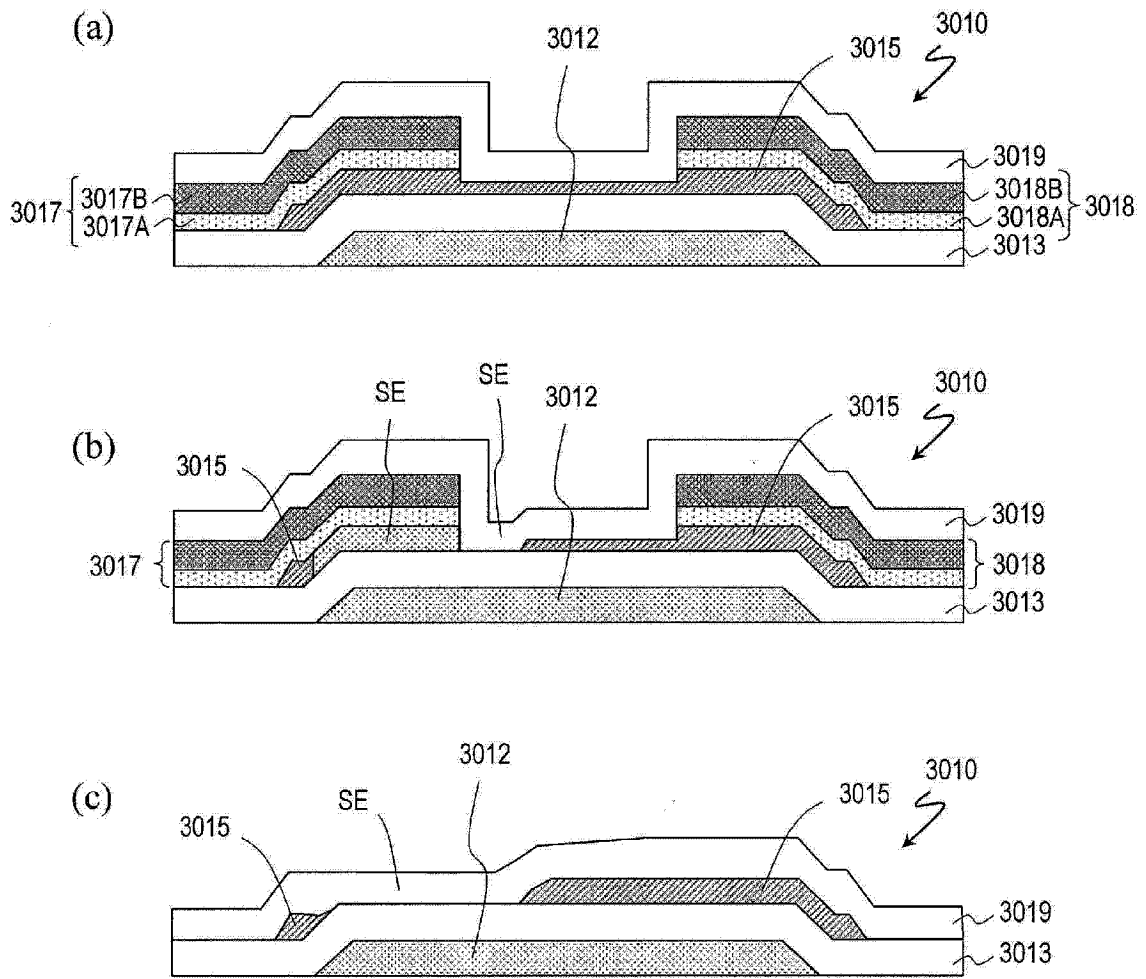


图 16



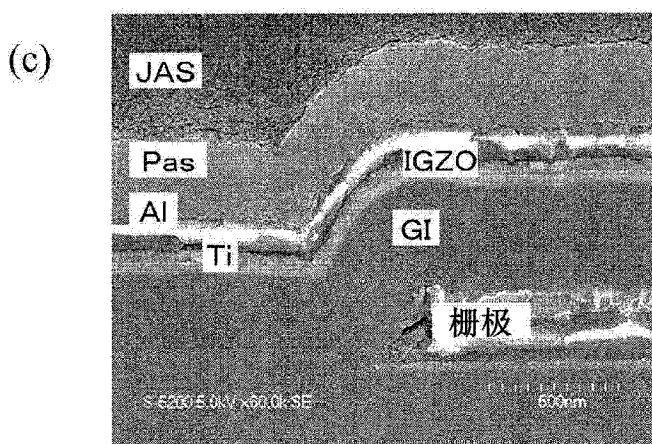
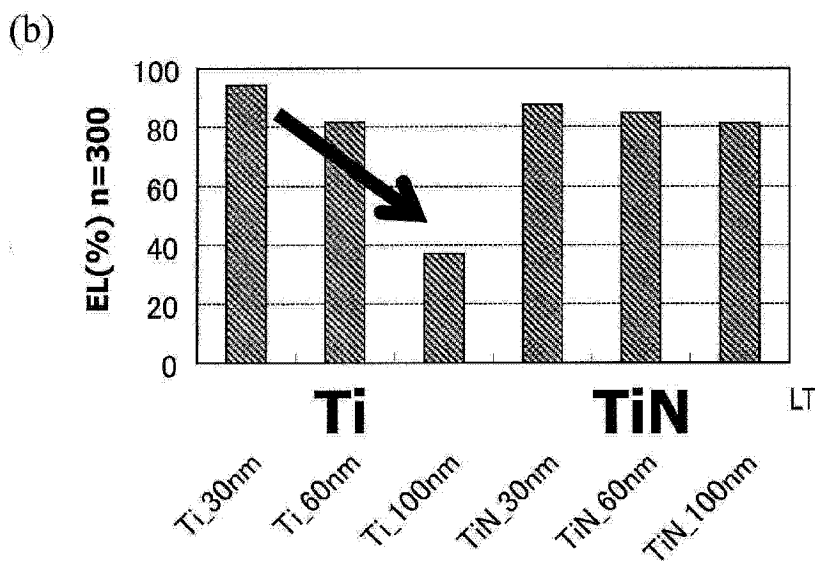
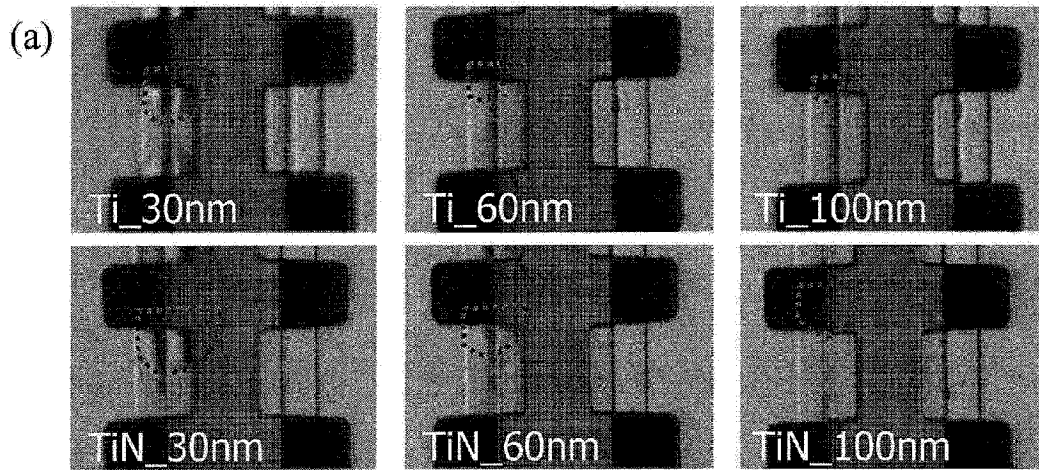


图 17