

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2022-89783

(P2022-89783A)

(43)公開日 令和4年6月16日(2022.6.16)

(51)国際特許分類	F I	テーマコード(参考)
G 0 6 F 21/60 (2013.01)	G 0 6 F 21/60	5 B 0 1 7
G 0 6 F 13/28 (2006.01)	G 0 6 F 13/28 3 1 0 A	5 B 0 6 1
G 0 6 F 12/14 (2006.01)	G 0 6 F 12/14 5 1 0 A	

審査請求 未請求 請求項の数 16 O L (全22頁)

(21)出願番号 特願2021-195188(P2021-195188)	(71)出願人 390009531
(22)出願日 令和3年12月1日(2021.12.1)	インターナショナル・ビジネス・マシー ンズ・コーポレーション
(31)優先権主張番号 17/111,570	INTERNATIONAL BUSI NESS MACHINES CORPO RATION
(32)優先日 令和2年12月4日(2020.12.4)	アメリカ合衆国10504 ニューヨー ク州 アーモンク ニュー オーチャード ロード
(33)優先権主張国・地域又は機関 米国(US)	New Orchard Road, A rmonk, New York 105 04, United States of America
(特許庁注:以下のものは登録商標) 1. SMALL TALK	(74)代理人 100112690 弁理士 太佐 種一

最終頁に続く

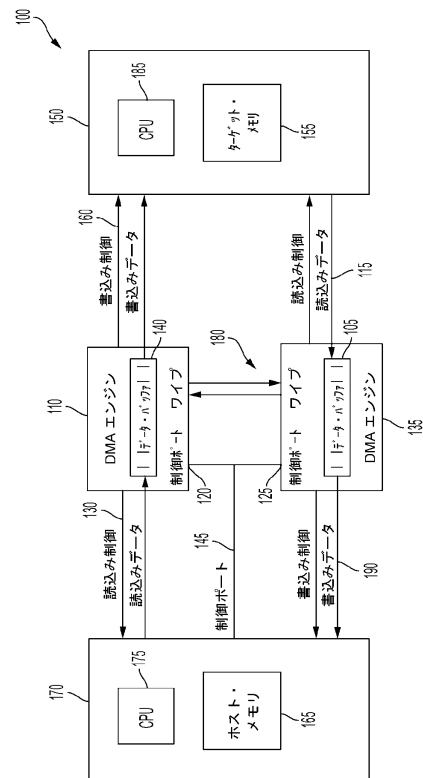
(54)【発明の名称】 セルフ・クリアリング・データ移動支援の方法、システム、およびコンピュータ・プログラム、およびコンピュータ可読な記録媒体

(57)【要約】

【課題】セルフ・クリアリング・データ移動支援(DMA)エンジンを提供する。

【解決手段】態様は、ソース・システムのソース・メモリからターゲット・システムのターゲット・メモリにデータを移動させるためのリクエストをリクエスト・システムから受け取ることを含む。受け取ることは、ソース・メモリおよびターゲット・メモリにアクセスするように構成された第1のハードウェア・エンジンにおけるものである。リクエストを受け取ることに応答して、第1のハードウェア・エンジンは、ソース・メモリからデータを読み込むこと、およびターゲット・メモリにデータを書き込むことを行う。読み込みが完了したことに応答して、第1のハードウェア・エンジンは、ソース・メモリにアクセスするように構成された第2のハードウェア・エンジンにデータ・クリア・リクエストを伝送する。データ・クリア・リクエストは、クリアするべきソース・メモリ内のデータの位置を指定する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

ソース・システムのソース・メモリからターゲット・システムのターゲット・メモリにデータを移動させるためのリクエストをリクエスト・システムから受け取ることによって、前記受け取ることが、前記ソース・メモリおよび前記ターゲット・メモリにアクセスするように構成された第 1 のハードウェア・エンジンにおけるものである、前記受け取ることと、

前記ソース・メモリから前記ターゲット・メモリに前記データを移動させるための前記リクエストを受け取ることによって、前記第 1 のハードウェア・エンジンによって、

前記ソース・メモリから前記データを読み込むこと、

前記ターゲット・メモリに前記データを書き込むこと、および

前記読み込みが完了したことに応答して、前記ソース・メモリにアクセスするように構成された第 2 のハードウェア・エンジンにデータ・クリア・リクエストを送信することによって、前記データ・クリア・リクエストが、クリアすべき前記ソース・メモリ内の前記データの位置を指定する、前記送信すること

を実施することと

を含む方法。

【請求項 2】

前記第 1 のハードウェア・エンジンにおいて、前記データ・クリア・リクエストが完了したことを指示する前記第 2 のハードウェア・エンジンからの第 1 の通知を受け取ることと

、

前記第 1 の通知を受け取ることによって、前記リクエスト・システムに第 2 の通知を送信することによって、前記第 2 の通知が、前記ソース・メモリから前記ターゲット・メモリにデータを移動させるための前記リクエストが完了したことを指示する、前記送信することと

をさらに含む、請求項 1 に記載の方法。

【請求項 3】

前記リクエストが、ホスト・システムの中央処理装置（CPU）から受け取られる、請求項 1 または 2 に記載の方法。

【請求項 4】

前記第 1 のハードウェア・エンジンが、第 1 のデータ移動支援（DMA）エンジンであり、前記第 2 のハードウェア・エンジンが、第 2 の DMA エンジン上で前記データ・クリア・リクエストを開始するために制御チャネルを介して前記第 1 の DMA エンジンに連結された前記第 2 の DMA エンジンである、請求項 1 ~ 3 のいずれか 1 項に記載の方法。

【請求項 5】

前記ソース・メモリから前記ターゲット・メモリにデータを移動させるための前記リクエストが、記述子を含み、前記記述子が、前記ソース・メモリ内の読み込みアドレス、前記ターゲット・メモリ内の書き込みアドレス、および前記データの長さを含む、請求項 4 に記載の方法。

【請求項 6】

前記第 1 の DMA エンジンによって、前記データ・クリア・リクエストを生成することをさらに含み、前記生成することが、前記ターゲット・メモリ内の前記書き込みアドレスを除去し、前記ソース・メモリ内の前記読み込みアドレスを前記ソース・メモリ内の書き込みアドレスに変更することによって前記記述子を修正することを含む、請求項 5 に記載の方法。

【請求項 7】

前記データ・クリア・リクエストが、前記第 2 のハードウェア・エンジンによって実行され、前記実行することが、スタティック・ビットおよびランダム・ビットの一方または両方で前記ソース・メモリ内の前記データを上書きすることを含む、請求項 1 に記載の方法。

【請求項 8】

。

10

20

30

40

50

コンピュータ可読命令を実行するための１つまたは複数のプロセッサを備えるシステムであって、前記コンピュータ可読命令が、
 ソース・システムのソース・メモリからターゲット・システムのターゲット・メモリにデータを移動させるためのリクエストをリクエスト・システムから受け取ることであって、前記受け取ることが、前記ソース・メモリおよび前記ターゲット・メモリにアクセスするように構成された第１のハードウェア・エンジンにおけるものである、前記受け取ることと、

前記ソース・メモリから前記ターゲット・メモリに前記データを移動させるための前記リクエストを受け取ることに対応して、前記第１のハードウェア・エンジンによって、

前記ソース・メモリから前記データを読み込むこと、

前記ターゲット・メモリに前記データを書き込むこと、および

前記読み込みが完了したことに応答して、前記ソース・メモリにアクセスするように構成された第２のハードウェア・エンジンにデータ・クリア・リクエストを伝送することであって、前記データ・クリア・リクエストが、クリアすべき前記ソース・メモリ内の前記データの位置を指定する、前記伝送すること

を実施することと

を含む動作を実施するように前記１つまたは複数のプロセッサを制御する、システム。

【請求項 9】

前記動作が、

前記第１のハードウェア・エンジンにおいて、前記データ・クリア・リクエストが完了したことを指示する前記第２のハードウェア・エンジンからの第１の通知を受け取ることと

、
 前記第１の通知を受け取ることに対応して、前記リクエスト・システムに第２の通知を伝送することであって、前記第２の通知が、前記ソース・メモリから前記ターゲット・メモリにデータを移動させるための前記リクエストが完了したことを指示する、前記伝送することと

をさらに含む、請求項 8 に記載のシステム。

【請求項 10】

前記リクエストが、ホスト・システムの中央処理装置（CPU）から受け取られる、請求項 8 または 9 に記載のシステム。

【請求項 11】

前記第１のハードウェア・エンジンが、第１のデータ移動支援（DMA）エンジンであり、前記第２のハードウェア・エンジンが、第２のDMAエンジン上で前記データ・クリア・リクエストを開始するために制御チャネルを介して前記第１のDMAエンジンに連結された前記第２のDMAエンジンである、請求項 8 ～ 10 のいずれか 1 項に記載のシステム。

【請求項 12】

前記ソース・メモリから前記ターゲット・メモリにデータを移動させるための前記リクエストが、記述子を含み、前記記述子が、前記ソース・メモリ内の読み込みアドレス、前記ターゲット・メモリ内の書き込みアドレス、および前記データの長さを含む、請求項 11 に記載のシステム。

【請求項 13】

前記動作が、前記第１のDMAエンジンによって、前記データ・クリア・リクエストを生成することをさらに含み、前記生成することが、前記ターゲット・メモリ内の前記書き込みアドレスを除去し、前記ソース・メモリ内の前記読み込みアドレスを前記ソース・メモリ内の書き込みアドレスに変更することによって前記記述子を修正することを含む、請求項 12 に記載のシステム。

【請求項 14】

前記データ・クリア・リクエストが、前記第２のハードウェア・エンジンによって実行され、前記実行することが、スタティック・ビットおよびランダム・ビットの一方または両

10

20

30

40

50

方で前記ソース・メモリ内の前記データを上書きすることを含む、請求項 8 に記載のシステム。

【請求項 15】

請求項 1 ~ 7 のいずれか 1 項に記載されたコンピュータ実装方法を、コンピュータに対して実行させるためのコンピュータ・プログラム。

【請求項 16】

請求項 15 に記載のコンピュータ・プログラムを記録した、コンピュータ可読な記録媒体。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、一般に、コンピュータ処理に関し、より詳細には、セルフ・クリアリング・データ移動支援 (DMA: self-clearing data move assist) エンジンに関する。

【背景技術】

【0002】

DMA は、「データ移動支援」または「ダイレクト・メモリ・アクセス」を短くしたものであり、中央処理装置 (CPU) から独立して、特定のハードウェア・サブシステムがメイン・システム・メモリにアクセスできるようにするコンピュータ・システムの特徴を指す。DMA がない場合、プログラムした入出力 (I/O) を CPU が使用しているとき、CPU は、典型的には、読み込みまたは書き込み動作の全期間、完全に占有されるので、他の作業を実施するために利用することができない。DMA がある場合、CPU は、データ転送を最初に開始し、次に、CPU は、移送の進行中に、他の動作を実施することができる。CPU は、I/O 動作が完了したときに、DMA コントローラまたは DMA エンジンからの割り込みを受ける。DMA の使用は、CPU がデータ転送率についていけないとき、または、CPU が、I/O データ転送が完了するのを待ちつつ、他の作業を実施する必要があるときに役に立つ。ディスク・ドライブ・コントローラ、グラフィック・カード、ネットワーク・カード、およびサウンド・カードを含む多くのハードウェア・システムが DMA を使用する。また、マルチコア・プロセッサのチップ内のデータ転送に DMA を使用する。DMA チャンネルを有するコンピュータは、DMA チャンネルのないコンピュータより、はるかに小さい CPU オーバヘッドで、デバイスとの間でデータを移送することができる。同様に、マルチコア・プロセッサ内部の処理要素は、マルチコア・プロセッサのプロセッサ時間を占有することなく、マルチコア・プロセッサのローカル・メモリとの間でデータを移送することができ、計算およびデータ転送を同時に進めることができる。

20

30

【発明の概要】

【発明が解決しようとする課題】

【0003】

DMA エンジンなどのコンピュータ・ハードウェアのセキュリティは、クラウド・システムのような仮想化環境の多数の個別ユーザがハードウェアを頻繁に使用しているので、ますます重要になりつつある。悪意がなくても、I/O アダプタにおいて仮想化の使用を拡大すると、1 つの処理の作業負荷を別の処理の残りのワーク・スペースにオーバーレイできるようになり、後者の処理が、残されたデータを参照できるようになる。ソフトウェアがこのメモリを自発的にクリアしない限り、極秘データが露出されたままになり、無関係の、そしておそらくは安全対策のない処理に対し可視となる恐れがある。本開示の実施形態は、セルフ・クリアリング・データ移動支援 (DMA) エンジンを提供することを目的とする。

40

【課題を解決するための手段】

【0004】

本発明の実施形態は、セルフ・クリアリング・データ移動支援 (DMA) エンジンを対象とする。コンピュータ実行方法の非限定的な例は、ソース・システムのソース・メモリからターゲット・システムのターゲット・メモリにデータを移動させるためのリクエストを

50

リクエスト・システムから受け取ることを含む。この受け取るとは、ソース・メモリおよびターゲット・メモリにアクセスするように構成された第1のハードウェア・エンジンにおけるものである。リクエストを受け取ることに対応して、第1のハードウェア・エンジンは、ソース・メモリからデータを読み込むこと、およびターゲット・メモリにデータを書き込むことを行う。読み込みが完了したことに応答して、第1のハードウェア・エンジンは、ソース・メモリにアクセスするように構成された第2のハードウェア・エンジンにデータ・クリア・リクエストを伝送する。データ・クリア・リクエストは、クリアすべきソース・メモリ内のデータの位置を指定する。

【0005】

本発明の他の実施形態は、コンピュータ・システムおよびコンピュータ・プログラム製品における上述の方法の特徴を実行する。

10

【0006】

さらなる技術的特徴および利益は、本発明の技術を通じて実現される。本発明の実施形態および態様は、本明細書で詳細に説明し、特許請求する主題の一部と考えられる。さらなる理解のために、詳細な説明および図面を参照する。

【0007】

本明細書で説明する排他的な権利の細目は、本明細書の結びにおける特許請求の範囲において具体的に指摘し、明確に請求する。本発明の実施形態の前述のおよび他の特徴および長所は、添付の図面を併用して行われる以下の詳細な説明から明らかである。

【図面の簡単な説明】

20

【0008】

【図1】本発明の1つまたは複数の実施形態による、セルフ・クリアリング・データ移動支援(DMA)エンジンを提供するためのシステムのブロック図である。

【図2】本発明の1つまたは複数の実施形態による、セルフ・クリアリングDMAエンジンによって実施される方法の流れ図である。

【図3】本発明の1つまたは複数の実施形態によるクラウド・コンピューティング環境の図である。

【図4】本発明の1つまたは複数の実施形態による抽象化モデル層の図である。

【図5】本発明の1つまたは複数の実施形態によるセルフ・クリアリングDMAエンジンを提供するためのシステムの図である。

30

【発明を実施するための形態】

【0009】

本明細書で描写する図は例示である。本発明の思想から逸脱することなく、図または図に描写した動作に対する多くの変形形態があり得る。例えば、アクションは、異なる順序で実施することができるか、またはアクションは、追加、削除、もしくは修正することができる。また、用語「連結される」およびその変形は、2つの要素間に通信経路があることを表し、必ずしも要素間に介在する要素/接続がない要素間の直接接続を示唆しない。これらの変形形態の全てを本明細書の一部であるものとする。

【0010】

本発明の1つまたは複数の実施形態は、データ移動支援エンジン(DMA)エンジンを提供し、DMAエンジンは、データをターゲット記憶位置に移動させた後、ソース記憶位置から読み込んだデータを自動的にクリアする。したがって、本発明の1つまたは複数の実施形態は、データの新しい所有者または位置にデータを移動させた後、その後の何らかの処理が、ソース位置のデータを見るのを防ぐ。

40

【0011】

ソース位置を移動させた後に、ソース位置をクリアすることに対する現在のアプローチは、データ移動が完了したときに、リクエストしたホスト・プロセッサへの割込みをDMAエンジンが発行することを含む。次に、ホスト・プロセッサは、DMAエンジンに新しいコマンドを発行して、例えば、オール・ゼロまたはランダム・データをソース位置に書き込むことによって、ソース位置のデータをクリアする。ソース位置をクリアすること対

50

する現代のアプローチは、ソフトウェア駆動型であり、ホスト・プロセッサの中央処理装置（CPU）への２つの割込みを必要とし、一方は、データ移動が完了したとき、および他方は、クリア動作が完了したときである。CPUがクリア・コマンドを発行するのにどれだけかかるかに応じて、別の処理が、ソース位置を既に使用しており、したがって場合によっては、読み込むべきでないデータを読み込んでいる可能性がある。

【0012】

本発明の１つまたは複数の実施形態は、クリア機能をハードウェアに組み込むことによって、現代のシステムの上記に記した１つまたは複数の欠陥に対処する。これは、クリア処理がソフトウェア処理によって覆われるのを防ぐ。さらに、データをターゲット位置に移動させた後にメモリをクリアするよう呼び出される別の動作を持たないことによって、性能が改善されている。さらに、ダイナミック・ランダム・アクセス・メモリ（DRAM）にインターフェースするとき、DRAMバンクがまだ開いている可能性があり、より低いレイテンシ状態にあることにより、移送または移動に近い時間で、ワイプまたはクリアを実行することによって、性能が改善されている。

10

【0013】

ここで図１に移り、本発明の１つまたは複数の実施形態による、セルフ・クリアリングDMAエンジンを提供するためのシステムのブロック図１００を全体的に示す。図１に示す構成要素のそれぞれの全てまたは一部は、図５のコンピュータ５０１によって、または図３のクラウド・コンピューティング・ノード１０によって、あるいはその両方によって実行することができる。図１の実施形態に示す構成要素は、ホスト・システム１７０、DMAエンジン１１０、DMAエンジン１３５、およびターゲット・システム１５０を含む。

20

【0014】

図１に示すホスト・システム１７０は、数ある要素の中でも、中央処理装置（CPU）１７５およびホスト・メモリ１６５を含む。図１に示すターゲット・システム１５０は、数ある要素の中でも、CPU１８５およびターゲット・メモリ１５５を含む。ラベル「ホスト・システム」および「ターゲット・システム」は、本明細書で説明するデータ移動処理においてプロセッサのそれぞれによって実施される処理を指し、ホスト・システム１７０は、DMAエンジン１１０、１３５を制御して、データ移動を実施する。本発明の１つまたは複数の実施形態によれば、ターゲット・システム１５０は、ラップトップまたは他のモバイル・デバイスなどの、ローカル・システムとすることができる。。

30

【0015】

図１に示すDMAエンジン１１０は、読み込みチャンネル１３０に接続された読み込みポート（図示せず）を含み、読み込みチャンネル１３０は、ホスト・メモリ１６５に連結される。読み込みチャンネル１３０は、ホスト・メモリ１６５上の（例えば、アドレスおよび長さで）特定の位置を指定するための読み込み制御バス、ならびに、DMAエンジン１１０上のデータ・バッファ１４０に、読み込んだデータを返すための読み込みデータ・バスを含む。また、DMAエンジン１１０は、書き込みチャンネル１６０に接続された書き込みポート（図示せず）を含み、書き込みチャンネル１６０は、ターゲット・メモリ１５５に連結される。書き込みチャンネル１６０は、ターゲット・メモリ１５５内の位置を指定するための書き込み制御バス、および、データ・バッファ１４０からターゲット・メモリ１５５内の位置にデータを移送するための書き込みデータ・バスを含む。図１のDMAエンジン１１０は、読み込みポートおよび書き込みポートがデータ・バッファ１４０を通じて連結されるように構成された、バスに取り付けた読み込みポートおよび書き込みポートを含む全二重モードの、ステート・マシンまたはプロセッサである。

40

【0016】

図１に示すDMAエンジン１３５は、ターゲット・メモリ１５５に接続された読み込みチャンネル１１５に接続された読み込みポート（図示せず）を含む。読み込みチャンネル１１５は、ターゲット・メモリ１５５上の（例えば、アドレスおよび長さで）特定の位置を指定するための読み込み制御バス、ならびに、ホスト・メモリ１６５からDMAエンジン１３５上のデータ・バッファ１０５に、読み込んだデータを返すための読み込みデータ・バスを含む。ま

50

た、DMAエンジン135は、ホスト・メモリ165に接続された書込みチャンネル190に接続された書込みポート（図示せず）を含む。書込みチャンネル190は、ホスト・メモリ165内の位置を指定するための書込み制御バス、および、データ・バッファ105からホスト・メモリ165内の位置にデータを移送するための書込みデータ・バスを含む。DMAエンジン135は、読み込みポートおよび書込みポートがデータ・バッファ105を通じて連結されるように接続された、バスに取り付けた読み込みポートおよび書込みポートを含む全二重モードの、ステート・マシンまたはプロセッサである。

【0017】

図1に示すように、ホスト・メモリ165への読み込み、およびターゲット・メモリ155への書込みを、DMAエンジン110が発行し、ターゲット・メモリ155への読み込み、およびホスト・メモリ165への書込みを、DMAエンジン135が独自に発行し、これによりデータ移動を両方向に制御できるように、DMAエンジン110およびDMAエンジン135を対称的にインスタンス化する。DMAエンジン110の制御は制御ポート120を介し、DMAエンジン135の制御は制御ポート125を介す。図1の実施形態に示すように、ホスト・システム170のCPU175は、DMAエンジン110の制御ポート120に、またはDMAエンジン135の制御ポート125に、あるいはその両方に、ホスト・システム170上の制御ポート（図示せず）、および制御チャンネル145を介して記述子を送る。制御ポート120、125は、データをどこに移動するべきか（アドレス）、および、どれだけ多くのデータが移動するべきか（長さ）を、DMAエンジン110、135に説明する連続命令である記述子を書き込む。DMAエンジン110、135は、受け取った記述子に基づいて、行うべきアクションを判定するための記述子パーサを含む。本発明の1つまたは複数の実施形態によれば、DMAエンジン110、135におけるDMAエンジンの記述子パーサは、多数のチャンネルをサポートすることができ、移送処理のいくつかの個別のシーケンスを同時に保つことができる。

【0018】

図1の実施形態に示すように、データ・クリア制御チャンネル180は、2つの二重化したDMAエンジン110、135の間で交差連結される。本発明の1つまたは複数の実施形態によれば、CPU175は、移動記述子または読書き（R/W）記述子をDMAエンジン110に発行する。移動記述子は、ホスト・メモリ165内の指定アドレス、および、データを書き込むべきターゲット・メモリ155内のアドレスで始まる、読み込むべきビットの数、または長さを指定する。移動記述子を受け取ることに応答して、DMAエンジン110は、ホスト・メモリ165からデータを読み込み、ターゲット・メモリ155にデータを書き込み、ホスト・メモリ165からデータを除去することになる。

【0019】

本発明の1つまたは複数の実施形態によれば、DMAエンジン110の読み込みフェーズが完了した後、DMAエンジン110の制御ポート120に送られた移動記述子の読み込み部分（読み込みアドレスおよび長さ）は、元の読み込みアドレスおよび長さに戻す書込みリクエストを発行して、読み込みアドレスおよび長さで指定した記憶位置のホスト・メモリ165からのデータを除去またはワイプするために、データ・クリア制御チャンネル180を介してDMAエンジン135の待ち行列に入る。本発明の1つまたは複数の実施形態によれば、指定の長さの読み込みアドレス位置にオール・ゼロまたはオール1を書き込む。本発明の1つまたは複数の実施形態によれば、一連のランダム・ビットまたは任意の意味のないデータ・パターンを、読み込みアドレスおよび長さで指定した記憶位置に書き込む。このように、ホスト・メモリ内の元のデータは、データの残りのコピーだけが、ターゲット・メモリ155内のターゲット・アドレスにあるようにクリアされる。

【0020】

データがターゲット・メモリ155から読み込まれ、ホスト・メモリ165に書き込まれるときに、同様の処理を実施することができる。このシナリオでは、DMAエンジン135の読み込みフェーズが完了した後、DMAエンジン135の制御ポート125に送られた移動記述子の読み込み部分（読み込みアドレスおよび長さ）は、元の読み込みアドレスおよび長

10

20

30

40

50

さに戻す書込みリクエストを発行して、読み込みアドレスおよび長さで指定した記憶位置のターゲット・メモリ 155 からのデータを除去またはワイプするために、データ・クリア制御チャネル 180 を介して DMA エンジン 110 の待ち行列に入る。本発明の 1 つまたは複数の実施形態によれば、指定の長さの読み込みアドレス位置にオール・ゼロまたはオール 1 を書き込む。本発明の 1 つまたは複数の実施形態によれば、一連のランダム・ビットまたは任意の意味のないデータ・パターンを、読み込みアドレスおよび長さで指定した記憶位置に書き込む。このように、ターゲット・メモリ 155 内の元のデータは、データの残りのコピーだけが、ホスト・メモリ 165 内のターゲット・アドレスにあるようにクリアされる

【0021】

図 1 のブロック図 100 について本明細書で説明する実施形態は、任意の適切なロジックで実行することができ、ロジックは、本明細書で言及するように、様々な実施形態では、任意の適切なハードウェア（例えば、数ある中でも、プロセッサ、組込型コントローラ、もしくは特定用途向け集積回路）、ソフトウェア（例えば、数ある中でも、アプリケーション）、ファームウェア、または、ハードウェア、ソフトウェア、およびファームウェアの任意の適切な組合せを含むことができる。

【0022】

ここで図 2 に移り、本発明の 1 つまたは複数の実施形態による、セルフ・クリアリング DMA エンジンによって実施される方法 200 の流れ図を全体的に示す。図 2 に示す処理の全てまたは一部は、例えば、図 1 の DMA エンジン 110 または DMA エンジン 135 に

【0023】

図 2 のブロック 202 において、ソース位置からターゲット位置にデータを移動させるためのリクエストを受け取る。リクエストは、ソース位置から読み込むこと、およびターゲット位置に書き込むことを行うように構成された第 1 のハードウェア・エンジンで受け取る。本発明の 1 つまたは複数の実施形態によれば、第 1 のハードウェア・エンジンが、別の DMA エンジンに連結された DMA エンジンである場合、連結された 2 つの DMA エンジンのうちの 1 つのインスタンスは、記述子の形でデータ移動リクエストを受け取り、このリクエストは、DMA エンジンの制御ポートを介して受け取られる。本発明の 1 つまたは複数の実施形態によれば、記述子は、（読み込みポートのメモリのアドレス空間に対応する）読み込みアドレス、（書き込みポートのメモリのアドレス空間に対応する）書き込みアドレス、および、どれだけ多くのデータを読み込み空間から書き込み空間に移動させるべきかを指示するデータ・カウントまたは長さを含む命令のリストを含む。本発明の 1 つまたは複数の実施形態によれば、記述子は、その後の記述子につなげることができ、また、様々なアドレス空間識別子（処理識別子等）を収めることができる。

【0024】

例えば、図 1 に示す構成要素を参照すると、第 1 のハードウェア・エンジンは、データ・クリア制御チャネル 180 を介して DMA エンジン 135 に連結された DMA エンジン 110 によって実行することができる。この例では、図 2 のブロック 202 において実施される処理は、ホスト・システム 170 の CPU 175 によって、制御チャネル 145 を介して DMA エンジン 110 に記述子を送ることを含む。記述子は、ホスト・メモリ 165 内の読み込みアドレス、ターゲット・メモリ 155 内の書き込みアドレス、および、（読み込みアドレスで始まる）移動するべきビットまたはバイトの数のデータ・カウントを指定することができる。

【0025】

ブロック 204 において、第 1 のハードウェア・エンジンによってデータ移動リクエストを処理する。本発明の 1 つまたは複数の実施形態によれば、処理は、ソース・メモリからデータを読み込むこと、およびターゲット・メモリにデータを書き込むことを含む。ブロック 204 における処理の読み込み部分が完了したとき、ブロック 206 における処理は、ソース・メモリからデータを除去することを実施することができる。ブロック 206 に

10

20

30

40

50

ける処理は、ソース・メモリからデータを除去またはクリアするために、第1のハードウェア・エンジンが、第2のハードウェア・エンジンにリクエストを伝送することによって開始される。リクエストを受け取ることに応答して、第2のハードウェア・エンジンは、例えば、ソース・メモリ内の位置にオール・ゼロまたはランダム値を書き込むことによって、ソース・メモリ内の位置をクリアする。本発明の1つまたは複数の実施形態によれば、ブロック206における処理は、ブロック204における処理と、特にターゲット・メモリへのデータの書込みと、時間が重複する。

【0026】

上記の例を参照すると、ブロック204において、読み込みチャンネル130を使用して記述子の読み込み部分を実行し、これにより、DMAエンジン110のデータ・バッファ140にデータを移動させる。次に、書込みチャンネル160を使用して記述子の書込み部分を実行し、DMAエンジン110のバッファ140からターゲット・システム150のターゲット・メモリ155にデータを移動させる。本発明の1つまたは複数の実施形態によれば、DMAエンジン110のデータ・バッファ140にデータを移動させると、ブロック206における処理を実施することができる。ブロック206において、ブロック202において受け取った記述子は、DMAエンジン135への書込みリクエストとして、データ・クリア制御チャンネル180の待ち行列に入る。本発明の1つまたは複数の実施形態によれば、待ち行列に入る記述子は、ブロック202において受け取った記述子を利用し、記述子を修正して、ソース記憶位置への書込みリクエストを生成することによって、DMAエンジン110によって生成される。書込みリクエストは、ソース記憶位置をクリアするために書き込むべき値を指定することができる。書込みは、DMAエンジン135によって、書込みチャンネル190を介して実施される。読み込みチャンネル115は、このモードで使用しないことに留意されたい。

【0027】

ブロック208において、第1のハードウェア・エンジンは、ソース記憶位置のクリアが完了したという通知を第2のハードウェア・エンジンから受け取る。通知を受け取ることによって、第1のハードウェア・エンジンは、データを移動させるためのリクエストが完了したことをリクエスト・システムに通知することができる。本発明の1つまたは複数の実施形態によれば、リクエスト・システムへの通知は、(データ移動およびクリアを含む)記述子の全ての部分を実行するまで、延期することができる。

【0028】

上記の例を再び参照すると、DMAエンジン135によってワイプ書込みが完了すると、2次またはデータ・クリア制御チャンネル180を通じて、このクリアの完了が成功したことをDMAエンジン110に通知し、DMAエンジン110は、記述子リストのこの部分を完了と決定する。

【0029】

本発明の1つまたは複数の実施形態によれば、図2に示す処理は、DMAエンジン135によって実施されるワイプより先に、DMAエンジン110の読み込みを進めることができるように、パイプライン化される。このモードでは、DMAエンジン110は、未決定の完了全てを「スコアボード化する(scoreboard)」。全てのデータ移動、および従属したワイプが完了すると、DMAエンジン110は、競合する記述子チェーンの全般的な完了ステータスを、ホスト・システム170のCPU175に制御ポート120を介して通知する。この全体処理は、制御ポート120または125上で記述子を開始することによって、同時にまたは連続して行うことができる。(DMAエンジン自体の中で、または連結したバス上のエラー指示を介して)例外が発生した場合、検出エンジンは、アクションまたは連結したワイプあるいはその両方が正しく終了しなかったこと、および、このメモリを再使用できる前にホスト対話が必要であることを、ホスト・システム170のCPU175に制御ポート120を介して通知することができる。

【0030】

実例の記述子のリストは以下の通りである。

【0031】

sourceAddr = 16、destinationAddr = 256 len = 16
(16 ~ 31のワープを意味する)

【0032】

sourceAddr = 32、destinationAddr = 272 len = 16
(32 ~ 47のワープを意味する)

【0033】

sourceAddr = 128、destinationAddr = 288 len = 16
(128 ~ 143のワープを意味する)

【0034】

この例では、本発明の1つまたは複数の実施形態によれば、記述子リストの3つ全ての部分を実行した後、すなわち、ソース記憶位置から宛先（またはターゲット）記憶位置にデータを移動させ、ソース記憶位置からデータがクリアされたとき、リクエストするCPUに一度通知することができる。1つまたは複数の本発明の他の実施形態によれば、記述子リストの各部分を実行した後に、リクエストするCPUに通知することができる。

【0035】

図2の処理の流れ図は、任意の特定の順序で動作を実行すべきであること、または、図2に示す動作の全てをあらゆるケースに含めるべきであることを示すことを意図しない。さらに、図2に示す処理は、任意の適切な数の追加の動作を含めることができる。

【0036】

本開示はクラウド・コンピューティングについての詳細な説明を含むが、本明細書で列挙する教示の実装形態は、クラウド・コンピューティング環境に限定されないことを理解されたい。むしろ、本発明の実施形態は、今知られているか、後で開発されるコンピューティング環境の他の任意のタイプと共に実行することができる。

【0037】

クラウド・コンピューティングは、最低限の管理努力、またはサービスのプロバイダとの対話で迅速に提供し、公開できる、構成可能なコンピューティング・リソース（例えば、ネットワーク、ネットワーク帯域幅、サーバ、処理、メモリ、ストレージ、アプリケーション、仮想マシン、およびサービス）の共用プールへの、便利なオンデマンド・ネットワーク・アクセスを可能にするためのサービス配信のモデルである。このクラウド・モデルは、少なくとも5つの特性、少なくとも3つのサービス・モデル、および少なくとも4つの導入モデルを含むことができる。

【0038】

特性は以下の通りである。

【0039】

オンデマンド・セルフ・サービス：クラウド利用者は、サービスの提供者との人的対話を必要とすることなく、必要に応じて自動的に、サーバ時間およびネットワーク・ストレージなどのコンピュータ処理能力を一方的に提供することができる。

【0040】

ブロード・ネットワーク・アクセス：能力はネットワーク上で利用可能であり、ヘテロジニアスなシンまたはシック・クライアント・プラットフォーム（例えば、携帯電話、ラップトップ、およびPDA）による使用を推進する標準メカニズムを通じてアクセスされる。

【0041】

リソース・プーリング：提供者のコンピュータ処理リソースは、マルチ・テナント・モデルを使用して多数の利用者をサブするためにプールされ、要求に従って、種々の物理的リソースおよび仮想リソースの動的な割当ておよび再割当てを行う。利用者は、一般に、提供されるリソースの正確な位置についての制御権または知識を有しておらず、抽象化のより高いレベル（例えば、国、州、またはデータセンタ）で位置を指定でき得るという点で位置独立の意味がある。

10

20

30

40

50

【 0 0 4 2 】

迅速な伸縮性：能力は、素早くスケール・アウトするために、迅速かつ伸縮自在に、場合によっては自動的に提供され、素早くスケール・インするために、迅速に解放することができる。利用者にとって、提供するために利用可能な能力は、しばしば、無制限のように見え、任意の量でいつでも購入することができる。

【 0 0 4 3 】

測定されるサービス：クラウド・システムは、サービスのタイプ（例えば、ストレージ、処理、帯域幅、およびアクティブ・ユーザ・アカウント）に適した抽象化のいくつかのレベルで計量能力を活用することによって、リソース利用を自動的に制御し、最適化する。リソース利用率の監視、制御、レポートを行うことができ、利用されるサービスの提供者と利用者の双方に透明性をもたらす。

10

【 0 0 4 4 】

サービス・モデルは以下の通りである。

【 0 0 4 5 】

サービスとしてのソフトウェア（SaaS）：利用者に提供される能力は、クラウド・インフラストラクチャ上で動く提供者のアプリケーションを使用することである。アプリケーションは、ウェブ・ブラウザ（例えば、ウェブベースの電子メール）などの、シンクライアント・インターフェースを通じて様々なクライアント・デバイスからアクセス可能である。利用者は、ネットワーク、サーバ、オペレーティング・システム、ストレージ、さらには個々のアプリケーション能力を含む、基礎をなすクラウド・インフラストラクチャを管理または制御せず、可能性のある例外は、限定的なユーザ固有のアプリケーション構成設定である。

20

【 0 0 4 6 】

サービスとしてのプラットフォーム（PaaS）：利用者に提供される能力は、提供者によりサポートされるプログラミング言語およびツールを使用して制作された、利用者が制作または取得したアプリケーションを、クラウド・インフラストラクチャ上に配置することである。利用者は、ネットワーク、サーバ、オペレーティング・システム、またはストレージを含む、基礎をなすクラウド・インフラストラクチャを管理または制御しないが、配置されたアプリケーション、および場合によっては、アプリケーションをホストする環境構成に対する制御権を有している。

30

【 0 0 4 7 】

サービスとしてのインフラストラクチャ（IaaS）：利用者に提供される能力は、処理、ストレージ、ネットワーク、ならびに、オペレーティング・システムおよびアプリケーションを含み得る任意のソフトウェアを利用者が配置し動かすことができる他の基本的なコンピューティング・リソースを提供することである。利用者は、基礎をなすクラウド・インフラストラクチャを管理または制御しないが、オペレーティング・システム、ストレージ、配置されたアプリケーション、および場合によっては、ネットワーキング構成要素（例えば、ホスト・ファイアウォール）の選択についての限定的な制御権を有している。

【 0 0 4 8 】

導入モデルは以下の通りである。

40

【 0 0 4 9 】

プライベート・クラウド：クラウド・インフラストラクチャは、組織のためにだけ運用される。クラウド・インフラストラクチャは、組織または第三者によって管理することができる。敷地内または敷地外に存在することがある。

【 0 0 5 0 】

コミュニティ・クラウド：クラウド・インフラストラクチャは、いくつかの組織によって共有され、懸念（例えば、ミッション、セキュリティ要件、ポリシー、およびコンプライアンス考慮）を共有してきた固有のコミュニティをサポートする。クラウド・インフラストラクチャは、組織または第三者によって管理することができ、敷地内または敷地外に存在することがある。

50

【 0 0 5 1 】

パブリック・クラウド：インフラストラクチャは、一般大衆または大規模な業界団体が利用でき、クラウド・サービスを売る組織が所有する。

【 0 0 5 2 】

ハイブリッド・クラウド：クラウド・インフラストラクチャは、一意のエンティティのままであるが、データおよびアプリケーションの移植を可能にする標準または独自の技術（例えば、クラウド間の負荷分散のためのクラウド・パースティング）と共に結びつけられた、2つ以上のクラウド（プライベート、コミュニティ、またはパブリック）の構成である。

【 0 0 5 3 】

クラウド・コンピューティング環境は、無国籍、疎結合、モジュラリティ、および意味論的相互運用性に焦点を合わせたサービス指向のものである。クラウド・コンピューティングの中心には、相互接続ノードのネットワークを含むインフラストラクチャがある。

【 0 0 5 4 】

ここで図3を参照し、例示的なクラウド・コンピューティング環境50を描写する。図示のように、クラウド・コンピューティング環境50は、1つまたは複数のクラウド・コンピューティング・ノード10を含み、例えば、パーソナル・デジタル・アシスタント（PDA）もしくはセルラー電話54A、デスクトップ・コンピュータ54B、ラップトップ・コンピュータ54C、または自動車コンピュータ・システム54N、あるいはその組合せなどの、クラウド利用者によって使用されるローカル・コンピューティング・デバイスは、クラウド・コンピューティング・ノード10と通信することができる。ノード10は、互いに通信することができる。ノード10は、上述のようなプライベート、コミュニティ、パブリック、もしくはハイブリッド・クラウド、またはその組合せなど、1つまたは複数のネットワーク内で、物理的または仮想的にグループ化することができる（図示せず）。これにより、クラウド・コンピューティング環境50は、クラウド利用者がローカル・コンピューティング・デバイス上でリソースを維持する必要のない、サービスとしてのインフラストラクチャ、プラットフォーム、またはソフトウェア、あるいはその組合せを提供することができる。図3に示すコンピューティング・デバイス54A～54Nのタイプは単なる例示のためのものであり、コンピューティング・ノード10およびクラウド・コンピューティング環境50は、任意のタイプのネットワーク、または（例えば、ウェブ・ブラウザを使用した）ネットワーク・アドレス指定可能接続、あるいはその両方で、任意のタイプのコンピュータ化デバイスと通信できると理解されている。

【 0 0 5 5 】

ここで図4を参照し、クラウド・コンピューティング環境50（図3）によって提供される機能抽象化層のセットを示す。図4に示す構成要素、層、および機能は単なる例示のためのものであり、本発明の実施形態はこれらに限定されないことを予め理解されたい。図示のように、以下の層および対応機能を提供する。

【 0 0 5 6 】

ハードウェアおよびソフトウェア層60は、ハードウェアおよびソフトウェア構成要素を含む。ハードウェア構成要素の例は、メインフレーム61、RISC（縮小命令セット・コンピュータ）アーキテクチャ・ベースのサーバ62、サーバ63、ブレード・サーバ64、ストレージ・デバイス65、ならびにネットワークおよびネットワークング構成要素66を含む。いくつかの実施形態では、ソフトウェア構成要素は、ネットワーク・アプリケーション・サーバ・ソフトウェア67およびデータベース・ソフトウェア68を含む。

【 0 0 5 7 】

仮想化層70は、仮想サーバ71、仮想ストレージ72、仮想プライベート・ネットワークを含む仮想ネットワーク73、仮想アプリケーションおよびオペレーティング・システム74、ならびに仮想クライアント75といった、仮想エンティティの例を提供できる抽象化層を提供する。

【 0 0 5 8 】

10

20

30

40

50

一例では、管理層 80 は、下記に記述する機能を提供することができる。リソース提供 81 は、クラウド・コンピューティング環境内のタスクを実施するために利用されるコンピューティング・リソースおよび他のリソースの動的な調達を行う。計量および価格設定 82 は、クラウド・コンピューティング環境内でリソースが利用されるときのコスト追跡、および、これらのリソースの利用量に対する請求書作成またはインボイス作成を行う。一例では、これらのリソースは、アプリケーション・ソフトウェア・ライセンスを含むことができる。セキュリティは、クラウド利用者およびタスクの検証、ならびに、データおよび他のリソースの保護を行う。ユーザ・ポータル 83 は、利用者およびシステム・アドミニストレータに、クラウド・コンピューティング環境へのアクセスを提供する。サービス・レベル管理 84 は、要求されるサービス・レベルを満たすように、クラウド・コンピューティング・リソースの配分および管理を行う。サービス・レベル合意書 (SLA: Service Level Agreement) の計画および履行 85 は、SLA に応じて、将来の要件が予想されるクラウド・コンピューティング・リソースの事前配置および調達を行う。

10

【0059】

ワークロード層 90 は、クラウド・コンピューティング環境を利用できる機能の例を提供する。この層から提供できるワークロードおよび機能の例は、マッピングおよびナビゲーション 91、ソフトウェア開発およびライフサイクル管理 92、仮想クラスルーム教育配信 93、データ分析処理 94、トランザクション処理 95、ならびにデータ暗号化/復号 96 を含む。

【0060】

本発明の 1 つまたは複数の実施形態は、今知られているか、後で開発される任意のタイプのコンピューティング環境と共に実行できると理解される。

20

【0061】

ここで図 5 に移り、本発明の 1 つまたは複数の実施形態による、クラスルーム分析に基づいてテキストブック内容再編成を実施するためのコンピュータ・システム 500 を全体的に示す。図 5 に示すコンピュータ・システム 500 の全てまたは一部は、図 3 の 1 つまたは複数のクラウド・コンピューティング・ノード 10 によって実行することができる。本明細書で説明する方法は、ハードウェア、ソフトウェア (例えば、ファームウェア)、またはその組合せで実行することができる。本発明の 1 つまたは複数の例示的な実施形態では、本明細書で説明する方法は、パーソナル・コンピュータ、ワークステーション、ミニコンピュータ、またはメインフレーム・コンピュータなどの、専用または汎用デジタル・コンピュータのマイクロプロセッサの一部としてハードウェアで実行される。したがって、システム 500 は、O/S の多数のインスタンスを同時に実行できる汎用コンピュータまたはメインフレーム 501 を含むことができる。

30

【0062】

本発明の 1 つまたは複数の例示的な実施形態では、図 5 に示すようなハードウェア・アーキテクチャに関して、コンピュータ 501 は、1 つまたは複数のプロセッサ 505、メモリ・コントローラ 515 に連結されたメモリ 510、および、ローカル入出力コントローラ 535 を介して通信連結された 1 つまたは複数の入出力 (I/O) デバイス 540、545 (または周辺機器) を含む。入出力コントローラ 535 は、例えば、当技術分野で知られているような、1 つもしくは複数のバス、または他の有線もしくはワイヤレス接続が可能であるが、これらに限定されない。入出力コントローラ 535 は、通信を可能にするために、コントローラ、バッファ (キャッシュ)、ドライバ、リピータ、およびレシーバなどの、簡略化のために省略した追加の要素を有することができる。さらに、ローカル・インターフェースは、前述の構成要素間の適切な通信を可能にする、アドレス、制御、またはデータ接続、あるいはその組合せを含むことができる。入出力コントローラ 535 は、出力デバイス 540 および 545 にアクセスするように構成された複数のサブ・チャンネルを含むことができる。サブ・チャンネルは、光ファイバ通信ポートを含むことができる。

40

【0063】

プロセッサ 505 は、特に、キャッシュ・ストレージなどのストレージ 520、またはメ

50

メモリ510に格納されたソフトウェアを実行するためのハードウェア・デバイスである。プロセッサ505は、任意のカスタム・メイドもしくは市販のプロセッサ、中央処理装置(CPU)、コンピュータ501に関連付けられたいくつかのプロセッサ間の補助プロセッサ、(マイクロチップもしくはチップ・セットの形の)半導体ベースのマイクロプロセッサ、マクロプロセッサ、または命令を実行するための一般的な任意のデバイスとすることが可能である。

【0064】

メモリ510は、揮発性メモリ素子(例えば、ランダム・アクセス・メモリ(DRAM、SRAM、SDRAM等などのRAM))、および不揮発性メモリ素子(例えば、ROM、消去可能プログラマブル・リード・オンリ・メモリ(EPROM)、電子的消去可能プログラマブル・リード・オンリ・メモリ(EEPROM)、プログラマブル・リード・オンリ・メモリ(PROM)、テープ、コンパクト・ディスク・リード・オンリ・メモリ(CD-ROM)、ディスク、ディスケット、カートリッジ、カセットまたは同様のもの等)のいずれか1つまたは組合せを含むことができる。その上、メモリ510は、電子、磁気、光、または他、あるいはその組合せのタイプのストレージ媒体を組み込むことができる。メモリ510は、様々な構成要素が互いに離れて置かれるが、プロセッサ505によってアクセスできる分散型アーキテクチャを有することができることに留意されたい。

【0065】

メモリ510内の命令は、論理機能を実行するための実行可能命令の整然としたリストをそれぞれが含んだ、1つまたは複数の別個のプログラムを含むことができる。図5の例では、メモリ510内の命令は、適切なオペレーティング・システム(OS)511である。オペレーティング・システム511は、本質的に、他のコンピュータ・プログラムの実行を制御し、スケジューリング、入出力制御、ファイルおよびデータ管理、メモリ管理、ならびに、通信制御および関連サービスを行う。

【0066】

本発明の1つまたは複数の実施形態によれば、メモリ510は、オペレーティング・システムのインスタンスをそれぞれ実行する多数の論理区画(LPAA: logical partition)を含むことができる。LPAAは、ハイパーバイザによって管理することができ、ハイパーバイザは、メモリ510に格納され、プロセッサ505によって実行されるプログラムであってもよい。

【0067】

本発明の1つまたは複数の例示的な実施形態では、従来のキーボード550およびマウス555を、入出力コントローラ535に連結することができる。I/Oデバイス540、545などの他の出力デバイスは、例えば、プリンタ、スキャナ、マイクロフォン、および同様のものであるがこれらに限定されない、入力デバイスを含むことができる。最後に、I/Oデバイス540、545は、例えば、(他のファイル、デバイス、システム、またはネットワークにアクセスするための)ネットワーク・インターフェース・カード(NIC)または変調器/復調器、無線周波数(RF)または他のトランシーバ、電話インターフェース、ブリッジ、ルータ、および同様のものであるがこれらに限定されない、入力と出力両方を通信するデバイスをさらに含むことができる。システム500は、ディスプレイ530に連結されたディスプレイ・コントローラ525をさらに含むことができる。

【0068】

本発明の1つまたは複数の例示的な実施形態では、システム500は、ネットワーク565に連結するためのネットワーク・インターフェース560をさらに含むことができる。ネットワーク565は、コンピュータ501と、任意の外部サーバ、クライアントおよび同様のものとの間の、ブロードバンド接続を介した通信のための、IPベースのネットワークとすることが可能である。ネットワーク565は、コンピュータ501と外部システムとの間でデータを伝送し、受信する。例示的な実施形態では、ネットワーク565は、サービス・プロバイダによって運営される、管理されたIPネットワークとすることが可能である。ネットワーク565は、例えば、WiFi、WiMax等などのワイヤレス・

10

20

30

40

50

プロトコルおよび技術を使用して、ワイヤレスで実行することができる。また、ネットワーク565は、ローカル・エリア・ネットワーク、ワイド・エリア・ネットワーク、メトロポリタン・エリア・ネットワーク、インターネット・ネットワーク、またはネットワーク環境の他の同様のタイプなどの、パケット交換型ネットワークとすることが可能である。ネットワーク565は、固定ワイヤレス・ネットワーク、ワイヤレス・ローカル・エリア・ネットワーク(LAN)、ワイヤレス・ワイド・エリア・ネットワーク(WAN)、パーソナル・エリア・ネットワーク(PAN)、仮想プライベート・ネットワーク(VPN)、イントラネットまたは他の適切なネットワーク・システムであってもよく、信号を受信し、伝送するための機器を含む。

【0069】

コンピュータ501がPC、ワークステーション、インテリジェント・デバイス、または同様のものの場合、メモリ510内の命令は、基本入出力システム(BIOS: basic input output system)(簡略化のために省略)をさらに含むことができる。BIOSは、始動時にハードウェアを初期化してテストし、OS511をスタートさせ、ハードウェア・デバイス間のデータ転送をサポートする重要なソフトウェア・ルーチンのセットである。BIOSは、コンピュータ501がアクティブになったときにBIOSを実行できるように、ROMに格納される。

【0070】

コンピュータ501が動作中のとき、プロセッサ505は、メモリ510に格納された命令を実行すること、メモリ510との間でデータを通信すること、および、命令に従ってコンピュータ501の動作を全体的に制御することを行うように構成される。本発明の1つまたは複数の実施形態によれば、コンピュータ501は、図3のクラウド・コンピューティング・ノード10の例である。

【0071】

関連図面を参照して本発明の様々な実施形態を本明細書で説明する。本発明の範囲から逸脱することなく、本発明の代替実施形態を考案することができる。様々な接続および位置関係(例えば、上(over)、下(below)、隣(adjacent)、等)を、以下の説明および図面における要素間に示す。これらの接続または位置関係あるいはその両方は、別途指定のない限り、直接的または間接的とすることが可能であり、本発明は、この点に限定することを意図しない。したがって、エンティティの連結は、直接的または間接的な連結を指すものとしてことができ、エンティティ間の位置関係は、直接的または間接的な位置関係とすることが可能である。さらに、本明細書で説明する様々なタスクおよび処理ステップは、本明細書で詳細に説明しない追加のステップまたは機能を有する、より包括的な手順または処理に組み込むことができる。

【0072】

本明細書で説明する1つまたは複数の方法は、データ信号に対して論理機能を実行するための論理ゲートを有する個別論理回路、適切な組合せ論理ゲートを有する特定用途向け集積回路(ASIC)、プログラマブル・ゲート・アレイ(PGA)、フィールド・プログラマブル・ゲート・アレイ(FPGA)等といった、当技術分野でそれぞれよく知られた技術のいずれかまたは組合せを用いて実行することができる。

【0073】

簡潔さのために、本発明の態様を行うことおよび使用することに関連した従来技術は、本明細書で詳細に説明することも、しないこともある。具体的には、本明細書で説明する様々な技術的特徴を実行するためのコンピューティング・システムおよび固有のコンピュータ・プログラムの様々な態様が、よく知られている。したがって、簡潔さのために、多くの従来の実装形態の詳細は、本明細書で簡単に言及するのみであるか、あるいは、よく知られたシステムもしくは処理またはその両方の詳細を示すことなく全面的に省略する。

【0074】

いくつかの実施形態では、様々な機能または行為は、所与の位置で、あるいは1つもしくは複数の装置もしくはシステムの動作と共に、またはその両方で行うことができる。いく

10

20

30

40

50

つかの実施形態では、所与の機能または行為の一部は、第1のデバイスまたは位置で実施することができ、残りの機能または行為は、1つまたは複数の追加のデバイスまたは位置で実施することができる。

【0075】

本明細書で使用する専門用語は、特定の実施形態のみを説明するためのものであり、限定することを意図するものではない。本明細書で使用するように、単数形「1つ(a)」、「1つ(an)」、および「前記(the)」は、別途文脈が明確に指示しない限り、複数形を同様に含むことを意図する。用語「備える(comprises)」または「備える(comprising)」あるいはその両方は、本明細書で使用するときに、述べた特徴、整数、ステップ、動作、要素、または構成要素、あるいはその組合せの存在を指定するが、1つまたは複数の他の特徴、整数、ステップ、動作、要素構成要素、またはそのグループ、あるいはその組合せの存在または追加を排除しないことがさらに理解されよう。

10

【0076】

下記の特許請求の範囲における機能要素に加えて、全ての手段またはステップの対応する構造、材料、行為、および同等物は、明確に請求するような他の請求要素と組み合わせて機能を実施するための任意の構造、材料、または行為を含むことが意図されている。本開示は、例示および記述のために提示されてきたが、網羅的であること、または、開示の形に限定することを意図するものではない。本開示の範囲および思想から逸脱することなく、多くの修正および変更が当業者には明らかである。実施形態は、本開示の原理、および実用的用途を最も良く説明するように、および、想定される特定の使用に適したような、様々な修正を伴う様々な実施形態についての本開示を当業者が理解できるように、選び、説明した。

20

【0077】

本明細書で描写する図は例示である。本開示の趣旨から逸脱することなく、図または図に描写したステップ(または動作)に対する多くの変形形態があり得る。例えば、行為を異なる順序で実施することができるか、または行為を追加、削除、もしくは修正することができる。また、用語「連結される」は、2つの要素間に信号経路があることを表し、要素間に介在する要素/接続がない要素間の直接的な接続を意味しない。これらの変形形態の全てを本開示の一部であるものとする。

【0078】

以下の定義および省略形は、特許請求の範囲および本明細書の解釈に使用するためのものである。本明細書で使用するように、用語「備える(comprises)」、「備える(comprising)」、「含む(includes)」、「含む(including)」、「有する(has)」、「有する(having)」、「収める(contains)」、もしくは「収める(contains)」、「またはこれらの他の任意の変形形態は、非排他的な包含を含むことを意図する。例えば、要素の列挙を含む構造、混合、処理、方法、物品、または装置は、必ずしもこれらの要素のみに限定されず、明確に挙げられていないかまたはこのような構成物、混合、処理、方法、物品、もしくは装置に固有の、他の要素を含むことができる。

30

【0079】

追加として、用語「例示的」が、「例、事例、または例証として機能すること」を意味するために本明細書で使われる。「例示的」として本明細書で説明する任意の実施形態または設計は、他の実施形態または設計に対して好ましいまたは有利であると必ずしも解釈するべきではない。用語「少なくとも1つ」および「1つまたは複数」は、1以上の任意の整数、すなわち、1、2、3、4、等を含むものとする。用語「複数」は、2以上の任意の整数、すなわち2、3、4、5、等を含むものとする。用語「接続」は、間接的な「接続」と直接的な「接続」との両方を含むことができる。

40

【0080】

用語「約(about)」、「かなり(substantially)」、「およそ(approximately)」、およびこれらの変形形態は、本出願の出願時に利用可能な機器に基づく特定の量の測定値に関連付けられた誤差の程度を含むことを意図する。例えば、「約(about)」

50

は、所与の値の $\pm 8\%$ もしくは 5% または 2% の範囲を含むことができる。

【0081】

本発明は、任意のインテグレーションの技術的詳細レベルにおけるシステム、方法、またはコンピュータ・プログラム製品、あるいはその組合せであってよい。コンピュータ・プログラム製品は、本発明の態様をプロセッサに実行させるためのコンピュータ可読プログラム命令を有するコンピュータ可読ストレージ媒体（または複数の媒体）を含むことができる。

【0082】

コンピュータ可読ストレージ媒体は、命令実行デバイスによる使用のための命令を保持し、格納することができる有形デバイスとすることが可能である。コンピュータ可読ストレージ媒体は、例えば、電子ストレージ・デバイス、磁気ストレージ・デバイス、光ストレージ・デバイス、電磁気ストレージ・デバイス、半導体ストレージ・デバイス、または前述の任意の適切な組合せであってもよいがこれらに限定されない。コンピュータ可読ストレージ媒体のより具体的な例の完全に網羅されていないリストは、ポータブル・コンピュータ・ディスク、ハードディスク、ランダム・アクセス・メモリ（RAM）、リード・オンリ・メモリ（ROM）、消去可能プログラマブル・リード・オンリ・メモリ（EPROMまたはフラッシュ・メモリ）、スタティック・ランダム・アクセス・メモリ（SRAM）、ポータブル・コンパクト・ディスク・リード・オンリ・メモリ（CD-ROM）、デジタル・バーサタイル・ディスク（DVD）、メモリ・スティック、フロッピー・ディスク、命令が記録されたパンチ・カードまたは溝内隆起構造などの機械的にエンコードされたデバイス、および前述の任意の適切な組合せを含む。コンピュータ可読ストレージ媒体は、本明細書で使用する際には、電波もしくは他の自由に伝搬する電磁波、導波路もしくは他の伝送媒体を通じて伝搬する電磁波（例えば、光ファイバ・ケーブルを通過する光パルス）、またはワイヤを通じて伝送される電気信号などの、本質的に一時的な信号であると解釈するべきではない。

【0083】

本明細書で説明するコンピュータ可読プログラム命令は、コンピュータ可読ストレージ媒体からそれぞれの計算/処理デバイスに、または、例えば、インターネット、ローカル・エリア・ネットワーク、ワイド・エリア・ネットワーク、もしくはワイヤレス・ネットワーク、あるいはその組合せなどの、ネットワークを介して外部コンピュータもしくは外部ストレージ・デバイスにダウンロードすることができる。ネットワークは、銅伝送ケーブル、光伝送ファイバ、ワイヤレス伝送、ルータ、ファイアウォール、スイッチ、ゲートウェイ・コンピュータ、またはエッジ・サーバ、あるいはその組合せを備えることができる。各計算/処理デバイス内のネットワーク・アダプタ・カードまたはネットワーク・インターフェースは、コンピュータ可読プログラム命令をネットワークから受け取り、それぞれの計算/処理デバイス内のコンピュータ可読ストレージ媒体に格納するためにコンピュータ可読プログラム命令を転送する。

【0084】

本発明の動作を実行するためのコンピュータ可読プログラム命令は、アセンブラ命令、インストラクション・セット・アーキテクチャ（ISA）命令、機械語命令、機械依存命令、マイクロコード、ファームウェア命令、状態設定データ、集積回路機器のための構成データ、または、Smalltalk、C++、もしくは同様のものなどのオブジェクト指向プログラミング言語、および「C」プログラミング言語もしくは類似のプログラミング言語などの手続き型プログラミング言語を含む1つもしくは複数のプログラミング言語の任意の組合せで書かれたソース・コードもしくはオブジェクト・コードであってもよい。コンピュータ可読プログラム命令は、スタンド・アロンのソフトウェア・パッケージとして、全面的にユーザのコンピュータ上で、または部分的にユーザのコンピュータ上で実行することができるか、部分的にユーザのコンピュータ上および部分的にリモート・コンピュータ上で、または全面的にリモート・コンピュータもしくはサーバ上で実行することができる。後者のシナリオでは、リモート・コンピュータは、ローカル・エリア・ネットワ

10

20

30

40

50

ーク（LAN）もしくはワイド・エリア・ネットワーク（WAN）を含むネットワークの任意のタイプを通じてユーザのコンピュータに接続することができるか、または、接続は、（例えば、インターネット・サービス・プロバイダを使用してインターネットを通じて）外部コンピュータに対して行うことができる。いくつかの実施形態では、例えば、プログラブル論理回路機器、フィールド・プログラブル・ゲート・アレイ（FPGA）、またはプログラブル・ロジック・アレイ（PLA）を含む電子回路機器は、本発明の態様を実施するために、コンピュータ可読プログラム命令の状態情報を利用して、電子回路機器を個別化することによって、コンピュータ可読プログラム命令を実行することができる。

【0085】

10

本発明の態様は、本発明の実施形態による方法、装置（システム）、およびコンピュータ・プログラム製品の流れ図またはブロック図あるいはその両方を参照しながら本明細書で説明する。流れ図またはブロック図あるいはその両方の各ブロック、および流れ図またはブロック図あるいはその両方におけるブロックの組合せは、コンピュータ可読プログラム命令によって実行できることが理解されよう。

【0086】

これらのコンピュータ可読プログラム命令は、コンピュータまたは他のプログラム可能データ処理装置のプロセッサによって実行する命令が、流れ図またはブロック図あるいはその両方の1つまたは複数のブロックで指定した機能／行為を実行するための手段を作り出すべく、機械を生み出すために、汎用コンピュータ、専用コンピュータ、または他のプログラム可能データ処理装置のプロセッサに提供することができる。また、これらのコンピュータ可読プログラム命令は、流れ図またはブロック図あるいはその両方の1つまたは複数のブロックで指定した機能／行為の態様を実行する命令を含む製品を、命令を格納したコンピュータ可読ストレージ媒体が備えるべく、コンピュータ可読ストレージ媒体に格納することができ、特定の手法で機能するように、コンピュータ、プログラム可能データ処理装置、または他のデバイス、あるいはその組合せに指図することができる。

20

【0087】

また、コンピュータ可読プログラム命令は、コンピュータ、他のプログラム可能装置、または他のデバイス上で実行する命令が、流れ図またはブロック図あるいはその両方の1つまたは複数のブロックで指定した機能／行為を実行するべく、コンピュータ、他のプログラム可能装置、または他のデバイス上で一連の動作ステップを実施して、コンピュータ実行処理を生み出すために、コンピュータ、他のプログラム可能データ処理装置、または他のデバイス上にロードすることができる。

30

【0088】

図中の流れ図およびブロック図は、本発明の様々な実施形態によるシステム、方法、およびコンピュータ・プログラム製品の可能な実装形態のアーキテクチャ、機能、および動作を示す。この点に関して、流れ図またはブロック図中の各ブロックは、指定の論理機能を実現するための1つまたは複数の実行可能命令を含む命令のモジュール、セグメント、または一部を表すことができる。いくつかの代替実装形態では、ブロックに記した機能は、図に記したのとは異なる順序で発生させることができる。例えば、連続して示した2つのブロックは、実際には、実質的に同時に実行することができるか、または、ブロックは、時には、含まれる機能に応じて逆の順序で実行することができる。ブロック図または流れ図あるいはその両方の各ブロック、および、ブロック図または流れ図あるいはその両方におけるブロックの組合せは、指定の機能もしくは行為を行うか、または、専用ハードウェアとコンピュータ命令の組合せを実行する専用ハードウェア・ベースのシステムによって実現できることにも留意されたい。

40

【0089】

本発明の様々な実施形態の説明は、例証のために提示してきたが、網羅的であること、または、開示の実施形態に限定することを意図するものではない。説明した実施形態の範囲および趣旨から逸脱することなく、多くの変更形態および変形形態が当業者には明らかに

50

なろう。本明細書で使用した専門用語は、実施形態の原理、実用的な用途、もしくは市場に見られる技術を超える技術的改善を最もよく説明するように、または、本明細書で説明する実施形態を当業者が理解できるように選んだ。

【符号の説明】

【0090】

10	クラウド・コンピューティング・ノード	
50	クラウド・コンピューティング環境	
54A	パーソナル・デジタル・アシスタント（PDA）、セルラー電話、コンピューティング・デバイス	
54B	デスクトップ・コンピュータ、コンピューティング・デバイス	10
54C	ラップトップ・コンピュータ、コンピューティング・デバイス	
54N	自動車コンピュータ・システム、コンピューティング・デバイス	
60	ハードウェアおよびソフトウェア、ハードウェアおよびソフトウェア層	
61	メインフレーム	
62	RISCアーキテクチャ・ベースのサーバ	
63	サーバ	
64	ブレード・サーバ	
65	ストレージ・デバイス	
66	ネットワークおよびネットワーク構成要素	
67	ネットワーク・アプリケーション・サーバ・ソフトウェア	20
68	データベース・ソフトウェア	
70	仮想化、仮想化層	
71	仮想サーバ	
72	仮想ストレージ	
73	仮想ネットワーク	
74	仮想アプリケーションおよびオペレーティング・システム	
75	仮想クライアント	
80	管理、管理層	
81	リソース提供	
82	計量および価格設定	30
83	ユーザ・ポータル	
84	サービス・レベル管理	
85	サービス・レベル契約（SLA）計画立案およびフルフィルメント	
90	ワークロード、ワークロード層	
91	マッピングおよびナビゲーション	
92	ソフトウェア開発およびライフサイクル管理	
93	仮想クラスルーム教育配信	
94	データ分析処理	
95	トランザクション処理	
96	データ暗号化/復号	40
100	ブロック図	
105	データ・バッファ	
110	DMAエンジン	
115	読み込みチャネル	
120	制御ポート	
125	制御ポート	
130	読み込みチャネル	
135	DMAエンジン	
140	データ・バッファ	
145	制御チャネル	50

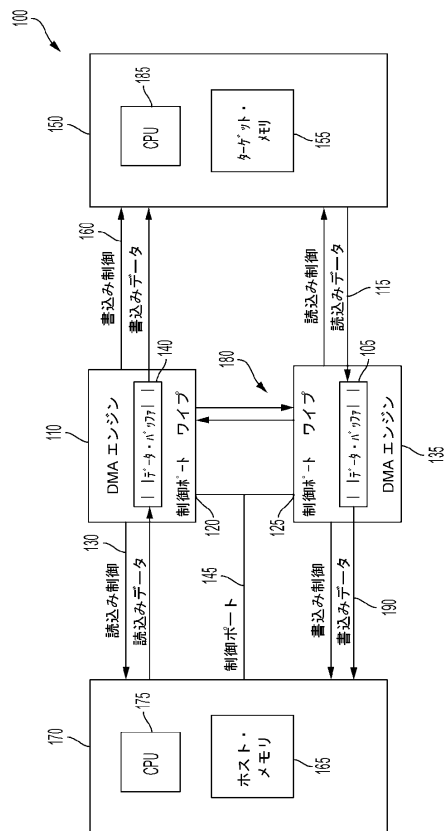
- 1 5 0 ターゲット・システム
- 1 5 5 ターゲット・メモリ
- 1 6 0 書込みチャンネル
- 1 6 5 ホスト・メモリ
- 1 7 0 ホスト・システム
- 1 7 5 中央処理装置 (C P U)
- 1 8 0 データ・クリア制御チャンネル
- 1 8 5 C P U
- 1 9 0 書込みチャンネル
- 5 0 0 コンピュータ・システム
- 5 0 1 汎用コンピュータ、メインフレーム
- 5 0 5 プロセッサ
- 5 1 0 メモリ
- 5 1 5 メモリ・コントローラ
- 5 2 0 ストレージ
- 5 2 5 ディスプレイ・コントローラ
- 5 3 0 ディスプレイ
- 5 3 5 ローカル入出力コントローラ、入出力コントローラ
- 5 4 0 入出力 (I / O) デバイス、出力デバイス
- 5 4 5 入出力 (I / O) デバイス、出力デバイス
- 5 5 0 キーボード
- 5 5 5 マウス
- 5 6 0 ネットワーク・インターフェース
- 5 6 5 ネットワーク

10

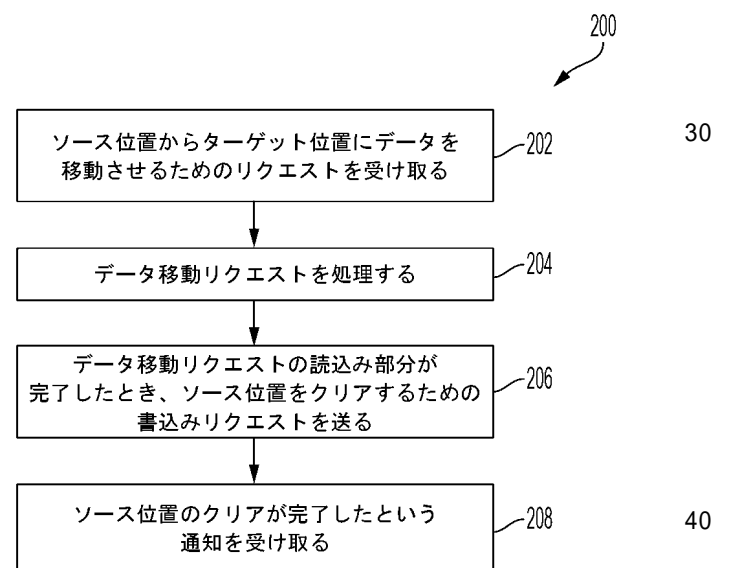
20

【 図 面 】

【 図 1 】



【 図 2 】

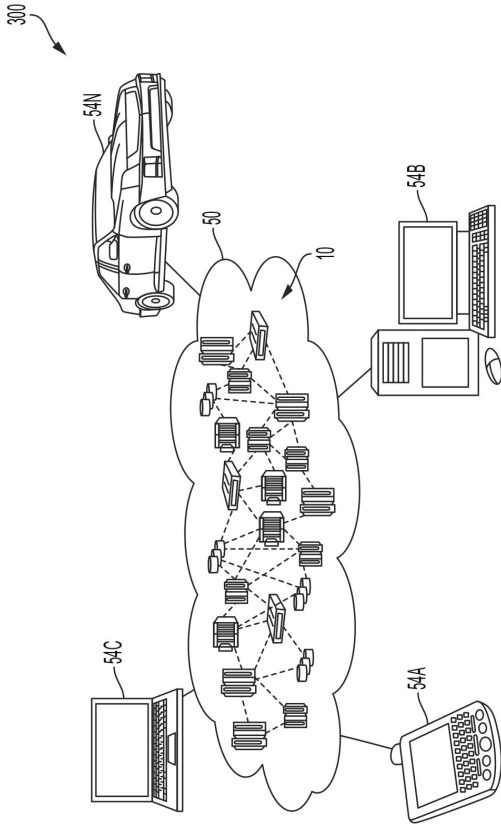


30

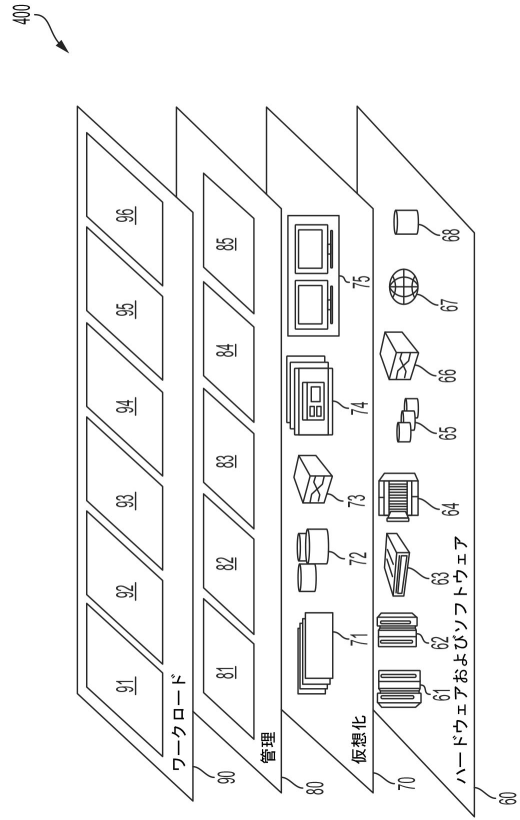
40

50

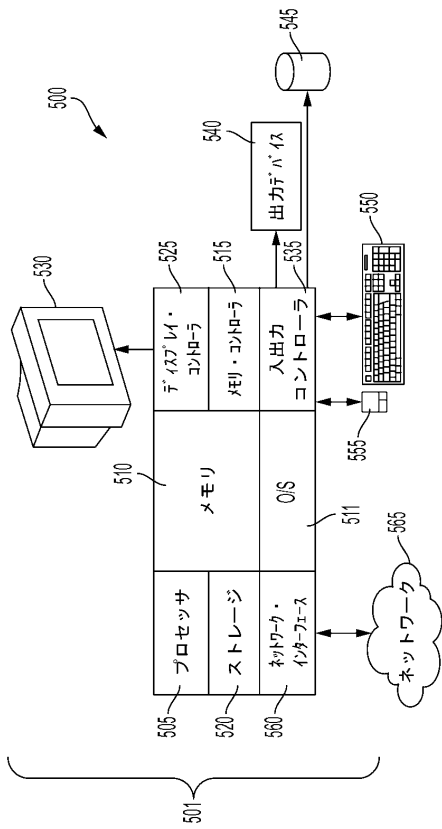
【 図 3 】



【 図 4 】



【 図 5 】



10

20

30

40

50

フロントページの続き

(74)復代理人 110000420

特許業務法人エム・アイ・ピー

(72)発明者 スコット、ライダー

アメリカ合衆国 1 2 6 0 1 - 5 4 0 0 ニューヨーク州ポキプシー サウス・ロード 2 4 5 5

(72)発明者 マーセル、シャル

アメリカ合衆国 1 0 5 9 8 ニューヨーク州ヨークタウン・ハイツ キッチャワン・ロード 1 1 0 1

Fターム(参考) 5B017 AA07 BA01 BB03 CA01

5B061 GG16