



(12) 发明专利申请

(10) 申请公布号 CN 103782201 A

(43) 申请公布日 2014. 05. 07

(21) 申请号 201180073335. 0

代理人 何焜

(22) 申请日 2011. 09. 07

(51) Int. Cl.

(85) PCT国际申请进入国家阶段日
2014. 03. 07

G02B 1/10(2006. 01)

(86) PCT国际申请的申请数据
PCT/EP2011/065478 2011. 09. 07

(87) PCT国际申请的公布数据
W02013/034181 EN 2013. 03. 14

(71) 申请人 应用材料公司
地址 美国加利福尼亚州

(72) 发明人 H-G·洛茨

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

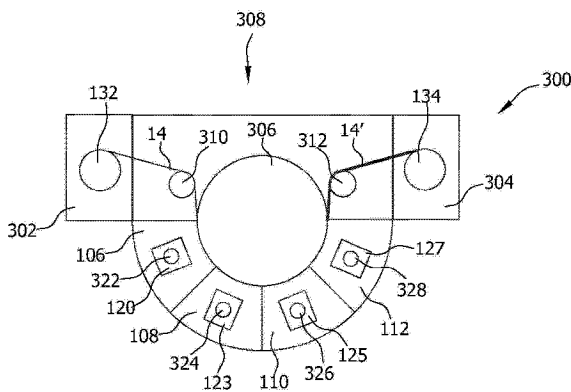
权利要求书2页 说明书15页 附图9页

(54) 发明名称

用于制造在触控面板中使用的透明主体的方法和系统

(57) 摘要

本发明提供了一种用于制造在触控面板中使用的透明主体的工艺。所述工艺包括：在基板上沉积第一透明层堆叠，所述第一透明层堆叠包括第一含硅电介质薄膜、第二含硅电介质薄膜和第三含硅电介质薄膜。所述第一和第三含硅电介质薄膜具有低折射率，而所述第二含硅电介质薄膜具有高折射率。所述工艺进一步包括：沉积透明导电薄膜，使得所述第一透明层堆叠和所述透明导电薄膜按这种次序设置在基板上。通过溅射从靶沉积所述第一含硅电介质薄膜、所述第二含硅电介质薄膜、所述第三含硅电介质薄膜或者所述透明导电薄膜中的至少一个。除此之外，还提供了一种用于制造在触控面板中使用的透明主体的沉积装置 (300) 和一种在触控面板中使用的透明主体。



1. 一种用于制造在触控面板中使用的透明主体 (10) 的工艺,所述工艺包括:

在基板 (14) 上沉积第一透明层堆叠 (12),所述第一透明层堆叠 (12) 包括第一含硅电介质薄膜 (16)、第二含硅电介质薄膜 (18) 以及第三含硅电介质薄膜 (20),所述第一和第三含硅电介质薄膜具有低折射率,而所述第二含硅电介质薄膜具有高折射率;以及

沉积透明导电薄膜 (22),使得所述第一透明层堆叠 (12) 和所述透明导电薄膜 (22) 以这种次序被设置在所述基板 (14) 上;

其中通过溅射从靶 (122、124、126、128、322、324、326、328) 沉积所述第一含硅电介质薄膜 (16)、所述第二含硅电介质薄膜 (18)、所述第三含硅电介质薄膜 (20) 或者所述透明导电薄膜 (22) 中的至少一个。

2. 如前述权利要求中的任意一项所述的工艺,进一步包括图案化所述透明导电薄膜 (22)。

3. 如前述权利要求中的任意一项所述的工艺,其中所述第一和第三含硅电介质薄膜具有低于 1.5 的折射率,而所述第二含硅电介质薄膜具有至少 1.8 的折射率。

4. 如前述权利要求中的任意一项所述的工艺,其中所述第二含硅电介质薄膜包括氮化硅。

5. 如前述权利要求中的任意一项所述的工艺,其中所述第一和第三含硅电介质薄膜包括氧化硅。

6. 如前述权利要求中的任意一项所述的工艺,其中在沉积所述第一透明层堆叠 (12) 之后以及在沉积所述透明导电薄膜 (20) 之后,保持技术上的真空状态,以及此后所述工艺进一步包括切换成制造至少一个第二透明层堆叠,所述工艺包括:

在基板 (14) 上沉积所述第二透明层堆叠,所述第二透明层堆叠包括至少一个另外的第一含硅电介质薄膜;以及

沉积第二透明导电薄膜,使得所述第一透明层堆叠和所述透明导电薄膜按这种次序设置在基板 (14) 上;

其中通过溅射从靶沉积所述另外的第一含硅电介质薄膜和所述透明导电薄膜中的至少一个。

7. 如权利要求 6 所述的工艺,其中所述第二透明层堆叠从由以下物质组成的群组中选择:由含 SiO₂ 层组成的堆叠;由含 SiO₂ 层、含 Si₃N₄ 层和含 SiO₂ 层组成的堆叠;以及由含 Si₃N₄ 层和含 SiO₂ 层组成的堆叠。

8. 如前述权利要求中的任意一项所述的工艺,其中所述含硅电介质薄膜是经由 MF 溅射、典型地从可旋转的靶被溅射的,以及所述透明导电薄膜是经由 DC 溅射、典型地从可旋转的靶被溅射的。

9. 一种用于制造在触控面板中使用的透明主体 (10) 的沉积装置 (100),所述装置包括:

第一沉积组件 (102),所述第一沉积组件配置用于在基板 (14) 上沉积第一透明层堆叠 (12),所述第一透明层堆叠 (12) 包括第一含硅电介质薄膜 (16)、第二含硅电介质薄膜 (18) 和第三含硅电介质薄膜 (20),所述第一和第三含硅电介质薄膜具有低折射率,而所述第二含硅电介质薄膜具有高折射率;以及

第二沉积组件 (104),所述第二沉积组件配置用于沉积透明导电薄膜 (22),

其中所述第一沉积组件 (102) 和所述第二沉积组件 (104) 设置成使得所述第一透明层堆叠 (12) 和所述透明导电薄膜 (22) 以这种次序设置在所述基板 (14) 上, 以及

所述第一沉积组件 (102) 或所述第二沉积组件中的至少一个包括溅射系统 (120、123、125、125), 所述溅射系统可操作地耦接到靶 (122、124、126、128、322、324、326、328), 所述溅射系统被配置成通过溅射从所述靶沉积所述第一含硅电介质薄膜 (16)、所述第二含硅电介质薄膜 (18)、所述第三含硅电介质薄膜 (20) 或者所述透明导电薄膜 (22) 中的至少一个。

10. 如权利要求 9 所述的装置, 其中所述第一沉积组件 (102) 配置用于使所述第一含硅电介质薄膜 (16)、所述第二含硅电介质薄膜 (18) 和所述第三含硅电介质薄膜 (20) 以这种次序被沉积在所述基板上。

11. 如权利要求 9 到 10 中的任意一项所述的装置, 其中所述第一沉积组件 (102) 和所述第二沉积组件 (104) 配置成通过磁控溅射、典型地通过磁控溅射从可旋转的靶沉积所述第一透明堆叠 (12) 和所述透明导电薄膜 (22)。

12. 如权利要求 9 到 11 中的任意一项所述的装置, 进一步包括: 测量系统 (138), 所述测量系统 (138) 配置用于在沉积期间测量至少一个薄膜的光学性质, 所述薄膜形成所述第一层堆叠或所述透明导电薄膜中的至少一个的部分。

13. 如权利要求 9 到 12 中的任意一项所述的装置, 其中所述第一沉积组件 (102) 配置用于经由反应性溅射来沉积所述电介质薄膜 (20)。

14. 如权利要求 9 到 13 中的任意一项所述的装置, 其中所述第一沉积组件 (102) 和所述第二沉积组件 (104) 包括多个可旋转的靶 (122、124、126、128、122、324、326、328), 所述可旋转的靶配置成使得可以通过溅射从所述可旋转的靶沉积所述第一含硅电介质薄膜 (16)、所述第二含硅电介质薄膜 (20)、所述第三含硅电介质薄膜 (18) 和所述透明导电薄膜 (22)。

15. 如权利要求 9 到 14 中的任意一项所述的装置, 其中所述第一沉积组件 (102) 包括至少 4 个中等频率的含硅阴极, 典型地包括至少 5 个中等频率的含硅阴极, 以及所述第二沉积组件 (104) 包括至少一个直流阴极以用于溅射 ITO。

用于制造在触控面板中使用的透明主体的方法和系统

技术领域

[0001] 本公开案的实施方式涉及用于制造在触控面板中使用的透明主体的工艺和系统，以及根据这些工艺制造的透明主体。

背景技术

[0002] 触控面板是特定种类的电子可视显示器，所述触控面板能够检测和定位在显示区中的触摸。一般地，触控面板包括透明主体，所述透明主体设置在屏幕上并且配置用于感测触摸。这种主体是大体上透明的，以便由屏幕发出的可见光谱光可以穿过主体透射。至少一些已知的触控面板包括透明主体，所述透明主体由阻挡层和透明导体按这种次序形成在基板上而构成。在这种面板的显示区上的触摸一般会导致在透明主体的区域中可测量的电容变化。可以使用不同的技术来测量所述电容变化，以便确定所述触摸的位置。

[0003] 对供触控面板使用的透明主体有一些特别的要求。具体地，一个关键要求是透明主体稳固到足以承受在屏幕上的多次触摸和苛刻条件，以便触摸屏的可靠性不会随着时间的推移受到损害。然而，由于例如形成所述透明主体的各层的厚度、组成和结构，被包括在触摸屏中的被认为是可靠的至少一些已知的透明主体对穿过触摸屏的光的正确透射有干扰。此外，制造这种具有高品质(例如，具有均匀的和无缺陷的阻挡层)的稳固透明主体成为挑战。

[0004] 因此，希望获得用于形成在触控面板中使用的高品质透明主体的工艺和装置，以使得所述主体稳固地形成在基板上，且不损害可见光谱光的正确透射。

[0005] 此外，用于触控面板应用的常见制造工艺可以是溅射工艺，其中使用辊对辊式溅射卷材涂布机将触控面板涂层沉积在塑胶膜上。市场上有若干类型的触控面板涂层出售。通常，当从一个触控面板工艺变化到下一个工艺时，进行一个或多个溅射靶或阴极的变更。从而，机器被排空和打开。去除并且用不同的靶材料替代所述一个或多个溅射靶。这些程序是费时的并且可能会造成故障(例如，漏水)。因此，进一步希望改良操作员对触控面板制造系统的拥有成本并提供附加的价值。

发明内容

[0006] 根据一个实施方式，提供了一种用于制造在触控面板中使用的透明主体的工艺。所述工艺包括：在基板上沉积第一透明层堆叠，所述第一透明层堆叠包括第一含硅电介质薄膜、第二含硅电介质薄膜和第三含硅电介质薄膜。所述第一和第三含硅电介质薄膜具有低折射率，而所述第二含硅电介质薄膜具有高折射率。所述工艺进一步包括：沉积透明导电薄膜，以使得所述第一透明层堆叠和所述透明导电薄膜按这种次序设置在基板上。使用溅射从靶沉积所述第一含硅电介质薄膜、所述第二含硅电介质薄膜、所述第三含硅电介质薄膜或者所述透明导电薄膜中的至少一个。

[0007] 根据另一实施方式，提供了一种用于制造在触控面板中使用的透明主体的沉积装置。所述装置包括：第一沉积组件，所述第一沉积组件配置用于在基板上沉积第一透明层堆

叠,所述第一透明层堆叠包括第一含硅电介质薄膜、第二含硅电介质薄膜和第三含硅电介质薄膜,其中所述第一和第三含硅电介质薄膜具有低折射率,而所述第二含硅电介质薄膜具有高折射率;以及第二沉积组件,所述第二沉积组件配置用于沉积透明导电薄膜。所述第一沉积组件和所述第二沉积组件设置成使得所述第一透明层堆叠和所述透明导电薄膜按这种次序设置在基板上。所述第一沉积组件或所述第二沉积组件中的至少一个包括溅射系统,所述溅射系统可操作地耦接到靶,例如可旋转的靶。所述溅射系统配置成使用靶的溅射来沉积所述第一含硅电介质薄膜、所述第二含硅电介质薄膜、所述第三含硅电介质薄膜,或者所述透明导电薄膜中的至少一个。

[0008] 意外地,与用于在触控面板中使用的至少一些已知的透明主体相比,根据本公开案的各实施方式沉积的各电介质薄膜的组合具有附加的电介质薄膜,所述薄膜的组合具有折射率的特性组合,并且其中使用靶的溅射来沉积至少一个薄膜,所述根据本公开案的各实施方式沉积的各电介质薄膜的组合促进了高品质透明主体的制造,所述高品质的透明主体不仅会得到光的正确透射,而且还会得到随时间推移的稳固的性能。此外,提供用于含硅电介质薄膜的各含硅溅射靶的组合允许用于各种层堆叠,包括不同类型的堆叠:包括三个含硅电介质层的堆叠、包括两个含硅电介质层的堆叠,或者包括一个含硅层的堆叠。因此,用于触控面板前驱物的卷材涂布机的操作员可以在不同类型的触控面板之间切换。这个操作可以例如在柔性基板(卷材)的不同辊之间实行,或者甚至在柔性基板的一个辊的不同部分上实行。由此,减少了在不同工艺之间变换的时间,并且从而可以提供拥有成本和/或附加价值(例如,灵活性)。

[0009] 本发明的其他方面、优点和特征根据从属权利要求、描述以及附图是显而易见的。

[0010] 实施方式还关于用于执行所公开工艺的装置,并且包括用于实施所描述的工艺步骤的装置零件。此外,实施方式还关于操作所描述的装置或制造所描述的装置的方法。所述方法可包括用以实施所述装置的功能或制造所述装置的零件的方法步骤。所述方法步骤可经由硬件元件、固件、软件、由适当软件编程的计算机,其任意组合或以任何其他方式来执行。

附图说明

[0011] 将在说明书的剩余部分(包括对附图的参照)中向本领域一般技术人员更具体地阐述全面和可实现的公开内容,所述公开内容包括所述公开的最佳模式,在附图中:

[0012] 图 1 是根据本文的实施方式在触控面板中使用的示例性透明主体的示意图;

[0013] 图 2 是用于制造根据本文的实施方式在触控面板中使用的透明主体的示例性沉积装置的示意图;

[0014] 图 3 是用于制造根据本文的实施方式在触控面板中使用的透明主体的另一示例性沉积装置的示意图;

[0015] 图 4 是说明在触控面板中使用的已知的透明主体的反射率的曲线图;

[0016] 图 5 是说明根据本文的实施方式在触控面板中使用的示例性透明主体的反射率的曲线图;

[0017] 图 6 是对在图 4 和图 5 中显示的反射率进行直接比较的曲线图;

[0018] 图 7 显示说明具有图 4 所示的已知的透明主体结构的透明主体和具有图 5 所示的

示范性透明主体结构的透明主体的 b^* 值的曲线图；

[0019] 图 8 显示说明具有图 5 所示的示范性透明主体结构的透明主体的 b^* 值的曲线图；

[0020] 图 9 显示表明根据本文的各实施方式制造的透明主体的稳固性能的不同曲线图；

[0021] 图 10 是说明用于制造在触控面板中适当使用的透明主体的示范性流程的流程图；以及

[0022] 图 11 是根据本文的实施方式的用于制造在触控面板中使用的透明主体的另一示范性沉积装置的示意图。

具体实施方式

[0023] 现将详细提及各种实施方式，所述实施方式的一个或多个实例图示于图中。各实例是以解释说明的方式提供，且其并非旨在作为本发明的限制。预计一个实施方式的要素可在不进一步详述的情况下在其他实施方式中有利地利用。

[0024] 本文描述的实施方式包括一种用于制造在触控面板中使用的透明主体的工艺。具体地，本公开案的实施方式包括透明主体，所述透明主体包括第一透明堆叠和透明导电薄膜，其中所述第一透明堆叠配置成在触控面板中构成阻挡层，而所述透明导电薄膜配置成在触控面板中构成透明导体。从而，当根据本文的各实施方式的透明主体在触控面板中实施时，会促进触摸感测。

[0025] 根据本文的各实施方式，如在图 1 中所描绘，第一透明层堆叠 12 被沉积在基板 14 上。如本文所使用的术语“基板”应包含非柔性的基板（例如，晶片或玻璃板）和柔性基板（诸如，卷材或箔片）两者。如本文所使用的术语“透明的”应该特别地包括结构以相对低的散射度透射光的能力，以便例如穿过所述结构透射的光可以大体上清晰的方式可见。在基板是柔性基板的情况下，通常基板 14 具有形成在基板 14 上的硬涂层 24。

[0026] 根据典型性实施方式，层堆叠是由以一层压一层的方式形成（例如，经由沉积）的多个薄膜构成的。具体地，本文的实施方式包括沉积第一透明层堆叠，所述第一透明层堆叠可以由多个电介质薄膜（即，大体上不导电的薄膜）构成。具体地，第一透明层堆叠 12 可包括第一含硅电介质薄膜 16、第二含硅电介质薄膜 18，以及第三含硅电介质薄膜 20，如在图 1 中示范性描绘的。从而，所述第一透明层堆叠可以构成在触控面板中使用的阻挡层。根据典型性实施方式，第一含硅电介质薄膜 16、第二含硅电介质薄膜 18 和第三含硅电介质薄膜 20 以这种次序一层压一层地沉积。

[0027] 根据又一典型实施方式，所述第一含硅电介质薄膜 16 可以是具有至少 90 重量 % 的 SiO_2 的 SiO_2 层，所述第二含硅电介质薄膜 18 可以是具有至少 70 重量 % 的 Si_3N_4 、通常至少 90 重量 % 的 Si_3N_4 的 Si_3N_4 层，以及所述第三含硅电介质薄膜 20 可以是具有至少 90 重量 % 的 SiO_2 的 SiO_2 层。从而，可以提供实现高透明性的层结构或者具有改良的透射特性的层结构，如下文所述。

[0028] 从而，使用至少三个硅溅射靶组件，典型地是 MF 孪靶（MF twin target）。所述不同的层和不同的层性质是经由工艺气体产生的，例如经由使用含氩和氧的气体混合物或者经由使用含氩和氮的气体混合物。因此，典型地具有经喷涂的硅靶的三个硅靶组件可以用于经由利用不同的处理气体和 / 或沉积参数来使用两个不同的三层堆叠。

[0029] 根据所述工艺的又一可选择的修改，仅第一含硅电介质薄膜可以被沉积作为具有

至少 90 重量 % 的 SiO_2 的 SiO_2 层, 或者第一含硅电介质薄膜可以被沉积作为具有至少 70 重量 %、典型地至少 90 重量 % 的 Si_3N_4 的 Si_3N_4 层, 且第二含硅电介质薄膜可以被沉积作为具有至少 90 重量 % 的 SiO_2 的 SiO_2 层。如上所述, 可以用所描述的靶组件来制造用于触控面板的至少四个不同类型的透明层堆叠。此外, 方法可以包括沉积第一类型的透明层堆叠, 以及随后沉积其他类型(例如, 第 2 类型、第 3 类型或第 4 类型)中的一个或多个类型的透明层堆叠。可以基于改变处理气体、层厚度(见, 例如下文对图 11 的描述)和工艺参数, 并且同时溅射相同的 Si 靶组件来进行不同的透明层堆叠之间的切换。因此, 可以提供通用的触控面板溅射涂布机, 该通用的触控面板溅射涂布机在不同的触控面板产品之间改变时需要付出的努力很小。

[0030] 上述切换能力可以描述为在第一类型的透明层堆叠和另一不同类型的透明层堆叠的制造之间保持技术上的真空状态。这是由于事实上不需要为了更换靶(即, 溅射阴极)而打开所述沉积装置。就系统的排气和抽气也是费时的意义上来说, 保持所述真空状态也是有益的。然而, 保持真空状态主要地将被理解为不更换靶或阴极。

[0031] 根据本文描述的实施方式, 沉积三层透明层堆叠, 其中所述第一和第三含硅电介质薄膜具有低折射率, 而所述第二含硅电介质薄膜具有高折射率。

[0032] 更具体来说, 根据本文的各实施方式, 所述第一和第三含硅电介质薄膜(例如, 由 SiO_2 组成)具有比所述第二含硅电介质薄膜(例如, 由 Si_3N_4 组成)低的折射率。透明主体的第一透明层堆叠, 例如根据本文的各实施方式制造的三层类型的堆叠, 由于具有与在触控面板中使用的至少一些已知的透明主体相比附加的电介质薄膜以及具有不同折射率的各种薄膜的特性组合, 而提供了阻挡层, 所述阻挡层促进光穿过所述透明主体的正确透射。

[0033] 如本文所使用的, 低折射率是低到足够使得特别的透明主体能够以针对光的特别应用足够的方式透射光的折射率。如本文所使用的, 高折射率是高到足够使得特别的透明主体能够以针对光的特别应用足够的方式透射光的折射率。根据某些实施方式, 低折射率是低于 1.50 的折射率。根据某些实施方式, 高折射率是至少 1.80 的折射率。一般地, 选择第一透明层堆叠的电介质薄膜的折射率, 使得光穿过根据本公开案的各实施方式的透明主体。例如, 所述第一和第三电介质薄膜可以具有低于 1.50、或者更具体来说 1.47、或者更加具体地 1.45 的折射率, 而所述第二电介质薄膜可以具有至少 1.80, 或者更具体来说 2.10, 或者更加具体地 2.40 的折射率。在本公开案中罗列的各折射率值代表绿光在 515nm 的波长时的折射率。

[0034] 根据本文描述的实施方式, 透明主体 10 包括透明导电薄膜 22, 诸如但不限于铟锡氧化物 (ITO), 具体地, 结晶 ITO 或者具有 400 欧姆 / 平方的表面电阻的 ITO。根据可与本文描述的其他实施方式结合的不同实施方式, 典型地, 对于结晶 ITO 可以使用具有 97% 的 In_2O_3 和 3% 的 SnO_2 的组分的 ITO, 和 / 或对于非结晶的 ITO 可以使用具有 90% 的 In_2O_3 和 10% 的 SnO_2 的组分的 ITO。特别地, 因为 ITO 沉积典型地是 DC 溅射沉积, 所以具有两个靶(例如, 两个可旋转的靶)的靶组件可以装备有针对结晶 ITO 的 ITO 靶和针对非结晶 ITO 的 ITO 靶。这的确进一步改良了沉积装置的灵活性, 并且客户可以即时地改变透明导电氧化膜的类型。也就是说, 这种配置允许经由使用所述阴极中的任意一个阴极来进一步地在非结晶 ITO 和结晶 ITO 之间切换。

[0035] 根据典型性实施方式, 如在图 1 中示范性描绘的, 执行沉积, 以使得第一透明层堆

叠 12 和透明导电薄膜 22 以这种次序设置在基板 14 上,以形成透明主体。也就是说,第一透明层堆叠可以被形成在基板上,并且导电薄膜形成在所述第一透明层堆叠上。

[0036] 图 1 图示结构化(例如,经由图案化)的透明导电薄膜 22。应注意的是本文的实施方式还包括非结构化的透明导电薄膜 22(例如,非图案化的或者大体上均匀的薄膜)。在典型性实施方式中,由于所述透明层堆叠的结构,可以帮助使得所述导电薄膜不会损害光穿过所述主体的最佳透射。具体地,根据本文的各实施方式的透明层堆叠帮助使得导电薄膜,甚至是结构化的导电薄膜不会影响反射色的中性,如下文进一步讨论的。

[0037] 根据典型性实施方式,经由一个或多个可旋转的靶的溅射来执行沉积。更具体来说,根据本文的各实施方式,通过使用从可旋转的靶的溅射沉积上述提及的薄膜中的至少一个,以便促进形成稳固的和具有高品质的透明主体。例如,根据本文的各实施方式,薄膜可以被沉积成具有较高的均匀性,以及具有较低的缺陷和污染颗粒密度。从而,这促进了高品质的透明主体的制造,所述高品质的透明主体不仅得到了光的正确透射而且还得到了随时间推移的稳固的性能。此外,与其他沉积方法相比,包括一或多个可旋转的靶的溅射步骤的制造工艺可以进一步促进较高的制造率和产生较低数量的污染物颗粒。

[0038] 从而,根据典型性实施方式,通过使用 MF 溅射从硅靶(例如,经喷涂的硅靶)实施溅射,所述 MF 溅射是中等频率的溅射。根据本文的各实施方式,中等频率是在 5kHz 到 100kHz 的范围中的频率,例如 10kHz 到 50kHz。用于透明导电氧化膜的从靶的溅射典型地实施成 DC 溅射。

[0039] 与其他“不可见的”触控面板透明层堆叠相比,使用含硅层的另一个优点是和高折射率材料氧化铌(Nb_2O_5)的靶价格相比,经喷涂 Si 的靶价格降低。此外,上述可旋转的靶的使用增加了所述靶的使用寿命,以及与具有平面靶的配置相比所需的靶更换时间更少。此外,所述涂层的品质得以改良,这是因为与平面阴极相比,从可旋转阴极产生的颗粒更少。因此,具有至少三个经喷涂的硅可旋转的靶组件允许在选择用于触控面板应用的透明层堆叠时的完全的灵活性并且改良了拥有成本,其中所述透明层堆叠包括三层堆叠、双层堆叠和单层堆叠。

[0040] 根据某些实施方式,透明主体 10 的制造进一步包括透明导电薄膜 22 的图案化。从而促进用于实施投射式电容性触摸(projected capacitive touch)的触控面板的透明主体的形成。

[0041] 然而,图案化的透明导电薄膜 22 可能会进一步地损害光穿过在触控面板中使用的透明主体的正确透射。例如,在触控面板中使用的至少一些已知的透明主体被涂敷成具有双层: SiO_2 层(形成阻挡层)和透明的 ITO 层(形成透明导体,即导电涂层)。在一些情形中,经由蚀刻部分地去除透明的 ITO 层。从而,与具有未改变的经沉积的 ITO 层的透明主体相比,光学性质尤其是反射率和透射率被改变。具体地, SiO_2 /ITO 层的反射率/透射率不同于 SiO_2 层的反射率/透射率。所产生的对比度/色差(例如,如由国际照明委员会(CIE)在 1976 年规定的 b^* 值)对于使用者来说可能是可见的以及可能是恼人的。这种效应在图 4 中例示。

[0042] 图 4 图示在触控面板中使用的已知的透明主体 416 的反射率的曲线图 418,所述已知的透明主体 416 的反射率范围在 0% 和约 50% 之间。已知的透明主体 416 包括 PET 基板 404、形成在 PET 基板 404 上的硬涂层 406,形成在硬涂层 406 上的氧化硅薄膜 408、以及形成

在氧化硅薄膜 408 上的图案化的 ITO 薄膜 410。ITO 薄膜 410 可以具有 15nm 的典型厚度和 400 欧姆 / 平方的表面电阻。氧化硅薄膜 408 可以具有 15nm 的典型厚度。在图 4 中,进一步地图示了氧化硅薄膜 408 上的反射光 412 和图案化的 ITO 薄膜 410 上的反射光 414。曲线图 418 图示被硬涂层遮盖的 PET 薄膜上的氧化硅和图案化的 ITO 的计算出的反射率。具体地,曲线图 418 包括氧化硅 400 上的反射率(对应于氧化硅薄膜 408 上的反射光 412)以及氧化硅和 ITO402 上的反射率(对应于图案化的 ITO 薄膜 410 上的反射光 414)。

[0043] 从曲线图 418 可以了解到,与氧化硅薄膜 408 上的反射光 412 的大体上中性的(即,不变的)反射率的相比,在图案化的 ITO 薄膜 410 上的从 660nm 到 400nm 的反射光 414 的反射率增加,所述反射率增加会造成略微“蓝色”的反射。该反射率增加对应于图案化的 ITO 薄膜 410 的透射率减少,因此 ITO 图案化的区域获得了略微黄色的外观。与此相反,氧化硅薄膜 408 的反射 / 透射颜色是大体上中性的。也就是说,所述图案化的导电层变得“可见”。然而,将希望最小化在图案化的 ITO 薄膜 410 和氧化硅薄膜 408 之间的反射率 / 透射率差。换句话说,将希望设计出其中导电层是不可见的、但不会损害透明主体的稳定性和品质的透明主体。

[0044] 借助于根据本公开案的各实施方式沉积的各电介质薄膜的组合,其中使用可旋转的靶的溅射来沉积所述薄膜中的至少一个,即使当透明主体包括图案化的导电层时,也可促进所述透明主体的颜色中性。也就是说,在所述阻挡层中使用两个附加层典型地促进了在所述透明主体的其中透明导电薄膜是顶层的区域和其中电介质薄膜是顶层的区域之间的对比度的明显降低。换句话说,根据本文的各实施方式制造的透明主体帮助使对比度 / 色差变得“不可见”。

[0045] 如上所述, $\text{SiO}_2/\text{Si}_3\text{N}_4/\text{SiO}_2$ 透明层堆叠的制造造成了改良的透明度和 / 或对比度 / 颜色特性。又, $\text{Si}_3\text{N}_4/\text{SiO}_2$ 透明层堆叠或者 SiO_2 透明层堆叠还造成了降低的成本,这对于其中较低品质已足够的触控面板来说可能是更好的选择。本文描述的方法和装置允许在不需更换靶的情况下在更复杂的透明电介质层堆叠与成本较低的层堆叠之间切换(即,当在各工艺之间切换的同时保持真空状态)。

[0046] 图 5 图示说明根据本公开案的各实施方式的透明主体 516 的氧化硅 500 上的反射率的曲线图 518,以及所述透明主体 516 的反射率范围在 0% 和约 25% 之间。示例性的透明主体 516 包括 PET 基板 504、形成在 PET 基板 504 上的硬涂层 506、形成在硬涂层 506 上的氧化硅(例如, SiO_2) 薄膜 508a、形成在氧化硅薄膜 508a 上的氮化硅薄膜 508b、形成在薄膜 508b 上的氧化硅(例如, SiO_2) 薄膜 508c,以及形成在氧化硅薄膜 508c 上的图案化的 ITO 薄膜 510 (氧化硅薄膜 508a 具有 15nm 的厚度,氮化硅薄膜 508b 具有 15nm 的厚度,氧化硅薄膜 508c 具有在 40nm 和 60nm 之间的厚度,以及图案化的 ITO 薄膜 510 具有 15nm 的厚度)。

[0047] 图 5 进一步地说明图案化的 ITO 薄膜 510 上的反射光 514。也就是说,曲线图 518 说明了可以由硬涂层 PET 上的 $\text{SiO}_2\text{-Si}_3\text{N}_4\text{-SiO}_2$ 结构组成的层堆叠和可以由 $\text{SiO}_2\text{-TiO}_2\text{-SiO}_2\text{-ITO}$ 结构(其中所述 ITO 是被图案化的)组成的层堆叠的计算出的反射率的比较。具体地,曲线图 518 包括在氧化硅 500 上的反射率(对应于透明主体(诸如,透明主体 516,不含图案化的 ITO 薄膜 510)上的反射光)以及在氧化硅和 ITO502 上的反射率(对应于图案化的 ITO 薄膜 510 上的反射光 514)。

[0048] 从曲线图 518,可以理解所述反射曲线图是几乎相同的,因此在导电薄膜的经蚀刻

部分和未经蚀刻部分之间基本上没有视觉差异。也就是说,在具有完整的导电层(此情况下为ITO)的透明主体的反射率与具有图案化的导电层(例如,使用蚀刻工艺部分地去除)的透明主体的反射率是几乎相同的。所述透射率(未示出)表明了相应的性质。与用于触控面板的至少一些已知的透明主体(诸如在图4中所示的 SiO_2 -ITO结构)的反射率相反,透明主体516的反射/透射色是大体上中性的(即,具有接近0的 b^* 值)。应注意,意外地,曲线图518表明相对于在触控面板中使用的至少一些已知的透明主体来说,具有两个附加薄膜的透明主体的透射率略微提高。

[0049] 图6图示直接比较来自图4的在氧化硅和ITO402上的反射率和来自图5的在氧化硅和ITO502上的反射率的曲线图618,所述反射率的范围在0%和约24%之间。从这个附图,可以进一步理解,与“双层”系统相比,根据本文的各实施方式的“四层”系统帮助使得不增大在透明主体上可见光谱的蓝色区域的反射。也就是说,根据本文的各实施方式制造的透明主体典型地促进改良的颜色中性。

[0050] 因此,具有至少三个经喷涂的硅可旋转的靶组件允许在选择用于触控面板应用的透明层堆叠时的完全的灵活性并且改良了拥有成本,其中所述透明层堆叠包括三层堆叠、双层堆叠和单层堆叠。

[0051] 根据某些实施方式,沉积第一透明层堆叠和透明导电薄膜,以使得所制造的透明主体的 b^* 值低于1.5,或者具体地低于1,或者更具体来说低于0.7,或者更加具体地低于0.2。具体地,根据本文的各实施方式,仅由第一透明层堆叠和透明导电薄膜形成并且放置在大体上透明的基板上的结构的 b^* 值可以采用这些值。

[0052] 根据某些实施方式,可选择包括在第一透明层堆叠和透明导电薄膜中的薄膜的厚度和/或折射率,以使得所制造的透明主体的 b^* 值低于1.5,或者具体地低于1,或者更具体来说低于0.7,或者更加具体地低于0.2。在下文讨论了示例性透明主体中的薄膜厚度值。应注意的是,具体地,对于不同厚度或组成的透明导电薄膜,可能必须相应地调适在透明主体中的其他薄膜的厚度,以实现特定的 b^* 值。

[0053] 图7图示两个曲线图700、702,所述曲线图700、702说明对于不同厚度的图案化的ITO薄膜410和图案化的ITO薄膜510,具有与图4的已知的透明主体类似结构的透明主体的 b^* 值704的范围是-7.5到-1.5(曲线图700),而具有与图5的示例性透明主体类似结构的透明主体的 b^* 值706的范围是-2.5到5(曲线图702)。从图7可以理解,图4的已知的“双层”透明主体416的颜色具有计算出的大约-4.5的 b^* 值(反射率)。与此相反的是,根据本文的各实施方式沉积的示例性透明主体516具有接近于零的 b^* 值。

[0054] 另外,曲线图700和曲线图702之间的比较表明:与至少一些已知的透明主体的“双层”结构相比,根据本文的各实施方式沉积的透明主体帮助显著地降低 b^* 值对导电薄膜(在所述实例中,是图案化的ITO薄膜510)的厚度变化的敏感性。因此,特别是由于制造参数(诸如,导电层的厚度)的可能变化,根据本文的各实施方式沉积的透明主体促进对所述主体的光学性质(诸如, b^* 值)的更好的控制。

[0055] 图8图示曲线图800,说明具有图5的示例性透明主体结构的透明主体的 b^* 值802在-10到2.5的范围中。从曲线图800可以进一步地理解,示例性透明主体516,即根据本文的各实施方式沉积的具有15nm的ITO层厚度的透明主体,具有大体上中性的反射率,而不论所述透明主体上是否有导电薄膜。因此,根据本文的至少一些实施方式沉积的透明主

体促进在触控面板中使用的、具有大体上中性反射颜色的透明主体的制造,而不会损害所制造薄膜的稳定性。

[0056] 本公开案的实施方式提供一种制造工艺,所述制造工艺不仅得到光的正确透射,还能得到随时间推移的稳固的性能,如图9所表明。具体地,图9图示两个曲线图900、902,所述曲线图900、902表明了根据本文的各实施方式制造的透明主体的稳固性能。

[0057] 曲线图900显示形成根据本文的各实施方式的透明主体的部分的ITO薄膜在环境测试之前的电阻(R)和在环境测试之后的电阻(R0)之间的比率(R/R0)的变化。从曲线图900可以了解到,即使在苛刻的环境条件下,根据本文的各实施方式制造的透明主体也可促进随时间推移的导电薄膜的稳定电阻。曲线图902显示在环境测试期间,随时间推移 b^* 值的变化。从曲线图902可以了解到,即使在苛刻的环境条件下,根据本文的各实施方式制造的透明主体也可促进随时间推移稳定的 b^* 值。

[0058] 因此,即使在苛刻条件下,根据本文的各实施方式制造的透明主体也可促进触控面板的正确的和稳定的光学性能。

[0059] 图2示意性地说明用于制造根据本文的各实施方式在触控面板中使用的透明主体的沉积装置100的实例。所述示例性装置包括第一沉积组件102,所述第一沉积组件102配置用于在基板14上沉积第一透明层堆叠12,所述第一透明层堆叠12包括第一含硅电介质薄膜16、第二含硅电介质薄膜18和第三含硅电介质薄膜20。根据典型性实施方式,层堆叠12的各个薄膜是在个别的沉积腔室中或者在沉积腔室的个别的分隔空间中被沉积的。具体地,示例性沉积装置100包括配置用于沉积第一含硅电介质薄膜16的第一含硅电介质薄膜沉积腔室106,配置用于沉积第二含硅电介质薄膜18的第二含硅电介质薄膜沉积腔室108,以及配置用于沉积第三含硅电介质薄膜20的第三含硅电介质薄膜沉积腔室110。所述示例性沉积装置100还包括配置用于沉积透明导电薄膜22的第二沉积组件104。具体地,示例性沉积装置100包括配置用于沉积透明导电薄膜22的导电薄膜沉积腔室112。

[0060] 根据本文的各实施方式,第一沉积组件102和第二沉积组件104设置成使得第一透明层堆叠12和透明导电薄膜22以这种次序设置在基板14上。在示例性实施方式中,使用输送机系统(未示出)在沉积方向140中沿着沉积路径输送基板14穿过所述腔室。在示例性实施方式中,第一沉积组件102被设置在第二沉积组件104的上游,以致透明导电薄膜22被沉积在第一透明堆叠12的上方。

[0061] 根据典型性实施方式,沉积装置100配置用于沉积具有低折射率的第一和第三电介质薄膜和具有高折射率的第二电介质薄膜。然而因此,第一、第二和第三沉积腔室装备有硅溅射靶,使得所述腔室可以用于多个目的,以及如此提供的装置100改善在用于触控面板应用的一个、两个、三个或者更多个电介质薄膜构成的不同类型的透明层堆叠之间切换的灵活性。

[0062] 根据典型性实施方式,第一沉积组件102是配置用于在基板上按这种次序沉积第一电介质薄膜16、第二电介质薄膜18和第三电介质薄膜20。在示例性实施方式中,第一电介质薄膜沉积腔室106、第二电介质薄膜沉积腔室108和第三电介质薄膜沉积腔室110是沿着沉积路径按这种次序设置的,以便第一电介质薄膜16、第二电介质薄膜18和第三电介质薄膜20按这种次序并且特别地一层压一层地被沉积在基板14的上方。

[0063] 所述沉积腔室可包括能够任何适当的结构、配置、布置和/或元件,以使得沉积装

置 100 能够沉积根据本公开案的各实施方式的透明主体。例如但并非限制地,所述沉积腔室可包括适当的沉积系统,所述沉积系统包括涂层来源、电源、个别的压力控制、沉积控制系统,以及温度控制。

[0064] 根据典型性实施方式,所述腔室装备有个别的气体源。由此,可以利用在所述腔室的一个腔室中的处理气体的变化来沉积不同的含硅层。所述腔室典型地彼此分离,以提供良好的气体分离。例如,可以使所述沉积腔室彼此分离,使得从其他腔室扩张到特定腔室内的气体与直接供应到所述特定腔室的气体的比率是至少 1 到 100。根据本文的各实施方式的沉积装置 100 在沉积腔室的数量上不受限制。例如但并非限制地,沉积装置 100 可包括 3 个、5 个、6 个或者 12 个沉积腔室。

[0065] 根据典型性实施方式,沉积装置 100 的任何薄膜沉积腔室可以配置成使用溅射(诸如,磁控溅射)典型地从可旋转的靶执行沉积。具体地,第一沉积组件 102 可以配置成使用磁控溅射来沉积第一透明堆叠 12 和 / 或第二沉积组件 104 可以配置成使用磁控溅射来执行沉积。

[0066] 如本文所使用的,“磁控溅射”代表使用磁性组件执行的溅射,磁性组件即能够产生磁场的元件。典型地,这种磁性组件由永磁体组成。这个永磁体典型地设置在可旋转的靶内或者被耦接到平坦靶,以使得自由电子在可旋转的靶表面下方产生的磁场中被捕集。这种磁性组件还可以设置成耦接到平面阴极。

[0067] 还可以使用双磁控阴极来实现磁控溅射,所述双磁控阴极诸如但并不限于 TwinMag™ 阴极组件。特别地,对于从硅靶的 MF 溅射,可以应用包括双阴极的靶组件。根据典型性实施方式,在沉积腔室中的各阴极可以互换。然而,如上所述,本发明的实施方式允许在用于触控面板的不同类型的透明层堆叠之间切换,而不必变更靶。因此,在硅已经耗尽后更换靶。

[0068] 根据某些实施方式,所述腔室的一个或者一些腔室可以配置成在没有磁控组件的情况下执行溅射。一个或一些腔室(例如附加的腔室)可以配置成用其他方法执行沉积,所述方法诸如但并不限于化学气相沉积,或者脉冲激光沉积。

[0069] 根据典型性实施方式,第一沉积组件 102 或第二沉积组件 104 中的至少一个包括溅射系统,所述溅射系统可操作地耦接到可旋转的靶。根据这些实施方式,所述溅射系统配置成使用溅射从可旋转的靶沉积第一含硅电介质薄膜 16、第二含硅电介质薄膜 18、第三含硅电介质薄膜 20,或者透明导电薄膜 22 中的至少一个。根据具体的实施方式,第二沉积组件 104 包括溅射系统 127,所述溅射系统 127 可操作地耦接到可旋转的靶,以使用可旋转的靶的溅射来沉积透明导电薄膜 22。

[0070] 根据某些实施方式,至少第一沉积组件 102 包括溅射系统,所述溅射系统可操作地耦接到可旋转的靶,以用可旋转的靶的 MF 溅射来沉积第一含硅电介质薄膜 16、第二含硅电介质薄膜 18 或者第三含硅电介质薄膜 20 中的至少一个。根据某些实施方式,至少第一沉积组件 102 包括溅射系统,所述溅射系统可操作地耦接到可旋转的靶,以通过可旋转的靶的溅射来沉积至少第一电介质薄膜 16 和第二电介质薄膜 18。

[0071] 根据某些实施方式,第一沉积组件 102 和第二沉积组件 104 包括多个靶,其中一个、一些或所有的靶可以是可旋转的,所述靶配置成使得第一电介质薄膜 16、第二电介质薄膜 18、第三电介质薄膜 20 和透明导电薄膜 22 可以通过用靶的溅射来沉积。在示例性实施

方式中,沉积装置 100 的各个沉积腔室都包括溅射系统。具体地,第一电介质薄膜沉积腔室 106 装备有溅射系统 120,第二电介质薄膜沉积腔室 108 装备有溅射系统 123,第三电介质薄膜沉积腔室 110 装备有溅射系统 125,以及导电薄膜沉积腔室 112 装备有溅射系统 127。

[0072] 具体地,根据某些实施方式,沉积装置 100 中的各沉积系统可操作地耦接到相应的可旋转的靶,以用于沉积相应的薄膜。在示例性实施方式中,溅射系统 120 可操作地耦接到靶 122 (靶 122 例如可以是可旋转的靶或者可以适用于平面阴极),溅射系统 123 可操作地耦接到靶 124 (靶 124 例如可以是可旋转的靶或者可以适用于平面阴极),溅射系统 125 可操作地耦接到可旋转的靶 126 (可旋转的靶 126 或者例如可以适用于平面阴极),以及溅射系统 127 可操作地耦接到靶 128 (靶 128 例如可以是可旋转的靶或者可以适用于平面阴极)。根据典型性实施方式,用一个或多个圆柱形靶形成可旋转的靶,所述圆柱形靶适宜地设置用于在基板 14 上沉积薄膜。典型地,用经喷涂的硅靶提供可旋转的硅靶。

[0073] 根据典型性实施方式,可以用反应性溅射来执行溅射,藉此使用处理气体来确定电介质层的类型,例如 SiO_2 或 Si_3N_4 。

[0074] 根据典型性实施方式,沉积装置 100 包括测量系统 138,测量系统 138 配置用于在沉积期间测量形成第一透明层堆叠 12 或透明导电薄膜 22 的部分的至少一个薄膜的光学性质。例如,沉积装置 100 可以实施在薄膜沉积期间的在线光学分光光度测量。从而,使能进行沉积工艺的在线监控。

[0075] 沉积装置 100 可包括控制系统 142,控制系统 142 可操作地耦接到测量系统 138 以闭环控制至少一层薄膜的沉积,所述薄膜形成第一透明层堆叠 12 或透明导电薄膜中的至少一个的部分。从而,可以分别控制各个层的沉积,以便可以用高精度度控制薄膜厚度、组成或光学性质。个别地控制薄膜性质促进了具有优化的透光率的稳固透明主体的形成。

[0076] 根据典型性实施方式,沉积装置 100 包括温度控制系统(未示出)以控制沉积路径的不同区域处或者沉积装置 100 的其他模块(诸如,预处理模块或者后处理模块)的温度。此外,根据某些实施方式,这种温度控制系统可以在沉积腔室中个别地控制基板 14 的温度。

[0077] 图 2 的示例性实施方式还可以包括预处理腔室 136,以用于在沉积之前执行基板 14 的预处理。例如,预处理腔室 136 可以配置成用在 1kW 或 3kW 之间的功率(取决于基板速率)执行基板 14 的 DC 和 / 或 MF 预处理。另外,预处理腔室 136 可以配置成在氩气和 / 或氧气氛中执行基板 14 的预处理,以便可以执行例如富氧的预处理。

[0078] 根据某些实施方式,沉积装置 100 可包括图案化腔室 114 以用于执行透明主体 10 的图案化。具体地,图案化腔室 114 可包括溅射系统 130,以用于例如经由蚀刻透明导电薄膜 22 来图案化透明导电薄膜 22。从而,透明主体 10 可以被制造成适合于实施投射式电容性触摸的触控面板。在典型性实施方式中,图案化腔室 114 可以配置用于经由图案化(例如,蚀刻)透明导电薄膜 22 来形成 X-Y 网格,以便在基板 14 上形成电极的网格图案。在这种情况下,根据本文的各实施方式的透明主体 10 是特别有益的,因为由于图案化的导电层,在显示区上的反射率的变化补偿得到促进,且不损害透明主体的稳定性和品质,如以上讨论的。

[0079] 根据典型性实施方式,基板 14 由柔性基板组成,诸如被硬涂层遮盖的 PET 箔,并且沉积装置 100 可包括退绕辊 132 和重绕辊 134,以用于在沉积之前退绕基板 14,以及在形成根据本文的各实施方式的透明主体之后卷绕基板 14。沉积装置 100 可包括辊系统(未示出)

以用于传送基板 14 穿过不同的处理腔室。具体地,根据本文的各实施方式的沉积装置可以构造成为溅射辊式涂布机,用于塑胶薄膜上的辊对辊式沉积。

[0080] 在以下图式的描述中,相同的附图标记代表类似的元件。一般而言,仅描述相对于个别实施方式的差异。图 3 显示用于制造根据本文的实施方式在触控面板中使用的透明主体的示例性沉积装置 300。示例性沉积装置 300 被构造成为辊对辊式系统,包括退绕模块 302、卷绕模块 304 以及设置在所述退绕模块 302 和所述卷绕模块 304 之间的工艺模块 308。工艺模块 308 包括第一含硅电介质薄膜沉积腔室 106、第二含硅电介质薄膜沉积腔室 108、第三含硅电介质薄膜沉积腔室 110 以及导电薄膜沉积腔室 112,以上所述腔室类似于关于图 2 讨论的那些腔室,但是在处理滚筒 306 的周围放射状地设置。

[0081] 工艺模块 308 可以进一步地包括辅助辊 310、312,以用于适当地将基板 14 馈送到处理滚筒 306,以及促进将已处理基板 14' 从工艺模块 308 馈送到卷绕模块 304。沉积装置 300 可以是由 Applied Materials 公司制造的 SmartWeb™,适用于制造根据本公开案的各实施方式的透明主体。在 2004 年 2 月 18 日提交,以专利公开号 EP1561837A1 公开的,标题名称为“Strip coating installation with a vacuum chamber and a coating cylinder (具有真空腔室和涂布辊的带材涂布装置)”的欧洲专利申请案第 EP20040003574 号中描述了根据本文的各实施方式可采用的辊对辊式沉积装置的实例,所述欧洲专利申请案以引用方式并入本文,引用的程度不至于与本公开案相抵触。

[0082] 根据某些实施方式,沉积装置 300 进一步包括附加处理模块,以用于在基板 14 或者已处理的基板 14' 上执行附加处理。另外,多个沉积装置 300 可以串联地设置,以缩放根据本文的各实施方式的透明主体的生产。在 2004 年 4 月 13 日提交的,以专利公开号 EP1589130A1 公开的,标题名称为“Guide arrangement with at least one guide roll for guiding webs in web treating apparatuses (具有至少一个导辊以在卷材处理设备中引导卷材的导向装置)”的欧洲专利申请案第 EP20040008699 号中描述了根据本文的各实施方式可以采用的可缩放沉积系统的实例,所述欧洲专利申请案以引用方式并入本文,引用的程度不至于与本公开案相抵触。

[0083] 在图 3 的示例性实施方式中,溅射系统 120 可操作地耦接到可旋转的靶 322(替代地,靶 322 可适用于平面阴极),溅射系统 123 可操作地耦接到可旋转的靶 324(替代地,靶 324 可适用于平面阴极),溅射系统 125 可操作地耦接到可旋转的靶 326(替代地,靶 326 可适用于平面阴极),以及溅射系统 127 可操作地耦接到可旋转的靶 328(替代地,靶 328 可适用于平面阴极)。

[0084] 图 10 是说明用于制造透明主体(诸如,示例性透明主体 10)的示例性工艺 200 的流程图。这种工艺可以例如在图 2 或图 3 所示的示例性装置的任意一者中执行。

[0085] 示例性工艺 200 包括:在基板上沉积第一透明层堆叠(202),所述第一透明层堆叠包括第一含硅电介质薄膜、第二含硅电介质薄膜和第三含硅电介质薄膜,所述第一和第三电介质薄膜具有低折射率,以及所述第二电介质薄膜具有高折射率。根据某些实施方式,执行沉积 202 以使得第一电介质薄膜、第二电介质薄膜和第三电介质薄膜以这种次序并且最终一层压一层地设置在基板上。

[0086] 根据某些实施方式,所述第一含硅电介质薄膜和/或所述第三含硅电介质薄膜包括或者由氧化硅(具体地, SiO₂)组成。根据一些实施方式,所述第二含硅电介质薄膜包括或

者由氮化硅(具体地, Si_3N_4) 组成。示范性工艺 200 进一步包括:沉积透明导电薄膜(204), 以使得所述第一透明层堆叠和所述透明导电薄膜按这种次序设置在基板上。在示范性工艺 200 中, 通过溅射从可旋转的靶来沉积第一电介质薄膜、第二电介质薄膜、第三电介质薄膜或者透明导电薄膜中的至少一个。示范性工艺 200 可以进一步包括图案化所述透明导电薄膜(206)。例如, 可以蚀刻所沉积的透明导电薄膜的部分。根据某些实施方式, 图案化所述透明导电薄膜, 以使得所述透明主体配置成实施到投射式电容性触摸面板内。在具体的实施方式中, 图案化所述透明导电薄膜以使得所述透明主体配置成实施到触控面板的交互电容传感器内。

[0087] 根据某些实施方式, 示范性工艺 200 包括热处理基板, 以在沉积之前使所述基板脱气。例如, 可以取决于基板速率, 在 60°C 和 200°C 之间的温度加热所述基板。根据某些实施方式, 示范性工艺 200 可包括用在 1kW 或 3kW 之间的功率(取决于基板速率) 执行基板的 DC 和 / 或中频 (MF) 预处理。另外, 示范性工艺 200 可包括在氩气和 / 或氧气氛中执行所述基板的预处理, 诸如, 富氧的预处理。根据本文的各实施方式, 中频是在 5kHz 到 100kHz 的范围内的频率, 例如, 30kHz 到 50kHz 。

[0088] 在示范性沉积装置或根据本文的各实施方式的装置中的溅射涂层来源可以是具有平面的或者可旋转的靶的 DC- 阴极(诸如但不限于, 陶瓷 ITO), 以及平面的或者可旋转的靶(诸如, 掺杂硅的靶, 具体地用于沉积 SiO_2 或 Si_3N_4 的经喷涂的 Si 靶)。根据典型性实施方式, 在连续运转中沉积所述透明主体的各薄膜。具体地, 可以在个别的沉积腔室中以不同的气体分压(例如, O_2 分压) 来沉积薄膜。

[0089] 作为进一步的步骤, 所述工艺 200 可以包括切换以制造用于触控面板的不同类型的透明电介质层堆叠。从而, 例如, 可以在完成一卷柔性基板上的沉积之后或者在一卷柔性基板上的沉积期间停止所述装置。可以更换所述处理气体, 以使得仅一个含 SiO_2 层被沉积, 或者一个含 SiO_2 层被沉积在一个含 Si_3N_4 层上, 以产生单层的透明堆叠或者双层的透明堆叠。从而, 特别地两个或更多个硅靶组件可以用于单层的沉积。

[0090] 例如, 参看图 3, 如果将制造 $\text{Si}_3\text{N}_4/\text{SiO}_2$ - 堆叠, 其中所述 SiO_2 层具有比所述 Si_3N_4 层大的厚度, 那么靶 322 可以用于所述 Si_3N_4 层, 而靶 324 和 326 两者可以用于所述 SiO_2 层。从而, 由于可以利用多于一个靶组件 324 和 326 制造厚 SiO_2 层, 可以提高处理速率, 所述处理速率典型地受限于具有层厚度和沉积速率的最大比率的层。

[0091] 根据典型性实施方式, 所述至少三个含硅靶组件(例如可旋转的 MF 双阴极) 允许制造至少一个标准 ITO 透明主体、第一不可见的 ITO 透明主体、高透光度的 ITO 透明主体和第二不可见的 ITO 透明主体, 而无需打开装置更换靶。此外, 附加的相同装置还可以应用于基板上的其他防反射涂层, 而无需打开装置更换靶。所述标准 ITO 透明主体典型地包括基板(例如, PET 薄膜), 所述基板具有一层沉积在另一层之上的硬涂层、 SiO_2 层和 ITO 层。由此, 可以省略在图 1 中显示的三个层 16-20 中的两个层。在沉积腔室中, 例如在存在惰性气体(诸如, 氩气) 和氧气的情况下, 经由反应性溅射用 MF 溅射工艺来沉积 SiO_2 层。此外, 用于 SiO_2 电介质薄膜的典型的工艺压力可以在 2×10^{-3} 毫巴和 8×10^{-3} 毫巴之间。此外, 典型的沉积速率可以在 $20\text{nm}/\text{分钟}$ 和 $40\text{nm}/\text{分钟}$ 之间(当使用平面阴极时), 或者在 $30\text{nm}/\text{分钟}$ 和 $60\text{nm}/\text{分钟}$ 之间(当使用圆柱形阴极时)。用 DC 溅射工艺沉积所述 ITO。典型地, 所述 SiO_2 层的薄膜厚度是 10nm 到 30nm , 而所述 ITO 层的薄膜厚度是 10nm 到 30nm 。

[0092] 所述第一不可见的 ITO 透明主体典型地包括基板(例如, PET 薄膜), 所述基板具有一层沉积在另一层之上的硬涂层、第一 SiO₂ 层、Si₃N₄ 层、第二 SiO₂ 层和 ITO 层。在沉积腔室中, 例如在存在惰性气体(诸如, 氩气)和氧气的情况下, 经由反应性溅射用 MF 溅射工艺来沉积所述第一和第三 SiO₂ 层。在沉积腔室中, 例如在存在惰性气体(诸如, 氩气和氮气)的情况下, 经由反应性溅射用 MF 溅射工艺来沉积所述 Si₃N₄ 层。此外, 用于所述电介质薄膜的典型工艺压力可以在 2×10^{-3} 毫巴和 8×10^{-3} 毫巴之间。此外, 典型的沉积速率可以在 20nm/分钟和 40nm/分钟之间(当使用平面阴极时), 或者在 30nm/分钟和 60nm/分钟之间(当使用圆柱形阴极时)。用 DC 溅射工艺沉积所述 ITO。典型地, 所述第一 SiO₂ 层的薄膜厚度是 10nm 到 30nm, 所述 Si₃N₄ 层的薄膜厚度是 10nm 到 40nm, 所述第二 SiO₂ 层的薄膜厚度是 20nm 到 60nm, 以及所述 ITO 层的薄膜厚度是 10nm 到 30nm。

[0093] 所述高透光度的 ITO 透明主体典型地包括基板(例如, PET 薄膜), 所述基板具有一层沉积在另一层之上的硬涂层、第一 SiO₂ 层、Si₃N₄ 层、第二 SiO₂ 层和 ITO 层。在沉积腔室中, 例如在存在惰性气体(诸如, 氩气)和氧气的情况下, 经由反应性溅射用 MF 溅射工艺来沉积所述第一和第三 SiO₂ 层。在沉积腔室中, 例如在存在惰性气体(诸如, 氩气和氮气)的情况下, 经由反应性溅射用 MF 溅射工艺来沉积所述 Si₃N₄ 层。此外, 用于所述电介质薄膜的典型工艺压力可以在 2×10^{-3} 毫巴和 8×10^{-3} 毫巴之间。此外, 典型的沉积速率可以在 20nm/分钟和 40nm/分钟之间(当使用平面阴极时), 或者在 30nm/分钟和 60nm/分钟之间(当使用圆柱形阴极时)。用 DC 溅射工艺沉积所述 ITO。典型地, 所述第一 SiO₂ 层的薄膜厚度是 10nm 到 30nm, 所述 Si₃N₄ 层的薄膜厚度是 30nm 到 80nm, 所述第二 SiO₂ 层的薄膜厚度是 30nm 到 90nm, 以及所述 ITO 层的薄膜厚度是 10nm 到 30nm。

[0094] 所述第二不可见的 ITO 透明主体典型地包括基板(例如, PET 薄膜), 所述基板具有一层沉积在另一层之上的硬涂层、Si₃N₄ 层、SiO₂ 层和 ITO 层。由此, 可以省略在图 1 中显示的三个层 16-20 中的一个层。在沉积腔室中, 例如在存在惰性气体(诸如, 氩气和氮气)的情况下, 经由反应性溅射用 MF 溅射工艺来沉积所述 Si₃N₄ 层。在沉积腔室中, 例如在存在惰性气体(诸如, 氩气)和氧气的情况下, 经由反应性溅射用 MF 溅射工艺来沉积 SiO₂ 层。此外, 用于所述电介质薄膜的典型工艺压力可以在 2×10^{-3} 毫巴和 8×10^{-3} 毫巴之间。此外, 典型的沉积速率可以在 20nm/分钟和 40nm/分钟之间(当使用平面阴极时), 或者在 30nm/分钟和 60nm/分钟之间(当使用圆柱形阴极时)。用 DC 溅射工艺沉积所述 ITO。典型地, 所述 Si₃N₄ 层的薄膜厚度是 10nm 到 40nm, 所述 SiO₂ 层的薄膜厚度是 20nm 到 60nm, 以及所述 ITO 层的薄膜厚度是 10nm 到 30nm。

[0095] 由于事实上使用类似的靶(至少三个含硅靶和至少一个 ITO 靶), 所以可以实现不同透明主体之间的切换。

[0096] 应注意到, 为了计算在图 4 的曲线图 418 和图 5 的曲线图 518 中的反射率, 假设 PET 基板(折射率是 1.60)具有背侧反射, 没有外部基板和没有光束反转, 具有空气介质(折射率是 1.00), 以及光入射角是 0 度。此外, 图 7 和图 8 中的 b* 值, 如图式中所显示的, 代表以 2 度反射, 以及光源是 D65。

[0097] 图 11 示意性地说明用于制造根据本文的各实施方式在触控面板中使用的透明主体的沉积装置 1000 的实例。所述示例性装置包括第一沉积组件, 所述第一沉积组件具有五个靶组件 1020-1 到 1020-5, 并且配置用于在基板 14 上沉积第一透明层堆叠 12, 所述第一

透明层堆叠 12 包括第一含硅电介质薄膜 16、第二含硅电介质薄膜 18 和第三含硅电介质薄膜 20。根据典型性实施方式,在个别的沉积腔室中或者在沉积腔室的个别分隔空间中沉积层堆叠 12 的各个薄膜。所述示例性沉积装置 1000 还包括第二沉积组件,所述第二沉积组件配置用于沉积透明导电薄膜 22。

[0098] 根据本文的各实施方式,第一沉积组件和第二沉积组件设置成使得第一透明层堆叠 12 和透明导电薄膜 22 以这种次序设置在基板 14 上。在示例性实施方式中,使用输送机系统(未示出)在沉积方向 140 中沿着沉积路径输送基板 14 穿过所述腔室。在示例性实施方式中,第一沉积组件被设置在第二沉积组件的上游,以致透明导电薄膜 22 被沉积在第一透明堆叠 12 的上方。

[0099] 根据典型性实施方式,沉积装置 1000 配置用于沉积具有低折射率的第一和第三电介质薄膜和具有高折射率的第二电介质薄膜。

[0100] 根据可以与本文描述的其他实施方式结合的一些实施方式,所述装置 1000 可以包括 6 个分隔空间、腔室或者次腔室,以使得各个分隔空间可以在个别工艺参数下操作,尤其是在个别的处理气体下操作。如图 11 所示,所述装置可以包括五个可旋转的 MF 阴极或靶组件 1020-1 到 1020-5,所述阴极或靶组件装备有经喷涂的 Si 靶管 1022。另一个分隔空间装备有具有两个 ITO 可旋转的靶 1028-1 和 1028-2 的靶组件 1027,以 DC 模式向所述靶供电。或者,具有六个分隔空间或腔室的装置可以包括四个可旋转的 MF 阴极或靶组件,所述阴极或靶组件装备有经喷涂的 Si 靶管。其他两个分隔空间或者腔室装备有具有 ITO 可旋转的靶的靶组件,以 DC 模式向所述靶供电。

[0101] 从而,可以更高效地制造具有三个含硅电介质薄膜的三层透明层堆叠,例如通过用两个或更多个靶组件 1020 来制造三个层中的一个或多个层。因此, SiO_2 层或 Si_3N_4 层中的每一个都可以用两个或更多个靶组件来制造,所述 SiO_2 层或 Si_3N_4 层具有大于其他电介质薄膜的厚度,和 / 或具有会导致其沉积速率小于其他电介质薄膜的沉积速率的沉积参数。从而,可以避免或者减少这个层对产量的限制。这同样适用于具有两个含硅电介质薄膜的双层透明层堆叠,和甚至具有单一含硅电介质薄膜的单层透明层堆叠,其中也可以用两个或更多硅靶组件来提供单一含硅薄膜的厚度。

[0102] 如上所述,具有硅靶 1022 的 MF 阴极允许当氩 / 氧被用作溅射气体时将 SiO_2 沉积成低折射率层。或者可以经由使用 Ar/ N_2 溅射气体来沉积具有高折射率的 Si_3N_4 (氮化硅)层。这提供的好处是可以使用相同的阴极 / 靶配置来沉积若干类型的触控面板涂层。

[0103] 如图 11 中所图示的,针对仅单一靶组件 1020-1 以及针对仅单一靶 1028-1,提供了相应的 MF 电源 1120 和 DC 电源 1128。还相应地装备了其他的靶组件和靶(未示出)。

[0104] 根据又一实施方式,特别地装备有以 DC 溅射操作的靶组件 1027 的所述分隔空间在所述分隔空间中可以具有不同的靶 1028-1 和 1028-2。例如,两个类型的 ITO 材料可以用于透明导电氧化膜,例如,具有 90% 的 In_2O_3 和 10% 的 SnO_2 的组成的非结晶 ITO,或者具有 97% 的 In_2O_3 和 3% 的 SnO_2 的组成的结晶 ITO(在回火步骤之后)。在图 11 中,这是用不同的靶 1028-1 和 1028-2 标明的。因此,如果在所述 ITO 靶部分(在图 11 中的靶组件 1027)中一个可旋转的阴极具有 90/10 的 ITO,而另一个可旋转的阴极具有 97/3 的 ITO,那么可以进一步地提高所述装置的灵活性。这也允许经由使用所述阴极中的任意一个阴极来进行非结晶 ITO 和结晶 ITO 之间的切换。

[0105] 根据可与本文描述的其他实施方式结合的又一实施方式,具有多个含硅靶的装置适用于制造不同的基于硅的、特别地具有不同折射率的电介质薄膜,所述装置允许在用于触控面板的不同类型的透明层堆叠之间切换。例如,可以用由以下物质组成的群组中的一个来形成层堆叠:PET 薄膜/SiO₂/ITO;作为改良的颜色反射层的PET 薄膜/SiO₂/Si₃N₄/SiO₂/ITO,作为高透光度结构的PET 薄膜/SiO₂/Si₃N₄/SiO₂/ITO;以及作为改良的、具有三个层的颜色反射层的PET 薄膜/Si₃N₄/SiO₂/ITO。

[0106] 根据又一实施方式,在图 11 中图示的所述装置 1000 具有 6 个分隔空间、靶组件或阴极,所述装置的规模还可以进一步地扩大,例如扩大到 8 个、10 个或甚至 12 个分隔空间、靶组件或阴极。典型地,经由这样的规模扩大化,至少可以提高产量,这是因为可以用附加的阴极来沉积基于层厚度和 / 或沉积速率限制基板速率的层。根据阴极的相似性,可以对于所有的层堆叠实现产量的提高,其中所述产量由含硅层沉积界定。在产量将主要地由 ITO 层沉积界定的情况下,所述阴极组件中的第二阴极组件可以具有 ITO 靶。

[0107] 根据可与本文描述的其他实施方式结合的又一实施方式,经由沉积有具有不同折射率(例如,折射率渐变)的含硅电介质层的层堆叠的防反射涂层的方案来进一步地提供制造方法和装置的灵活性。由此,经由利用所述系统而无需排气和再抽空所述腔室,可进一步地减少这种装置的拥有成本。

[0108] 本文描述的实施方式涉及其中仅使用两种靶材料的方法和装置。这使得沉积装置的操作员能够仅经由改变溅射参数即可从一个工艺切换到下一个工艺。不需要再更换靶。无需排气和更换靶,顾客即可生产不同类型的触控面板涂层。也有可能在不排气和打开机器的情况下在塑胶材料的相同辊上沉积不同类型的触控面板涂层。这改良了顾客的拥有成本并且给予顾客附加的价值。另一个优点是和高折射率材料氧化铌(Nb₂O₅)的靶价格相比,经喷涂 Si 的靶价格更低,所述经喷涂 Si 的靶还可以用于用于触控面板应用的多层透明堆叠。

[0109] 说明书使用实例来公开本发明(包括最佳方式)且还使本领域普通技术人员能够制作和使用本发明。虽然已根据各种具体实施方式描述了本发明,但本领域普通技术人员将认识到本发明可以在权利要求书的精神和范围内以修改例来实施。尤其是,实施方式的实例和上述实施方式或其修改例的相互非排斥特征结构可相互组合。

[0110] 本发明的专利保护范围是由权利要求书界定的,且可包括本领域技术人员能想到的其他实例。此类其他实例意欲在权利要求书的范围内。

[0111] 尽管上述内容是针对本发明的实施方式,但可在不脱离本发明的基本范围的情况下设计本发明的其他和进一步实施方式,且本发明的范围是由所附权利要求书来确定。

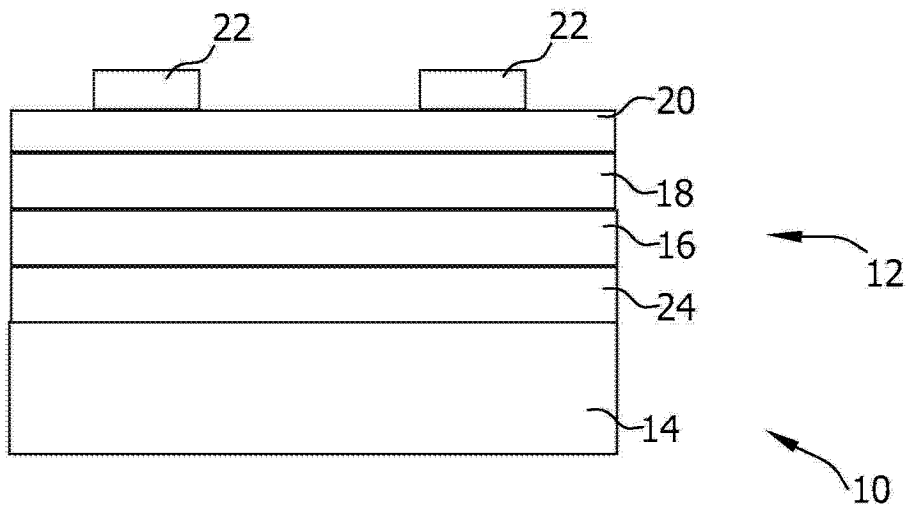


图 1

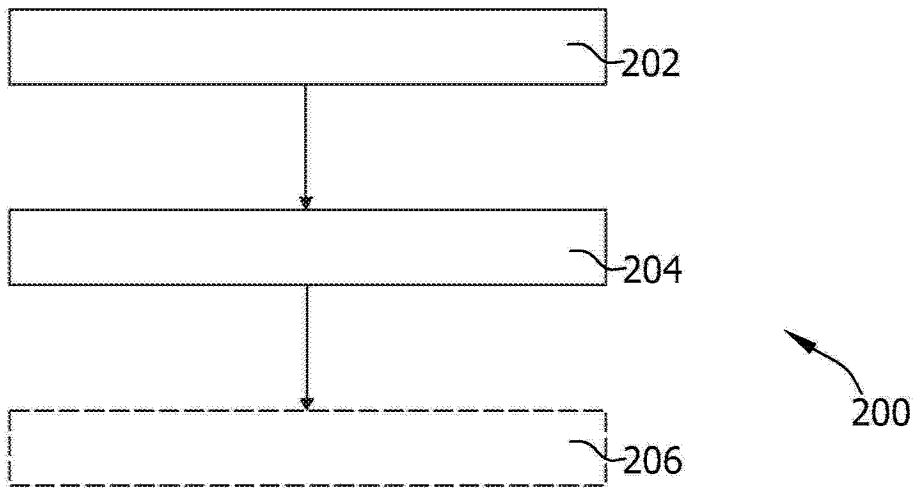


图 10

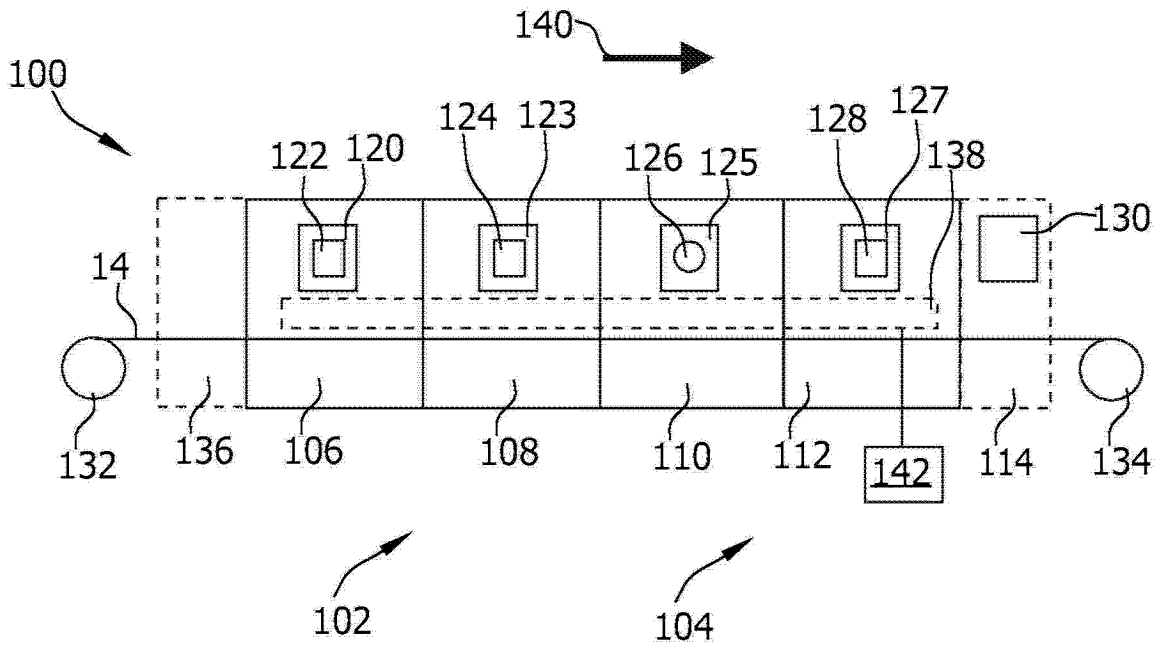


图 2

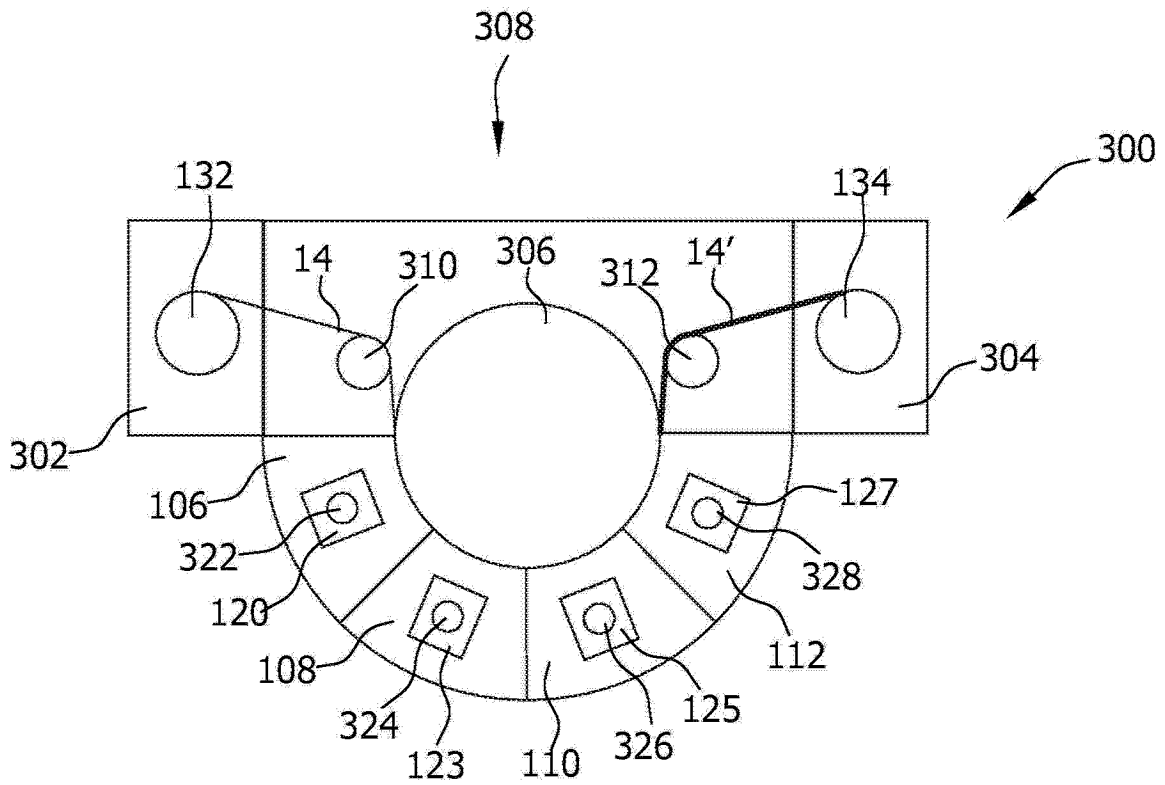


图 3

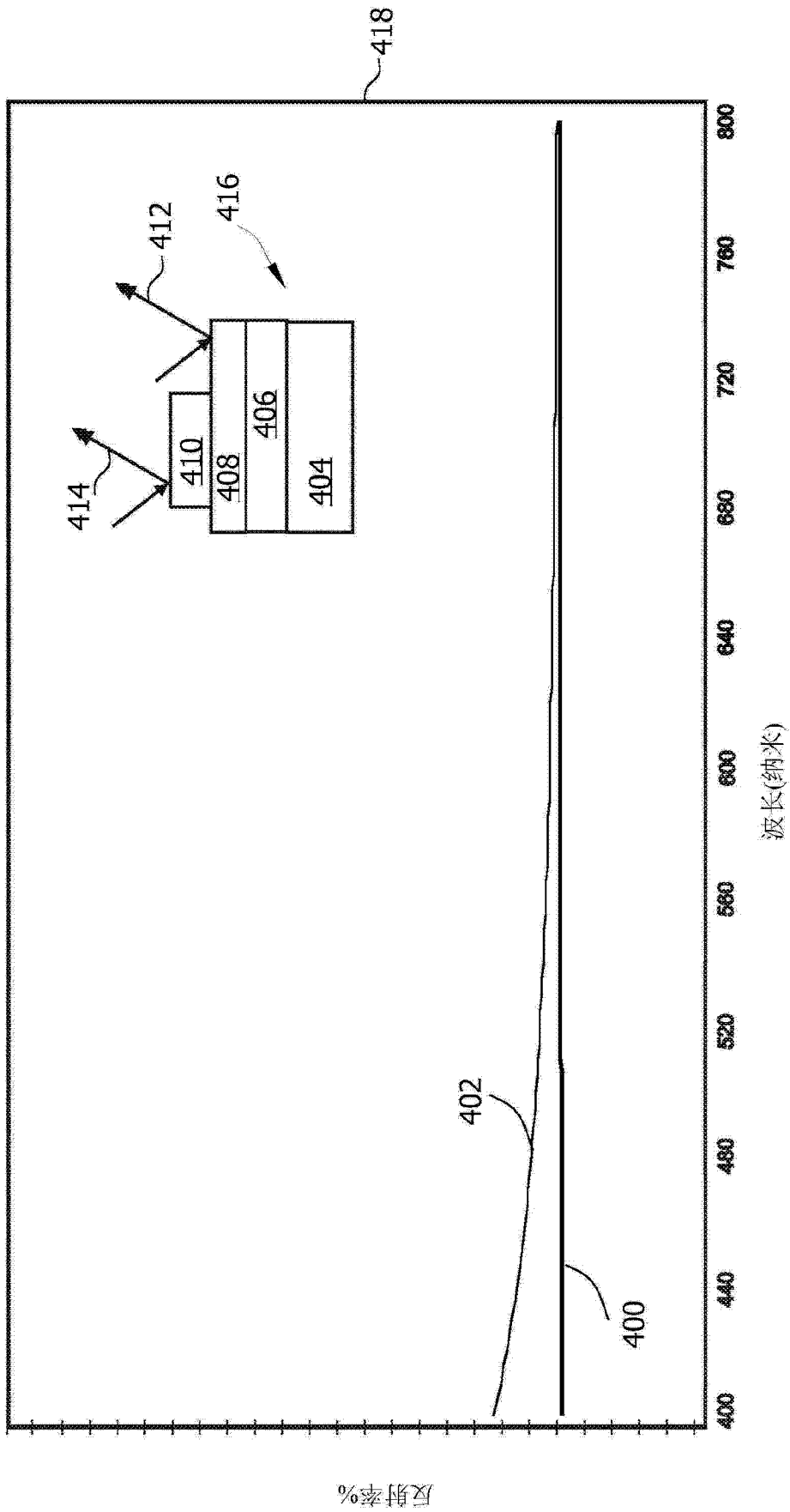


图 4

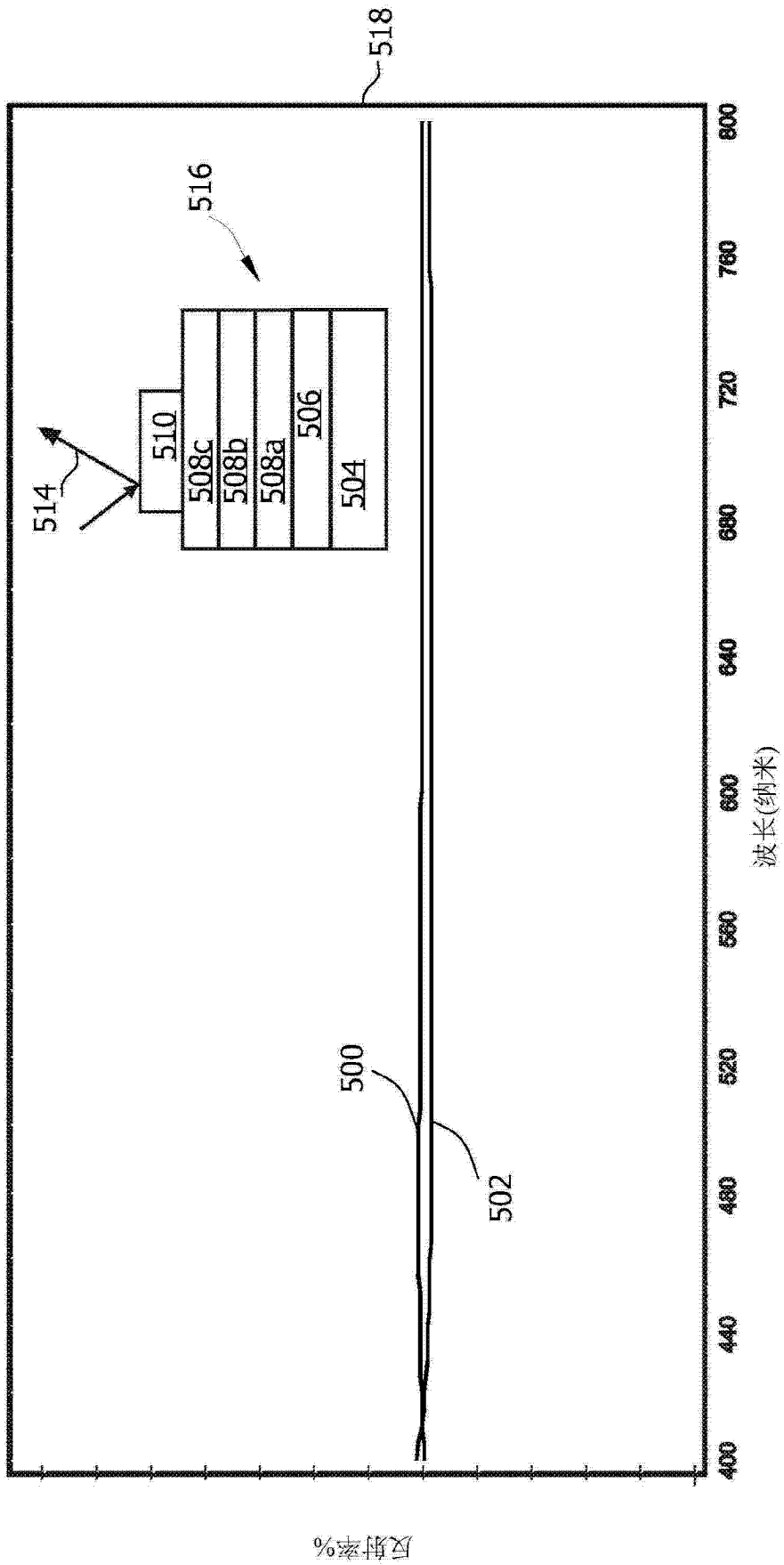


图 5

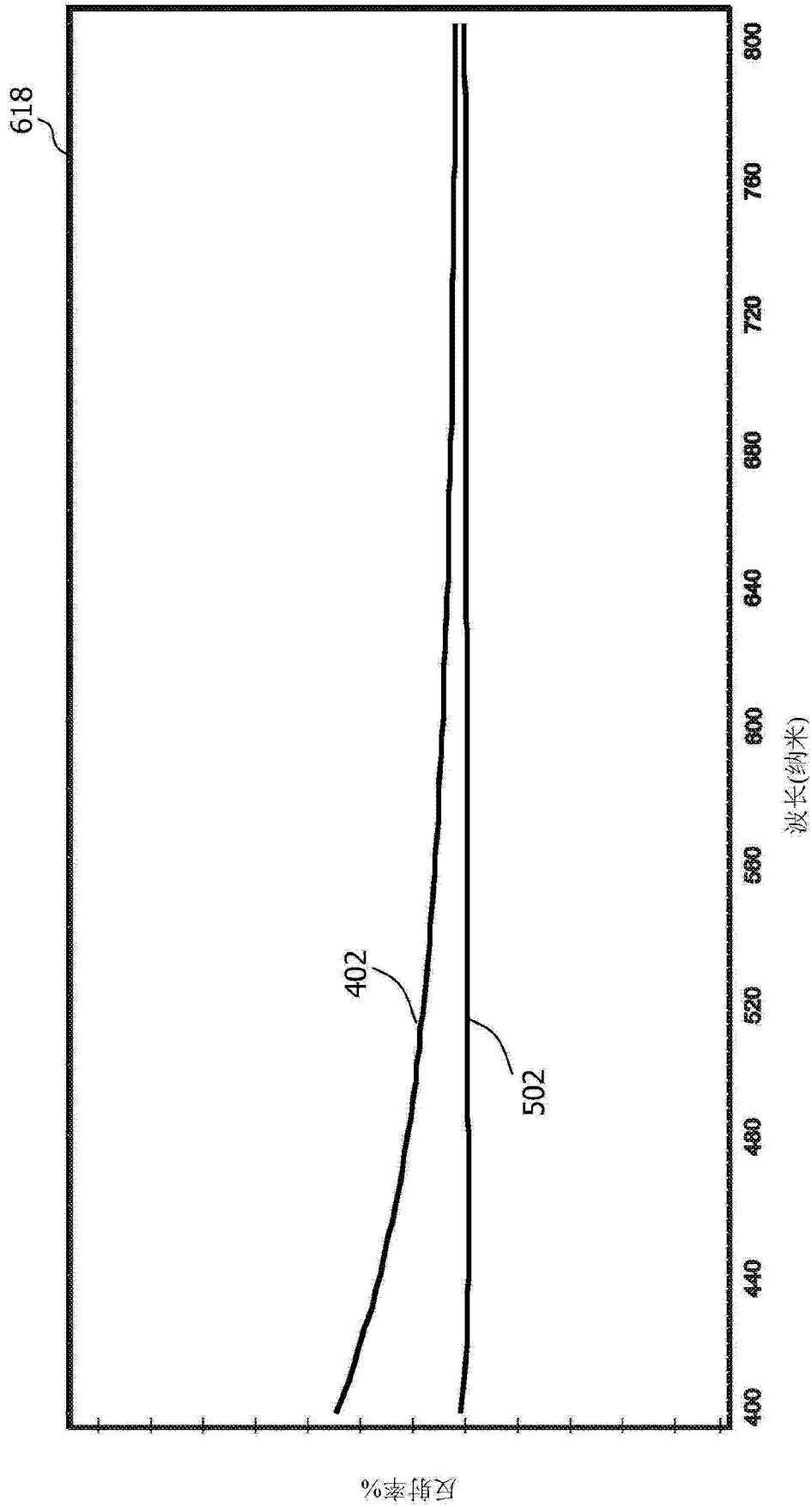
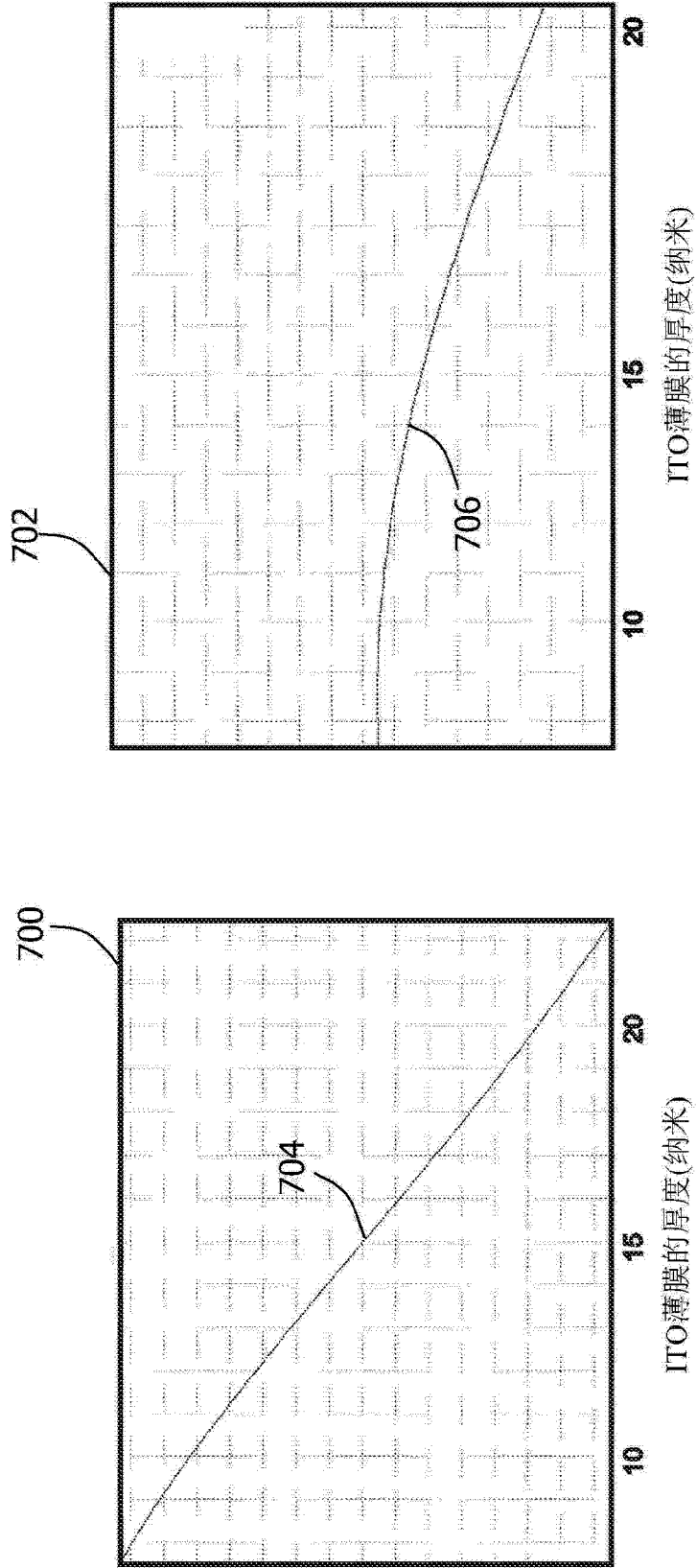
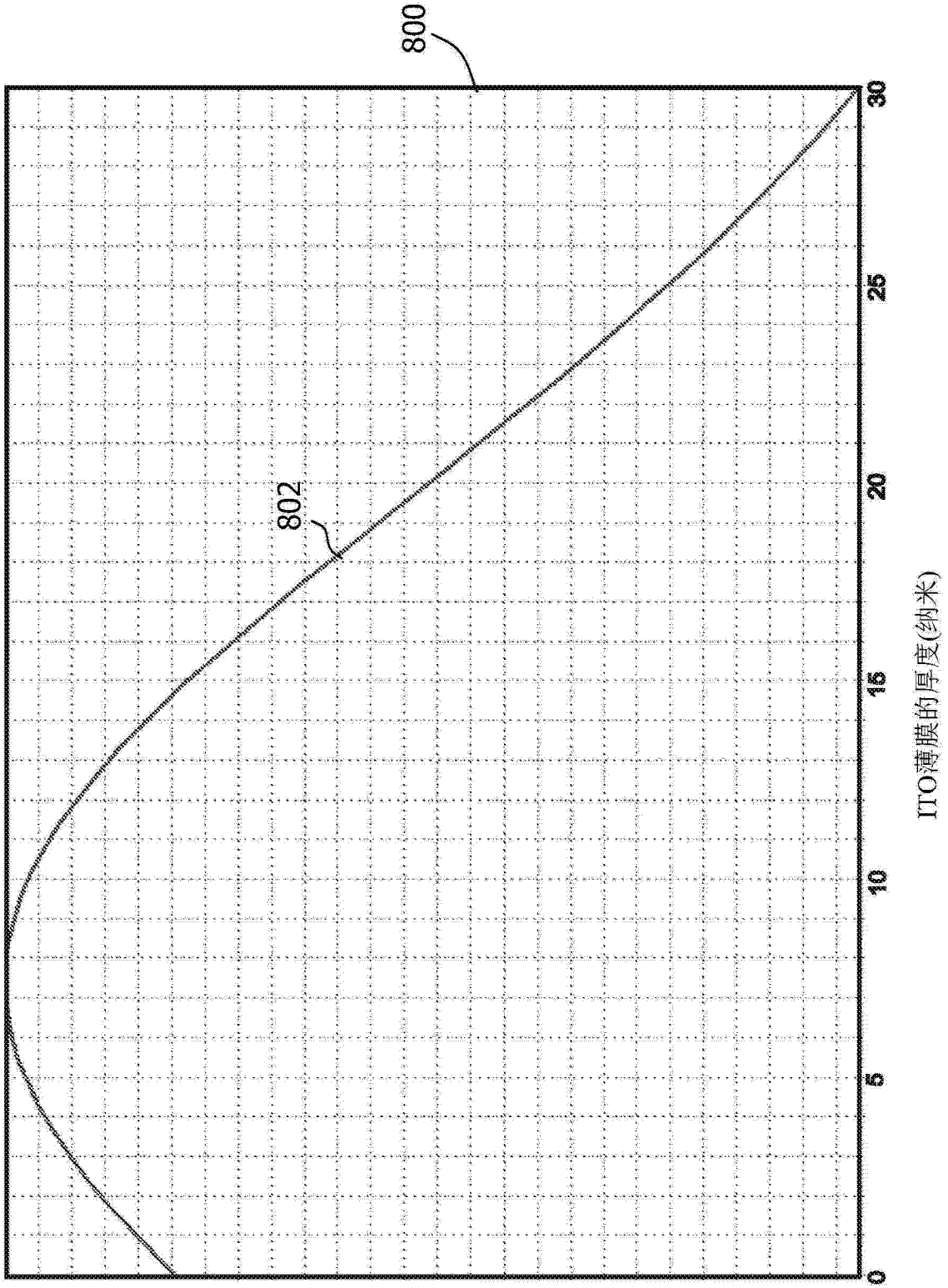


图 6



反射率, 2度, 光源D65

图 7



反射率, 2度, 光源D65

图 8

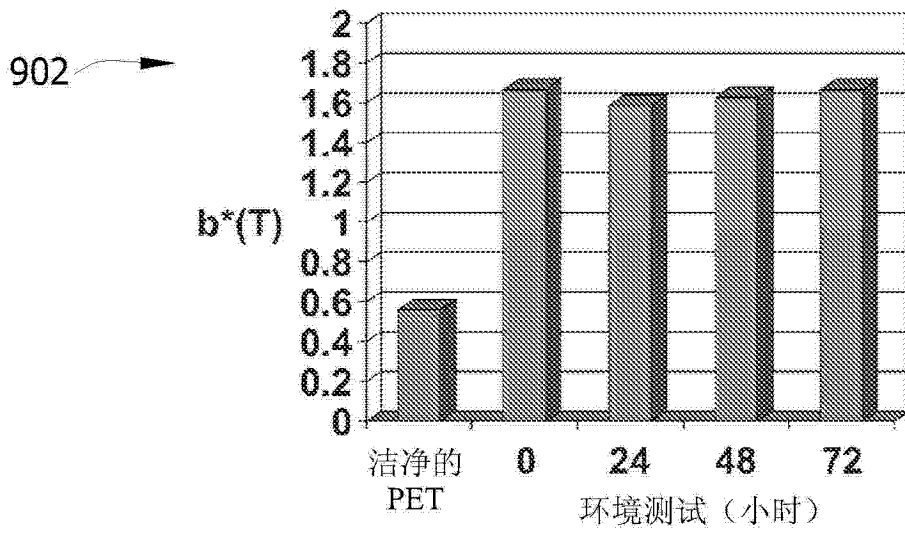
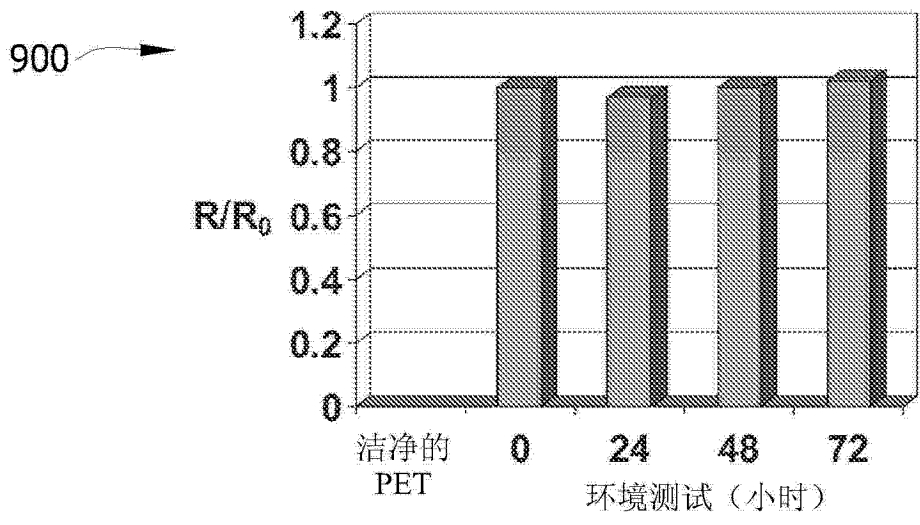


图 9

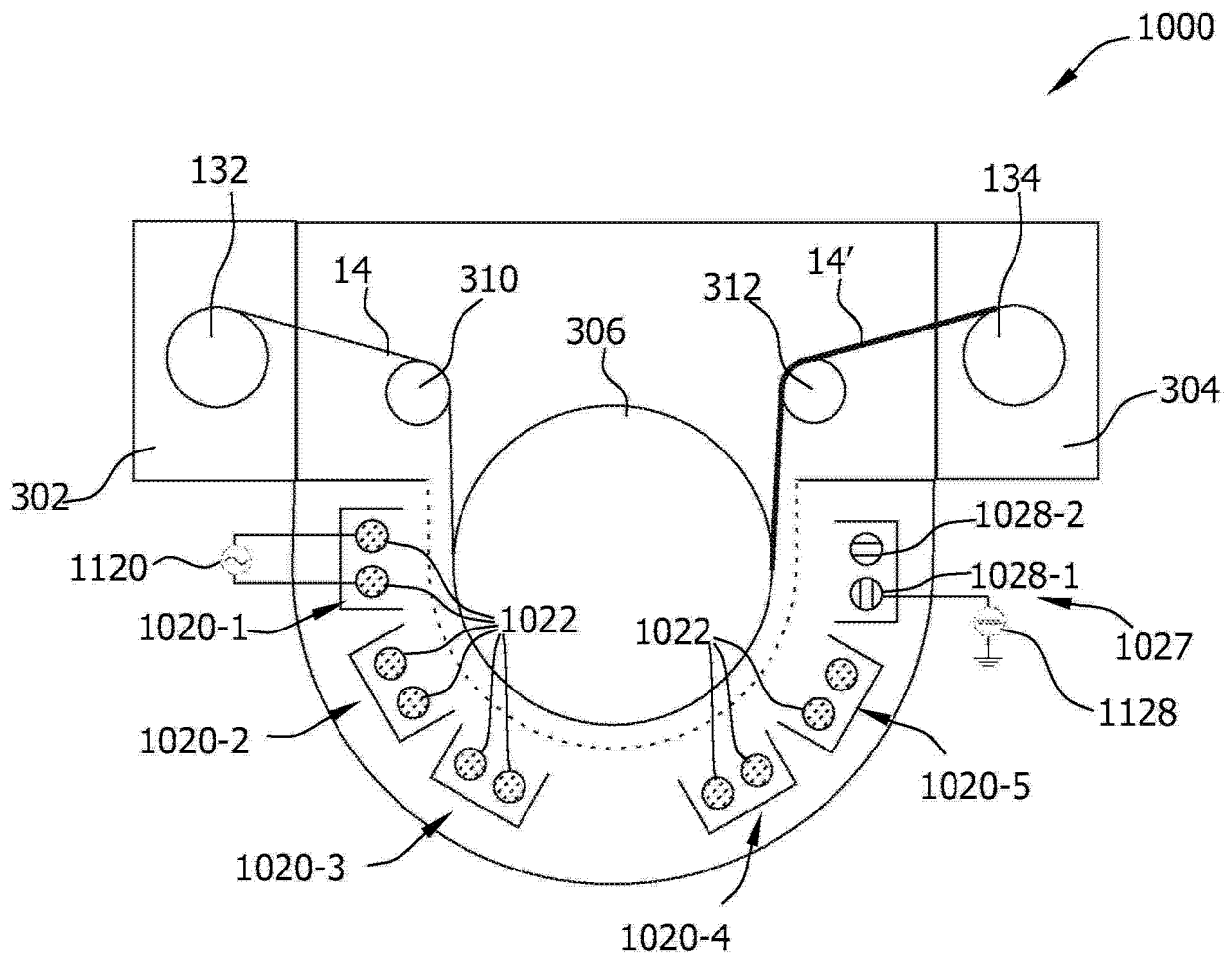


图 11