

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6971908号
(P6971908)

(45) 発行日 令和3年11月24日(2021.11.24)

(24) 登録日 令和3年11月5日(2021.11.5)

(51) Int.Cl. F I
 GO 1 R 33/02 (2006.01) GO 1 R 33/02 U
 GO 1 R 15/20 (2006.01) GO 1 R 15/20 C

請求項の数 10 (全 21 頁)

<p>(21) 出願番号 特願2018-79140 (P2018-79140) (22) 出願日 平成30年4月17日 (2018. 4. 17) (65) 公開番号 特開2018-179994 (P2018-179994A) (43) 公開日 平成30年11月15日 (2018. 11. 15) 審査請求日 令和2年3月23日 (2020. 3. 23) (31) 優先権主張番号 特願2017-84060 (P2017-84060) (32) 優先日 平成29年4月20日 (2017. 4. 20) (33) 優先権主張国・地域又は機関 日本国 (JP)</p>	<p>(73) 特許権者 303046277 旭化成エレクトロニクス株式会社 東京都千代田区有楽町一丁目1番2号 (74) 代理人 110000877 龍華国際特許業務法人 (72) 発明者 福中 敏昭 東京都千代田区神田神保町一丁目105番 地 旭化成エレクトロニクス株式会社内 審査官 小川 浩史</p>
---	--

最終頁に続く

(54) 【発明の名称】 磁気検出装置、電流検出装置、磁気検出装置の製造方法、及び電流検出装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

上面及び底面を少なくとも含む複数の外面を有する、磁場を検出する磁気センサと、前記磁気センサの前記複数の外面のすべてを覆って封止する封止部材と、を備え、

前記封止部材は、前記磁気センサの上面を含む上面側を封止する第1封止部材と、前記磁気センサの底面を含む底面側を封止する第2封止部材と、を有し、

前記磁気センサの底面及び該底面と同じ方向を向く前記第1封止部材の底面が粗面加工されており、

前記第2封止部材が、前記磁気センサの底面と前記第1封止部材の底面を覆って封止する、磁気検出装置。

【請求項 2】

前記磁気センサの底面に、粗面加工された第1絶縁部材が設けられる、請求項1に記載の磁気検出装置。

【請求項 3】

前記第1絶縁部材は、ダイアタッチフィルムである、請求項2に記載の磁気検出装置。

【請求項 4】

前記磁気センサが出力する信号を処理する信号処理ICチップをさらに備え、

前記信号処理ICチップは、それぞれ前記磁気センサの上面及び底面と同じ方向を向く上面及び底面を少なくとも含む複数の外面を有し、

10

20

前記封止部材は、さらに、前記信号処理 IC チップを前記磁気センサから離間し且つ該信号処理 IC チップの前記複数の外面を覆って封止する、請求項 1 から 3 のいずれか一項に記載の磁気検出装置。

【請求項 5】

前記信号処理 IC チップの底面に、粗面加工された第 2 絶縁部材が設けられ、前記第 2 封止部材が、さらに、前記信号処理 IC チップの底面を覆って封止する、請求項 4 に記載の磁気検出装置。

【請求項 6】

前記第 2 絶縁部材は、ダイアタッチフィルムである、請求項 5 に記載の磁気検出装置。

【請求項 7】

前記磁気センサは、磁気検出素子を備え、さらに、該磁気検出素子と同一の半導体基板に形成された、前記磁気検出素子が出力する信号を処理する信号処理回路を備える、請求項 1 から 3 のいずれか一項に記載の磁気検出装置。

【請求項 8】

請求項 1 から 7 のいずれか一項に記載の磁気検出装置と、

被測定電流が流れる導体と、を備え、

前記磁気センサは、前記導体に流れる電流により発生する磁場を検出し、

前記導体は、それぞれ前記磁気センサの上面及び底面と同じ方向を向く上面及び底面を有し、

前記封止部材は、前記第 1 封止部材により前記導体の少なくとも一部の上面を含む上面側を封止するとともに前記第 2 封止部材により前記導体の少なくとも一部の底面を含む底面側を封止することにより、前記導体の少なくとも一部を封止して前記磁気センサを前記導体から離間する、電流検出装置。

【請求項 9】

前記導体の少なくとも一部の底面は、粗面加工されている、請求項 8 に記載の電流検出装置。

【請求項 10】

被測定電流が流れる導体と、

前記導体に流れる電流により発生する磁場を検出する磁気センサと、

前記導体の少なくとも一部及び前記磁気センサを封止する封止部材と、を備え、

前記導体の少なくとも一部は、上面及び底面を有し、

前記磁気センサは、上面及び底面を少なくとも含む複数の外面を有し、

前記封止部材は、前記磁気センサの前記複数の外面のすべてを封止し、

前記封止部材は、前記導体の少なくとも一部及び前記磁気センサのそれぞれの上面を含む上面側を封止する第 1 封止部材と、前記導体の少なくとも一部及び前記磁気センサのそれぞれの底面を含む底面側を封止する第 2 封止部材と、を有し、

前記導体の少なくとも一部の底面及び前記磁気センサの底面並びに前記導体及び前記磁気センサのそれぞれの底面と同じ方向を向く前記第 1 封止部材の底面が粗面加工されており、

前記第 2 封止部材が、前記導体の少なくとも一部の底面、前記磁気センサの底面、及び前記第 1 封止部材の底面を覆って封止する、電流検出装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、磁気検出装置、電流検出装置、磁気検出装置の製造方法、及び電流検出装置の製造方法に関する。

【背景技術】

【0002】

磁気センサを用いて磁場の強度を検出する磁気検出装置及び電流の量を検出する電流検出装置（電流センサとも呼ぶ）が知られている。例えば特許文献 1 には、被測定電流が入

10

20

30

40

50

力される1次導体、信号処理ICを支持する2次導体、2次導体の2つの張り出し部の間に架けられた絶縁テープ上に支持して、平面視において1次導体のギャップに配置された磁気センサ、及びこれらの構成各部を封止するパッケージを有する電流センサが開示されている。電流センサは、1次導体に電流が入力されると、その電流により1次導体の周囲に発生する磁場を磁気センサを用いて検出して、電流の量に応じた出力信号を出力する。

特許文献1 国際公開第2015/015539号

【発明の概要】

【発明が解決しようとする課題】

【0003】

斯かる構成の電流検出装置及び磁気検出装置において、高い絶縁耐性が求められる。 10

【課題を解決するための手段】

【0004】

本発明の第1の態様においては、磁場を検出する磁気センサと、磁気センサの全ての外面を覆って封止する封止部材と、を備える磁気検出装置が提供される。

【0005】

本発明の第2の態様においては、第1の態様の磁気検出装置と、被測定電流が流れる導体と、を備え、磁気センサは、導体に流れる電流により発生する磁場を検出し、封止部材は、導体の少なくとも一部を封止して磁気センサを導体から離間する、電流検出装置が提供される。

【0006】

本発明の第3の態様においては、粗面加工された底面を有する、被測定電流が流れる導体と、導体に流れる電流により発生する磁場を検出する磁気センサと、導体の少なくとも一部及び磁気センサを封止する封止部材と、を備える電流検出装置が提供される。 20

【0007】

本発明の第4の態様においては、支持部材上に、磁場を検出する磁気センサを配置する段階と、磁気センサの上面を第1封止部材により封止する段階と、支持部材を除去する段階と、磁気センサの底面を第2封止部材により封止する段階と、を備える磁気検出装置の製造方法が提供される。

【0008】

本発明の第5の態様においては、支持部材上に、被測定電流が流れる導体及び導体に流れる電流により発生する磁場を検出する磁気センサを互いに離間して配置する段階と、導体の少なくとも一部及び磁気センサの上面を第1封止部材により封止する段階と、支持部材を除去する段階と、導体の少なくとも一部及び磁気センサの底面を第2封止部材により封止する段階と、を備える電流検出装置の製造方法が提供される。 30

【0009】

なお、上記の発明の概要は、本発明の特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

【0010】

【図1A】本実施形態に係る電流センサの内部構成を示す。 40

【図1B】図1Aにおける基準線BBに関する電流センサの断面構成を示す。

【図2】本実施形態に係る電流センサの製造工程のフローを示す。

【図3A】電流センサの製造工程の一ステップにより形成された電流センサの状態、すなわち下面に支持部材が貼り付けられたリードフレームの構成を示す。

【図3B】図3Aにおける基準線BBに関する電流センサの断面を示す。

【図4A】電流センサの製造工程の一ステップにより形成された電流センサの状態、すなわち支持部材上に磁気センサ及び信号処理ICが互いに離間して配置され、信号処理ICが磁気センサ及び端子にワイヤボンディングされた状態を示す。

【図4B】図4Aにおける基準線BBに関する電流センサの断面を示す。

【図5A】電流センサの製造工程の一ステップにより形成された電流センサの状態、すな 50

わちリードフレーム、磁気センサ、及び信号処理 IC の上面側が第 1 封止部材により封止された状態を図 5 B における基準線 A A について示す。

【図 5 B】図 5 A における基準線 B B に関する電流センサの断面を示す。

【図 6 A】電流センサの製造工程の一ステップにより形成された電流センサの状態、すなわち支持部材が除去されたリードフレーム、磁気センサ、及び信号処理 IC の底面側が第 2 封止部材により封止された状態を図 6 B における基準線 A A について示す。

【図 6 B】図 6 A における基準線 B B に関する電流センサの断面を示す。

【図 7 A】電流センサの製造工程の一ステップにより形成された電流センサの状態、すなわちリードフレーム、磁気センサ、及び信号処理 IC が封止部材によりパッケージされた状態を示す。

【図 7 B】図 7 A における基準線 B B に関する電流センサの断面を示す。

【図 8 A】変形例に係るホールセンサの内部構成を示す。

【図 8 B】図 8 A における基準線 B B に関するホールセンサの断面構成を示す。

【図 9 A】変形例に係るホール IC の内部構成を示す。

【図 9 B】図 9 A における基準線 B B に関するホール IC の断面構成を示す。

【図 10】変形例に係るホール IC の製造工程のフローを示す。

【図 11 A】ホール IC の製造工程の一ステップにより形成されたホール IC の状態、すなわち下面に支持部材が貼り付けられたリードフレームの構成を示す。

【図 11 B】図 11 A における基準線 B B に関するホール IC の断面を示す。

【図 12 A】ホール IC の製造工程の一ステップにより形成されたホール IC の状態、すなわち支持部材上に磁気センサ及び信号処理 IC が互いに離間して配置され、信号処理 IC が磁気センサ及び端子にワイヤボンディングされた状態を示す。

【図 12 B】図 12 A における基準線 B B に関するホール IC の断面を示す。

【図 13 A】ホール IC の製造工程の一ステップにより形成されたホール IC の状態、すなわちリードフレーム、磁気センサ、及び信号処理 IC の上面側が第 1 封止部材により封止された状態を図 13 B における基準線 A A について示す。

【図 13 B】図 13 A における基準線 B B に関するホール IC の断面を示す。

【図 14 A】ホール IC の製造工程の一ステップにより形成されたホール IC の状態、すなわち支持部材が除去されたリードフレーム、磁気センサ、及び信号処理 IC の底面側が第 2 封止部材により封止された状態を図 14 B における基準線 A A について示す。

【図 14 B】図 14 A における基準線 B B に関するホール IC の断面を示す。

【図 15 A】ホール IC の製造工程の一ステップにより形成されたホール IC の状態、すなわちリードフレーム、磁気センサ、及び信号処理 IC が封止部材によりパッケージされた状態を示す。

【図 15 B】図 15 A における基準線 B B に関するホール IC の断面を示す。

【発明を実施するための形態】

【0011】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0012】

図 1 A 及び図 1 B は、本実施形態に係る電流センサ 100 の構成を示す。ここで、図 1 A は、電流センサ 100 の内部構成を平面視において示し、図 1 B は、図 1 A における基準線 B B に関して電流センサ 100 の断面構成を示す。なお、図 1 A における上下方向を縦方向、図 1 A 及び図 1 B における左右方向を横方向、及び図 1 B における上下方向を高さ方向とする。また、図 1 A 及び図 1 B 並びにこれらに対応するその他の図において、パッケージ 60 (第 1 及び第 2 封止部材 61, 62) を透過して電流センサ 100 の内部構成を表している。電流センサ 100 は、絶縁耐性の高い電流センサを提供することを目的とする電流検出装置の一例であり、導体 10、複数のデバイス端子 21、磁気センサ 30、信号処理 IC 40、ワイヤ 51, 52、及びパッケージ 60 を備える。

10

20

30

40

50

【 0 0 1 3 】

導体 1 0 は、電流センサ 1 0 0 により検出される電流（被測定電流と呼ぶ）が電流経路に沿って流れる導電性部材である。導体 1 0 は、大きな被測定電流を流すために、例えば銅のような金属等の導電体を用いて 0 . 2 mm 厚、ただし端子部 1 1 は 0 . 4 mm 厚で、横方向右側に設けられる 2 組の端子部 1 1 のうちの一方の組から後述するパッケージ 6 0 の内部を通して他方の組に戻る形状に成形される。導体 1 0 は、2 組の端子部 1 1、2 つの脚部 1 2、及び曲部 1 3 を含む。

【 0 0 1 4 】

2 組の端子部 1 1 は、被測定電流を入出力する電流端子であり、横方向右側に縦方向に離間して配設されている。2 組の端子部 1 1 は、平面視において略矩形形状を有し、2 組の端子部 1 1 に含まれる各 2 つの端子部 1 1 が、それぞれの基端（すなわち、左端）の厚みを絞ってそれぞれ 2 つの脚部 1 2 の右端に一体的に接続する。なお、各組の端子部 1 1 は、2 つの端子部 1 1 に限らず、3 以上の端子部 1 1 を含んでもよい。

10

【 0 0 1 5 】

2 つの脚部 1 2 は、2 組の端子部 1 1 のうちの一方の組の端子部 1 1 に入力された電流を曲部 1 3 に送る又は曲部 1 3 から他方の組の端子部 1 1 に電流を送る部材であり、2 組の端子部 1 1 の左側に、縦方向に離間して配設されている。2 つの脚部 1 2 は、平面視において横方向を長手とする矩形形状を有し、それぞれ、右端に接続する 2 組の端子部 1 1 をそれぞれ曲部 1 3 の 2 つの端部に一体的に接続する。

【 0 0 1 6 】

曲部 1 3 は、2 つの脚部 1 2 の一方から流れ込む電流の向きを逆向きに変えて他方の脚部 1 2 に送り出す部材であり、2 つの脚部 1 2 の左側に配設されている。曲部 1 3 は、平面視において胴部とこれを間に連ねる 2 つの端部を有して U 字状に成形され、胴部を左側に向けて、2 つの端部をそれぞれ 2 つの脚部 1 2 に一体的に接続する。ここで、曲部 1 3 の内側に形成される空間の幅は、磁気センサ 3 0 の幅より大きい。

20

【 0 0 1 7 】

なお、導体 1 0 の底面 1 0 a を粗面加工してもよい。ここで、粗面加工された底面 1 0 a の算術平均粗さ（Ra）は 0 . 0 1 μ m 以上とする。それにより、導体 1 0 を封止するパッケージ 6 0 が導体 1 0 の底面 1 0 a に密着し、界面の形成が抑止される。

【 0 0 1 8 】

なお、導体 1 0 の肉厚部（すなわち、端子部 1 1）の上面 1 1 a を除いて薄肉部（すなわち、脚部 1 2 及び曲部 1 3）の上面に例えば銀を用いてメッキ膜を設けてもよい。

30

【 0 0 1 9 】

導体 1 0 は、2 組の端子部 1 1 にそれぞれ含まれる端子部 1 1 の上面及び先端面（すなわち、右端面）をパッケージ 6 0 の上面及び右側面に面一に露出して、パッケージ 6 0 内に封止されている。端子部 1 1 の上面 1 1 a は、電流センサ 1 0 0 を例えば外部基板上に実装した際に、外部基板上に配設された配線等に接合される。被測定電流は、縦方向の上側（又は下側）の一方の組の端子部 1 1 から入力され、上側（又は下側）の脚部 1 2 を介して曲部 1 3 を流れることでその向きを左向きから右向きに 1 8 0 度を変え、下側（又は上側）の脚部 1 2 を介して下側（又は上側）の他方の組の端子部 1 1 から出力される。なお、被測定電流が導体 1 0 内を流れる経路を電流経路と呼ぶ。

40

【 0 0 2 0 】

複数のデバイス端子 2 1 は、信号処理 IC 4 0 から出力される電流量の算出結果を外部デバイスに出力する、また補正パラメータを設定するための信号を外部デバイスから信号処理 IC 4 0 に入力する信号端子である。複数のデバイス端子 2 1 は、一例として 5 つの端子を含み、横方向左側に縦方向に離間して配設されている。複数のデバイス端子 2 1 のそれぞれは、例えば銅のような金属等の導電体を用いて 0 . 2 mm 厚、ただし左端部は 0 . 4 mm 厚で、横方向を長手とする矩形形状に成形される。

【 0 0 2 1 】

なお、複数のデバイス端子 2 1 の肉厚部（すなわち、左端部）の上面 2 1 a を除いて薄

50

肉部の上面に例えば銀を用いてメッキ膜を設けてもよい。

【 0 0 2 2 】

複数のデバイス端子 2 1 は、左端部の上面 2 1 a 及び先端面（すなわち、左端面）をパッケージ 6 0 の上面及び左側面に面一に露出して、パッケージ 6 0 内に封止されている。デバイス端子 2 1 の上面 2 1 a は、電流センサ 1 0 0 を例えば外部基板上に実装した際に、外部基板上に配設された配線等に接合される。

【 0 0 2 3 】

磁気センサ 3 0 は、導体 1 0 に流れる電流により発生する磁場を検出する磁気検出素子の一例である。磁気センサ 3 0 として、例えば、InAs、GaAs 等から構成される化合物半導体ホール素子、シリコンから構成されるホール素子（或いは増幅回路と一体化されたホール IC）、及び磁気抵抗素子を採用することができる。磁気センサ 3 0 は、導体 1 0 の曲部 1 3 の内側、好ましくは曲部 1 3 内における電流経路の曲率中心に配置される。それにより、曲部 1 3 に流れる電流により発生する磁場が磁気センサ 3 0 に集束し、磁気センサ 3 0 により高い SN 比で磁場を検出することが可能となる。さらにより高い SN 比で地場を検出するには、磁気センサ 3 0 の厚さは、導体 1 0 の厚さより薄い方が好ましい。

【 0 0 2 4 】

なお、磁気センサ 3 0 の底面に絶縁部材 3 1 を設けてもよい。絶縁部材 3 1 は、粗面加工されたものでもよく、その算術平均粗さ（Ra）は $0.01 \mu\text{m}$ 以上とする。絶縁部材 3 1 として、例えば、ウエハをダイシングして、ウエハ上に形成された磁気センサ 3 0 の回路素子を個片化する際に、ウエハの裏面に貼り付けられるダイアタッチフィルムを採用することができる。絶縁部材 3 1 により磁気センサ 3 0 の底面が（例えば、後述するウェットプラスト時において）保護され、また絶縁部材 3 1 が $0.01 \mu\text{m}$ 以上の算術平均粗さ（Ra）で粗面加工されていることで、パッケージ 6 0 が磁気センサ 3 0 の底面に密着してこれを封止することにより界面の形成が抑止される。プラズマ処理等の磁気センサ 3 0 の底面に大きなダメージが無い方法であり、保護する必要がない場合は、絶縁部材 3 1 は無くてもよい。

【 0 0 2 5 】

なお、磁気センサ 3 0 の上側、下側、又は両側に磁性体メッキにより形成された磁性体を設け、それらにより磁場を集束して磁気センサ 3 0 に入力することとしてもよい。また、磁気センサ 3 0 の上面、下面、又は両面を、例えばアルミニウム等の非磁性導体を用いて静電シールドして、パッケージ 6 0 外から来る静電ノイズを遮蔽してもよい。

【 0 0 2 6 】

なお、磁気センサ 3 0 に入力する外部磁場等にもなうノイズを除くために、導体 1 0 の曲部 1 3 の外側に外部磁場を検出するための追加の磁気センサを設けてもよい。斯かる場合、信号処理 IC 4 0 により磁気センサ 3 0 の検出信号と追加の磁気センサの検出信号との差分を算出することで、磁気センサ 3 0 の検出信号に含まれる外部磁場等に由来するノイズを相殺することができる。

【 0 0 2 7 】

磁気センサ 3 0 は、ワイヤボンディングによって信号処理 IC 4 0 に接続され、検出した磁場の強度に応じた電圧を出力信号として信号処理 IC 4 0 に出力する。

【 0 0 2 8 】

信号処理 IC 4 0 は、磁気センサ 3 0 が出力する信号を処理して、導体 1 0 に流れる電流の量を算出するデバイスである。信号処理 IC 4 0 は、メモリ、感度補正回路、出力のオフセットを補正するオフセット補正回路、磁気センサ 3 0 からの出力信号を増幅する増幅回路、及び温度に応じて出力を補正する温度補正回路等の少なくとも 1 つを内蔵してもよい。本実施形態では、信号処理 IC 4 0 は、磁気センサ 3 0 と別個のデバイスとしてハイブリッド構成されたものを採用する。信号処理 IC 4 0 は、導体 1 0 の曲部 1 3 と複数のデバイス端子 2 1 との間に配置される。

【 0 0 2 9 】

10

20

30

40

50

なお、信号処理 IC 40 の底面に絶縁部材 41 を設けてもよい。絶縁部材 41 は、粗面加工されたものでよく、その算術平均粗さ (Ra) は $0.01 \mu\text{m}$ 以上とする。絶縁部材 41 として、例えば、ウエハをダイシングして、ウエハ上に形成された信号処理 IC 40 の回路素子を個片化する際に、ウエハの裏面に貼り付けられるダイアタッチフィルムを採用することができる。絶縁部材 41 により信号処理 IC 40 の底面が (例えば、後述するウェットブラスト時において) 保護され、また絶縁部材 41 が $0.01 \mu\text{m}$ 以上の算術平均粗さ (Ra) で粗面加工されていることで、パッケージ 60 が信号処理 IC 40 の底面に密着してこれを封止することにより界面の形成が抑止される。

【0030】

なお、本実施形態においては、信号処理 IC 40 がリードフレーム等によって支持されていない形態を示しているが、信号処理 IC 40 は例えばリードフレーム上に載置されてもよい。また絶縁部材 41 は、前述のように無くてもよい。

10

【0031】

信号処理 IC 40 は、ワイヤボンディングによって複数のデバイス端子 21 に接続され、それらを介して導体 10 に流れる電流の量の算出結果を出力する、さらにパラメータの設定等を入力する。なお、複数のデバイス端子 21 のいずれかをグランド端子として使用してもよい。また、信号処理 IC 40 の上面、下面、又は両面を、例えばアルミニウム等の非磁性導体を用いて静電シールドして、パッケージ 60 外から来る静電ノイズを遮蔽してもよい。

【0032】

20

なお、本実施形態に係る電流センサ 100 では、磁気センサ 30 と別個のデバイスとしてハイブリッド構成された信号処理 IC 40 を採用したが、これに代えて、磁気センサ 30 と同一の半導体基板上に形成された信号処理回路を備える信号処理 IC、すなわち磁気センサ 30 とともにモノリシック構成された信号処理 IC を採用してもよい。斯かる場合、導体 10 の曲部 13 を同一の半導体基板の上方又は下方にクリアランスを設けて配置し、平面視において導体 10 の曲部 13 の内側に同一の半導体基板上の磁気センサ 30 を位置決めし、パッケージ 60 により同一の半導体基板を導体 10 から離間するとともに全ての外面を覆って封止する。また、磁気センサ 30 と信号処理 IC 40 とが同一の回路基板上にマウントされた、ハイブリッド型の信号処理 IC を採用しても良い。

【0033】

30

ワイヤ 51, 52 は、例えば銅や金のような金属等の導電体を用いて成形された線状部材である。ワイヤ 51 は、磁気センサ 30 及び信号処理 IC 40 の間に架設される 4 つのワイヤを含み、これらを介して磁気センサ 30 を駆動し、その検出信号を信号処理 IC 40 に送る。ワイヤ 52 は、信号処理 IC 40 及び複数のデバイス端子 21 の上面 21b の間に架設される 5 つのワイヤを含み、これらを介して信号処理 IC 40 の算出結果を出力する。

【0034】

パッケージ 60 は、複数のデバイス端子 21 及び導体 10 の一部を除いて電流センサ 100 の構成各部を封止して、保護する封止部材の一例である。ここで、パッケージ 60 は、磁気センサ 30 及び信号処理 IC 40 のそれぞれを導体 10 及び複数のデバイス端子 21 から離間してそれらとともにそれぞれの外面全面を覆って内部に封止し、それにより導体 10 と複数のデバイス端子 21 とを絶縁する。磁気センサ 30 (信号処理 IC 40 と同一の回路基板上にマウントされている場合の信号処理 IC 及び回路基板など、磁気センサ 30 に接する部材も含むものとする) は、例えば導体 10 及びデバイス端子 21 と接するように配置された基板、フィルム等に接して支持されることなく、全ての外面がパッケージ 60 により覆われて封止される。ここで、「全ての外面」とは、磁気センサ 30 を信号処理 IC 40 と接続するためのボンディングワイヤ等の導体の接続部分を除く外面の全てがパッケージ 60 で覆われていることをいう。また、磁気センサ 31 の底面に絶縁部材 31 が備えられている場合には、絶縁部材 31 の表面を磁気センサ 31 の外面とする。

40

【0035】

50

パッケージ60は、例えば、エポキシなどの絶縁性に優れた樹脂を用いてモールド成形することで、矩形状の上面及び上面の一辺の長さより小さい厚さを有する直方体状に成形される。導体10及び複数のデバイス端子21から離間して磁気センサ30及び信号処理IC40をパッケージ60の内部に埋め込んだことで、すなわちそれら単体で埋め込んだことで、パッケージ60に磁気センサ30及び信号処理IC40のそれぞれとの境から拡がり得る界面が形成されないため、高い耐圧を得ることができる。また、磁気センサ30及び信号処理IC40を支持するリードフレームが不要となることで、電流センサ100の小型化が可能となる。また、導体10を半抜き等による段差加工を施して磁気センサ30を囲む曲部13を磁気センサ30を支持するフレームに対して上げる又は下げる必要がないことで、段差加工による導体10の抵抗の増大を避けることができる。

10

【0036】

パッケージ60は、導体10、複数のデバイス端子21、磁気センサ30、及び信号処理IC40の少なくとも上面を含む上面側及び少なくとも底面を含む底面側をそれぞれ封止する第1及び第2封止部材61, 62を含む。なお、導体10、複数のデバイス端子21、磁気センサ30、及び信号処理IC40の上面に加えてそれらの側面を含んで上面側としてもよく、斯かる場合、底面側に側面は含まないこととする。また、導体10、複数のデバイス端子21、磁気センサ30、及び信号処理IC40の上面のみを含んで上面側としてもよく、斯かる場合、底面側に側面を含むこととする。また、導体10、複数のデバイス端子21、磁気センサ30、及び信号処理IC40の上面に加えてそれらの側面の一部を含んで上面側としてもよく、斯かる場合、底面側に側面の残りの部分を含むこととする。

20

【0037】

後述するように、導体10、複数のデバイス端子21、磁気センサ30、及び信号処理IC40の底面を支持してそれらの上面側を第1封止部材61により覆い、導体10、磁気センサ30、及び信号処理IC40の上下を返して、第1封止部材61により覆われた上面側を除くそれらの底面側を第2封止部材62により覆うことで、磁気センサ30及び信号処理IC40を導体10及び複数のデバイス端子21から離間するとともにそれらの外面全面を覆ってパッケージ60内に単体で埋め込み、封止することができる。なお、第1及び第2封止部材61, 62は、同一材料が好ましいが、それぞれ異なる材料を用いて形成してもよい。また、第1及び第2封止部材61, 62の少なくとも一方は、無機物の材料であるフィラーを含む材料によって形成されていても良い。

30

【0038】

本実施形態に係る電流センサ100によれば、パッケージ60により、被測定電流が流れる導体10の曲部13とともに、導体10を流れる電流により発生する磁場を検出する磁気センサ30及び磁気センサ30からの出力信号を処理する信号処理IC40を導体10及び複数のデバイス端子21から離間するとともにそれらの外面全面を覆って封止することで、磁気センサ30及び信号処理IC40を内部に埋め込んだパッケージ60にそれらとの境から拡がり得る界面が形成されないため高い耐圧を得ることができる。

【0039】

本実施形態に係る電流センサ100の製造方法について説明する。図2に、本実施形態に係る電流センサの製造工程のフローを示す。

40

【0040】

ステップS102では、導体10及び複数のデバイス端子21のパターンを含むリードフレーム20を形成する。図3A及び図3Bに示すように、リードフレーム20は、矩形状の金属フレームであり、その内側に、導体10のパターンをその2組の端子部11をフレームの右枠に接続し、複数のデバイス端子21のパターンをそれらの左端部をフレームの左枠に接続して含む。

【0041】

なお、本実施形態では、1つのリードフレーム20に1つの電流センサ100を構成する一組の導体10及び複数のデバイス端子21のパターンのみを含むとしたが、これは説

50

明のための一例であり、1つのリードフレーム20に複数の電流センサ100を構成する複数組の導体10及び複数のデバイス端子21が配列されたパターンを含んでもよい。

【0042】

まず、例えば一枚の金属板をプレス加工することにより、リードフレーム20の原型を形成する。ここで、金属板は、例えば0.4mm厚を有する。次に、導体10の端子部11に対応するパターン部分の上面11a及び複数のデバイス端子21の左端部に対応するパターン部分の上面21aを除いてリードフレーム20の原型をエッチングすることにより、例えば0.2mm厚で薄肉に成形する。これにより、肉厚の導体10の端子部11及び複数のデバイス端子21の左端部が接続端子として機能する。次に、エッチングにより薄肉化された部分の上面に例えば銀を用いてメッキ膜を設ける。なお、これに代えて、リードフレーム20の上面全体にメッキ膜を設け、後述する第1及び第2封止部材61、62の硬化後に導体10の端子部11の上面11a及び複数のデバイス端子21の左端部の上面21a上のメッキ膜を除去し、例えば錫を用いて新しいメッキ膜を設けてもよい。最後に、リードフレーム20の下面にシート状の支持部材70の外縁を貼り付けて、フレーム内側に底面を設ける。支持部材70として、例えば、粘着層が形成された耐熱性の高いポリイミドテープ、セラミックシート等を採用することができる。

10

【0043】

なお、本実施形態に係る電流センサ100の製造方法では、リードフレーム20の原型をエッチングすることにより、接続端子として機能する導体10の端子部11及び複数のデバイス端子21の左端部を形成したが、これに代えて、例えばリードフレーム20を曲げ加工又は半抜き加工することで、導体10の脚部12、曲部13、複数のデバイス端子21の右端部を含むリードフレーム20の内部パターンに対して導体10の端子部11及び複数のデバイス端子21の左端部を含むリードフレーム20の外部パターンを曲げる又は上げることで接続端子を形成してもよい。ここで、曲げ加工する場合、リードフレーム20は例えば0.2mm厚を有するとし、半抜き加工する場合、リードフレーム20は例えば0.3mm厚を有し、0.12~0.15mmを半抜きすることとする。また、リードフレームのパッケージ構造を例にしたが、第1封止部材61又は第2封止部材62の外部でリードフレームが曲げられたリードを有するパッケージ構造としてもよい。

20

【0044】

ステップS104では、リードフレーム20の内側に磁気センサ30及び信号処理IC40をリードフレーム20から離間して設置する。図4A及び図4Bに示すように、リードフレーム20の底面として設けられた支持部材70上で、磁気センサ30を、平面視において導体10の曲部13の内側、好ましくは曲部13内における電流経路の曲率中心に曲部13から離間して配置し、信号処理IC40を、平面視において、導体10の曲部13と複数のデバイス端子21との間にそれぞれから離間して配置する。なお、磁気センサ30及び信号処理IC40は、支持部材70の表面に形成された粘着層により固着される。

30

【0045】

ステップS106では、図4A及び図4Bに示すように、ワイヤ51により磁気センサ30及び信号処理IC40をワイヤボンディングし、ワイヤ52により信号処理IC40及び複数のデバイス端子21をワイヤボンディングする。

40

【0046】

ステップS108では、リードフレーム20、磁気センサ30、及び信号処理IC40の少なくとも上面を含む上面側(本例では上面に加えて側面を含むが、上面のみを含む又は上面に加えて側面の一部を含んでもよい)を第1封止部材61により封止する。図5A及び図5Bに示すように、磁気センサ30及び信号処理IC40が支持部材70上に配置されたリードフレーム20を上面が開いた箱体状の型枠71内に収容し、板状の蓋体72を型枠71上に押しつけてリードフレーム20を含む型枠71の内部空間を閉じ、型枠71の貫通孔(不図示)を介して封止部材を型枠71内に流し込む。ここで、第1封止部材61として、絶縁性材料であるエポキシなどの樹脂を採用することができる。また、第1

50

封止部材 6 1 として、フィラーを含む樹脂を採用してもよい。さらに、導体 1 0 の端子部 1 1 の上面 1 1 a 及びデバイス端子 2 1 の上面 2 1 a への樹脂滲みを防止するために、蓋体 7 2 の型枠 7 1 側の面を樹脂フィルム（例えば、テフロン（登録商標）フィルム）で覆ってもよい。

【 0 0 4 7 】

ステップ S 1 1 0 では、リードフレーム 2 0 から支持部材 7 0 を除去する。第 1 封止部材 6 1 により上面側が封止されたリードフレーム 2 0 を型枠 7 1 から取り出し、上下を返して、リードフレーム 2 0 の下面から支持部材 7 0 を剥がす。

【 0 0 4 8 】

ステップ S 1 1 2 では、支持部材 7 0 が除去されたリードフレーム 2 0（の導体 1 0 及び複数のデバイス端子 2 1 の部分）、磁気センサ 3 0、信号処理 IC 4 0 及び第 1 封止部材 6 1 のそれぞれの底面を粗面加工する。ここで、粗面加工の方法として、例えばウェットブラスト処理又はプラズマ処理を採用することができる。ウェットブラスト処理は、微細粒子を水に含めて表面に吹き付けることにより、微細粒子が衝突して表面の表層が削られるとともに水により異物が流し落とされ、例えばサブミクロンのオーダーで表面を加工する。プラズマ処理は、プラズマを表面に照射することで表面を加工する。リードフレーム 2 0（導体 1 0 及び複数のデバイス端子 2 1）、磁気センサ 3 0、及び信号処理 IC 4 0 のそれぞれの底面の算術平均粗さ（Ra）は 0 . 0 1 μ m 以上とする。それにより、リードフレーム 2 0 の底面側を封止する第 2 封止部材 6 2 が、導体 1 0、磁気センサ 3 0、信号処理 IC 4 0 及び第 1 封止部材 6 1 のそれぞれの底面に密着する。

【 0 0 4 9 】

なお、リードフレーム 2 0、磁気センサ 3 0、及び信号処理 IC 4 0 を予め粗面加工することとして、ステップ S 1 1 2 を省略してもよい。斯かる場合に、少なくとも導体 1 0 及び複数のデバイス端子 2 1 の部分が粗化メッキされたリードフレーム 2 0 を使用してもよい。

【 0 0 5 0 】

なお、導体 1 0、磁気センサ 3 0、信号処理 IC 4 0 及び第 1 封止部材 6 1 の底面が粗面加工されていなくて第 2 封止部材 6 2 がそれらに十分に密着する場合には、ステップ S 1 1 2 を省略してもよい。また、リードフレーム 2 0、磁気センサ 3 0、信号処理 IC 4 0 の底面を予め粗面加工することとしてステップ S 1 1 2 を省略してもよい。

【 0 0 5 1 】

ステップ S 1 1 4 では、リードフレーム 2 0、磁気センサ 3 0、及び信号処理 IC 4 0 の少なくとも底面を含む底面側（本例では底面のみを含むが、ステップ S 1 0 8 において上面のみを含む又は上面に加えて側面の一部を含む上面側を第 1 封止部材 6 1 により封止した場合、底面に加えて側面又は側面の残りの部分を含むとする）を第 2 封止部材 6 2 により封止する。ステップ S 1 0 8 において成形された第 1 封止部材 6 1 のポストキュアを実施する前に、図 6 A 及び図 6 B に示すように、底面が粗面加工されたリードフレーム 2 0 を上下を返した状態で上面が開いた箱体状の型枠 7 3 内に收容し、底面が開いた箱体状の型枠 7 4 を型枠 7 3 上に押しつけてリードフレーム 2 0 の底面により型枠 7 4 の内部空間を閉じ、型枠 7 4 の貫通孔（不図示）を介して第 2 封止部材 6 2 を型枠 7 4 内に流し込む。ここで、第 2 封止部材 6 2 として、第 1 封止部材と同じ絶縁性材料であるエポキシなどの樹脂を採用する。また、第 2 封止部材 6 2 として、フィラーを含む樹脂を採用してもよい。それにより、第 1 封止部材 6 1 の樹脂がガラス転移点を超えて柔らかくなっている間に、リードフレーム 2 0 に含まれる導体 1 0 及び複数のデバイス端子 2 1、磁気センサ 3 0、及び信号処理 IC 4 0 のそれぞれの底面が第 2 封止部材 6 2 により覆われ、導体 1 0 等の底面を覆わない第 2 封止部材 6 2 の境界部分のエポキシ樹脂成分と第 1 封止部材 6 1 の境界部分のエポキシ樹脂成分とが一体化して硬化する。この様な手順で作製することで、後に断面を観察した際に、第 2 封止部材 6 2 中に含まれる無機物の材料であるフィラーで特に 2 0 μ m 以上のサイズのものは、第 1 封止部材 6 1 と第 2 封止部材 6 2 の境界部を跨ぐように存在しないという特徴が観察できる。一体化した第 1 及び第 2 封止部材 6 1

10

20

30

40

50

、62に導体10、複数のデバイス端子21、磁気センサ30、又は信号処理IC40との境から拡がり得る界面が形成されないため高い耐圧を得ることができる。

【0052】

ステップS116では、第1及び第2封止部材61、62のポストキュアを実施する。それにより、第1及び第2封止部材61、62がそれらの境界部分を一体化してポストキュアすることで未硬化の割合が低減し、パッケージ60をなし、そのパッケージ60により磁気センサ30及び信号処理IC40がリードフレーム20に含まれる導体10及び複数のデバイス端子21から離間して内部に、ただしリードフレーム20のフレーム並びにこれと導体10の端子部11及び複数のデバイス端子21とを連結する部分を残して、封止される。

10

【0053】

なお、上述のように第1及び第2封止部材61、62をそれら両方の形成後に同時にポストキュアすることは、第1及び第2封止部材61、62の境界部分が一体化してそれらの間に界面が形成されないことで有効であるが、界面が形成されない又は形成されても無視できる程度であれば、第1封止部材61のポストキュアし、その後第2封止部材62をポストキュアしてもよい。

【0054】

ステップS118では、パッケージ60をダイシングする。図7A及び図7Bに示すように、パッケージ60の上下を返してダイシングテープ75上に貼り付け、パッケージ60から露出するパターン、すなわちリードフレーム20のフレームと導体10の端子部11及び複数のデバイス端子21とを連結する部分を第1封止部材61の外縁とともに切断する。それにより、導体10の端子部11の上面11a及び複数のデバイス端子21の上面21aがパッケージ60の上面から面一に露出して接続端子をなすことで、電流センサ100が完成する。

20

【0055】

本実施形態に係る電流センサ100の製造方法によれば、支持部材70上に導体10及び複数のデバイス端子21を含むリードフレーム20、磁気センサ30、及び信号処理IC40を互いに離間して配置し、それぞれの少なくとも上面を含む上面側を第1封止部材61により封止し、支持部材70を除去した後、それぞれの底面を含む上面側以外の底面側を第2封止部材62により封止することで、第1及び第2封止部材61、62が一体化してなるパッケージ60により、被測定電流が流れる導体10の曲部13、導体10に流れる電流により発生する磁場を検出する磁気センサ30、磁気センサ30からの出力信号を処理する信号処理IC40が互いに離間するとともにそれぞれの外面全面を覆って封止され、磁気センサ30及び信号処理IC40を内部に埋め込んだパッケージ60にそれらとの境から拡がり得る界面が形成されないため高い耐圧を得ることができる。

30

【0056】

なお、本実施形態に係る電流センサ100では、パッケージ60は、導体10の端子部11及び複数のデバイス端子21にリードを有さないリードレスパッケージとして成形することとしたが、これに代えて、リードを有するパッケージとして成形してもよい。

【0057】

なお、本実施形態に係る電流センサ100において、導体10に流れる電流は、直流であっても交流であってもよい。また、直流の場合において、通電する電流の向きを任意に決めてよい。

40

【0058】

なお、本実施形態に係る電流センサ100の製造方法では、型枠71～74を用いた樹脂モールド成形によりパッケージ60を形成したが、これに代えて3Dプリンタを用いてパッケージを形成してもよい。

【0059】

なお、本実施形態に係る電流センサ100は、導体10に電流を流さないで、外部磁場を検出してその強度を測定する磁気検出装置として使用してもよい。斯かる場合、後述す

50

る変形例のようにパッケージ 60 内に導体 10 を設けなくてもよい。

【0060】

図 8 A 及び図 8 B は、変形例に係るホールセンサ 110 の構成を示す。ここで、図 8 A は、ホールセンサ 110 の内部構成を平面視において示し、図 8 B は、図 8 A における基準線 B B に関してホールセンサ 110 の断面構成を示す。ホールセンサ 110 は、外部磁場を検出してその強度を測定する磁気検出装置の一例であり、磁気センサ 30、複数のデバイス端子 21、ワイヤ 51、及びパッケージ 60 を備える。これらの構成各部は、先述の電流センサ 100 が備えるそれらと同様に構成されてよく、そのため同じ符号を用いて図面中に示すとともに詳細説明を省略することとする。

【0061】

磁気センサ 30 は、ホールセンサ 110 に入る磁場（すなわち、外部磁場）を検出する磁気検出素子の一例である。磁気センサ 30 は、ホールセンサ 110 の中央に配置される。磁気センサ 30 は、ワイヤボンディングによって複数のデバイス端子 21 に接続され、検出した磁場の強度に応じた電圧を出力信号として、例えば複数のデバイス端子 21 を介してホールセンサ 110 に接続される信号処理 IC に出力する。

【0062】

複数のデバイス端子 21 は、磁気センサ 30 の出力信号を外部デバイスに出力する。複数のデバイス端子 21 は、一例として 4 つの端子を含み、磁気センサ 30 に対して横方向の両側に各 2 つの端子が縦方向に離間して配設されている。

【0063】

ワイヤ 51 は、磁気センサ 30 及び複数のデバイス端子 21 の上面 21 b の間に架設される 4 つのワイヤを含み、これらを介して磁気センサ 30 の検出信号を出力する。

【0064】

パッケージ 60 は、複数のデバイス端子 21 の一部を除いてホールセンサ 110 の構成各部を封止して保護する。パッケージ 60 は、磁気センサ 30 を複数のデバイス端子 21 から離間してそれらとともにその外面全面を覆って内部に封止し、それにより複数のデバイス端子 21 のそれぞれから絶縁する。つまり、磁気センサ 30 は、例えばデバイス端子 21 と接するように配置された基板、フィルム等に接して支持されることなく、外面全面がパッケージ 60 により覆われて封止される。パッケージ 60 により、その内部に磁気センサ 30 を複数のデバイス端子 21 から離間して埋め込んだことで、すなわちそれら単体で埋め込んだことで、パッケージ 60 に磁気センサ 30 の境から拡がり得る界面が形成されないため、高い耐圧を得ることができる。また、磁気センサ 30 を支持するリードフレームが不要となることで、ホールセンサ 110 の小型化が可能となる。

【0065】

パッケージ 60 は、複数のデバイス端子 21 及び磁気センサ 30 の少なくとも上面を含む上面側及び少なくとも底面を含む底面側をそれぞれ封止する第 1 及び第 2 封止部材 61、62 を含む。先述の電流センサ 100 と同様に、複数のデバイス端子 21 及び磁気センサ 30 の底面を支持してそれらの上面側を第 1 封止部材 61 により覆い、磁気センサ 30 の上下を返してそれらの底面側を第 2 封止部材 62 により覆うことで、磁気センサ 30 を複数のデバイス端子 21 から離間するとともにそれらの外面全面を覆ってパッケージ 60 内に単体で埋め込み、封止することができる。なお、第 1 及び第 2 封止部材 61、62 は、同一材料が好ましいが、それぞれ異なる材料を用いて形成してもよい。

【0066】

図 9 A 及び図 9 B は、変形例に係るホール IC 111 の構成を示す。ここで、図 9 A は、ホール IC 111 の内部構成を平面視において示し、図 9 B は、図 9 A における基準線 B B に関してホール IC 111 の断面構成を示す。ホール IC 111 は、外部磁場を検出してその強度を測定する磁気検出装置の一例であり、複数のデバイス端子 21、磁気センサ 30、信号処理 IC 40、ワイヤ 51、52、及びパッケージ 60 を備える。これらの構成各部は、先述の電流センサ 100 が備えるそれらと同様に構成されてよく、そのため同じ符号を用いて図面中に示すとともに詳細説明を省略することとする。

10

20

30

40

50

【 0 0 6 7 】

磁気センサ 3 0 は、ホール IC 1 1 1 に入る磁場（すなわち、外部磁場）を検出する磁気検出素子の一例である。磁気センサ 3 0 は、ホール IC 1 1 1 の中央右側に配置される。磁気センサ 3 0 は、ワイヤボンディングによって信号処理 IC 4 0 に接続され、検出した磁場の強度に応じた電圧を出力信号として信号処理 IC 4 0 に出力する。

【 0 0 6 8 】

信号処理 IC 4 0 は、磁気センサ 3 0 が出力する信号を処理して、ホール IC 1 1 1 に入る磁場の強度を算出する。変形例では、信号処理 IC 4 0 は、磁気センサ 3 0 と別個のデバイスとしてハイブリッド構成されたものを採用する。信号処理 IC 4 0 は、ホール IC 1 1 1 の中央に磁気センサ 3 0 と隣接して配置される。信号処理 IC 4 0 は、ワイヤボンディングによって複数のデバイス端子 2 1 に接続され、それらを介して磁場の強度の算出結果を出力する、さらにパラメータの設定等を入力する。なお、複数のデバイス端子 2 1 のいずれかをグランド端子として使用してもよい。

10

【 0 0 6 9 】

なお、変形例に係るホール IC 1 1 1 では、磁気センサ 3 0 と別個のデバイスとしてハイブリッド構成された信号処理 IC 4 0 を採用したが、これに代えて、磁気センサ 3 0 と同一の半導体基板上に形成された信号処理回路を備える信号処理 IC、すなわち磁気センサ 3 0 とともにモノリシック構成された信号処理 IC を採用してもよい。また、磁気センサ 3 0 と信号処理 IC 4 0 とが同一の回路基板上にマウントされた、ハイブリッド型の信号処理 IC を採用しても良い。

20

【 0 0 7 0 】

複数のデバイス端子 2 1 は、信号処理 IC 4 0 から出力される磁場の強度の算出結果を外部デバイスに出力する、また補正パラメータを設定するための信号を外部デバイスから信号処理 IC 4 0 に入力する。複数のデバイス端子 2 1 は、一例として 5 つの端子を含み、横方向左側に 3 つの端子が縦方向に離間して、横方向右側に 2 つの端子が磁気センサ 3 0 を間に挟んで縦方向に離間して、それぞれ配設されている。

【 0 0 7 1 】

ワイヤ 5 1 は、磁気センサ 3 0 及び信号処理 IC 4 0 の間に架設される 4 つのワイヤを含み、これらを介して磁気センサ 3 0 を駆動し、その検出信号を信号処理 IC 4 0 に送る。ワイヤ 5 2 は、信号処理 IC 4 0 及び複数のデバイス端子 2 1 の上面 2 1 b の間に架設される 3 つのワイヤを含み、これらを介して信号処理 IC 4 0 の算出結果を出力する。

30

【 0 0 7 2 】

パッケージ 6 0 は、複数のデバイス端子 2 1 の一部を除いてホール IC 1 1 1 の構成各部を封止して保護する。パッケージ 6 0 は、磁気センサ 3 0 及び信号処理 IC 4 0 のそれぞれを複数のデバイス端子 2 1 から離間してそれらとともにそれぞれの外面全面を覆って内部に封止し、それにより複数のデバイス端子 2 1 のそれぞれから絶縁する。つまり、磁気センサ 3 0（信号処理 IC 4 0 と同一の回路基板上にマウントされている場合の信号処理 IC 及び回路基板など、磁気センサ 3 0 に接する部材も含むものとする）は、例えばデバイス端子 2 1 と接するように配置された基板、フィルム等に接して支持されることなく、外面全面がパッケージ 6 0 により覆われて封止される。パッケージ 6 0 により、その内部に磁気センサ 3 0 を複数のデバイス端子 2 1 から離間して埋め込んだことで、すなわちそれら単体で埋め込んだことで、パッケージ 6 0 に磁気センサ 3 0 の境から拡がり得る界面が形成されないため、高い耐圧を得ることができる。また、磁気センサ 3 0 を支持するリードフレームが不要となることで、ホール IC 1 1 1 の小型化が可能となる。

40

【 0 0 7 3 】

パッケージ 6 0 は、複数のデバイス端子 2 1、磁気センサ 3 0、及び信号処理 IC 4 0 の少なくとも上面を含む上面側及び少なくとも底面を含む底面側をそれぞれ封止する第 1 及び第 2 封止部材 6 1、6 2 を含む。複数のデバイス端子 2 1、磁気センサ 3 0、及び信号処理 IC 4 0 の底面を支持してそれらの上面側を第 1 封止部材 6 1 により覆い、磁気センサ 3 0、及び信号処理 IC 4 0 の上下を返してそれらの底面側を第 2 封止部材 6 2 によ

50

り覆うことで、磁気センサ 30 及び信号処理 IC 40 を複数のデバイス端子 21 から離間するとともにそれらの外面全面を覆ってパッケージ 60 内に単体で埋め込み、封止することができる。なお、第 1 及び第 2 封止部材 61, 62 は、同一材料が好ましいが、それぞれ異なる材料を用いて形成してもよい。

【0074】

変形例に係るホール IC 111 の製造方法について説明する。図 10 に、変形例に係るホール IC 111 の製造工程のフローを示す。

【0075】

ステップ S 202 では、複数のデバイス端子 21 のパターンを含むリードフレーム 120 を形成する。図 11 A 及び図 11 B に示すように、リードフレーム 120 は、矩形状の金属フレームであり、その内側に、複数のデバイス端子 21 のうちの 3 つのパターンをそれらの左端部をフレームの左枠に接続し、2 つのパターンをそれらの右端部をフレームの右枠に接続して含み、シート状の支持部材 70 をその外縁をリードフレーム 120 の下面に貼り付けてその底面として含む。リードフレーム 120 の製造方法は、先述のリードフレーム 20 と同様である。

10

【0076】

ステップ S 204 では、リードフレーム 120 の内側に磁気センサ 30 及び信号処理 IC 40 をリードフレーム 120 から離間して設置する。図 12 A 及び図 12 B に示すように、リードフレーム 120 の底面として設けられた支持部材 70 上で、磁気センサ 30 を平面視においてリードフレーム 120 の中央右側に、信号処理 IC 40 を平面視においてリードフレーム 120 の中央に、複数のデバイス端子 21 から離間して配置する。なお、磁気センサ 30 及び信号処理 IC 40 は、支持部材 70 の表面に形成された粘着層により固着される。

20

【0077】

ステップ S 206 では、図 12 A 及び図 12 B に示すように、ワイヤ 51 により磁気センサ 30 及び信号処理 IC 40 をワイヤボンディングし、ワイヤ 52 により信号処理 IC 40 及び複数のデバイス端子 21 をワイヤボンディングする。

【0078】

ステップ S 208 では、リードフレーム 120、磁気センサ 30、及び信号処理 IC 40 の少なくとも上面を含む上面側（本例では上面に加えて側面を含むが、上面のみを含む又は上面に加えて側面の一部を含んでもよい）を第 1 封止部材 61 により封止する。図 13 A 及び図 13 B に示すように、磁気センサ 30 及び信号処理 IC 40 が支持部材 70 上に配置されたリードフレーム 120 を上面が開いた箱体状の型枠 71 内に収容し、板状の蓋体 72 を型枠 71 上に押しつけてリードフレーム 120 を含む型枠 71 の内部空間を閉じ、型枠 71 の貫通孔（不図示）を介して封止部材を型枠 71 内に流し込む。ここで、第 1 封止部材 61 として、エポキシなどの樹脂を採用することができる。また、第 1 封止部材 61 として、フィラーを含む樹脂を採用してもよい。さらに、デバイス端子 21 の上面 21 a への樹脂滲みを防止するために、蓋体 72 の型枠 71 側の面を樹脂フィルム（例えば、テフロン（登録商標）フィルム）で覆ってもよい。

30

【0079】

ステップ S 210 では、リードフレーム 120 から支持部材 70 を除去する。第 1 封止部材 61 により上面側が封止されたリードフレーム 120 を型枠 71 から取り出し、上下を返して、リードフレーム 120 の下面から支持部材 70 を剥がす。

40

【0080】

ステップ S 212 では、支持部材 70 が除去されたリードフレーム 120（の複数のデバイス端子 21 の部分）、磁気センサ 30、信号処理 IC 40 及び第 1 封止部材 61 のそれぞれの底面を粗面加工する。ここで、粗面加工の方法として、例えばウェットブラスト処理又はプラズマ処理を採用することができる。

【0081】

ステップ S 214 では、リードフレーム 120、磁気センサ 30、及び信号処理 IC 4

50

0の少なくとも底面を含む底面側（本例では底面のみを含むが、ステップS208において上面のみを含む又は上面に加えて側面の一部を含む上面側を第1封止部材61により封止した場合、底面に加えて側面又は側面の残りの部分を含むとする）を第2封止部材62により封止する。ステップS208において成形された第1封止部材61のポストキュアを実施する前に、図14A及び図14Bに示すように、底面が粗面加工されたリードフレーム120を上下を返した状態で上面が開いた箱体状の型枠73内に収容し、底面が開いた箱体状の型枠74を型枠73上に押しつけてリードフレーム120の底面により型枠74の内部空間を閉じ、型枠74の貫通孔（不図示）を介して第2封止部材62を型枠74内に流し込む。

【0082】

ステップS216では、第1及び第2封止部材61、62のポストキュアを実施する。それにより、第1及び第2封止部材61、62がそれらの境界部分を一体化してポストキュアすることで未硬化の割合が低減し、パッケージ60をなし、そのパッケージ60により磁気センサ30及び信号処理IC40がリードフレーム20に含まれる複数のデバイス端子21から離間して内部に、ただしリードフレーム120のフレーム並びにこれと複数のデバイス端子21とを連結する部分を残して、封止される。

【0083】

ステップS218では、パッケージ60をダイシングする。図15A及び図15Bに示すように、パッケージ60の上下を返してダイシングテープ75上に貼り付け、パッケージ60から露出するパターン、すなわちリードフレーム120のフレームと複数のデバイス端子21とを連結する部分を第1封止部材61の外縁とともに切断する。それにより、複数のデバイス端子21の上面21aがパッケージ60の上面から面一に露出して接続端子をなすことで、ホールIC111が完成する。

【0084】

変形例に係るホールIC111の製造方法によれば、支持部材70上に複数のデバイス端子21を含むリードフレーム120、磁気センサ30、及び信号処理IC40を互いに離間して配置し、それぞれの少なくとも上面を含む上面側を第1封止部材61により封止し、支持部材70を除去した後、それぞれの底面を含む上面側以外の底面側を第2封止部材62により封止することで、第1及び第2封止部材61、62が一体化してなるパッケージ60により、磁気センサ30、磁気センサ30からの出力信号を処理する信号処理IC40が互いに離間するとともにそれぞれの外面全面を覆って封止され、磁気センサ30及び信号処理IC40を内部に埋め込んだパッケージ60にそれらとの境から拡がり得る界面が形成されないため高い耐圧を得ることができる。

【0085】

なお、変形例に係るホールセンサ110もホールIC111の製造方法と同様の方法により製造することができる。ただし、ステップS204においてリードフレーム120の内側に信号処理IC40を設置しなくてよく、これに応じてステップS206からS218において信号処理IC40に係る処理を省略してよい。

【0086】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0087】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

10

20

30

40

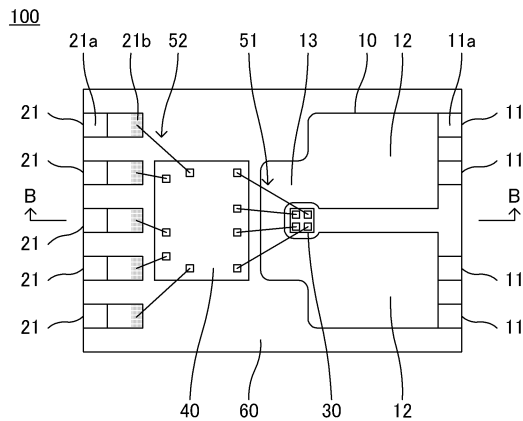
50

【符号の説明】

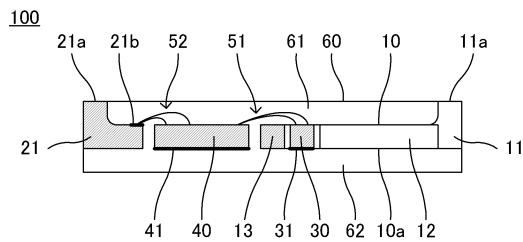
【0088】

10 ... 導体、10a ... 底面、11 ... 端子部、11a ... 上面、12 ... 脚部、13 ... 曲部、
 20 ... リードフレーム、21 ... デバイス端子、21a, 21b ... 上面、30 ... 磁気センサ、
 31 ... 絶縁部材、40 ... 信号処理IC、41 ... 絶縁部材、51, 52 ... ワイヤ、60 ...
 パッケージ、61 ... 第1封止部材、62 ... 第2封止部材、70 ... 支持部材、71 ... 型枠、
 72 ... 蓋体、73 ... 型枠、74 ... 型枠、75 ... ダイシングテープ、100 ... 電流センサ（
 電流検出装置）、110 ... ホールセンサ、111 ... ホールIC、120 ... リードフレーム

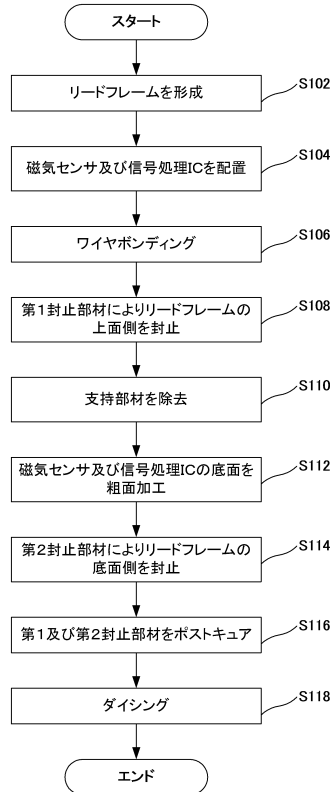
【図1A】



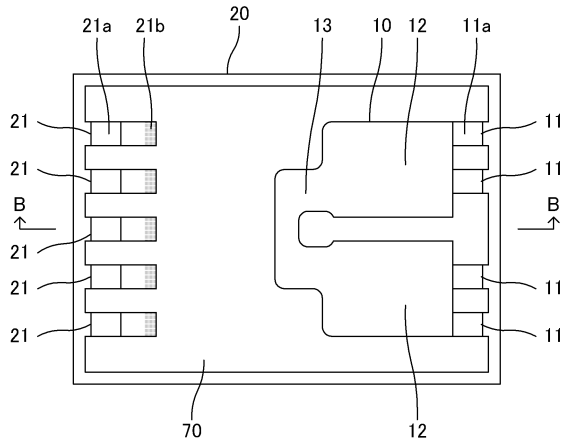
【図1B】



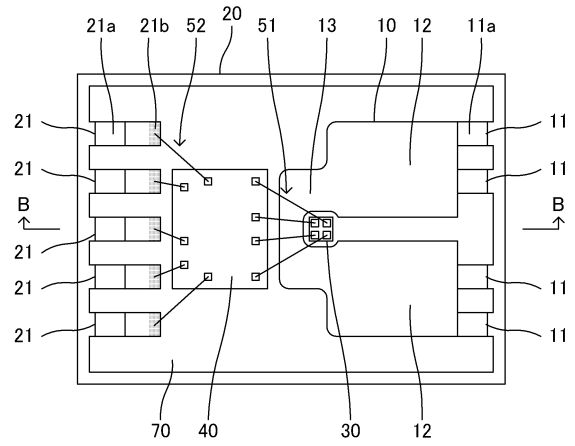
【図2】



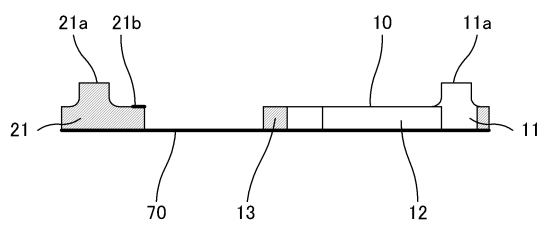
【図3A】



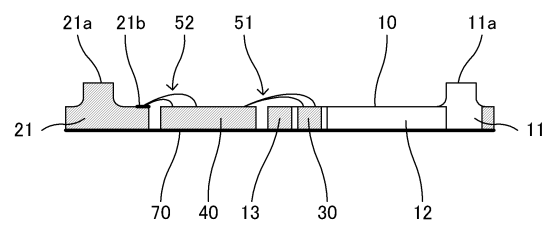
【図4A】



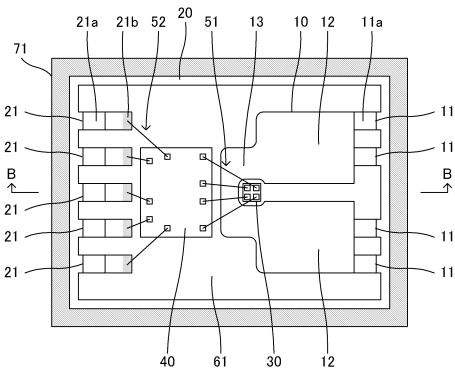
【図3B】



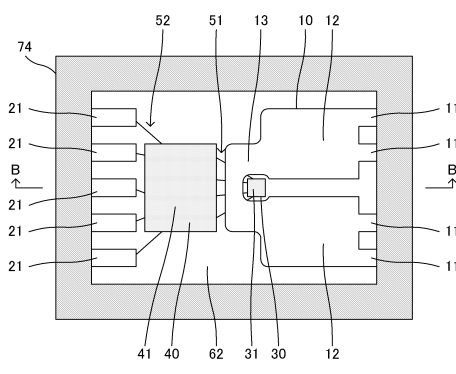
【図4B】



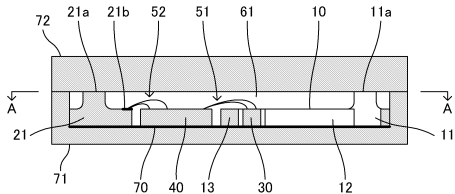
【図5A】



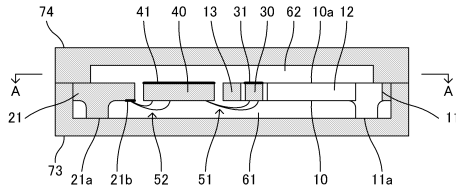
【図6A】



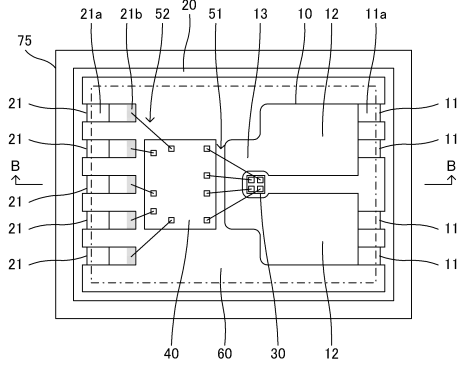
【図5B】



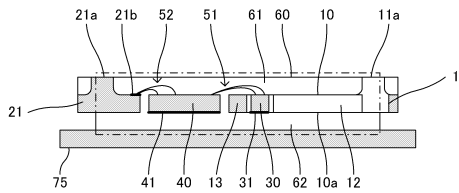
【図6B】



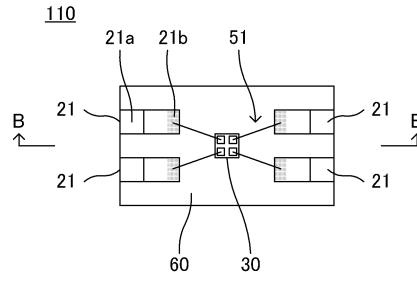
【図7A】



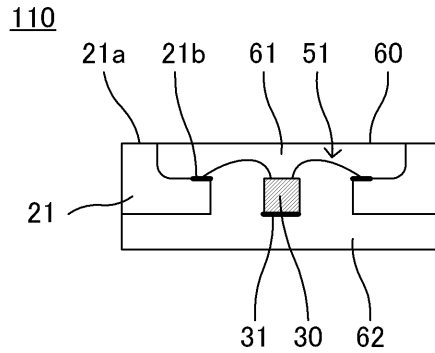
【図7B】



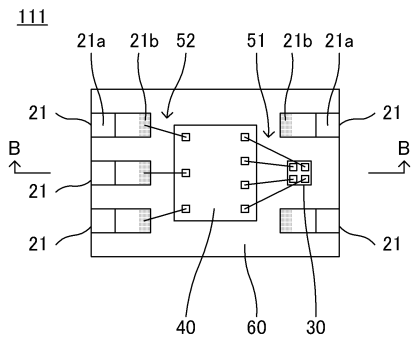
【図8A】



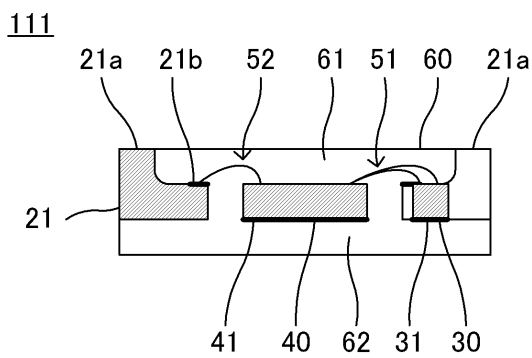
【図8B】



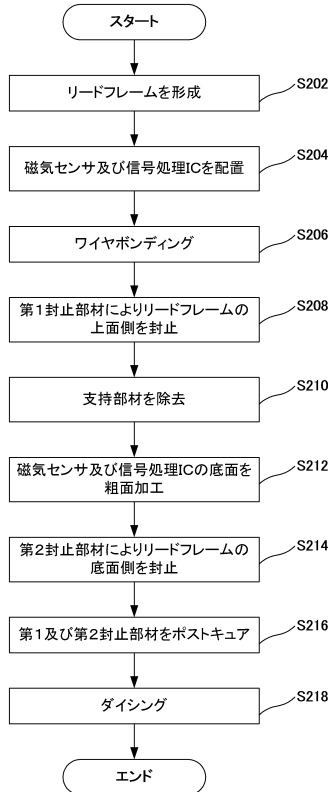
【図9A】



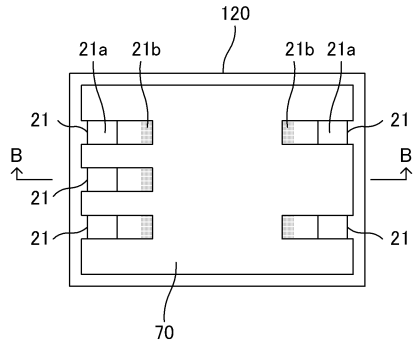
【図9B】



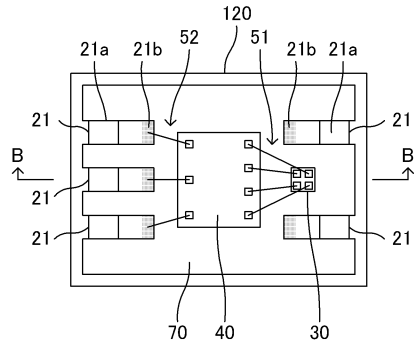
【図10】



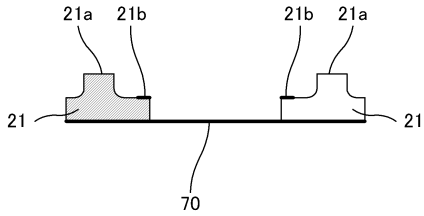
【図 1 1 A】



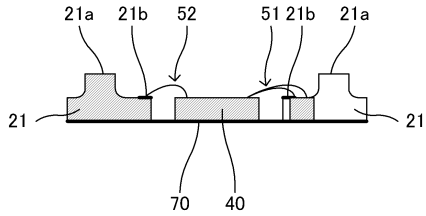
【図 1 2 A】



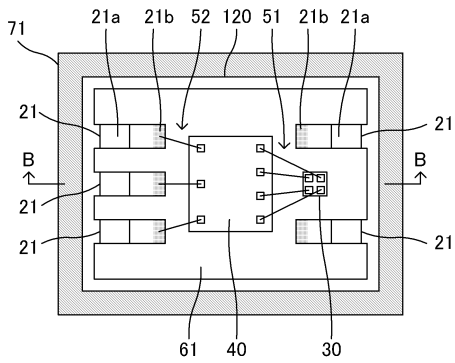
【図 1 1 B】



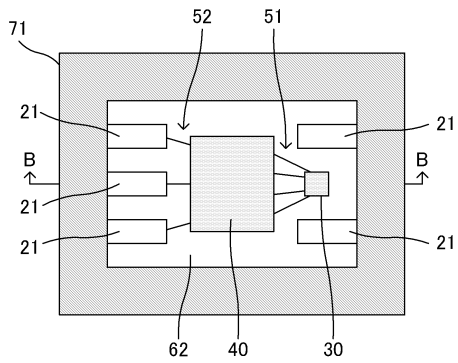
【図 1 2 B】



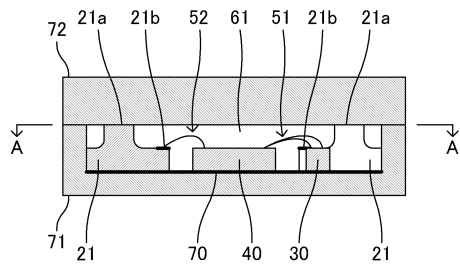
【図 1 3 A】



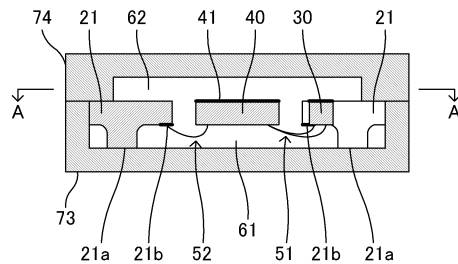
【図 1 4 A】



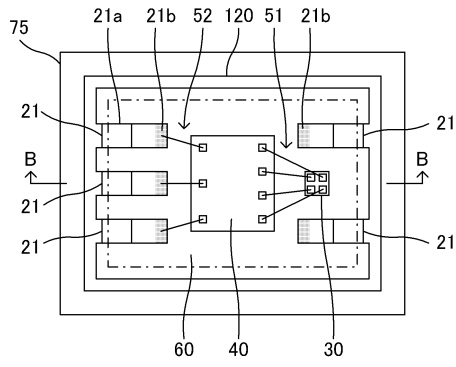
【図 1 3 B】



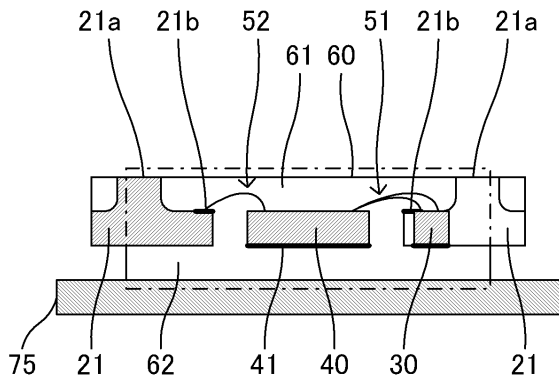
【図 1 4 B】



【図 15 A】



【図 15 B】



フロントページの続き

- (56)参考文献 国際公開第2015/015539(WO, A1)
特開2001-94019(JP, A)
特開平9-199637(JP, A)
米国特許出願公開第2008/0308886(US, A1)
特開2012-151198(JP, A)
特表2015-514207(JP, A)
特開2010-153760(JP, A)
特開平2-112264(JP, A)

(58)調査した分野(Int.Cl., DB名)

- G01R 33/00-33/26
G01R 15/00-15/26