



(12) 实用新型专利

(10) 授权公告号 CN 203606461 U

(45) 授权公告日 2014. 05. 21

(21) 申请号 201320672083. X

(22) 申请日 2013. 10. 29

(73) 专利权人 颖威科技股份有限公司

地址 中国台湾高雄市楠梓加工出口区第二
园区创意南路 68 号

(72) 发明人 孙家彬 刘俊贤 卢贯中 洪子圣

(74) 专利代理机构 北京汇泽知识产权代理有限
公司 11228

代理人 马廷昭

(51) Int. Cl.

G01R 31/26(2014. 01)

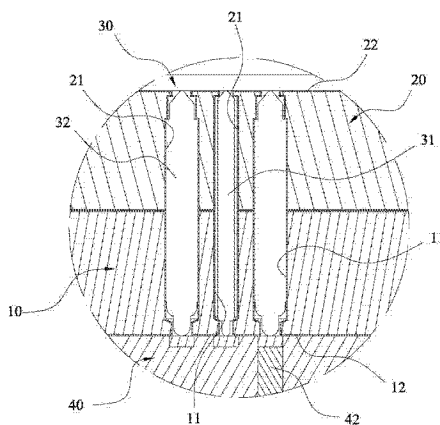
权利要求书1页 说明书4页 附图4页

(54) 实用新型名称

同轴式半导体测试装置

(57) 摘要

本实用新型公开了一种同轴式半导体测试装置,其包括有:一针座,其贯穿有复数个针孔,且该针座为导电材质所制成,并于针座的表面包覆有一绝缘层;一承载座,其设置于针座上端,且该承载座对应针孔开设有复数个穿孔,又该承载座为导电材质所制成,并于承载座的表面包覆有一绝缘层;及复数个测针,其皆插设于针孔处,且该测针的两端分别受到针座的针孔与承载座的穿孔所完全围绕,又该测针以承载座端接触待测芯片,而该测针以针座端连接有一测试平台,借由导电材质的针座与承载座对测针所产生的干扰信号形成屏蔽,以有效提高测试结果的准确度。



1. 一种同轴式半导体测试装置,其特征在于,其包括有:

一针座,该针座贯穿有复数个针孔,且该针座为导电材质所制成,并于针座的表面包覆有一绝缘层;

一承载座,该承载座设置于针座上端,且该承载座对应针孔开设有复数个穿孔,又该承载座为导电材质所制成,并于承载座的表面包覆有一绝缘层;以及

复数个测针,这些测针皆插设于针孔处,且该测针的两端分别受到针座的针孔与承载座的穿孔所完全围绕,又该测针以承载座端接触待测芯片,而该测针以针座端连接有一测试平台。

2. 根据权利要求1所述的同轴式半导体测试装置,其特征在于,该承载座的穿孔朝向针座端呈阶状,并以穿孔限制该测针使其无法由承载座端穿出。

3. 根据权利要求1所述的同轴式半导体测试装置,其特征在于,该针座的针孔朝向承载座端呈阶状,并以针孔限制该测针使其无法由针座端穿出。

4. 根据权利要求1所述的同轴式半导体测试装置,其特征在于,该针座与承载座之间夹设有一金属隔片,且该金属隔片对应所述针孔开设有复数个通孔,又该通孔内皆填充有一绝缘层,所述测针能贯穿该通孔的绝缘层,并配合所述测针长度改变针座与承载座的间距。

5. 根据权利要求1所述的同轴式半导体测试装置,其特征在于,该测针包含有信号针与接地针,且该信号针与接地针皆小于所述针孔的孔径。

6. 根据权利要求5所述的同轴式半导体测试装置,其特征在于,该测试平台于内部包覆有一接地层,并于该接地层与接地针之间连接有一导电线,该接地针通过该导电线与接地层直接导通接地。

7. 根据权利要求6所述的同轴式半导体测试装置,其特征在于,该针座、承载座与测试平台之间穿设有复数个金属套,并由金属套形成针座、承载座与测试平台的固定,且该金属套与接地层互相连接,该针座、承载座与接地层呈导通状态。

同轴式半导体测试装置

技术领域

[0001] 本实用新型有关于一种半导体测试装置,尤指一种能有效屏蔽信号干扰以提高测试准确度的同轴式半导体测试装置。

背景技术

[0002] 当输入端的源阻抗、输出端的负载与传输线特性阻抗不匹配时,信号经传输线传送将产生衰减损失、反射的特性,如介入损失 (Insertion loss) 或反射损失 (Return loss),该损失并会于传输线处形成电磁波,在精密度较高的半导体测试中,该电磁波相当容易互相形成干扰,使其测试结果产生误差,而目前公知的半导体测试装置,如中国台湾专利证书号第 M332849 号的“高速测试接头结构”,其包含一测针、一针座及一针座盖,该针座利用针座固定螺丝固定于测试载板上,针座依待测集成电路的待测集成电路接脚位置实施钻孔加工,并在孔内置入测针,该测针依照测针所搭载的信号用途分为接地测针及信号测针两种植入形式,该针座盖是利用针座盖固定螺丝固定于针座上,钻有许多细孔的良质绝缘体薄片,用来限制植入针座的测针,使测针的尖端外露,此时利用信号传送即能完成测试,由其权利要求及附图中可分析得知,其尚有下列的缺点:

[0003] (一)、其绝缘层与针座盖遮蔽范围有限,使接地测针与信号测针尖端的绝大部分仍会外露在未围绕导电材质的范围中,而无法有效的消除相互干扰的信号,让测试结果容易产生误差,明显有测试准确度不足的缺点。

[0004] (二)、该接地测针是通过针座的电气接触形成接地效果,将会降低其测试稳定性。

实用新型内容

[0005] 有鉴于此,本实用新型所欲解决的技术问题在于针对现有技术存在的上述缺点,提供一种测试准确且稳定性良好的同轴式半导体测试装置。

[0006] 为达到上述目的,本实用新型提供一种同轴式半导体测试装置,其包括一针座,该针座贯穿有复数个针孔,且该针座为导电材质所制成,并于针座的表面包覆有一绝缘层;

[0007] 一承载座,该承载座设置于针座上端,该承载座对应针孔开设有复数个穿孔,又该承载座为导电材质所制成,并于承载座的表面包覆有一绝缘层;

[0008] 复数个测针,这些测针皆插设于针孔处,且该测针的两端分别受到针座的针孔与承载座的穿孔所完全围绕,又该测针以承载座端接触待测芯片,而该测针以针座端连接有一测试平台。

[0009] 该承载座的穿孔朝向针座端呈阶状,并以穿孔限制测针使其无法由承载座端穿出。

[0010] 该针座的针孔朝向承载座端呈阶状,并以针孔限制测针使其无法由针座端穿出。

[0011] 该针座与承载座之间夹设有一金属隔片,且该金属隔片对应所述针孔开设有复数个通孔,又该通孔内皆填充有一绝缘层,所述测针能贯穿该通孔的绝缘层,并配合所述测针

长度改变针座与承载座的间距。

[0012] 该测针包含有信号针与接地针,且该信号针与接地针的直径皆小于针孔的孔径。

[0013] 测试平台于内部包覆有一接地层,并于接地层与接地针之间连接有一导电线,该接地针通过该导电线与接地层直接导通接地。

[0014] 该针座、承载座与测试平台之间穿设有复数个金属套,并由金属套形成针座、承载座与测试平台的固定,且该金属套与接地层互相连接,针座、承载座与接地层呈导通状态。

[0015] 本实用新型的针座与承载座处皆以导电材质制成,且于针座与承载座的表面包覆有绝缘层,能有效防止针座、承载座及测针之间形成电气接触,并由针座的针孔与承载座的穿孔完全围绕于测针两端,借由导电材质的针座与承载座对测针所产生的干扰信号进行屏蔽,以有效提高测试结果的准确度。

[0016] 本实用新型的接地针由导电线直接连接至测试平台的接地层,使接地针与接地层能直接形成零电位的电气接触,以能够提高其测试稳定性。

[0017] 本实用新型的第三主要目的在于,该针座与承载座之间夹设有一金属隔片,且该金属隔片对应针孔开设有复数个通孔,又该通孔内皆填充有一绝缘层,使测针能贯穿通孔的绝缘层,借以配合测针长度改变针座与承载座的间距,以提高其应用性。

[0018] 其它目的、优点和本实用新型的新颖特性在以下详细的描述与相关的附图将更加明显。

附图说明

[0019] 图 1 为本实用新型同轴式半导体测试装置的上视图；

[0020] 图 2 为本实用新型沿图 1 中 A-A 剖线的剖视图；

[0021] 图 3 为本实用新型的图 2 的局部放大图；

[0022] 图 4 为本实用新型同轴式半导体测试装置的另一使用状态示意图。

[0023] 附图标记说明

[0024] 针座——— 10

[0025] 针孔——— 11

[0026] 绝缘层——— 12

[0027] 金属套——— 13(43)

[0028] 承载座——— 20

[0029] 穿孔——— 21

[0030] 绝缘层——— 22

[0031] 测针——— 30

[0032] 信号针——— 31

[0033] 接地针——— 32

[0034] 测试平台——— 40

[0035] 接地层——— 41

[0036] 导电线——— 42

[0037] 金属隔片——— 50

[0038] 通孔——— 51

[0039] 绝缘层——— 52。

具体实施方式

[0040] 为便于对本实用新型的目的、特征及功效能够有更进一步的了解与认识,以下配合附图详述如后:

[0041] 参见图 1、图 2 与图 3 所示,一种同轴式半导体测试装置,其包括有:一针座 10、一承载座 20 及复数个测针 30,一针座 10 贯穿有复数个针孔 11,且该针座 10 为导电材质所制成,并于针座 10 的表面包覆有一绝缘层 12,一承载座 20 设置于针座 10 上端,并由承载座 20 置放待测芯片,该承载座 20 对应针孔 11 开设有复数个穿孔 21,又该承载座 20 为导电材质所制成,并于承载座 20 的表面包覆有一绝缘层 22,复数个测针 30 皆插设于针孔 11 处,该测针 30 包含有信号针 31 与接地针 32,且该信号针 31 与接地针 32 的直径皆小于针孔 11 的孔径。其中,该针座 10 的针孔 11 朝向承载座 20 端呈阶状,并以针孔 11 限制测针 30,使其无法由针座 10 端穿出,而该承载座 20 的穿孔 21 朝向针座 10 端呈阶状,并以穿孔 21 限制测针 30 使其无法由承载座 20 端穿出,又该测针 30 的两端分别受到针座 10 的针孔 11 与承载座 20 的穿孔 21 所完全围绕,使该测针 30 以承载座 20 端接触待测芯片。而该测针 30 以针座 10 端连接有一测试平台 40,测试平台 40 于内部包覆有一接地层 41,并于接地层 41 与接地针 32 之间连接有一导电线 42,借由测试平台 40 的导电线 42 与接地层 41 让接地针 32 直接导通接地,使接地针 32 与接地层 41 能直接形成零电位的电气接触,借此提高测试的稳定性。另该针座 10、承载座 20 与测试平台 40 之间穿设有复数个金属套 13(43),并由金属套 13(43) 形成针座 10、承载座 20 与测试平台 40 的固定,且该金属套 13(43) 与接地层 41 互相连接,使针座 10、承载座 20 与接地层 41 呈导通状态,借由上述结构,该针座 10 与承载座 20 皆为导电材质所制成,并由针座 10 的针孔 11 与承载座 20 的穿孔 21 完全围绕于测针 30 的两端,且通过针座 10 包覆的绝缘层 12 与承载座 20 所包覆的绝缘层 22,能有效防止针座 10、承载座 20 及测针 30 之间形成电气接触,并借由导电材质的针座 10 与承载座 20 对测针 30 所产生的干扰信号形成屏蔽,以有效提高测试结果的准确度。

[0042] 其实际使用的功效,再参考图 1、图 2、图 3 所示,该测针 30 皆穿设于针座 10 的针孔 11 处,由针座 10 的针孔 11 形成测针 30 的单向限位,且该测针 30 依用途区分成信号针 31 与接地针 32,依据待测芯片的种类而配合有不同的测针 30 排列组合。又该针座 10 上端处装设有承载座 20,由承载座 20 的穿孔 21 提供测针 30 的穿设,并以承载座 20 形成测针 30 另一端的固定效果,最后该针座 10 设置于测试平台 40,并通过针座 10、承载座 20 与测试平台 40 的金属套 13(43) 形成固定,让信号针 31 于针座 10 端接触测试平台 40 完成电气导通。而该接地针 32 则同轴连接于测试平台 40 的导电线 42,再通过导电线 42 导通接地层 41。当欲进行待测芯片的测试时,将待测芯片置放于承载座 20 上端,并通过承载座 20 的穿孔 21 让测针 30 能同轴状的抵触待测芯片,更值得注意的是该承载座 20 能配合待测芯片的形状、体积或金属接点不同而进行更换,进而提高其适用性,此时由测试平台 40 对信号针 31 进行信号传送,通过测针 30 的信号回馈即能完成测试。而本实用新型其主要功效在于提高待测芯片的测试准确度与稳定性,由于测针 30 在进行信号传送时会产生有介入损失 Insertion loss 与反射损失 Return loss,因此会于测针 30 处形成有电磁波,并造成测针 30 之间的信号干扰,使其测试准确度下降,是故,本实用新型的针座 10 与承载座 20 处皆以导电材质制

成,且于针座 10 与承载座 20 的表面分别包覆有绝缘层 12、22,能有效防止针座 10、承载座 20 及测针 30 之间形成电气接触,并由针座 10 的针孔 11 与承载座 20 的穿孔 21 完全围绕于测针 30 两端,借由导电材质的针座 10 与承载座 20 对测针 30 所产生的干扰信号进行屏蔽,以有效提高测试结果的准确度。另一方面,该接地针 32 由导电线 42 直接连接至测试平台 40 的接地层 41,其导电线 42 与接地层 41 的连接方式可为同轴式或横向式,使接地针 32 与接地层 41 能直接形成零电位的电气接触,以能够提高其测试稳定性。

[0043] 本实用新型的另一使用状态,再参考图 4 所示,该针座 10 与承载座 20 之间夹设有一金属隔片 50,且该金属隔片 50 对应针孔 11 开设有复数个通孔 51,又该通孔 51 内皆填充有一绝缘层 52,使测针 30 能贯穿通孔 51 的绝缘层 52,借以配合测针 30 长度改变针座 10 与承载座 20 的间距,以提高其应用性。

[0044] 以上所述,仅为本实用新型的一较佳实施例而已,并不能以此限定本实用新型实施的范围;即凡是依本实用新型权利要求范围所作的均等变化与修饰,皆应属于本实用新型专利涵盖的范围内。

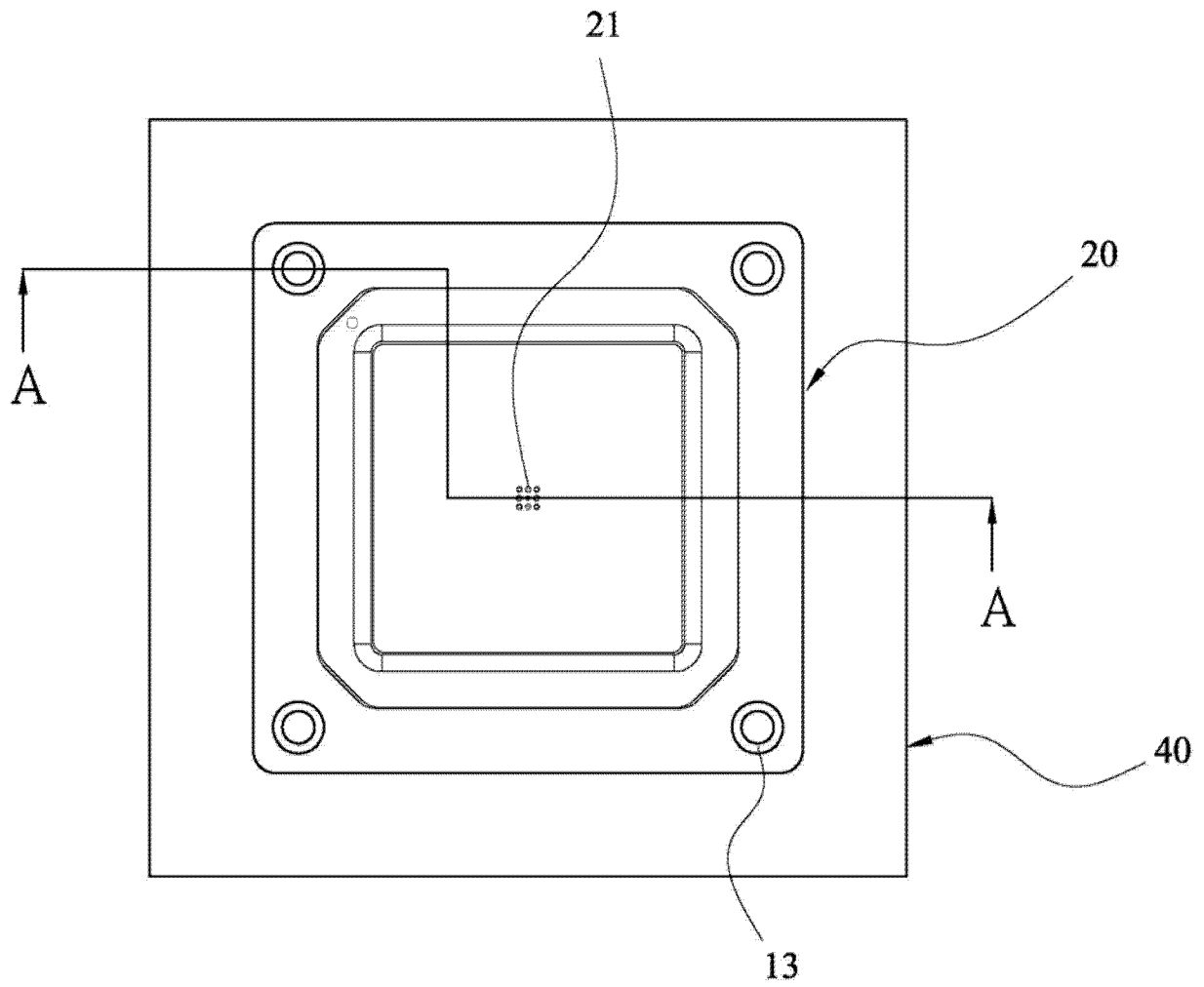


图 1

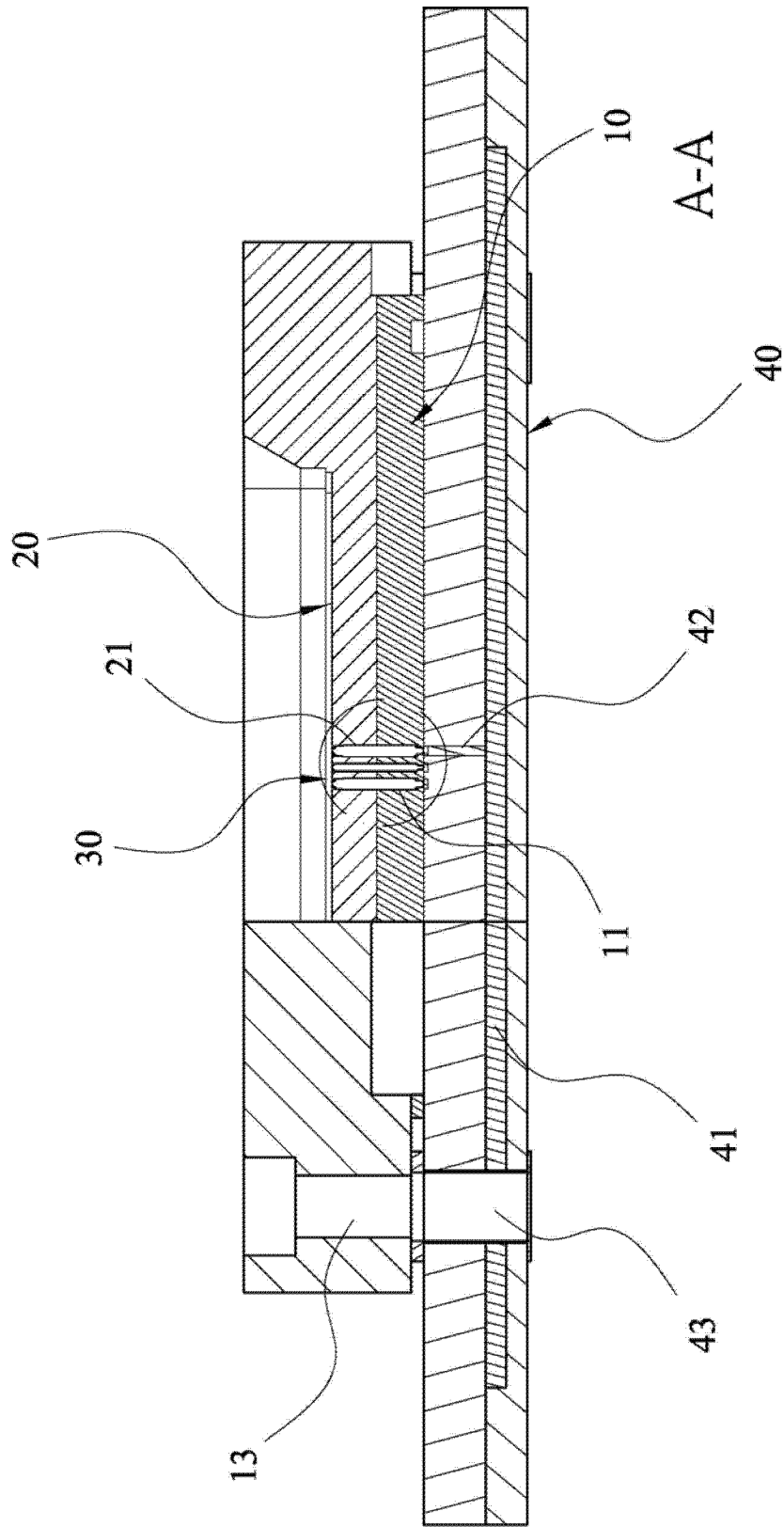


图 2

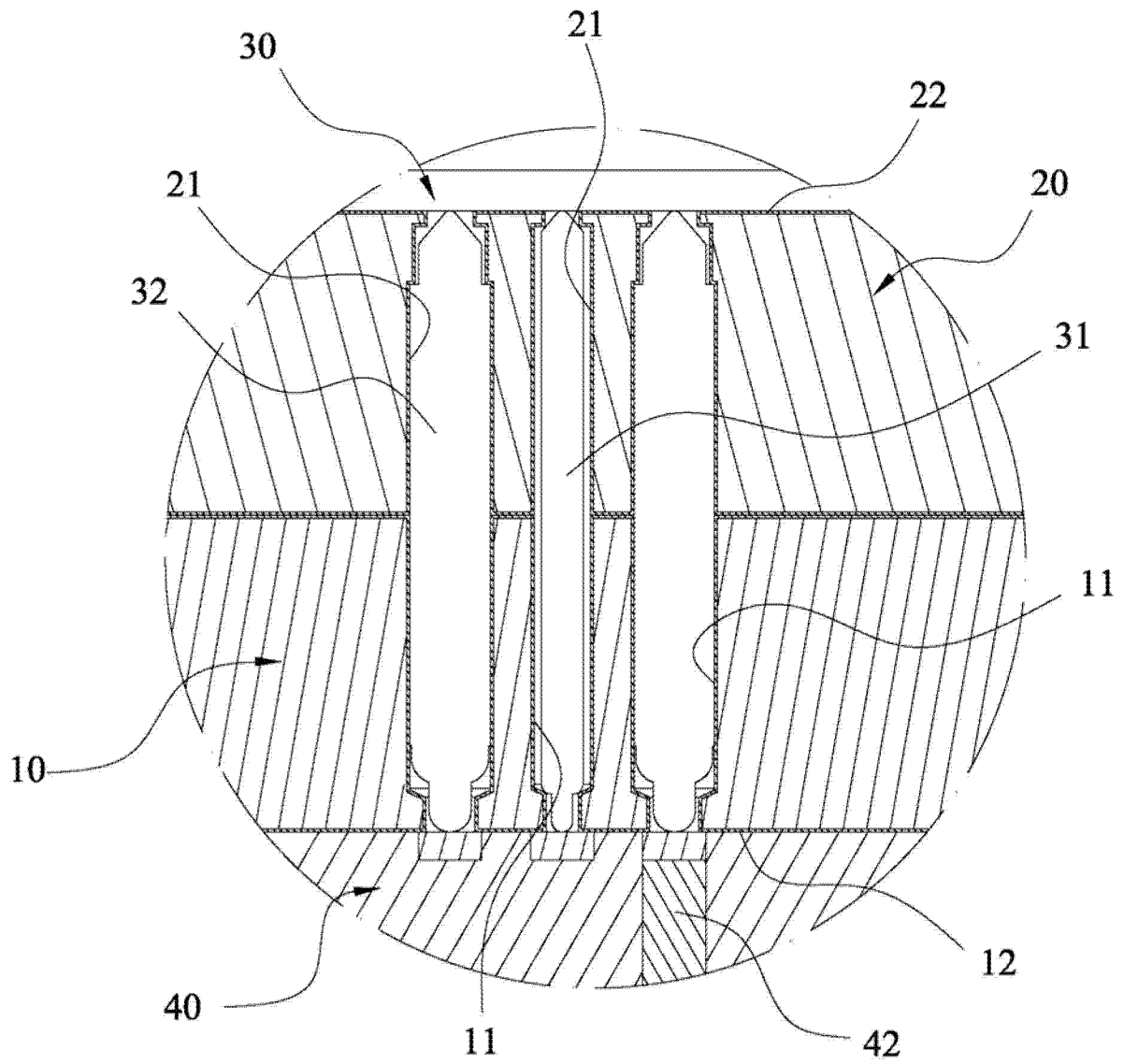


图 3

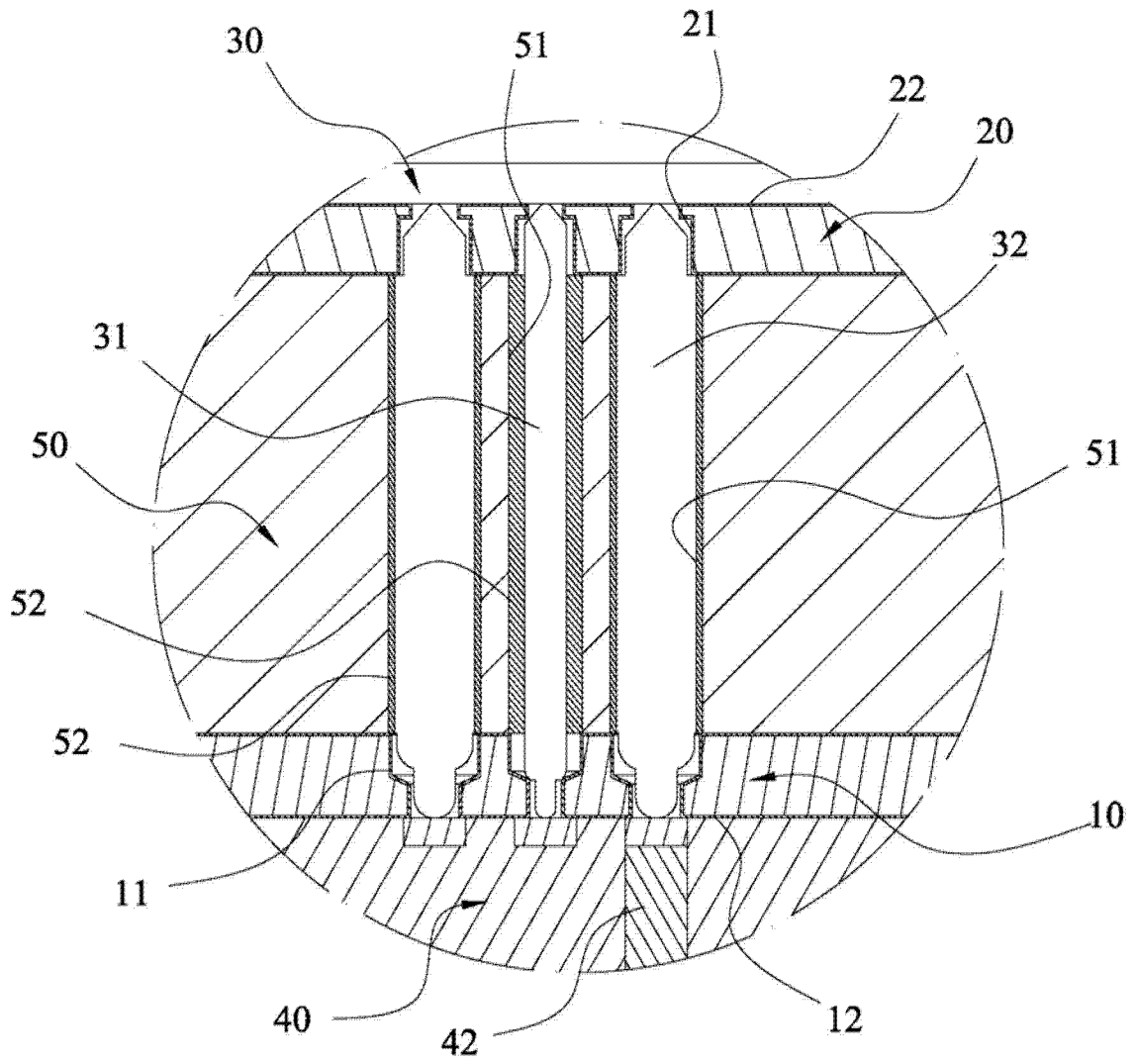


图 4