



(12) 发明专利

(10) 授权公告号 CN 1918672 B

(45) 授权公告日 2012. 10. 03

(21) 申请号 200580004503. 5

代理人 朱丹

(22) 申请日 2005. 03. 02

(51) Int. Cl.

(30) 优先权数据

- 065324/2004 2004. 03. 09 JP
- 070113/2004 2004. 03. 12 JP
- 130702/2004 2004. 04. 27 JP
- 132621/2004 2004. 04. 28 JP
- 272951/2004 2004. 09. 21 JP

- H01B 5/14 (2006. 01)
- G23C 14/08 (2006. 01)
- G23C 14/34 (2006. 01)
- G02F 1/1343 (2006. 01)
- G02F 1/1368 (2006. 01)
- H01L 21/28 (2006. 01)
- H01L 21/285 (2006. 01)
- H01L 21/308 (2006. 01)
- H01L 21/3205 (2006. 01)
- H01L 29/786 (2006. 01)

(85) PCT申请进入国家阶段日  
2006. 08. 10

(86) PCT申请的申请数据  
PCT/JP2005/003489 2005. 03. 02

(56) 对比文件

(87) PCT申请的公布数据  
W02005/086180 JA 2005. 09. 15

JP 特开 2001-311954 A, 2001. 11. 09, 说明书第 7-14 页, 图 1-20.

(73) 专利权人 出光兴产株式会社  
地址 日本国东京都

CN 1461819 A, 2003. 12. 17,

审查员 许利波

(72) 发明人 井上一吉 笹井重和 松原雅人

(74) 专利代理机构 中科专利商标代理有限责任  
公司 11021

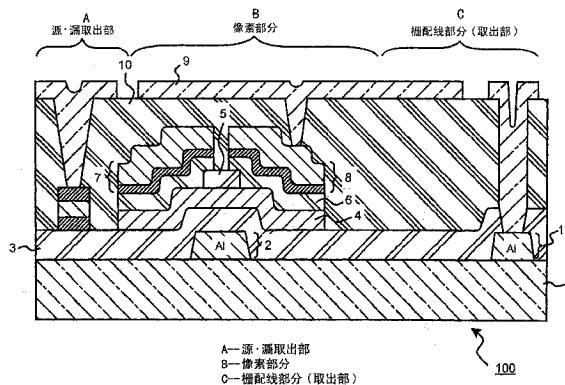
权利要求书 5 页 说明书 72 页 附图 11 页

(54) 发明名称

薄膜晶体管、薄膜晶体管基板、液晶显示装置、溅射靶、透明导电膜、透明电极及它们的制造方法

(57) 摘要

本发明提供具备基本上不会有由蚀刻造成的残渣等产生的透明导电膜的薄膜晶体管型基板及其制造方法及使用了该薄膜晶体管型基板的液晶显示装置。在具备透明基板、设于所述透明基板上的源电极、设于所述透明基板上的漏电极、设于所述透明基板上的透明像素电极的薄膜晶体管型基板中，所述透明像素电极是作为主成分含有氧化铟，另外还含有选自氧化钨、氧化钼、氧化镍及氧化铌中的一种或两种以上的氧化物的透明导电膜，所述透明像素电极与所述源电极或所述漏电极电连接。本发明还提供此种薄膜晶体管型基板的制造方法及使用了该薄膜晶体管型基板的液晶显示装置。



CN 1918672 B

1. 一种薄膜晶体管型基板,是具备透明基板、设于所述透明基板上的A1或A1合金构成的源电极、设于所述透明基板上的A1或A1合金构成的漏电极、设于所述透明基板上的透明像素电极的薄膜晶体管型基板,其特征是,

所述透明像素电极是作为主成分含有氧化铟,另外还含有选自氧化钨、氧化钼及氧化铌中的一种或两种以上的氧化物的透明导电膜,所述透明像素电极与所述源电极或所述漏电极直接电连接。

2. 一种薄膜晶体管型液晶显示装置,是具有:具备透明基板、设于所述透明基板上的A1或A1合金构成的源电极、设于所述透明基板上的A1或A1合金构成的漏电极、设于所述透明基板上的透明像素电极的薄膜晶体管型基板;设置了多种颜色的着色图案的滤色片基板;由所述薄膜晶体管型基板和所述滤色片基板夹持的液晶层的薄膜晶体管型液晶显示装置,其特征是,

所述透明像素电极是作为主成分含有氧化铟,还含有选自氧化钨、氧化钼及氧化铌中的一种或两种以上的氧化物的透明导电膜,所述透明像素电极与所述源电极或所述漏电极直接电连接。

3. 一种薄膜晶体管型基板的制造方法,是制造权利要求1中所述的薄膜晶体管型基板的方法,其特征是,包括:

在所述透明基板上堆积所述透明导电膜的步骤、

通过使用酸性的蚀刻剂蚀刻所述堆积了的所述透明导电膜来形成所述透明像素电极的步骤。

4. 根据权利要求3所述的薄膜晶体管型基板的制造方法,其特征是,

酸性的所述蚀刻剂含有草酸、由磷酸·醋酸·硝酸构成的混合酸或硝酸亚铈铵的任意一种或两种以上。

5. 一种透明导电玻璃基板,其特征是,具有:

玻璃基板;

设于所述玻璃基板上,以氧化铟为主成分,由选自由W、Mo、Nb构成的第一金属组M1中的一种或两种以上的金属的氧化物、选自由镧系金属构成的第二金属组M2中的一种或两种以上的金属的氧化物构成的透明导电膜;

设于所述玻璃基板上的以A1或Ag为主成分的金属薄膜,所述透明导电膜与以所述A1或Ag作为主要成分的金属薄膜直接电连接。

6. 根据权利要求5所述的透明导电玻璃基板,其特征是,

作为选自由W、Mo、Nb构成的所述第一金属组M1中的一种或两种以上的金属氧化物的相对于氧化铟的组成的 $[M1]/([M1]+[In])$ 的值为0.005~0.2,

作为选自由镧系金属构成的所述第二金属组M2中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的 $[M2]/([M2]+[In])$ 的值为0.005~0.2,这里,所述[M1]表示选自所述第一金属组中的一种或两种以上的金属的原子的数目,所述[M2]表示选自所述第二金属组中的一种或两种以上的金属的原子的数目。

7. 根据权利要求5或6所述的透明导电玻璃基板,其特征是,

选自由镧系金属构成的所述第二金属组M2中的金属的氧化物是La、Ce、Ho、Er中的任意一种以上的金属的氧化物。

8. 一种透明导电玻璃基板,其特征是,具有:

玻璃基板;

设于所述玻璃基板上,以氧化铟为主成分,由选自由 W、Mo、Nb 构成的第一金属组 M1 中的一种或两种以上的金属的氧化物、选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物、选自由 Zn、Sn、Zr、Ga、Ge 构成的第三金属组 M3 中的一种或两种以上的金属的氧化物构成的透明导电膜;

设于所述玻璃基板上的以 Al 或 Ag 为主成分的金属薄膜,所述透明导电膜与以所述 Al 或 Ag 作为主要成分的金属薄膜直接电连接。

9. 根据权利要求 8 所述的透明导电玻璃基板,其特征是,

作为选自由 W、Mo、Nb 构成的所述第一金属组 M1 中的一种或两种以上的金属氧化物的相对于氧化铟的组成的  $[M1]/([M1]+[In])$  的值为  $0.005 \sim 0.2$ ,

作为选自由镧系金属构成的所述第二金属组 M2 中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M2]/([M2]+[In])$  的值为  $0.005 \sim 0.2$ ,

作为选自由 Zn、Sn、Zr、Ga、Ge 构成的所述第三金属组中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M3]/([M3]+[In])$  的值为  $0.005 \sim 0.2$ ,这里,所述 [M1] 表示选自所述第一金属组中的一种或两种以上的金属的原子的数目,所述 [M2] 表示选自所述第二金属组中的一种或两种以上的金属的原子的数目,所述 [M3] 表示选自所述第三金属组中的一种或两种以上的金属的原子的数目,所述 [In] 表示铟原子的数目。

10. 根据权利要求 8 或 9 所述的透明导电玻璃基板,其特征是,

选自由镧系金属构成的所述第二金属组 M2 中的金属的氧化物是 La、Ce、Ho、Er 中的任意一种以上的金属的氧化物。

11. 一种 TFT 基板,是具备:透明基板;设于所述透明基板上的以 Al 为主成分的栅电极;设于所述透明基板上的源电极;设于所述透明基板上的漏电极;设于所述透明基板上的硅层;设于所述透明基板上的透明电极的液晶显示装置用 TFT 基板,其特征是,

所述透明电极是含有氧化铟、选自由 W、Mo、Nb 构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,该所述透明电极与选自所述以 Al 为主成分的栅电极、所述源电极及所述漏电极中的至少一个电极直接接合。

12. 根据权利要求 11 所述的 TFT 基板,其特征是,

作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于  $0.005 \sim 0.2$  的范围,这里,所述式中的 [M1] 表示选自第一组 M1 中的一种或两种以上的金属的原子的数目,另外,所述式中的 [In] 表示铟的原子的数目。

13. 根据权利要求 11 或 12 所述的 TFT 基板,其特征是,

所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

14. 根据权利要求 13 所述的 TFT 基板,其特征是,

作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于  $0.01 \sim 0.3$  的范围,这里,所述式中的 [M2] 表示选自第二组 M2 中的一种或两种以上的金属,即,锡、锌、锗、镓的任意一种或两种以上的原子

的数目,另外,所述式中的 [In] 表示铟的原子的数目。

15. 一种液晶显示装置,是具备了 TFT 基板、液晶的液晶显示装置,其特征是,所述 TFT 基板具备:

透明基板;

设于所述透明基板上的以 A1 为主成分的栅电极;

设于所述透明基板上的源电极;

设于所述透明基板上的漏电极;

设于所述透明基板上的硅层;

设于所述透明基板上而驱动所述液晶的像素电极;

保护所述栅电极、所述源电极及所述漏电极的透明电极,

所述像素电极或透明电极是含有氧化铟、选自由 W、Mo、Nb 构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,该所述像素电极或透明电极与选自所述以 A1 为主成分的栅电极、所述源电极及所述漏电极中的至少一个电极直接接合。

16. 根据权利要求 15 所述的液晶显示装置,其特征是,

作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于 0.005 ~ 0.2 的范围,这里,所述式中的 [M1] 表示选自第一组 M1 中的一种或两种以上的金属的原子的数目,另外,所述式中的 [In] 表示铟的原子的数目。

17. 根据权利要求 15 或 16 所述的液晶显示装置,其特征是,

所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

18. 根据权利要求 17 所述的液晶显示装置,其特征是,

作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于 0.01 ~ 0.3 的范围,这里,所述式中的 [M2] 表示选自第二组 M2 中的一种或两种以上的金属,即,锡、锌、锗、镓的任意一种或两种以上的原子的数目,另外,所述式中的 [In] 表示铟的原子的数目。

19. 一种像素电极,是在具备:透明基板;设于所述透明基板上的以 A1 为主成分的栅电极;设于所述透明基板上的源电极;设于所述透明基板上的漏电极;设于所述透明基板上的硅层;设于所述透明基板上的像素电极;保护所述栅电极、所述源电极及所述漏电极的透明电极的液晶显示装置用 TFT 基板中所用的驱动液晶的所述像素电极,其特征是,

是含有氧化铟、选自由 W、Mo、Nb 构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,

另外,所述像素电极与选自所述以 A1 为主成分的栅电极、所述源电极及所述漏电极中的至少一个电极直接接合。

20. 根据权利要求 19 所述的像素电极,其特征是,

作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于 0.005 ~ 0.2 的范围,这里,所述式中的 [M1] 表示选自第一组 M1 中的一种或两种以上的金属的原子的数目,另外,所述式中的 [In] 表示铟的原子的数目。

21. 根据权利要求 19 或 20 所述的像素电极,其特征是,  
所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

22. 根据权利要求 21 所述的像素电极,其特征是,  
作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于 0.01 ~ 0.3 的范围,这里,所述式中的 [M2] 表示选自第二组 M2 中的一种或两种以上的金属,即锡、锌、锗、镓的任意一种或两种以上的原子的数目,另外,所述式中的 [In] 表示铟的原子的数目。

23. 一种透明电极,是被用于具备:透明基板;设于所述透明基板上的以 A1 为主成分的栅电极;设于所述透明基板上的源电极;设于所述透明基板上的漏电极;设于所述透明基板上的硅层;设于所述透明基板上的像素电极;保护所述栅电极、所述源电极及所述漏电极的透明电极的液晶显示装置用 TFT 基板中的所述透明电极,其特征是,

是含有氧化铟、选自由 W、Mo、Nb 构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,

另外,所述透明电极与选自所述以 A1 为主成分的栅电极、所述源电极及所述漏电极中的至少一个电极直接接合。

24. 根据权利要求 23 所述的透明电极,其特征是,  
作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于 0.005 ~ 0.2 的范围,这里,所述式中的 [M1] 表示选自第一组 M1 中的一种或两种以上的金属的原子的数目,另外,所述式中的 [In] 表示铟的原子的数目。

25. 根据权利要求 23 或 24 所述的透明电极,其特征是,  
所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

26. 根据权利要求 25 所述的透明电极,其特征是,  
作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于 0.01 ~ 0.3 的范围,这里,所述式中的 [M2] 表示选自第二组 M2 中的一种或两种以上的金属的原子的数目,另外,所述式中的 [In] 表示铟的原子的数目。

27. 一种 TFT 基板的制造方法,是制造权利要求 11 ~ 14 中任意一项所述的 TFT 基板的方法,其特征是,包括:

在所述透明基板上堆积所述导电性氧化物,形成所述导电性氧化物的薄膜的步骤;  
通过用含有草酸的水溶液蚀刻所述所形成的所述导电性氧化物的薄膜,形成所述透明电极的步骤。

28. 一种 TFT 基板的制造方法,是制造权利要求 11 ~ 14 中任意一项所述的 TFT 基板的方法,其特征是,包括:

在所述透明基板上堆积所述导电性氧化物,形成所述导电性氧化物的薄膜的步骤;  
通过用含有磷酸·醋酸·硝酸的水溶液蚀刻所述所形成的所述导电性氧化物的薄膜,形成所述透明电极的步骤。

29. 一种 TFT 基板的制造方法,是制造权利要求 11 ~ 14 中任意一项所述的 TFT 基板的方法,其特征是,包括:

在所述透明基板上堆积所述导电性氧化物,形成所述导电性氧化物的薄膜的步骤;

通过用含有硝酸铈铵盐的水溶液蚀刻所述所形成的所述导电性氧化物的薄膜,形成所述透明电极的步骤。

30. 一种权利要求 11 ~ 14 中任意一项所述的 TFT 基板,其特征是,所述镧系元素是选自 Ce、Nd、Er、Ho 中的一种或两种以上的镧系元素。

31. 一种权利要求 15 ~ 18 中任意一项所述的液晶显示装置,其特征是,所述镧系元素是选自 Ce、Nd、Er、Ho 中的一种或两种以上的镧系元素。

32. 一种权利要求 19 ~ 22 中任意一项所述的像素电极,其特征是,所述镧系元素是选自 Ce、Nd、Er、Ho 中的一种或两种以上的镧系元素。

33. 一种权利要求 23 ~ 26 中任意一项所述的透明电极,其特征是,所述镧系元素是选自 Ce、Nd、Er、Ho 中的一种或两种以上的镧系元素。

34. 一种权利要求 27 ~ 29 中任意一项所述的 TFT 基板的制造方法,其特征是,所述镧系元素是选自 Ce、Nd、Er、Ho 中的一种或两种以上的镧系元素。

## 薄膜晶体管、薄膜晶体管基板、液晶显示装置、溅射靶、透明导电膜、透明电极及它们的制造方法

### 技术领域

[0001] 第一组：领域

[0002] 第一组的本发明涉及驱动液晶显示装置的液晶的薄膜晶体管型基板。另外，本发明涉及制造该薄膜晶体管型基板的方法，涉及使用了该薄膜晶体管型基板的液晶显示装置。

[0003] 薄膜晶体管型基板有时也使用薄膜晶体管的缩略的叫法，称作 TFT 基板。

[0004] 第二组：领域

[0005] 另外，第二组的本发明涉及无定形硅薄膜晶体管 ( $\alpha$ -SiTFT) 或使用了多晶硅薄膜晶体管 ( $\beta$ -SiTFT) 的液晶显示装置的制造方法。更具体来说，涉及可以降低像素电极图案与源·漏配线的接触电阻及栅配线取出部、源·漏电极取出部的配线金属与透明电极的接触电阻的液晶显示装置及其制造方法。

[0006] 特别涉及有关溅射靶的方案及利用使用了该溅射靶的制造方法得到的透明导电膜及具备了该透明导电膜的透明导电玻璃基板。

[0007] 第三组：领域

[0008] 第三组的本发明涉及薄膜晶体管 (Thin Film Transistor: 以下也有记作 TFT 的情况) 基板，特别涉及 TFT。另外，涉及该 TFT 基板的制造方法。另外，涉及使用了该 TFT 基板的液晶显示装置。

[0009] 第四组：领域

[0010] 第四组的本发明涉及无定形硅薄膜晶体管 ( $\alpha$ -SiTFT) 或使用了多晶硅薄膜晶体管 ( $\beta$ -SiTFT) 的液晶显示装置的制造方法。更具体来说，涉及可以降低像素电极图案与源·漏配线的接触电阻及栅配线取出部、源·漏电极取出部的配线金属与透明电极的接触电阻的液晶显示装置及其制造方法。

[0011] 第四组的本发明特别涉及 TFT 基板 (包括将 TFT 以阵列状配置了的 TFT 阵列基板)、液晶驱动用电极基板、溅射靶。

### 背景技术

[0012] 第一组：背景

[0013] 以往，液晶显示装置被进行了深入的研究开发。特别是，近年来，自从大型电视用液晶显示装置面世以来，被更为活跃地研究开发。

[0014] 在该液晶显示装置的像素电极的材料中，一般来说，使用 ITO (Indium Tin Oxide: 铟·锡氧化物)。这是因为，ITO 在导电性、透明性方面优良，并且可以利用强酸 (王水、盐酸类蚀刻剂) 容易地蚀刻。

[0015] 但是，利用溅射在大型基板上成膜的 ITO 由于是准晶质的膜，因此根据基板温度、气氛气体及等离子体密度的状态等，晶体的状态发生各种变化，在同一基板上，有时混合存在准晶质的膜、非晶质的膜。由于该混合存在的影响，屡屡出现产生蚀刻不良 (与相邻的电

极的导通、由过度蚀刻造成的像素电极的细化、由蚀刻残渣造成的像素不良等)的问题。

[0016] 为了解决在蚀刻时产生的问题,例如在专利文献1中,公布有如下的方法,即,通过将ITO像素电极膜设为非晶质,来增大相对于 $\text{HCl-HNO}_3\text{-H}_2\text{O}$ 类的蚀刻液的ITO/Al蚀刻速度比,改善在蚀刻时产生的Al的溶出。

[0017] 另外,由所述ITO构成的靶在长时间的连续成膜时,在靶表面会产生黑色的粒子(节结),引起异常放电,或产生异物而引起像素不良,这些都屡屡成为问题。

[0018] 所以,研究了以下的方法,即,在形成ITO膜时,通过向溅射气体中添加水或氢,形成非晶质状态的ITO膜,在将该成膜了的ITO蚀刻后,加热而将其结晶化。但是,当在成膜时添加水或氢时,屡屡出现与基底基板的密接性降低或ITO表面被还原而大量地产生节结的情况。

[0019] 出于解决这些问题的目的,取代所述ITO,而使用了IZO(注册商标:出光興産株式会社,Indium Zinc Oxide:铟·锌氧化物)。该IZO在成膜时可以形成近似完全的非晶质膜,可以利用作为弱酸的草酸类蚀刻剂来蚀刻,也可以用磷酸·醋酸·硝酸的混合酸、硝酸亚铈铵水溶液等来蚀刻等,富于有用性。另外,该IZO与ITO相比,能够用更弱的酸来蚀刻。另外,由该IZO构成的靶在溅射时节结的产生很少,异物的产生也被抑制,因此可以说是很有用的靶。

[0020] 作为含有所述IZO的靶,例如在下述专利文献2中,公布有由含有以通式 $\text{In}_2\text{O}_3(\text{ZnO})_m$ ( $m=2\sim 20$ )表示的六方晶层状化合物的氧化物的烧结体构成的靶。如果利用该靶,则可以形成耐湿性(耐久性)优良的透明导电膜。

[0021] 另外,作为含有所述IZO的透明导电膜,例如在下述专利文献3中,公布有如下的方法,即将在链烷醇胺存在状态下,使铟化合物、锌化合物溶解而调制的涂覆溶液涂布于基板上而烧成后,通过进行还原处理,制造透明导电膜。根据该透明导电膜的制造方法,可以获得耐湿性(耐久性)优良的透明导电膜。

[0022] 另外,作为蚀刻含有所述IZO的透明导电膜的方法,例如在下述专利文献4中,公布有如下的液晶显示装置的制造方法,即,通过将由 $\text{In}_2\text{O}_3\text{-ZnO}$ 构成的透明导电膜用草酸水溶液进行蚀刻,形成像素电极。根据该液晶显示装置的制造方法,由于使用草酸溶液进行蚀刻,因此可以容易地形成像素电极的图案。由此,可以提高材料利用率。

[0023] 第二组:背景

[0024] 由于液晶显示装置具有耗电低、容易全彩色化等特征,因此被认为有望用于薄形显示器之中,近年来关于显示画面的大型化的开发十分活跃。其中,在各像素中将 $\alpha\text{-SiTFT}$ (TFT:Thin Film Transistor:薄膜晶体管)或 $\text{p-SiTFT}$ 作为开关元件以矩阵状排列、驱动的有源矩阵方式液晶平面显示器即使进行 $800\times 600$ 像素以上的高精细化,对比度也不会恶化,作为高性能彩色显示用平面显示器受到关注。此种有源矩阵方式液晶平面显示器中,作为像素电极,多使用ITO(Indium Tin Oxide)之类的透明电极,作为源电极,多使用Al类合金薄膜,这是因为,ITO的薄层电阻低,透过率高,另外Al可以容易地进行图案处理,并且电阻低,密接性高。

[0025] 图1是表示了在本发明的液晶平面显示器的制造工序中,像素电极的图案形成结束的阶段的无定形 $\text{-SiTFT}$ 附近的剖面的图,由于以往的液晶显示器除去像素电极的原材料以外,基本的构造相同,因此使用它进行说明。



[0026] 图 1 中,在透光性玻璃基板 1 上形成栅电极 2 的图案,然后使用等离子体 CVD(Chemical Vapor Deposition)法,连续地形成 SiN 栅绝缘膜 3、无定形 -Si:H(i)膜 4、沟道保护膜 5 及无定形 -Si:H(n)膜 6,以所需的形状图案化。

[0027] 另外,将以 Al 为主体的金属膜利用真空蒸镀法或溅射法堆积,利用光刻技术分别形成源电极 7 的图案及漏电极 8 的图案,完成  $\alpha$ -SiTFT 元件部分。

[0028] 在其上,利用溅射法堆积 ITO 膜,利用光刻技术形成与源电极 7 电连接的像素电极 9 的图案。在 Al 膜之后堆积 ITO 膜的理由是,不会使无定形 -Si:H 膜 4(及 6)与源电极 7 及漏电极 8 的电接触特性恶化。另外,Al 廉价而电阻率低,是为了防止由栅电极 2 及源电极 7·漏电极 8 的配线的电阻增大造成的液晶显示器的显示性能的降低而必需的材料。

[0029] 在所述的制造工序中,当在形成了以 Al 为主体的源电极 7·漏电极 8 的图案后,将 ITO 像素电极 9 的图案用 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类蚀刻液进行加工时,会屡屡发生在加工结束的时刻 Al 图案溶出的状况。

[0030] 这是由以下情况造成的,即,Al 本来也具有溶解于作为 ITO 蚀刻液的 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类蚀刻液中的性质。虽然蚀刻液中的 HNO<sub>3</sub> 是为了在 Al 表面形成薄的 Al 氧化膜,防止 Al 的溶出而添加的,然而当 ITO 膜的蚀刻时间加长,或存在有在 Al 堆积中混入的 Al 膜中的杂质、异物等缺陷部分时,就会因局部电池反应,使得所述 Al 的氧化效果不会充分地作用。

[0031] 为了防止此种 Al 的溶出,已知通过将 ITO 膜设为非晶质,来增大相对于 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类蚀刻液的 ITO/Al 蚀刻率比。该做法例如被记载于后述的专利文献 1 中。而且,所谓蚀刻率比是指蚀刻的速度比。

[0032] 但是,即使将 ITO 膜设为非晶质,由于也要使用 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类蚀刻液,因此 Al 的溶出未被完全地防止,难以实现高精度的液晶显示器。作为鉴于此种问题而完成的发明,已知后述的专利文献 2。该专利文献 5 中,出于以下的目的,即,通过使用草酸类的蚀刻液,使得 Al 栅电极、源电极·漏电极的各图案上的透明电极、像素电极 9 的图案化更为容易,提供高精度的液晶显示器的制造方法,提出了使用由氧化镉-氧化锌构成的组成的透明电极的方案。

[0033] 此种构成中,已知在 Al 栅电极/透明电极、Al 源·漏电极/像素电极之间产生接触电阻,一般的做法是,通常将 Al 线用 Ti、Cr、Mo 等屏蔽金属覆盖。对于此种屏蔽金属,记载于后述的专利文献 6、专利文献 7、专利文献 8、专利文献 9 中。

[0034] 第三组:背景

[0035] 矩阵型液晶显示装置通常来说,由 TFT 阵列基板、对置基板、被该 TFT 阵列基板及对置基板夹持的液晶等显示材料构成。矩阵型液晶显示装置通过对该显示材料,在每个像素上选择性地施加电压,来显示规定的图像。

[0036] 在 TFT 阵列基板上,设有半导体薄膜(以下简记作半导体膜)等,另一方面,在对置基板上,设有对置电极、滤色片及黑矩阵等。以下,将此种使用了 TFT 阵列基板等的液晶显示装置(Liquid Crystal Display:以下记作 LCD)称作 TFT-LCD。

[0037] 在所述 TFT 阵列基板中,在由玻璃等构成的绝缘性基板上,对于每个像素,以阵列状至少设有由栅电极、源电极、漏电极及半导体膜构成的 TFT、像素电极。另外,除此以外,还设有取向膜、根据需要设置的存储电容等,并且在各像素间,设有栅配线或源配线等信号线。这些栅配线及源配线在所述绝缘性基板上被分别相互正交地设置多条,构成显示区域。

另外,在该显示区域的外侧,与各信号线对应,分别设有输入端子、驱动 TFT 的驱动电路等。

[0038] 另外,为了制造此种使用了 TFT 阵列基板的液晶显示装置,在玻璃基板上,以阵列状制作 TFT 中所含的栅及源/漏、其他的公共配线,作为显示区域。另外,在该显示区域的周边,配置输入端子、预备配线及驱动电路等。

[0039] 而且,本专利中,将栅电极及栅配线的总称记作栅,将源电极及源配线的总称记作源。另外,有时也将漏电极简单地记作漏。另外,将源及漏的总称记作源/漏。另外,本专利中,第一导体具体来说是这些栅、源、漏,第二导体是所述像素电极。

[0040] 在 TFT 阵列基板的绝缘性基板上,为了发挥规定的功能,最好还根据需要配设导电性薄膜(以下简记作导电膜)、绝缘性薄膜(以下简记作绝缘膜)。另一方面,在对置基板上,如上所述,设有对置电极,并且设有滤色片、黑矩阵。

[0041] 为了能够在如上所述地制造了 TFT 阵列基板、对置电极后,向这 2 片基板之间注入液晶材料,而设有规定的间隙。该状态下,在将两基板用其周围贴合后,向这些基板的间隙中注入液晶材料,制造 TFT-LCD。

[0042] 在 TFT-LCD 中所用的 TFT 阵列基板或对置基板中,利用公知的薄膜技术,设置各种半导体元件等。例如,为了制造 TFT 阵列基板的半导体元件,如上所述,在绝缘性基板上,形成栅、源、漏(以下将它们记作第一导体)、半导体膜、绝缘膜、构成像素电极(以下记作第二导体)的导电膜等。此时,一般来说,第二导体由于被形成于设于第一导体上的绝缘膜之上,因此第二导体及第一导体不会直接接触。由此,在第一导体、第二导体之间形成电连接的情况下,在绝缘膜上形成接触孔。即,借助形成于绝缘膜上的接触孔,第一导体、第二导体进行电连接。

[0043] 另一方面,作为所述第一导体,特别是栅配线或源配线的材料,为了防止伴随着 TFT-LCD 的大型化或高精细化产生的信号传递的延迟,从其特性上及工艺上的观点考虑,优先考虑纯 Al 或 Al 合金。其理由是因为,纯 Al 或 Al 合金在电性能上为低电阻。

[0044] 但是,在作为透明性的像素电极(第二导体)的材料,使用 ITO(Indium Tin Oxide: 铟·锡氧化物)、IZO(注册商标:出光興産株式会社,Indium Zinc Oxide: 铟·锌氧化物)等的情况下,则作为第一导体的材料使用所述纯 Al 或 Al 合金的做法未必理想。其理由是因为,当所述第二导体、第一导体连接(以下有时也记作接触)时,其接触电阻非常高,达到  $1 \times 10^{10} \sim 1 \times 10^{12} \Omega$ ,无法获得良好的接触特性。

[0045] 由此认为,在借助在绝缘膜上开口的接触孔,将由纯 Al 或 Al 合金构成的第一导体、由 ITO 或 IZO 等透明导电膜构成的第二导体直接接触的构造的 TFT 阵列基板中,很难获得良好的接触电阻。

[0046] 作为解决该方法的方法,为了使所述第一导体及所述第二导体获得良好的接触,一直以来研究了各种方法。例如,下述专利文献 10 中,公布有如下的薄膜晶体管阵列基板,是具有由含有 Al 的 Al 层、难以氧化的导电性的金属层构成的 2 层构造的源电极的薄膜晶体管阵列基板,像素电极借助形成于钝化膜上的接触孔与源电极的金属层连接。像这样,因像素电极与金属层连接,源电极与像素电极的电接触即变得良好。

[0047] 另外,在下述专利文献 11 中,公布有如下的有源矩阵基板的制造方法,即,在漏电极上的接触孔内,以所需的厚度形成金属层,通过有效地减少由接触孔造成的阶梯,制造工序被进一步简化,并且像素电极难以切断。

[0048] 另外,在下述专利文献 12 中,公布有如下的薄膜晶体管阵列,是具有由形成硅化物的金属构成的下部层、由铜构成的上部层形成的 2 层构造的漏电极的薄膜晶体管阵列,像素电极借助形成于保护膜上的接触孔,与漏电极的上部层连接。像这样,因像素电极与由铜构成的上部层连接,使得薄膜晶体管阵列的漏电极的电阻低,可以在维持良好的电接触的同时,以高效率对液晶施加电压。

[0049] 另外,在下述专利文献 13 中,公布有如下的薄膜晶体管,是具有以由纯 Al 或 Al 合金构成的下层、在纯 Al 或 Al 合金中添加 N、O、Si 及 C 之中的至少一种元素而成的上层形成的 2 层构造的第一电极的薄膜晶体管,第二电极与第一电极的上层电连接。

[0050] 在下述专利文献 10 ~ 13 的基板的源电极或漏电极中,与像素电极连接的部分都是 2 层构造(例如专利文献 10 的源电极成为在纯 Al 或 Al 合金上形成了 Cr、Ti、Mo、Cu、Ni 等膜的 2 层构造)。

[0051] 第四组:背景

[0052] 液晶显示装置由于具有耗电低、容易全彩色化等特征,因此被认为有望用于薄形显示器中,近年来,关于显示画面的大型化的开发十分活跃。其中,在每个像素中作为开关元件以矩阵状排列  $\alpha$ -SiTFT 或 p-SiTFT 而驱动各像素的有源矩阵方式液晶平面显示器即使进行  $800 \times 600$  像素以上的高精细化,对比度也不会恶化,作为高性能彩色显示用平面显示器受到关注。此种有源矩阵方式液晶平面显示器作为像素电极,多使用 ITO(Indium Tin Oxide) 之类的透明电极,作为源电极,多使用 Al 类合金薄膜。这是因为,ITO 的薄层电阻高,另外,Al 可以容易地进行图案处理,而且电阻低、密接性高。

[0053] 图 10 是表示了在本发明的液晶平面显示器的制造工序中,像素电极的图案形成结束的阶段  $\alpha$ -SiTFT 附近的剖面图的图。图 11 是表示了以往的液晶平面显示器的制造工序中,像素电极的图案形成结束的阶段  $\alpha$ -SiTFT 附近的剖面图的图。

[0054] 图 11 中,在透光性的玻璃基板 3001 上形成栅电极 3002 的图案,然后使用等离子体 CVD 法,连续地形成由 SiN 构成的栅绝缘膜 3003、 $\alpha$ -Si:H(i) 膜 3004、由 SiN 构成的沟道保护膜 3005。然后,利用蚀刻,将沟道保护膜 3005 以所需的形状图案化。另外,利用 CVD 法、真空蒸镀法或溅射法堆积  $\alpha$ -Si:H(n) 膜 3006 及以 Al 为主体的金属膜,利用光刻技术形成源电极 3007(的图案)及漏电极 3008(的图案),并且形成  $\alpha$ -Si:H(n) 膜 3006 及  $\alpha$ -Si:H(i) 膜 3004,完成  $\alpha$ -SiTFT 元件部分。此外,根据需要,堆积透明树脂光刻胶 3010,设置接触孔 3012。

[0055] 在其上,使用溅射法堆积 ITO 膜,利用光刻技术形成与源电极 3007 电连接的像素电极图案 3009。此时,栅电极 3002 设为 Al/Cr(或 Al/Mo、Al/Ti) 的叠层膜,源电极 3007、漏电极 3008 设为 Cr/Al/Cr(或 Mo/Al/Mo、Ti/Al/Ti) 的三层叠层膜。这是因为,不会使 ITO 膜与栅电极 3002、源电极 3007 及漏电极 3008 之间的电接触特性恶化。另外,Al 廉价而电阻率低,是为了防止由栅电极 3002 及源电极 3007 及漏电极 3008 的配线的电阻增大造成的液晶显示器的显示性能的降低而必需的材料。

[0056] 在 Al 膜之后堆积 ITO 膜的理由是,不会使  $\alpha$ -Si:H(i) 膜 3004 及  $\alpha$ -Si:H(n) 膜 3006 与源电极 3007 及漏电极 3008 之间的电接触特性恶化。另外,该 Al 廉价而电阻率低,如上面已经叙述的所示。

[0057] 在以上说明的制造工序中,当在形成了以 Al 为主体的源电极 3007·漏电极 3008

的图案后,将由 ITO 构成的像素电极图案 3009 用 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类蚀刻液加工时,会有屡屡发生在加工结束的时刻 Al 图案溶出的事故的情况。

[0058] 这是由以下情况造成的,即,Al 本来也具有溶解于作为蚀刻 ITO 的蚀刻液的 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类蚀刻液中的性质。虽然蚀刻液中的 HNO<sub>3</sub> 是为了在 Al 表面形成薄的 Al 氧化膜,防止 Al 的溶出而添加的,然而当 ITO 膜的蚀刻时间加长,或存在有在 Al 堆积中混入的 Al 膜中的杂质、异物等缺陷部分时,就会因局部电池反应,使得所述 Al 的氧化效果不会充分地作用。

[0059] 为了防止此种 Al 的溶出,在下述专利文献 1 中记载有如下的做法,即,通过将 ITO 膜设为非晶质,来增大相对于 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类的蚀刻液的 ITO/Al 蚀刻速度比。

[0060] 但是,即使将 ITO 膜设为非晶质,由于也要使用 HCl-HNO<sub>3</sub>-H<sub>2</sub>O 类的蚀刻液,因此 Al 的溶出未被完全地防止,难以实现高精度的液晶显示器。

[0061] 鉴于此种问题而完成的发明被记载于下述专利文献 4 中。该专利文献 4 中,记载有如下的内容,即,通过使用草酸类的蚀刻液,使得 Al 栅电极、源·漏电极图案上的透明电极、像素电极的图案化更为容易。另外,专利文献 4 中,出于提供高精度的液晶显示器的制造方法的目的,提出了使用由氧化铟-氧化锌构成的组成的透明电极的方案。

[0062] 一般来说,当采用此种构成时,已知在 Al 栅线/透明电极、Al 源·漏电极/像素电极之间会产生接触电阻,通常来说,将 Al 线用 Ti、Cr、Mo 等屏蔽金属覆盖。此种构成被记载于下述专利文献 6、专利文献 7、专利文献 8、专利文献 9 等中。

[0063] 像这样,当使用 Al 配线时,由于不得不使用屏蔽金属,因此就需要该屏蔽金属的成膜、蚀刻,有可能使制造工序复杂。

[0064] 另外,虽然报告过在 Al 中添加了各种金属的合金的利用,然而缩小所述接触电阻被认为是非常困难的。其理由是,在 Al 自身表面形成有氧化覆盖膜。该氧化覆盖膜为绝缘体,该绝缘体会增大接触电阻。此种记载见于下述专利文献 14、专利文献 15、专利文献 16 中。

[0065] 为了降低由该氧化覆盖膜造成的接触电阻,提出过在 Al 薄膜上设置 In、Zn 等金属的薄膜的方法等。根据该方法,接触电阻会变小,然而又需要形成这些薄膜,另外,还有像素电极的透过率降低等问题。此种记载见于下述专利文献 17 中。

[0066] 专利文献 1:特开昭 63-184726 号公报

[0067] 专利文献 2:特开平 6-234565 号公报

[0068] 专利文献 3:特开平 6-187832 号公报

[0069] 专利文献 4:特开平 11-264995 号公报

[0070] 专利文献 5:特开平 11-264996 号公报

[0071] 专利文献 6:特开平 10-65174 号公报

[0072] 专利文献 7:特开平 11-184195 号公报

[0073] 专利文献 8:特开平 11-258625 号公报

[0074] 专利文献 9:特开平 11-253976 号公报

[0075] 专利文献 10:特开平 4-253342 号公报

[0076] 专利文献 11:特开平 4-305627 号公报

[0077] 专利文献 12:特开平 8-18058 号公报

- [0078] 专利文献 13 :特开平 11-284195 号公报  
[0079] 专利文献 14 :特开平 7-45555 号公报  
[0080] 专利文献 15 :特开平 7-301705 号公报  
[0081] 专利文献 16 :特开平 1-289140 号公报  
[0082] 专利文献 17 :特开 2003-017706 号公报 (特愿 2001-200710)

## 发明内容

[0083] 第一组 :课题

[0084] 但是,作为透明的像素电极的材料,一般所用的 ITO 当与 Al 接触时,会有容易引起电池反应的问题。另外,对于准晶质的 ITO,如果不用王水或盐酸等强酸,则无法蚀刻,在蚀刻中,例如还会产生将 TFT 的配线材料等腐蚀掉的问题。另一方面,对于非晶质的 ITO 的情况,经常会观察到与基底基板的密接性的降低,也有导致与 TFT 配线材料的接触电阻的增大的情况。另外,在蚀刻时会产生残渣,也有可能产生电极间的短路或液晶驱动故障。

[0085] 针对于此,虽然作为非晶质类的材料可以考虑 IZO,然而该材料必须由氧化铟、氧化锌生成特殊的六方晶层状化合物,不仅制造工序烦杂,而且有成本升高的问题。

[0086] 第一组的本发明是鉴于所述问题而完成的,其目的在于,提供具备基本上不会有由蚀刻造成的残渣等产生的透明导电膜的薄膜晶体管型基板。另外,本发明的其他的目的在于,提供利用了所述薄膜晶体管型基板的液晶显示装置。另外,本发明的其他的目的在于,提供可以有效地获得所述薄膜晶体管型基板的制造方法。

[0087] 第二组 :课题

[0088] 本发明的第二组是鉴于所述课题而完成的,其目的在于,通过将含有特定的金属的透明导电材料用于像素电极、透明电极中,来将 TFT(薄膜晶体管)基板的制造方法简化。换言之,本发明的目的是,提供不需要用于堆积屏蔽金属等的工序的制造方法。

[0089] 同样地,本发明的目的在于,提供用于利用溅射法形成此种像素电极、透明电极的膜的溅射靶。

[0090] 另外,本发明的其他的目的在于,通过将含有特定的金属的透明导电材料用于像素电极、透明电极中,即使在使 Al 栅 / 透明电极、Al 源·漏 / 像素电极(没有屏蔽金属地)直接接触的情况下,也可以减小其间的接触电阻。本发明的目的是,通过实现此种很小的值的接触电阻,提供利用了将该透明导电材料作为像素电极使用的基板的可以实现中间色调的显示的液晶显示装置。

[0091] 第三组 :课题

[0092] 如上所述,在以往的制造方法中,由 ITO 或 IZO 等构成的第二导体、由纯 Al 或 Al 合金构成的第一导体的接触电阻非常高,达到  $1 \times E10 \sim 1 \times E12 \Omega$ ,无法获得良好的接触电阻。

[0093] 另外,在为了获得良好的(低的)接触电阻,而将第一导体的构造为由不同的材料构成的 2 层构造的情况下,很难将该第一导体用一种试剂(蚀刻液)一次性地蚀刻,需要使用两种试剂(蚀刻液),进行二次蚀刻。由此,就会导致制造工序的复杂化。

[0094] 第三组的本发明是为了解决所述课题而完成的,其目的在于,提供在第二导体与第一导体电接触时其接触电阻很低的薄膜晶体管及薄膜晶体管基板。另外,本发明的目的

在于,能够更为简单地并且以更低的成本制造所述薄膜晶体管基板的薄膜晶体管基板的制造方法。另外,第三组的本发明的目的在于,提供包括所述薄膜晶体管基板的液晶显示装置。

[0095] 第四组:课题

[0096] 如所述第四组的背景技术中所述,第四组的本发明的目的是,通过将含有特定的金属的透明导电材料用于像素电极、透明电极中,实现制造工序不会变得复杂的 TFT(薄膜晶体管)基板及其简便的制造方法。另外,第四组的本发明的目的还在于,提供此种 TFT 基板的像素电极及在形成该像素电极中有用的溅射靶。

[0097] 另外,第四组的本发明的目的在于,提供即使不使含有 Al 的栅/透明电极、(含有 Al)的源·漏/像素电极直接接触也可以减小其间的接触电阻,能够实现中间色调的显示的液晶显示装置。

[0098] 第一组:方法

[0099] 本发明的所述目的可以如下达成,即,作为透明像素电极,使用作为主成分含有氧化铟,另外还含有选自氧化钨、氧化钼、氧化镍及氧化铌中的一种或两种以上的氧化物的透明导电膜。该透明导电膜通过用酸性的蚀刻液来图案化,被制成透明像素电极的形状。如果详细叙述,则本发明采用下述的方法。

[0100] (1) 首先,本发明提供一种薄膜晶体管型基板,是具备透明基板、设于所述透明基板上的源电极、设于所述透明基板上的漏电极、设于所述透明基板上的透明像素电极的薄膜晶体管型基板,其特征是,所述透明像素电极是作为主成分含有氧化铟,另外还含有选自氧化钨、氧化钼、氧化镍及氧化铌中的一种或两种以上的氧化物的透明导电膜,所述透明像素电极与所述源电极或所述漏电极电连接。

[0101] 而且,本专利中所谓「作为主成分含有氧化铟」是指,作为主要的成分含有氧化铟,是指以原子组成比率表示大致为 50% 以上的情况。另外,在将所述透明像素电极成膜时,如果使用以氧化铟为主成分,由选自氧化钨、氧化钼、氧化镍及氧化铌中的一种或两种以上的氧化物构成的靶,则在该靶中基本上不会产生节结。

[0102] 通过在透明导电膜中,添加氧化钨、氧化钼、氧化镍或氧化铌,在形成非晶质的透明导电膜后,就可以使用含有草酸的蚀刻剂,来蚀刻成膜了的非晶质的透明导电膜。成膜基板的温度优选 R.T.(室温)~200°C,更优选 80~180°C。作为将成膜时的基板温度设为所述范围的理由是,为了将基板温度控制在室温以下,需要进行冷却,会导致能量的损失,另一方面,当将基板温度设为超过 200°C 时,则会因透明导电膜的结晶化等,而有无法进行利用含有草酸的蚀刻剂的蚀刻的情况。另外,在成膜时的气氛气体中,还可以添加水或氢。这样,就更容易使用含有草酸的蚀刻剂来蚀刻所形成的透明导电膜,可以进一步减少残渣。

[0103] 另外,利用所述金属氧化物的添加,在将成膜了的所述透明导电膜蚀刻后,通过将基板的温度加热为超过 200°C,就可以简单地将基板上的透明导电膜结晶化。该结晶化的温度优选 220°C,更优选 230°C 以上。

[0104] 通过将透明导电膜结晶化,在透明导电膜与 Al 电连接的状态下,即使与电解质接触,也可以抑制电池反应。由此,基本上就不会发生 Al 的断线等蚀刻不良。

[0105] 如此形成的透明导电膜的电阻率被降低为与 ITO 相同程度。另外,该透明导电膜在透明性方面优良。

[0106] 透明导电膜的膜厚优选 20 ~ 500nm, 更优选 30 ~ 300nm, 进一步优选 30 ~ 200nm。如果透明导电膜的膜厚小于 20nm, 则会有透明导电膜的表面电阻上升的情况, 另一方面, 如果透明导电膜的膜厚超过 500nm, 则会有透过率降低、在加工精度方面产生问题的情况。

[0107] 透明导电膜中的组成为, 作为原子比, In 的组成比率 (以下也有记作原子比的情况) 优选  $[In]/[全部金属]$  的值为 0.85 到 0.99。如果 In 的组成比率小于 0.85, 则会有透明导电膜的电阻值增大、即使将形成了透明导电膜的基板加热为 200°C 以上透明导电膜也不会结晶化的情况。另外, 如果 In 的组成比率超过 0.99, 则会有如下的情况, 即, 在透明导电膜的成膜时, 透明导电膜结晶化, 无法用含有草酸的蚀刻剂来蚀刻, 或产生大量的残渣。这里,  $[In]$  表示透明导电膜中的每单位体积的铟原子的数目,  $[全部金属]$  表示透明导电膜中的每单位体积的全部金属原子的数目。

[0108] 另外, 作为第三原子, 在所述透明导电膜中, 还优选添加 Sn、Zn。而且, 所谓第一原子是氧化铟中的铟原子, 所谓第二原子是选自氧化钨、氧化铌、氧化镍、氧化钼中的一种或两种以上的氧化物中的钨原子、铌原子、镍原子及钼原子。

[0109] 在添加 Sn 的情况下, 作为原子比, Sn 的组成比率优选  $[Sn]/[全部金属] < 0.2$ , 更优选  $[Sn]/[全部金属] < 0.1$ 。当透明导电膜中的  $[Sn]/[全部金属]$  的值达到 0.2 以上时, 则会有在蚀刻时产生残渣的情况。这里,  $[Sn]$  表示透明导电膜中的每单位体积的锡原子的数目。

[0110] 另外, 在添加 Zn 的情况下, 作为原子比, Zn 的组成比率优选  $[Zn]/[全部金属] < 0.1$ , 更优选  $[Zn]/[全部金属] < 0.05$ 。这里,  $[Zn]$  表示透明导电膜中的每单位体积的锌原子的数目。

[0111] (2) 另外, 本发明提供一种薄膜晶体管型液晶显示装置, 是具有: 具备透明基板、设于所述透明基板上的源电极、设于所述透明基板上的漏电极、设于所述透明基板上的透明像素电极的薄膜晶体管型基板; 设置了多种颜色的着色图案的滤色片基板; 由所述薄膜晶体管型基板和所述滤色片基板夹持的液晶层的薄膜晶体管型液晶显示装置, 其特征是, 所述透明像素电极是作为主成分含有氧化铟, 还含有选自氧化钨、氧化钼、氧化镍及氧化铌中的一种或两种以上的氧化物的透明导电膜, 所述透明像素电极与所述源电极或所述漏电极电连接。

[0112] 所述薄膜晶体管型基板在其制造工序中, 基本上不会产生 Al 断线等蚀刻不良。由此, 如果使用此种薄膜晶体管型基板, 则可以制造显示缺陷少的薄膜晶体管型液晶显示装置。

[0113] (3) 另外, 本发明提供一种薄膜晶体管型基板的制造方法, 是制造所述 (1) 中记载的薄膜晶体管型基板的方法, 其特征是, 包括: 在所述透明基板上堆积所述透明导电膜的步骤、通过使用酸性的蚀刻剂蚀刻所述堆积了的所述透明导电膜来形成所述透明像素电极的步骤。

[0114] 酸性的所述蚀刻剂优选弱酸。所述透明导电膜在使用弱酸的蚀刻剂来蚀刻的情况下, 基本上也不会产生由蚀刻造成的残渣。

[0115] 含有草酸的蚀刻剂的草酸浓度优选 1 ~ 10wt%, 更优选 1 ~ 5wt%。如果草酸浓度小于 1wt%, 则会有透明导电层的蚀刻速度变慢的情况, 如果超过 10wt%, 则会有草酸的晶体在含有草酸的蚀刻剂的水溶液中析出的情况。

[0116] (4) 另外,本发明提供一种所述(3)中记载的薄膜晶体管型基板的制造方法,其特征是,酸性的所述蚀刻剂含有草酸、由磷酸·醋酸·硝酸构成的混合酸或硝酸亚铈铵的任意一种或两种以上。

[0117] 第二组:方法

[0118] 以下是本发明的第二组的方法。

[0119] A. 溅射靶

[0120] (5) 本发明为了解决所述课题,提供一种溅射靶,其以氧化铟为主成分,包括:选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或该金属的氧化物、选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物。

[0121] 像这样,本发明的特征性的方面在于,同时添加选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属氧化物、选自第一金属组 M1 的 W、Mo、Nb、Ni、Pt、Pd 中的一种或两种以上的金属或金属氧化物。

[0122] 根据此种构成,如果使用本发明的溅射靶以溅射法形成透明导电膜,则可以将该透明导电膜与其他的 A1 构件之间的接触电阻保持为很小的值。

[0123] 具体来说,当使用本发明的溅射靶以溅射法形成了透明电极或像素电极时,能够使在

[0124] • A1 栅线 / 透明电极之间

[0125] • A1 源·漏电极 / 像素电极之间

[0126] • A1 源·漏配线 / 透明电极之间

[0127] 产生的接触电阻的值比以往所产生的接触电阻的值更小。

[0128] 而且,本专利中,所谓「主成分」是指该材料中的主要的成分,是指具有大致在 50% 以上的组成比率的成分。

[0129] (6) 另外,本发明为了解决所述课题,提供如下的技术方案 1 所记载的溅射靶,其特征是,作为选自由 W、Mo、Nb、Ni、Pt、Pd 构成的所述第一金属组 M1 中的一种或两种以上的金属或金属氧化物的相对于氧化铟的组成的  $[M1]/([M1]+[In])$  的值为  $0.005 \sim 0.2$ ,作为选自由镧系金属构成的所述第二金属组 M2 中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M2]/([M2]+[In])$  的值为  $0.005 \sim 0.2$ 。这里,所述 [M1] 表示选自所述第一金属组中的一种或两种以上的金属的原子的数目,所述 [M2] 表示选自所述第二金属组中的一种或两种以上的金属的原子的数目,所述 [In] 表示铟原子的数目。

[0130] 镧系金属氧化物的组成

[0131] 像这样,本发明中,镧系金属氧化物的组成相对于氧化铟,为

[0132] 「式 1」

[0133]  $[M2]/([M2]+[In]) = 0.005 \sim 0.2$

[0134] 该值优选  $0.01 \sim 0.15$ 。另外,更优选  $0.01 \sim 0.1$ 。

[0135] 而且,本专利中,将镧系金属组称作第二金属组,总称为「M2」。另外,该 M2 也被作为表示任意一种镧系金属的记号使用。

[0136] 另外,本专利中,将 [] 的记号作为表示该原子的每单位重量·体积的原子的数目的记号使用。例如,[铈] 或 [Ce] 表示铈原子的数目。[铟] 或 [In] 表示铟原子的数目。

[0137] 另外,也使用在 [] 中插入了作为所述金属组的总称的 M2 的 [M2] 的记述方法。



[M2] 表示从第二金属组中适当地选择的金属的原子的数目。

[0138] 如果该式子的值小于 0.005, 则难以体现其添加效果, 在用此种溅射靶制造透明电极或像素电极的情况下, 在 A1 与该透明电极之间、A1 与该像素电极之间, 会有产生很大的值的接触电阻的情况。

[0139] 另一方面, 如果所述式子的值超过 0.2, 则在用此种溅射靶制造透明电极或像素电极的情况下, 会有该透明电极·像素电极自身的电阻率变为很大的值的情况。另外, 同样地当所述式子的值超过 0.2 时, 则会有该透明电极或像素电极自身的蚀刻变得困难的情况, 其结果是, 有可能使液晶显示装置用的基板的制造变得困难。

[0140] W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物的组成

[0141] 另外, 本发明中, W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物的组成(比率)为, 相对于氧化铟, 为

[0142] 「式 2」

[0143]  $[M1]/([M1]+[In]) = 0.005 \sim 0.2$

[0144] 该式子的更优选的值为 0.01 ~ 0.15, 进一步优选 0.01 ~ 0.1。另外, 这些 W、Mo、Nb、Ni、Pt、Pd 既可以被以金属的状态添加, 也可以被以金属氧化物的状态添加。

[0145] 与所述的第二金属组 M2 相同, 将由 W、Mo、Nb、Ni、Pt、Pd 构成的金属组称作第一金属组 M1。另外, 与所述 [M2] 相同, [M1] 表示选自第一金属组中的一种或两种以上的金属的(每单位体积·单位重量的)原子的数目。

[0146] 而且, 如果所述式 2 的值小于 0.005, 则难以体现其添加效果。即, 会有在 A1 与透明电极或 A1 与像素电极之间接触电阻变大的情况。另一方面, 如果所述式 2 的值超过 0.2, 则会有透明电极、像素电极的电阻率变大的情况, 另外还有透明电极·像素电极的蚀刻变得困难的情况。

[0147] (7) 另外, 本发明是如下的 (5) 或 (6) 中所记载的溅射靶, 其特征是, 选自由镧系金属构成的所述第二金属组 M2 中的金属的氧化物是选自 La、Ce、Ho、Er 中的任意一种以上的金属的氧化物。

[0148] 像这样, 当添加了镧系金属氧化物之中, 特别是 Ce、Ho、Er 的任意一种以上的金属氧化物时, 所述的作用·效果就会变得更为明显。而且, 由于是一种以上, 因此既可以从所述金属中选择 2 种金属, 也可以添加全部 3 种金属氧化物。

[0149] (8) 另外, 本发明提供一种溅射靶, 其特征是, 以氧化铟为主成分, 含有: 选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或该金属的氧化物、选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物以及选自由 Zn、Sn、Zr、Ga、Ge 构成的第三金属组 M3 中的一种或两种以上的金属的氧化物。

[0150] 像这样, 本发明中, 采用了以下的构成, 即, 同时添加选自由镧系金属构成的第二金属组中的一种或两种以上的金属氧化物、选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组中的一种或两种以上的金属或该金属的氧化物。

[0151] 以往, 在 A1 栅线/透明电极、A1 源·漏电极/像素电极间及 A1 源·漏配线/透明电极间, 产生了很大的接触电阻。

[0152] 与之不同, 根据所述本发明, 利用所述的构成, 可以减小以往所产生的的很大的接触电阻的值。可以说, 能够将接触电阻减小至事实上可以忽略的程度。

[0153] 另外,通过添加选自 Zn、Sn、Zr、Ga、Ge 构成的第三金属组中的一种或两种以上的金属氧化物,可以改善溅射靶自身的电阻值,另外还可以抑制节结的产生。这里,所谓电阻值的改善是将电阻值的值变为很小的值。另外,对于使用该溅射靶以溅射法制成的透明导电膜,也会产生如下所示的有益的影响。

[0154] • 可以改善所制成的透明导电膜的电阻率

[0155] • 可以改善所制成的透明导电膜的蚀刻特性

[0156] • 可以改善所制成的透明导电膜的透明性

[0157] 这里,所谓电阻率的改善是指电阻率值的降低。另外,所谓蚀刻特性的改善是指利用蚀刻中所用的蚀刻剂会更为容易地溶解。另外,所谓透明性的改善是指透明度的提高,以至使光透过率的值接近 100%。

[0158] (9) 另外,本发明是如下的(4)中记载的溅射靶,其特征是,作为选自 W、Mo、Nb、Ni、Pt、Pd 构成的所述第一金属组 M1 中的一种或两种以上的金属或金属氧化物的相对于氧化铟的组成的  $[M1]/([M1]+[In])$  的值为 0.005 ~ 0.2,作为选自镧系金属构成的所述第二金属组 M2 中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M2]/([M2]+[In])$  的值为 0.005 ~ 0.2,作为选自 Zn、Sn、Zr、Ga、Ge 构成的所述第三金属组中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M3]/([M3]+[In])$  的值为 0.005 ~ 0.2。这里,所述 [M1] 表示选自所述第一金属组中的一种或两种以上的金属的原子的数目,所述 [M2] 表示选自所述第二金属组中的一种或两种以上的金属的原子的数目,所述 [M3] 表示选自所述第三金属组中的一种或两种以上的金属的原子的数目,所述 [In] 表示铟金属的原子的数目。

[0159] 镧系金属氧化物

[0160] 像这样,本发明中,镧系金属氧化物的组成相对于氧化铟为,  $[In]/([In]+[M2]) = 0.005 \sim 0.2$ 。这里, [M2] 也记作 [镧系金属],然而无论哪一种情况都表示镧系的金属氧化物的原子的数目。

[0161] 而且,本发明中所述的原子的数目的比的范围「0.005 ~ 0.2」优选 0.01 ~ 0.15,更优选 0.01 ~ 0.1。

[0162] 表示相对于氧化铟的镧系金属氧化物的组成的所述式的值如果小于 0.005,则被认为无法体现其添加效果。即,会有在 A1 和透明电极、像素电极之间产生无法忽略的接触电阻的情况。

[0163] 另一方面,如果所述值超过 0.2,则有可能产生透明电极、像素电极的电阻率变大的情况、在制造工序中透明电极·像素电极的蚀刻变得困难的情况等。

[0164] W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物

[0165] 另外,本发明中,W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物的组成相对于氧化铟,采用  $[In]/([In]+[M1]) = 0.005 \sim 0.2$  的构成。该式的值更优选 0.01 ~ 0.15,进一步优选 0.01 ~ 0.1。[M1] 表示选自第一金属组 W、Mo、Nb、Ni、Pt、Pd 中的一种或两种以上的金属的数目。

[0166] 第一金属组 M1 中的 W、Mo、Nb、Ni、Pt、Pd 既可以被以金属的状态添加,也可以被以金属氧化物的状态添加。

[0167] 而且,如果所述式的值小于 0.005,则会有无法体现添加所述 W、Mo、Nb、Ni、Pt、Pd

的效果的情况。具体来说,对于使用本发明的溅射靶以溅射法制成的透明电极·像素电极,会有在 A1 与该透明电极之间、A1 与该像素电极之间产生无法忽略的接触电阻的情况。

[0168] 另一方面,如果所述式的值超过 0.2,则会有透明电极·像素电极的电阻率变大的情况。另外,在制造工序中,还会有透明电极·像素电极的蚀刻变得困难的情况。

[0169] Zn、Sn、Zr、Ga、Ge 氧化物

[0170] 本发明中,如上所述,选自第三金属组 M3 中的 Zn、Sn、Zr、Ga、Ge 的氧化物中的一种或两种以上的金属氧化物的组成相对于氧化铟为,  $[M3]/([In]+[M3]) = 0.005 \sim 0.2$ 。这里, [M3] 表示选自第三金属组中的一种或两种以上的金属的单位体积·单位质量的数目,所述式表示相对于铟的第三金属组中的金属的原子组成比。而且,该式的值实质上是相对于氧化铟的第三金属组 M3 中的金属的氧化物的组成比。

[0171] 如果该式的值小于 0.005,则无法体现其添加效果。具体来说,对于使用本发明的溅射靶以溅射法制成的透明电极·像素电极,会有在 A1 与透明电极之间、A1 与像素电极之间产生无法忽略的大小的接触电阻的情况。

[0172] 另一方面,如果所述式的值超过 0.2,则会有透明电极、像素电极的电阻率变大的情况、在制造工序中这些透明电极等的蚀刻变得困难的情况。

[0173] (10) 另外,本发明是如下的 (8) 或 (9) 的溅射靶,其特征是,选自由镧系金属构成的所述第二金属组 M2 中的氧化物是 La、Ce、Ho、Er 的任意一种以上的金属的氧化物。

[0174] 由于在镧系金属氧化物之中,特别优选由 Ce、Ho、Er 构成的氧化物,因此本发明中,采用这些由 Ce、Ho、Er 构成的氧化物。

[0175] (11) 另外,本发明提供一种透明导电膜,其以氧化铟为主成分,由选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或该金属的氧化物、选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物形成。

[0176] 像这样,本发明在氧化铟中添加了以下的两种物质。

[0177] • 选自镧系金属氧化物中的一种或两种以上的金属氧化物

[0178] • 选自 W、Mo、Nb、Ni、Pt、Pd 中的一种或两种以上的金属或金属氧化物

[0179] 本发明中,将它们同时添加于透明导电膜中。所以,在使用本发明的透明导电膜构成了透明电极或像素电极的情况下,就可以将在

[0180] • A1 栅线 / 透明电极之间

[0181] • A1 源·漏电极 / 像素电极之间

[0182] • A1 源·漏配线 / 透明电极之间等产生的接触电阻减小为基本上可以忽略的值。

[0183] 与之不同,当使用以往的透明导电膜,构成了透明电极·像素电极时,在 A1 栅线 / 透明电极之间、A1 源·漏电极 / 像素电极之间及 A1 源·漏配线 / 透明电极之间产生了无法忽略的大小的接触电阻。

[0184] (12) 另外,本发明是如下的 (11) 中记载的透明导电膜,其特征是,

[0185] 作为选自由 W、Mo、Nb、Ni、Pt、Pd 构成的所述第一金属组 M1 中的一种或两种以上的金属或金属氧化物的相对于氧化铟的组成的  $[M1]/([M1]+[In])$  的值为  $0.005 \sim 0.2$ ,

[0186] 作为选自由镧系金属构成的所述第二金属组 M2 中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M2]/([M2]+[In])$  的值为  $0.005 \sim 0.2$ 。所述 [M1] 表示选自所述第一金属组中的一种或两种以上的金属的原子的数目,所述 [M2] 表示选自所述第

二金属组中的一种或两种以上的金属的原子的数目,所述 [In] 表示铟的原子的数目。

[0187] 镧系金属氧化物

[0188] 像这样,本发明中,镧系金属氧化物的组成相对于氧化铟设定为,  $[M2]/([In]+[M2]) = 0.005 \sim 0.2$ 。[M2] 表示选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的原子的数目。这里,该数目为单位质量·单位体积的数目。[In] 表示铟原子的单位体积·单位质量的数目。所以,所述式是从原子的数目的角度表示的第二金属组 M2 中的金属的相对于铟的组成比。而且,该组成比也是第二金属组 M2 中的金属的氧化物的相对于氧化铟的组成比。

[0189] 而且,该值优选  $0.01 \sim 0.15$ ,更优选  $0.01 \sim 0.1$ 。

[0190] 表示相对于氧化铟的镧系金属氧化物的组成的所述式的值如果小于 0.005,则被认为无法体现其添加效果。即,对于使用了该透明导电膜的透明电极或像素电极,会有在其他的配线的 A1 与该透明电极·像素电极之间产生无法忽略的接触电阻的情况。

[0191] 另一方面,如果所述值超过 0.2,则有可能产生由本发明的透明导电膜构成的透明电极·像素电极的电阻率变大的情况、在制造工序中该透明电极·像素电极的蚀刻变得困难的情况等。

[0192] 像这样,本发明中,虽然镧系金属氧化物的组成相对于氧化铟为,  $[M2]/([In]+[M2]) = 0.005 \sim 0.2$ ,然而该组成比率优选  $0.01 \sim 0.15$ 。另外,更优选  $0.01 \sim 0.1$ 。

[0193] W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物

[0194] 另外,本发明中,由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组中的金属或金属氧化物的组成相对于氧化铟,采用  $[M1]/([In]+[M1]) = 0.005 \sim 0.2$  的构成。该式的值更优选  $0.01 \sim 0.15$ ,进一步优选  $0.01 \sim 0.1$ 。该 W、Mo、Nb、Ni、Pt、Pd 既可以被以金属的状态添加,也可以被以金属氧化物的状态添加。

[0195] M1 是由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组的总称,[M1] 表示第一金属组中的一种或两种以上的金属的单位质量·单位体积的数目。[In] 如上所述,表示单位质量·单位体积的铟的原子的数目。

[0196] 而且,如果所述式的值小于 0.005,则会有无法体现添加所述 W、Mo、Nb、Ni、Pt、Pd 的效果的情况。具体来说,对于利用了本发明的透明导电膜的透明电极·像素电极,会有在 A1 与该透明电极之间、A1 与该像素电极之间产生无法忽略的接触电阻的情况。

[0197] 另一方面,如果所述式的值超过 0.2,则会有由本发明的透明导电膜制成的透明电极·像素电极的电阻率变大的情况。另外,在制造工序中,还会有该透明电极·像素电极的蚀刻变得困难的情况。

[0198] (13) 另外,本发明是如下的 (11) 或 (12) 中记载的透明导电膜,其特征是,选自由镧系金属构成的所述第二金属组 M2 中的金属的氧化物为 La、Ce、Ho、Er 的任意一种以上的金属的氧化物。

[0199] 像这样,在镧系金属氧化物之中,优选采用由 Ce、Ho、Er 构成的氧化物。

[0200] (14) 另外,本发明提供一种透明导电膜,其特征是,以氧化铟为主成分,由选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或该金属的氧化物、选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物以及选自由

Zn、Sn、Zr、Ga、Ge 构成的第三金属组 M3 中的一种或两种以上的金属的氧化物构成。

[0201] 像这样,本发明中,采用了同时添加选自镧系金属组(第二金属组)中的一种或两种以上的金属的氧化物、选自 W、Mo、Nb、Ni、Pt、Pd(第一金属组)中的一种或两种以上的金属或金属氧化物的构成。

[0202] 当将以往的透明导电膜作为透明电极或像素电极使用时,在

[0203] • A1 栅线 / 透明电极之间

[0204] • A1 源 · 漏电极 / 像素电极之间

[0205] • A1 源 · 漏配线 / 透明电极之间等中产生了很大的接触电阻。

[0206] 与之不同,如果使用所述本发明的透明导电膜来构成透明电极或像素电极,则可以利用所述的构成,减小以往产生的很大的接触电阻的值。可以说,能够将接触电阻减小至可以忽略的程度。

[0207] 另外,通过添加选自 Zn、Sn、Zr、Ga、Ge(第三金属组 M3)中的一种或两种以上的金属氧化物,会产生如下所示的有益的影响。

[0208] • 可以改善所制成的透明导电膜的电阻率

[0209] • 可以改善所制成的透明导电膜的蚀刻特性

[0210] • 可以改善所制成的透明导电膜的透明性

[0211] 这里,所谓电阻率的改善是指电阻率值的降低。另外,所谓蚀刻特性的改善是指利用蚀刻中所用的蚀刻剂会更为容易地溶解。另外,所谓透明性的改善是指光透过率的值接近 100%。

[0212] (15) 另外,本发明是如下的(14)中记载的透明导电膜,其特征是,作为选自由 W、Mo、Nb、Ni、Pt、Pd 构成的所述第一金属组 M1 中的一种或两种以上的金属或金属氧化物的相对于氧化铟的组成的  $[M1]/([M1]+[In])$  的值为  $0.005 \sim 0.2$ ,作为选自由镧系金属构成的所述第二金属组 M2 中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M2]/([M2]+[In])$  的值为  $0.005 \sim 0.2$ ,作为选自由 Zn、Sn、Zr、Ga、Ge 构成的所述第三金属组中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M3]/([M3]+[In])$  的值为  $0.005 \sim 0.2$ 。这里,所述 [M1] 表示选自所述第一金属组中的一种或两种以上的金属的原子的数目,所述 [M2] 表示选自所述第二金属组中的一种或两种以上的金属的原子的数目,所述 [M3] 表示选自所述第三金属组中的一种或两种以上的金属的原子的数目,所述 [In] 表示铟原子的数目。

[0213] 镧系金属氧化物

[0214] 像这样,本发明中,将镧系金属组(第二金属组)的氧化物的组成相对于氧化铟设定为,  $[M2]/([In]+[M2]) = 0.005 \sim 0.2$ 。M2 是由镧系金属构成的第二金属组的总称。[M2] 表示选自第二金属组中的一种或两种以上的金属的数目。这里,该 [M2] 为单位质量·单位重量的数目。[In] 如前所述,表示单位质量·单位重量的铟的原子的数目。所以,所述式表示第二金属组中所含的金属的相对于铟的原子的数目的比。而且,该式的值同时也是第二金属组中所含的金属的氧化物的相对于氧化铟的组成比。

[0215] 而且,该值优选  $0.01 \sim 0.15$ ,更优选  $0.01 \sim 0.1$ 。

[0216] 表示相对于氧化铟的镧系金属氧化物的组成的所述式的值如果小于 0.005,则被认为无法体现其添加效果。即,会有在 A1 与由本发明的透明导电膜构成的透明电极或像素

电极之间产生无法忽略的接触电阻的情况。

[0217] 另一方面,如果所述值超过 0.2,则有可能产生由本发明的透明导电膜构成的透明电极·像素电极的电阻率变大的情况、在制造工序中该透明电极·像素电极的蚀刻变得困难的情况等。

[0218] W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物

[0219] 另外,本发明中,由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中所含的金属或金属氧化物的组成相对于氧化铟,采用  $[M1]/([In]+[M1]) = 0.005 \sim 0.2$  的构成。如前所述,[M1] 表示第一金属组中的金属的原子的数目。该数目是单位质量·单位体积的数目。

[0220] 该式的值更优选 0.01 ~ 0.15,进一步优选 0.01 ~ 0.1。该 W、Mo、Nb、Ni、Pt、Pd 既可以被以金属的状态添加,也可以被以金属氧化物的状态添加。

[0221] 而且,如果所述式的值小于 0.005,则会有无法体现添加所述 W、Mo、Nb、Ni、Pt、Pd 的效果的情况。具体来说,对于由本发明的透明导电膜构成的透明电极·像素电极,会有在 A1 与该透明电极之间、A1 与该像素电极之间产生无法忽略的接触电阻的情况。

[0222] 另一方面,如果所述式的值超过 0.2,则会有由本发明的透明导电膜构成的透明电极·像素电极的电阻率变大的情况。另外,在制造工序中,还会有该透明电极·像素电极的蚀刻变得困难的情况。

[0223] Zn、Sn、Zr、Ga、Ge 氧化物

[0224] 本发明中,如上所述,选自由 Zn、Sn、Zr、Ga、Ge 构成的第三金属组 M3 中的一种或两种以上的金属的氧化物的组成相对于氧化铟为,  $[M3]/([In]+[M3]) = 0.005 \sim 0.2$ 。[M3] 表示选自第三金属组 M3 中的一种或两种以上的金属的原子的数目。由此,该式表示第三金属组 M3 中的一种或两种以上的金属的相对于铟的组成比(原子数)。该值同时也表示选自第三金属组中的一种或两种以上的金属的氧化物的相对于氧化铟的组成比。

[0225] 如果该式的值(组成比)小于 0.005,则无法体现其添加效果。具体来说,对于由本发明的透明导电膜构成的透明电极·像素电极,会有在 A1 与该透明电极之间、A1 与该像素电极之间产生无法忽略的大小的接触电阻的情况。

[0226] 另一方面,如果所述式的值超过 0.2,则会有利用了本发明的透明导电膜的透明电极·像素电极的电阻率变大的情况、在制造工序中这些透明电极等的蚀刻变得困难的情况。

[0227] (16) 另外,本发明是如下的(14)或(15)中记载的透明导电膜,其特征是,选自由镧系金属构成的所述第二金属组 M2 中的金属的氧化物为 La、Ce、Ho、Er 的任意一种以上的金属的氧化物。

[0228] 像这样,在镧系金属氧化物之中,优选采用由 Ce、Ho、Er 构成的氧化物。

[0229] (17) 另外,本发明提供一种透明导电玻璃基板,其特征是,具有:玻璃基板;设于所述玻璃基板上,以氧化铟为主成分,由选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或该金属的氧化物、选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物构成的透明导电膜;设于所述玻璃基板上的以 A1 或 Ag 为主成分的金属薄膜。

[0230] 像这样,本发明中,采用了同时添加选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物、选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或金属氧化物的构成(称作同时添加构成)。

[0231] 另外,本发明的透明导电玻璃通过将透明导电膜作为透明电极或像素电极利用,就能够作为具备了透明电极或像素电极的基板利用。另外,本发明的金属薄膜当采用 Al 时,则可以构成 Al 栅线、Al 源·漏电极。由此,本发明的透明导电玻璃基板可以作为带有配线的基板利用。

[0232] 此种情况下,根据以往的透明导电玻璃,会在

[0233] • Al 栅线 / 透明电极之间

[0234] • Al 源·漏电极 / 像素电极之间

[0235] • Al 源·漏配线 / 透明电极之间

[0236] 等中产生很大的接触电阻。与之不同,根据本发明的透明导电玻璃,不会产生很大的接触电阻。

[0237] 而且,当在金属薄膜中使用 Ag 时,则可以构成 Ag 栅线、Ag 源·漏电极。该情况下,也会起到与 Al 的情况相同的作用效果。

[0238] 像这样,根据所述本发明,利用所述的构成(同时添加构成),可以减小以往所产生的很大的接触电阻的值。可以说,能够将接触电阻减小至事实上可以忽略的程度。

[0239] 另外,通过采用将 Al 或 Ag 层叠的构造,则可以获得电阻更低的透明导电玻璃。此种透明导电玻璃有时也被称作叠层透明导电玻璃。

[0240] Al 或 Al 合金的利用

[0241] 在该(17)及后述的(21)中,在栅线、源·漏电极或配线中更优选使用 Al 或 Al 合金。该情况下,虽然称作 Al 栅线、Al 源·漏电极,然而多使用以 Al 为主成分的合金。它们中所用的 Al 或 Al 合金虽然以 Al 为主成分,然而也可以含有周期表的从 IIIa 到 VIIIa 的重金属或镧系金属。例如,优选含有 Nd、Ni、Co、Zr 等。其含量虽然依赖于所要求的 Al 栅线、Al 源·漏电极的性能,然而大致上优选 0.1 ~ 5 重量%的范围。更优选的含量为 0.5 ~ 2.0 重量%。

[0242] 这是因为,如果含量小于 0.1 重量%,则会有无法体现添加效果的情况,另外,如果是 0.1 重量%的含量,则会有在 Al 薄膜上产生小丘等突起的情况。

[0243] 另一方面,当含量超过 0.5 重量%时,则会有 Al 自身(Al 合金自身)的电阻值变大的情况。

[0244] 另外,本发明中,在栅线、源·漏电极或配线中也优选使用 Ag 或 Ag 合金。另外,有时也设置反射光的反射电极,而在该反射电极中有时也优选使用 Ag 或 Ag 合金。

[0245] 使用 Ag 的情况称作 Ag 栅线、Ag 源·漏电极等。它们中所用的 Ag 或 Ag 合金也可以以 Ag 为主成分,含有周期表的从 IIIa 到 VIIIa 的重金属或镧系金属。例如,优选含有 Nd、Ni、Co、Zr 等。其含量虽然依赖于所要求的 Ag 栅线、Al 源·漏电极或配线或反射电极的性能,然而大致上优选 0.1 ~ 5 重量%的范围。更优选的含量为 0.5 ~ 2.0 重量%。

[0246] 这是因为,如果含量小于 0.1 重量%,则会有无法体现添加效果的情况,另外,如果是 0.1 重量%的含量,则会有在 Ag 薄膜上产生小丘等突起的情况、Ag 薄膜的密接性降低的情况。

[0247] 另一方面,当含量超过 0.5 重量%时,则会有 Ag 自身(Ag 合金自身)的电阻值变大的情况。

[0248] (18) 另外,本发明是如下的(17)中记载的透明导电玻璃基板,其特征是,作为选

自由 W、Mo、Nb、Ni、Pt、Pd 构成的所述第一金属组 M1 中的一种或两种以上的金属或金属氧化物的相对于氧化铟的组成的  $[M1]/([M1]+[In])$  的值为 0.005 ~ 0.2, 作为选自由镧系金属构成的所述第二金属组 M2 中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M2]/([M2]+[In])$  的值为 0.005 ~ 0.2。这里, 所述 [M1] 表示选自所述第一金属组中的一种或两种以上的金属的原子的数目, 所述 [M2] 表示选自所述第二金属组中的一种或两种以上的金属的原子的数目。

[0249] 镧系金属氧化物

[0250] 像这样, 本发明中, 将镧系金属氧化物的组成相对于氧化铟设为,  $In/(In + \text{镧系金属}) = 0.005 \sim 0.2$ 。

[0251] 而且, 该值优选 0.01 ~ 0.15, 更优选 0.01 ~ 0.1。

[0252] 表示相对于氧化铟的镧系金属氧化物的组成的所述式的值如果小于 0.005, 则被认为无法体现其添加效果。即, 会有在以 Al 或 Ag 为主成分的金属薄膜与透明导电膜 (例如构成透明电极或像素电极的) 之间产生无法忽略的接触电阻的情况。

[0253] 另一方面, 如果所述值超过 0.2, 则有可能产生本发明的透明导电膜 (例如构成透明电极·像素电极的) 电阻率变大的情况、在制造工序中该透明导电膜的蚀刻变得困难的情况等。

[0254] W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物

[0255] 另外, 本发明中, 采用 W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物的组成相对于氧化铟为  $In/(In + (W, Mo, Nb, Ni, Pt, Pd)) = 0.005 \sim 0.2$  的构成。该式的值更优选 0.01 ~ 0.15, 进一步优选 0.01 ~ 0.1。该 W、Mo、Nb、Ni、Pt、Pd 既可以被以金属的状态添加, 也可以被以金属氧化物的状态添加。

[0256] 而且, 如果所述式的值小于 0.005, 则会有无法体现添加所述 W、Mo、Nb、Ni、Pt、Pd 的效果的情况。具体来说, 在本发明的透明导电膜 (例如构成透明电极·像素电极的) 和以 Al 或 Ag 为主成分的金属薄膜之间, 会有产生无法忽略的接触电阻的情况。

[0257] 另一方面, 如果所述式的值超过 0.2, 则会有本发明的透明导电膜 (例如透明电极·像素电极) 的电阻率变大的情况。另外, 在制造工序中, 还会有该透明导电膜的蚀刻变得困难的情况。

[0258] 叠层

[0259] 像这样, 通过层叠如上所述的组成的透明导电膜、金属薄膜, 就可以提供电阻更低的透明导电玻璃。

[0260] (19) 另外, 本发明是如下的 (17) 或 (18) 中记载的透明导电玻璃基板, 其特征是, 选自由镧系金属构成的所述第二金属组 M2 中的金属的氧化物是 La、Ce、Ho、Er 中的任意一种以上的金属的氧化物。

[0261] 像这样, 使用镧系金属氧化物之中的特别是由 Ce、Ho、Er 的任意一种以上构成的氧化物的话会更为有效, 可以优选使用。

[0262] (20) 本发明提供一种透明导电玻璃基板, 其特征是, 具有: 玻璃基板; 设于所述玻璃基板上, 以氧化铟为主成分, 由选自由 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或该金属的氧化物、选自由镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物、选自由 Zn、Sn、Zr、Ga、Ge 构成的第三金属组 M3 中的一种或两



种以上的金属的氧化物构成的透明导电膜；设于所述玻璃基板上的以 Al 或 Ag 为主成分的金属薄膜。

[0263] 像这样,本发明中,采用了同时添加选自镧系金属构成的第二金属组 M2 中的一种或两种以上的金属的氧化物、选自 W、Mo、Nb、Ni、Pt、Pd 构成的第一金属组 M1 中的一种或两种以上的金属或金属氧化物的构成(称作同时添加构成)。

[0264] 另外,本发明的透明导电玻璃通过将透明导电膜作为透明电极或像素电极利用,就能够作为具备了透明电极或像素电极的基板利用。另外,本发明的金属薄膜当采用 Al 时,则可以构成 Al 栅线、Al 源·漏电极。由此,本发明的透明导电玻璃基板可以作为带有配线的基板利用。

[0265] 此种情况下,根据以往的透明导电玻璃,会在

[0266] • Al 栅线 / 透明电极之间

[0267] • Al 源·漏电极 / 像素电极之间

[0268] • Al 源·漏配线 / 透明电极之间

[0269] 等中产生很大的接触电阻。与之不同,根据本发明的透明导电玻璃,不会产生很大的接触电阻。

[0270] 而且,当在金属薄膜中使用 Ag 时,则可以构成 Ag 栅线、Ag 源·漏电极。该情况下,也会起到与 Al 的情况相同的作用效果。

[0271] 像这样,根据所述本发明,利用所述的构成(同时添加构成),可以减小以往所产生的很大的接触电阻的值。可以说,能够将接触电阻减小至事实上可以忽略的程度。

[0272] 另外,通过添加选自 Zn、Sn、Zr、Ga、Ge 中的一种或两种以上的金属氧化物,对于透明导电玻璃上的所述透明导电膜,会产生如下所示的有益的影响。

[0273] • 可以改善所制成的透明导电膜的电阻率

[0274] • 可以改善所制成的透明导电膜的蚀刻特性

[0275] • 可以改善所制成的透明导电膜的透明性

[0276] 这里,所谓电阻率的改善是指电阻率值的降低。另外,所谓蚀刻特性的改善是指利用蚀刻中所用的蚀刻剂会更为容易地溶解。另外,所谓透明性的改善是指光透过率的值提高。另外,通过采用将 Al 或 Ag 层叠了的构造,则可以获得电阻更低的透明导电玻璃。

[0277] 此种透明导电玻璃有时也被称作叠层透明导电玻璃。

[0278] 另外,在该(20)中,也如所述(17)中说明所示,在栅线、源·漏电极或配线中优选使用 Al 或 Al 合金。其内容与所述(13)相同。

[0279] (21) 另外,本发明是如下的(20)中记载的透明导电玻璃基板,其特征是,

[0280] 作为选自 W、Mo、Nb、Ni、Pt、Pd 构成的所述第一金属组 M1 中的一种或两种以上的金属或金属氧化物的相对于氧化铟的组成的  $[M1]/([M1]+[In])$  的值为 0.005 ~ 0.2,

[0281] 作为选自镧系金属构成的所述第二金属组 M2 中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M2]/([M2]+[In])$  的值为 0.005 ~ 0.2,

[0282] 作为选自 Zn、Sn、Zr、Ga、Ge 构成的所述第三金属组中的一种或两种以上的金属的氧化物的相对于氧化铟的组成的  $[M3]/([M3]+[In])$  的值为 0.005 ~ 0.2。这里,所述 [M1] 表示选自所述第一金属组中的一种或两种以上的金属的原子的数目,所述 [M2] 表示选自所述第二金属组中的一种或两种以上的金属的原子的数目,所述 [M3] 表示选自所述

第三金属组中的一种或两种以上的金属的原子的数目,所述 [In] 表示铟原子的数目。

[0283] 镧系金属氧化物

[0284] 像这样,本发明中,将镧系金属氧化物的组成相对于氧化铟设为,  $In/(In + \text{镧系金属}) = 0.005 \sim 0.2$ 。

[0285] 而且,该值优选  $0.01 \sim 0.15$ ,更优选  $0.01 \sim 0.1$ 。

[0286] 表示相对于氧化铟的镧系金属氧化物的组成的所述式的值如果小于 0.005,则被认为无法体现其添加效果。即,会有在以 Al 或 Ag 为主成分的金属薄膜与透明导电膜(例如构成透明电极或像素电极的)之间产生无法忽略的接触电阻的情况。

[0287] 另一方面,如果所述值超过 0.2,则有可能产生本发明的透明导电膜(例如构成的透明电极·像素电极)的电阻率变大的情况、在制造工序中该透明导电膜的蚀刻变得困难的情况等。

[0288] W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物

[0289] 另外,本发明中,W、Mo、Nb、Ni、Pt、Pd 金属或金属氧化物的组成相对于氧化铟,采用  $In/(In + (W、Mo、Nb、Ni、Pt、Pd)) = 0.005 \sim 0.2$  的构成。该式的值更优选  $0.01 \sim 0.15$ ,进一步优选  $0.01 \sim 0.1$ 。该 W、Mo、Nb、Ni、Pt、Pd 既可以被以金属的状态添加,也可以被以金属氧化物的状态添加。

[0290] 而且,如果所述式的值小于 0.005,则会有无法体现添加所述 W、Mo、Nb、Ni、Pt、Pd 的效果的情况。具体来说,对于本发明的透明导电膜(例如构成透明电极·像素电极的)与以 Al 或 Ag 为主成分的金属薄膜之间产生无法忽略的接触电阻的情况。

[0291] 另一方面,如果所述式的值超过 0.2,则会有本发明的透明导电膜(例如构成透明电极·像素电极)的电阻率变大的情况。另外,在制造工序中,还会有该透明导电膜的蚀刻变得困难的情况。

[0292] Zn、Sn、Zr、Ga、Ge 氧化物

[0293] 本发明中,如上所述,选自 Zn、Sn、Zr、Ga、Ge 氧化物中的一种或两种以上的金属氧化物的组成相对于氧化铟为,  $In/(In + (Zn、Sn、Zr、Ga、Ge)) = 0.005 \sim 0.2$ 。

[0294] 如果该式的值小于 0.005,则无法体现其添加效果。具体来说,在本发明的透明导电膜(例如构成透明电极·像素电极的)与以 Al 或 Ag 为主成分的金属薄膜之间,会有产生无法忽略的大小的接触电阻的情况。

[0295] 另一方面,如果所述式的值超过 0.2,则会有本发明的透明导电膜(或利用了透明导电膜的透明电极·像素电极)的电阻率变大的情况。另外,当所述式的值超过 0.2 时,在制造工序中,在蚀刻这些透明导电膜,以形成透明电极或像素电极的情况下,会有其蚀刻变得困难的情况。

[0296] 叠层

[0297] 像这样,通过层叠如上所述的组成的透明导电膜、金属薄膜,就可以提供电阻更低的透明导电玻璃。

[0298] (22) 另外,本发明是如下的(20)或(21)中记载的透明导电玻璃基板,其特征是,选自由镧系金属构成的所述第二金属组 M2 中的金属的氧化物是 La、Ce、Ho、Er 中的任意一种以上的金属的氧化物。

[0299] 像这样,使用镧系金属氧化物之中的特别是由 Ce、Ho、Er 的任意一种以上构成的

氧化物的话会更为有效,可以优选使用。

[0300] 叠层的具体方法

[0301] 如以上(5)~(22)中所述,本发明中,有采用将金属氧化物导电膜、金属薄膜层叠的构成的情况。以下,将对该情况进行说明。

[0302] 在将该金属氧化物透明导电膜、以 Al 或 Ag 为主成分的金属薄膜层叠的方法中有各种形态。

[0303] a. 金属氧化物 / 以 Al 或 Ag 为主成分的金属薄膜 / 金属氧化物

[0304] b. 金属氧化物 / 以 Al 或 Ag 为主成分的金属薄膜 / 金属氧化物 / 以 Al 或 Ag 为主成分的金属薄膜 / 金属氧化物

[0305] 所述 a. 为 3 层,所述 b. 为 5 层。此外,当然也可以采用 7 层构造等。

[0306] 此时的以 Al 或 Ag 为主成分的金属薄膜的膜厚为 1 到 20nm。膜厚优选 5~15nm,更优选 5~10nm。如果膜厚在 1nm 以下,则层叠的金属的膜不会成为「薄膜」,会有变为海岛构造的情况,无法获得本发明的效果。另一方面,当金属薄膜的膜厚在 20nm 以上时,则会有层叠的金属薄膜的光线透过率降低的情况。其结果是,也会有对被重叠设置的透明导电膜的「透明」性造成事实上的影响的情况。

[0307] 另外,本发明中,虽然经常是将由金属氧化物构成的所述透明导电膜、以 Al 或 Ag 为主成分的金属薄膜层叠,然而在该「层叠」中,也包括由金属金属氧化物构成的透明导电膜的(并非全部)一部分与金属薄膜接触的情况。该情况下,作为电极构成,例如可以举出透明导电膜如下地接触的情况,即,20 $\mu$ m 宽的金属薄膜与一部分接触,并且将金属薄膜的整体覆盖。换言之,是如下的情况,即,虽然在平面上两者重叠,然而从剖面图观察时,仅一部分接触。

[0308] 此种情况下,金属薄膜的厚度为 20~500nm,优选 30~300nm,更优选 50~200nm。如果膜厚在 20nm 以下,则会有降低电阻的效果小的情况。另一方面,如果膜厚在 500nm 以上,则该薄膜的阶梯很大,会有产生与透明导电膜的接触不良的情况。

[0309] 金属薄膜的宽度可以适当地选择,例如为 1 $\mu$ m~100 $\mu$ m。该值优选 5~50 $\mu$ m,更优选 10~30 $\mu$ m。

[0310] 如果金属薄膜的宽度在 1 $\mu$ m 以下,则会有降低电阻的效果的过小的情况。另一方面,如果金属薄膜的宽度在 100 $\mu$ m 以上,则会有光线透过率(开口率)降低的情况。但是,当将层叠了金属薄膜与透明导电膜的材料作为反射电极使用时,则不是该限制。

[0311] 第三组:方法

[0312] A. 薄膜晶体管基板的制造方法的发明

[0313] (23) 所以,为了解决所述课题,本发明提供一种薄膜晶体管基板的制造方法,其特征是,至少包括:使用含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的 Al 合金,在透明绝缘性基板上形成作为由栅、源及漏构成的导体组 E1 中所含的任意一种导体的第一导体的第一导体形成工序;覆盖所形成的所述第一导体及所述透明绝缘性基板地形成绝缘膜的绝缘膜成膜工序;在所形成的所述绝缘膜上形成接触孔的接触孔形成工序;在所述绝缘膜上形成由透明膜电极构成的第二导体的工序,它是所述第二导体、所述第一导体借助所述接触孔而电连接的电极连接工序。

[0314] 而且,本专利中,将栅电极及栅配线的总称称作栅,将源电极及源配线的总称称作

源。将漏电极简称为漏。另外,第一导体具体来说是栅、源、漏,第二导体为像素电极。

[0315] 由于第一导体为单层构造,因此能够用一种蚀刻液一次性地蚀刻。

[0316] 另外,由于第一导体是以 Al 为主成分,此外还含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的层,因此与第二导体的接触电阻低。

[0317] 另外,对于第一导体,从抑制小丘(ヒロツク, Hilllock)的产生、提高耐腐蚀性的观点考虑,除了 Al、选自所述金属组 M1 中的一种或两种以上的金属以外,最好作为第三金属还添加 Cu、Si、稀土类元素等。此时,为了有效利用 Al 的低电阻的特性,第三金属的添加量最好控制为第一导体的电阻率不超过  $10 \mu \cdot \Omega \cdot \text{cm}$  的程度。而且,这里,第一金属为 Al,第二金属为选自所述金属组 M1 中的一种或两种以上的金属。以相对于它们为第三个成分的含义,将所述要添加的 Cu、Si、稀土类元素等称作第三金属。

[0318] 而且,在向第一导体中,添加了选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的情况下,也与添加了所述第三金属的情况相同,可以获得抑制小丘的产生、提高耐腐蚀性的效果。由此,即使在不特别地添加所述第三金属的情况下,也可以抑制小丘的产生、腐蚀。

[0319] 另外,第二导体借助形成于绝缘膜上的接触孔,与第一导体连接。由此,由于像素电极与栅及源的配线不会直接接触,因此难以产生短路等故障。

[0320] 第一导体是通过使用含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 中的一种或两种以上的金属的 Al 合金靶,利用溅射而成膜的。而且,该 Al 合金靶是利用真空熔化法、喷雾成形法等制造的。将使用该 Al 合金靶形成的 Al 合金薄膜利用使用了磷酸-醋酸-硝酸的混合酸的蚀刻剂进行图案处理,形成第一导体。

[0321] B. 薄膜晶体管的发明

[0322] (24) 另外,本发明提供一种薄膜晶体管,是包括:透明绝缘性基板;设于所述透明绝缘性基板上并且是由栅、源及漏构成的导体组 E1 中所含的任意一种导体的第一导体的薄膜晶体管,其特征是,所述第一导体包括由含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的 Al 合金构成的 Al 层,并且借助形成于所述第一导体上的绝缘膜上的接触孔,与由透明膜电极构成的第二导体连接。

[0323] 另外,第一导体除了纯 Al 或 Al 合金以外,还由含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的层构成,从而与第二导体的接触电阻低。

[0324] 另外,对于第一导体,从抑制小丘的产生、提高耐腐蚀性的观点考虑,除了 Al、选自所述金属组 M1 中的一种或两种以上的金属以外,最好作为第三金属还添加 Cu、Si、稀土类元素等。此时,为了不使 Al 的电阻率变得过高,第三金属的添加量最好控制为第一导体的电阻率不超过  $10 \mu \cdot \Omega \cdot \text{cm}$  的程度。而且,这里,第一金属为 Al,第二金属为选自所述金属组 M1 中的一种或两种以上的金属。

[0325] 第一导体是通过使用含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 中的一种或两种以上的金属的 Al 合金靶,利用溅射而成膜的。而且,该 Al 合金靶是利用真空熔化法、喷雾成形法等制造的。将使用该 Al 合金靶形成的 Al 合金薄膜利用使用了磷酸-醋酸-硝酸的混合酸的蚀刻剂进行图案处理,形成第一导体。

[0326] (25) 另外,本发明是如下的(24)中记载的薄膜晶体管,其特征是,所述第一导体包括具有 0.5 ~ 5wt% 的选自所述金属组 M1 中的一种或两种以上的金属的 A1 层。

[0327] 在第一导体的 A1 层中,选自所述金属组 M1 中的一种或两种以上的金属的含量为 0.5 ~ 5wt%, 优选 1 ~ 3wt%。在含量小于 0.5wt% 的情况下,则难以抑制第一导体及第二导体的接触电阻,另一方面,在含量超过 5wt% 的情况下,则第一导体整体的电阻率会变高。

[0328] C. 薄膜晶体管基板的发明

[0329] (26) 另外,本发明提供一种薄膜晶体管基板,是包括:透明绝缘性基板;形成于所述透明绝缘性基板上,并且是由栅、源及漏构成的导体组 E1 中所含的任意一种导体的第一导体,另外,至少还包括至少覆盖所述透明绝缘性基板地形成的绝缘膜、形成于所述绝缘膜上的第二导体的薄膜晶体管基板,其特征是,所述第一导体包括由含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的 A1 合金构成的 A1 层,所述绝缘膜具备沿规定的所述第一导体及所述第二导体方向贯穿的接触孔,所述第二导体由透明膜电极构成,所述第二导体借助所述接触孔,与由所述第一导体的所述 A1 层电连接。

[0330] 由于第一导体为单层构造,因此能够用一种蚀刻液一次性地蚀刻。由此,本发明的薄膜晶体管基板可以更为简单地制造。

[0331] 另外,第二导体借助形成于绝缘膜上的接触孔,与第一导体连接。由此,由于像素电极与栅及源的配线不会直接接触,因此难以产生短路等故障。

[0332] (27) 另外,本发明是如下的所述(26)中记载的薄膜晶体管基板,其特征是,所述透明膜电极由氧化铟、氧化锡、氧化铟锡、氧化铟锌及氧化锌的任意一种构成。

[0333] 无论第二导体由氧化铟、氧化锡、氧化铟锡、氧化铟锌及氧化锌的哪一种构成时,与第一导体的接触电阻都会变低。

[0334] (28) 另外,本发明是如下的所述(26)或(27)中任意一项记载的薄膜晶体管基板,其特征是,所述第一导体包括具有 0.5 ~ 5wt% 的选自所述金属组 M1 中的一种或两种以上的金属的 A1 层。

[0335] 在第一导体的 A1 层中,选自所述金属组 M1 中的一种或两种以上的金属的含量为 0.5 ~ 5wt%, 优选 1 ~ 3wt%。在含量小于 0.5wt% 的情况下,则难以抑制第一导体及第二导体的接触电阻,另一方面,在含量超过 5wt% 的情况下,则第一导体整体的电阻率会变高。

[0336] D. 液晶显示装置的发明

[0337] (29) 另外,本发明提供一种液晶显示装置,其特征是,包括:所述(26) ~ (28) 中任意一项记载的薄膜晶体管基板、由所述薄膜晶体管基板驱动的液晶层。

[0338] 另外,由于第二导体不穿过光透过率低的层,而借助形成于绝缘膜上的接触孔,与第一导体直接连接,因此液晶显示装置具有高开口率。

[0339] 另外,本发明的液晶显示装置由于具备所述(26) ~ (28) 中记载的薄膜晶体管基板,因此会起到与所述(26) ~ (28) 相同的作用·效果。

[0340] 第四组:方法

[0341] 第四组的本发明的所述目的被如下达成,即,作为透明电极,使用由将氧化铟和氧化锌作为成分含有的非晶质导电性氧化物构成的透明导电膜,另外,将该透明导电膜用草酸水溶液等蚀刻液图案化。具体来说,本发明采用如下所示的方法。

[0342] A. TFT 基板的发明

[0343] (30) 首先,本发明提供一种 TFT 基板,是具备:透明基板;设于所述透明基板上的以 Al 为主成分的栅电极;设于所述透明基板上的源电极;设于所述透明基板上的漏电极;设于所述透明基板上的硅层;设于所述透明基板上的像素电极的液晶显示装置用 TFT 基板,其特征是,所述像素电极是含有氧化铟、选自由 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,该所述像素电极与选自所述以 Al 为主成分的栅电极、所述源电极及所述漏电极中的至少一个电极直接接合。

[0344] 虽然在含有 Al 的栅线/透明电极、含有 Al 的源·漏电极/像素电极之间,以往产生了接触电阻,然而利用 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素的添加,可以减小接触电阻。含有 Al 的栅线、含有 Al 的源·漏电极中所用的 Al 或 Al 合金如果以 Al 为主成分,则也可以含有周期表的从 IIIa 到 VIIIa 的重金属或镧系金属。作为该 Al 中所含的元素,优选使用 Nd、Ni、Co、Zr 等。其含量虽然根据所要求的 Al 栅线、Al 源·漏电极的性能而不同,然而优选 0.1 重量%~0.5 重量%的范围。更优选 0.5 重量%~2.0 重量%。

[0345] 如果小于 0.1 重量%,则基本上观察不到添加效果,会有在 Al 薄膜上产生小丘等突起的情况。而且,当超过 0.5 重量%时,则会有 Al 自身的电阻变大的情况。

[0346] 含有 Al 的部分至少为栅即可。源·漏当然最好也含有 Al,如上面所述,可以获得与栅相同的作用·效果。

[0347] 而且,本专利中所谓「以 Al 为主成分」是指,作为主要的成分含有 Al,是指以原子组成比率表示大致为 50%以上的情况。

[0348] (31) 另外,本发明是如下的所述(30)中记载的 TFT 基板,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于 0.005~0.2 的范围。这里,所述式中的 [M1] 表示选自第一组 M1 中的一种或两种以上的金属的原子的(单位重量·单位体积的)数目。另外,所述式中的 [In] 表示铟的原子的(单位重量·单位体积的)数目。

[0349] 如果添加量小于 0.005,则添加效果小,会有以 Al 为主成分的栅电极/透明电极变大的情况。当源·漏含有 Al 时,则还会有 Al 源·漏电极/像素电极间的接触电阻变大的情况。另一方面是因为,如果添加量超过 0.2,则会有电极自身的电阻变大的情况、在电极的蚀刻加工时产生不良的情况。

[0350] (32) 另外,本发明是如下的所述(30)或(31)中记载的 TFT 基板,其特征是,所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

[0351] 通过添加氧化锡、氧化锌、氧化锗、氧化镓,就可以与目的对应地改善导电性氧化物的导电性。另外,利用该添加,还可以改善蚀刻加工性。另外,利用该添加,还可以改善透过率。

[0352] (33) 另外,本发明是如下的所述(32)中记载的 TFT 基板,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于 0.01~0.3 的范围。这里,所述式中的 [M2] 表示选自第二组 M2 中的一种或两种以上的金属,即,锡、锌、锗、镓的任意一种或两种以上的原子的(单位重量·单位体积的)数目。另外,所述式中的 [In] 表示铟的(单位重量·单位体积的)原子的数目。

[0353] 这是因为,如果添加量小于 0.01,则其添加效果小,反而会有电阻变大的情况,另一方面,如果添加量超过 0.3,则会有电阻变大的情况、作为目的的改善(减小与 A1 电极的接触电阻)很困难的情况。另外,通过将溅射靶中的晶体粒子的平均直径设为小于  $10\ \mu\text{m}$  的大小,就可以构成节结的产生很少的溅射靶。最好通过将直径设为  $5\ \mu\text{m}$  以下的大小,而获得基本上不会产生节结的、也难以发生异常放电的溅射靶。

[0354] 像这样,本发明的 TFT 基板在构成如下的液晶显示装置中十分有用,即,可以减小含有 A1 的电极和像素电极的接触电阻,可以良好地进行中间色调的显示。而且,后述的实施方式中说明的 TFT 阵列基板相当于 TFT 基板的优选的一个例子。在基板上将 TFT(薄膜晶体管)以阵列状配置的基板为 TFT 阵列基板。

[0355] B. 溅射靶的发明

[0356] (34) 本发明提供一种能够与以 A1 为主成分的电极或配线电连接的像素电极制造用溅射靶,是在以溅射法制造作为液晶显示装置用 TFT 基板中所用的像素电极的驱动所述液晶的所述像素电极时所用的溅射靶,其特征是,由含有氧化铟、选自由 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物构成。

[0357] 通过使用此种溅射靶,就可以有效地制造所述构成的 TFT 基板。另外,通过将溅射靶中的晶体粒子的平均直径设为小于  $10\ \mu\text{m}$  的大小,就可以实现基本上不会有节结的产生的溅射靶。另外,可以制造改良了蚀刻性、提高了透过率的像素电极。最好通过将晶体粒子的平均直径设为  $5\ \mu\text{m}$  以下的大小,而获得节结的产生很少的、也难以发生异常放电的溅射靶。

[0358] (35) 另外,本发明是如下的所述(34)中记载的溅射靶,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于  $0.005 \sim 0.2$  的范围。这里,所述式中的 [M1] 表示选自第一组 M1 中的一种或两种以上的金属的原子的(单位重量·单位体积的)数目。另外,所述式中的 [In] 表示铟的原子的(单位重量·单位体积的)数目。

[0359] 这是因为,如果添加量小于 0.005,则添加效果小,会有以 A1 为主成分的栅电极/透明电极、A1 源·漏电极/像素电极间的接触电阻变大的情况,如果超过 0.2,则会有在溅射时引起异常放电的情况、电极自身的电阻变大的情况、在电极的蚀刻加工时产生不良的情况。

[0360] (36) 另外,本发明是如下的所述(34)或(35)中记载的溅射靶,其特征是,所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

[0361] 通过添加氧化锡、氧化锌、氧化锗、氧化镓,就可以与目的对应地改善导电性氧化物的导电性。另外,利用该添加,还可以改善蚀刻加工性。

[0362] 另外,通过将溅射靶中的晶体粒子的平均直径设为小于  $10\ \mu\text{m}$  的大小,就可以实现基本上不会有节结的产生的溅射靶。最好通过将晶体粒子的平均直径设为  $5\ \mu\text{m}$  以下的大小,而获得节结的产生很少的、也难以发生异常放电的溅射靶。

[0363] (37) 另外,本发明是如下的所述(36)中记载的溅射靶,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/$

([In]+[M2]) 处于 0.01 ~ 0.3 的范围。这里,所述式中的 [M2] 表示选自第二组 M2 中的一种或两种以上的金属,即,锡、锌、锗、镓的任意一种或两种以上的原子的(单位重量·单位体积的)数目。另外,所述式中的 [In] 表示铟的原子的(单位重量·单位体积的)数目。

[0364] 这是因为,如果添加量小于 0.01,则其添加效果小,反而会有电阻变大的情况,另一方面,如果添加量超过 0.3,则会有电阻变大的情况、作为目的的改善(减小与含有 A1 的电极的接触电阻)很困难的情况。

[0365] C. 液晶显示装置的发明

[0366] (38) 本发明提供一种液晶显示装置,是具备了 TFT 基板、液晶的液晶显示装置,其特征是,所述 TFT 基板具备:透明基板;设于所述透明基板上的以 A1 为主成分的栅电极;设于所述透明基板上的源电极;设于所述透明基板上的漏电极;设于所述透明基板上的硅层;设于所述透明基板上而驱动所述液晶的像素电极;保护所述栅电极及所述源电极·所述漏电极的透明电极,所述像素电极或所述透明电极是含有氧化铟、选自由 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,该所述像素电极或所述透明电极与选自所述以 A1 为主成分的栅电极、所述源电极及所述漏电极中的至少一个电极直接接合。

[0367] 虽然在含有 A1 的栅线/透明电极、A1 源·漏电极间,以往产生了比较大的接触电阻,然而利用 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素的添加,可以减小接触电阻的值。当源·漏含有 A1 时,利用 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素的添加,可以减小含有 A1 的源·漏电极间的接触电阻的值。这样,使用了该 TFT 基板的液晶显示装置可以成为如下的液晶显示装置,即,减小了含有 A1 的栅线/透明电极或含有 A1 的源·漏电极/像素电极间的接触电阻,改善了中间色调的显示质量。

[0368] (39) 另外,本发明是如下的所述(38)中记载的液晶显示装置,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于 0.005 ~ 0.2 的范围。这里,所述式中的 [M1] 表示选自第一组 M1 中的一种或两种以上的金属的原子的(单位重量·单位体积的)数目。另外,所述式中的 [In] 表示铟的原子的(单位重量·单位体积的)数目。

[0369] 这是因为,如果添加量小于 0.005,则添加效果小,会有以 A1 为主成分的栅电极/透明电极、A1 源·漏电极/像素电极间的接触电阻变大的情况,如果超过 0.2,则会有在溅射时引起异常放电的情况、电极自身的电阻变大的情况、在电极的蚀刻加工时产生不良的情况。另外还因为,如果添加量超过 0.2,则会有在液晶显示装置的驱动时中间色调的显示质量降低的情况。

[0370] (40) 另外,本发明是如下的所述(38)或(39)中记载的液晶显示装置,其特征是,所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

[0371] 通过添加氧化锡、氧化锌、氧化锗、氧化镓,就可以与目的对应地改善导电性氧化物的导电性。另外,利用该添加,还可以改善蚀刻加工性。另外,利用该添加,还可以改善透过率。

[0372] 另外,由于通过将溅射靶中的晶体粒子的平均直径设为小于 10 μm 的大小,就可以实现基本上不会有节结的产生的溅射靶,因此如果使用它制造液晶显示装置,则可以获



得显示缺陷少的液晶显示装置。最好通过将晶体粒子的平均直径设为  $5\mu\text{m}$  以下的大小,而获得节结的产生很少的、也难以发生异常放电的溅射靶,如果使用该溅射靶,则可以制造显示缺陷更少的液晶显示装置。

[0373] (41) 另外,本发明是如下的所述(40)中记载的液晶显示装置,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于  $0.01 \sim 0.3$  的范围。这里,所述式中的 [M2] 表示选自第二组 M2 中的一种或两种以上的金属,即,锡、锌、锗、镓的任意一种或两种以上的原子的(单位重量·单位体积的)数目。另外,所述式中的 [In] 表示铟的原子的(单位重量·单位体积的)数目。

[0374] 这是因为,如果添加量小于 0.01,则其添加效果小,反而会有电阻变大的情况,另一方面,如果添加量超过 0.3,则会有电阻变大的情况、作为目的的改善(减小与含有 Al 的电极的接触电阻)很困难的情况。

[0375] D-1. 像素电极的发明

[0376] 下面,对像素电极的发明叙述其构成。以下所示的发明是所述的 TFT 基板等中所用的像素电极,其作用·效果与所述的 TFT 基板等相同。

[0377] (42) 本发明提供一种像素电极,是在具备:透明基板;设于所述透明基板上的以 Al 为主成分的栅电极;设于所述透明基板上的源电极;设于所述透明基板上的漏电极;设于所述透明基板上的硅层;设于所述透明基板上的像素电极;保护所述栅电极及所述源电极·所述漏电极的透明电极的液晶显示装置用 TFT 基板中所用的驱动液晶的所述像素电极,其特征是,是含有氧化铟、选自由 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,另外,所述像素电极与所述以 Al 为主成分的栅电极或所述源电极或所述漏电极直接接合。

[0378] (43) 另外,本发明是如下的所述(42)中记载的像素电极,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于  $0.005 \sim 0.2$  的范围。这里,所述式中的 [M1] 或 [In] 如前说明所示。

[0379] (44) 另外,本发明是如下的所述(42)或(43)中记载的像素电极,其特征是,所述导电性氧化物除了氧化铟以外,还含有选自由锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

[0380] (45) 另外,本发明是如下的所述(44)中记载的像素电极,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于  $0.01 \sim 0.3$  的范围。这里,所述式中的 [M2] 或 [In] 如前说明所示。

[0381] D-2. 透明电极的发明

[0382] 下面,对透明电极的发明叙述其构成。

[0383] (46) 本发明提供一种透明电极,是被用于具备:透明基板;设于所述透明基板上的以 Al 为主成分的栅电极;设于所述透明基板上的源电极;设于所述透明基板上的漏电极;设于所述透明基板上的硅层;设于所述透明基板上的像素电极;保护所述栅电极及所述源电极·所述漏电极的透明电极的液晶显示装置用 TFT 基板中的所述透明电极,其特征

是,是含有氧化铟、选自 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素构成的第一组 M1 中的一种或两种以上的金属的氧化物的导电性氧化物,另外,所述透明电极与所述以 Al 为主成分的栅电极或所述源电极或所述漏电极直接接合。

[0384] (47) 另外,本发明是如下的所述 (46) 中记载的透明电极,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第一组 M1 中的金属的氧化物的原子组成比率的  $[M1]/([In]+[M1])$  处于 0.005 ~ 0.2 的范围。这里,所述式中的 [M1] 或 [In] 如前说明所示。

[0385] (48) 另外,本发明是如下的所述 (46) 或 (47) 中记载的透明电极,其特征是,所述导电性氧化物除了氧化铟以外,还含有选自锡、锌、锗、镓构成的第二组 M2 中的一种或两种以上的金属的氧化物。

[0386] (49) 另外,本发明是如下的所述 (48) 中记载的透明电极,其特征是,作为所述导电性氧化物中的相对于铟的选自所述第二组 M2 中的金属的氧化物的原子组成比率的  $[M2]/([In]+[M2])$  处于 0.01 ~ 0.3 的范围。这里,所述式中的 [M2] 或 [In] 如前说明所示。

[0387] E. TFT 基板的制造方法的说明

[0388] (50) 本发明提供一种 TFT 基板的制造方法,是制造 TFT 基板的方法,其特征是,包括:在所述透明基板上堆积所述导电性氧化物,形成所述导电性氧化物的薄膜的步骤;通过用含有草酸的水溶液蚀刻所述所形成的所述导电性氧化物的薄膜,形成所述透明电极的步骤。

[0389] 利用此种构成,即使在源电极等由 Al 等构成的情况下,在透明电极的形成时(蚀刻时),也可以防止含有 Al 的源电极等溶出。此种作用·效果在使用了其他的蚀刻液的下述发明中也相同。

[0390] (51) 另外,本发明提供一种 TFT 基板的制造方法,是制造 TFT 基板的方法,其特征是,包括:在所述透明基板上堆积所述导电性氧化物,形成所述导电性氧化物的薄膜的步骤;通过用含有磷酸·醋酸·硝酸的水溶液蚀刻所述所形成的所述导电性氧化物的薄膜,形成所述透明电极的步骤。

[0391] (52) 另外,本发明提供一种 TFT 基板的制造方法,是制造 TFT 基板的方法,其特征是,包括:在所述透明基板上堆积所述导电性氧化物,形成所述导电性氧化物的薄膜的步骤;通过用含有硝酸铈铵盐的水溶液蚀刻所述所形成的所述导电性氧化物的薄膜,形成所述透明电极的步骤。

[0392] 而且,作为透明电极(导电性氧化物)的成膜方法,可以使用蒸镀法、溅射法、CVD 法、喷雾法、浸渍法等。特别是,优选采用溅射法。

[0393] F. 镧系元素的种类

[0394] (53) 另外,本发明提供 (30) ~ (52) 中任意一项所记载的 TFT 基板或透明电极制造用溅射靶或液晶显示装置或像素电极或透明电极或 TFT 基板的制造方法,其特征是,所述镧系元素是选自 Ce、Nd、Er、Ho 中的一种或两种以上的镧系元素。

[0395] 第一组:效果

[0396] 如上所述,本发明的薄膜晶体管型基板的透明导电膜在制造时,不会产生由使用了弱酸(有机酸等)的蚀刻造成的残渣。由此,本发明的薄膜晶体管型基板在加工性方面

优良,材料利用率提高。另外,本发明的薄膜晶体管型液晶显示装置由于具备所述薄膜晶体管型基板,因此制造效率提高。

[0397] 另外,根据本发明的薄膜晶体管型基板的制造方法,由于基本上不产生由使用了规定的酸性的蚀刻剂的透明导电膜的蚀刻造成的残渣等,因此能够有效地制造所述薄膜晶体管型基板。

[0398] 第二组:效果

[0399] 第二组的本发明是鉴于所述的以往的技术所具有的问题而完成的,通过将含有特定的金属的透明导电材料用于像素电极·透明电极中,可以不使用屏蔽金属等,而将 A1 栅 / 透明电极、A1 源·漏 / 像素电极之间的接触电阻抑制得很小。

[0400] 其结果是,由于可以减少制造工序的数目,因此可以将 TFT(薄膜晶体管)基板的制造方法简化。

[0401] 另外,在第二组的本发明中,可以提供如下的液晶显示装置,即,即使将透明导电(膜)材料直接与 A1 栅、A1 源·漏电极接触,也可以使在该处产生的接触电阻成为很小的值,可以良好地进行中间色调的显示。

[0402] 而且,在前面的第二组的本发明的说明中,有从与 A1 的关系进行本发明的说明的部分。而取代该说明部分中的 A1,而使用 Ag,也可以起到大致相同的作用·效果。对于该方面,将在实施例中详细说明。

[0403] 第三组:效果

[0404] 如上所述,根据第三组的本发明的薄膜晶体管基板的制造方法,由于第一导体由含有特定的金属的 A1 合金构成,因此可以容易地蚀刻。由此,能够更为简单地并且用更低的成本制造薄膜晶体管基板。

[0405] 另外,第三组的本发明的薄膜晶体管及薄膜晶体管基板由于第一导体由含有特定的金属的 A1 合金构成,因此第二导体借助形成于绝缘膜上的接触孔与第一导体连接时的接触电阻低。另外,该第一导体可以容易地蚀刻。

[0406] 另外,第三组的本发明的液晶显示装置由于第二导体不穿过光透过率低的层,而借助形成于绝缘膜上的接触孔,与第一导体直接连接,因此具有高的开口率。

[0407] 第四组:效果

[0408] 第四组的本发明如上所述,是鉴于以往的技术所具有的问题而完成的,通过将含有特定的金属的透明导电材料用于像素电极、透明电极中,而可以将 TFT(薄膜晶体管)基板的制造方法简化。

[0409] 另外,根据第四组的本发明,可以提供如下的液晶显示装置,即,即使将含有 A1 的栅 / 透明电极或含有 A1 的源·漏 / 像素电极直接接触·接合,也可以将其间的接触电阻抑制为比以往更低的值,能够实现中间色调的显示。

## 附图说明

[0410] 图 1 是本实施例 1-1 ~ 1-3 的  $\alpha$ -SiTFT 有源矩阵基板的附近的剖面图。

[0411] 图 2 是本变形实施例 1-1 的  $\alpha$ -SiTFT 有源矩阵基板的附近的剖面图。

[0412] 图 3 是表示本实施例 2-9 的第一次成膜的样子说明图。

[0413] 图 4 是表示本实施例 2-9 的第二次成膜的样子说明图。

- [0414] 图 5 是表示本实施例 2-9 的接触电阻测定的样子的说明图。
- [0415] 图 6 是表示本实施例的 TFT 阵列基板的制造工序的剖面说明图。
- [0416] 图 7 是表示本实施例的 TFT 阵列基板的制造工序的另一个剖面说明图。
- [0417] 图 8 是表示本实施例的 TFT 阵列基板的制造工序的又一个剖面说明图。
- [0418] 图 9 是表示本实施例的凯尔文图案的配线的外观及测定的样子的配线图。
- [0419] 图 10 是在本实施方式的液晶平面显示器的制造工序中,像素电极的图案形成结束的阶段的  $\alpha$ -SiTFT 附近的剖面图。
- [0420] 图 11 是在以往的技术的液晶平面显示器的制造工序中,像素电极的图案形成结束的阶段的  $\alpha$ -SiTFT 附近的剖面图。
- [0421] 1 玻璃基板,2 栅电极,3 栅绝缘膜,4  $\alpha$ -Si:H(i) 膜,5 沟道保护层,6  $\alpha$ -Si:H(n) 膜,7 漏电极,8 源电极,9 透明导电膜,10 透明树脂光刻胶,11 反射电极,12 栅电极配线,100  $\alpha$ -SiTFT 有源矩阵基板,102 栅电极,107 漏电极,108 源电极,200  $\alpha$ -SiTFT 有源矩阵基板,1100 载玻片,1102 第一次成膜用掩模,1104A1 图案,1106 第二次成膜用掩模,1108 金属氧化物,1110 第一接触电阻测定用基板,1120 第二接触电阻测定用基板,2001 透明绝缘性基板,2002 栅电极,2004 栅绝缘膜,2005 半导体层  $\alpha$ -Si 膜,2006 半导体层  $n^+$  $\alpha$ -Si 膜,2007a 漏电极,2007b 源电极,2009 层间绝缘膜,2010 接触孔,2011 像素电极,2021TFT 部,2022 端子部,2100TFT 阵列基板,3001 玻璃基板,3002 栅电极,3002a 栅电极配线,3003 栅绝缘膜,3004  $\alpha$ -Si:H(i) 膜,3005 栅绝缘膜,3006  $\alpha$ -Si:H(n) 膜,3007 源电极,3008 漏电极,3009 像素电极图案,3010 透明树脂光刻胶,3012 接触孔,3014 栅线取出部,3016 源·漏线取出部。

## 具体实施方式

- [0422] 第一组:实施例
- [0423] 以下,将使用附图,对第一组的本实施方式的优选的例子进行说明。
- [0424] 「实施例 1-1」
- [0425] 图 1 中,表示了本实施例 1-1 的  $\alpha$ -SiTFT(无定形硅薄膜晶体管)有源矩阵基板 100 的附近的剖面图。在透光性的玻璃基板 1 上,利用高频溅射,堆积了金属 Al,使得其膜厚达到 1500 埃。而且,该玻璃基板 1 相当于技术方案的范围中所记载的透明基板的一个例子。
- [0426] 然后,利用将磷酸·醋酸·硝酸·水(其体积比为 12:6:1:1)类水溶液作为蚀刻液使用的热蚀刻法,将所述堆积了的金属 Al 蚀刻为图 1 所示的形状,形成了栅电极 2 及栅电极配线 12。
- [0427] 然后,利用辉光放电 CVD 法,在所述玻璃基板 1、所述栅电极 2 及所述栅电极配线 12 上,堆积成为栅绝缘膜 3 的氮化硅膜(以下也记作 SiN 膜),使得其膜厚达到 3000 埃。接下来,在该栅绝缘膜 3 上,堆积了  $\alpha$ -Si:H(i) 膜 4,使得其膜厚达到 3500 埃,另外,在所述  $\alpha$ -Si:H(i) 膜 4 上,堆积了成为沟道保护层 5 的氮化硅膜(SiN 膜),使得其膜厚达到 3000 埃。
- [0428] 此时,作为放电气体,对由 SiN 膜形成的栅绝缘膜 3 及沟道保护层 5,使用了  $\text{SiH}_4$ - $\text{NH}_3$ - $\text{N}_2$  类混合气体,另一方面,对  $\alpha$ -Si:H(i) 膜 4,使用了  $\text{SiH}_4$ - $\text{N}_2$  类混合气体。另外,由该 SiN 膜形成的沟道保护层 5 被利用使用了 CHF 类气体的干式蚀刻进行蚀刻,形成了图

1 所示的形状。

[0429] 接下来,使用  $\text{SiH}_4\text{-H}_2\text{-PH}_3$  类的混合气体,在所述  $\alpha\text{-Si:H(i)}$  膜 4 及所述沟道保护层 5 上,堆积了  $\alpha\text{-Si:H(n)}$  膜 6,使得其膜厚达到 3000 埃。

[0430] 然后,在所堆积的该  $\alpha\text{-Si:H(n)}$  膜 6 上,又利用溅射法,依次堆积了金属 Mo/ 金属 Al 双层膜,使得下层的金属 Mo 的膜厚达到  $0.05\ \mu\text{m}$ ,金属 Al 的膜厚达到  $0.2\ \mu\text{m}$ 。

[0431] 利用将磷酸·醋酸·硝酸·水(其体积比为 9:8:1:2)类水溶液作为蚀刻液使用的热蚀刻法,将该金属 Mo/ 金属 Al 双层膜蚀刻为图 1 所示的形状,形成了漏电极 7 的图案及源电极 8 的图案。

[0432] 另外,通过将使用了 CHF 类气体的干式蚀刻及使用了胼( $\text{NH}_2\text{NH}_2\cdot\text{H}_2\text{O}$ )水溶液的湿式蚀刻并用,对由  $\alpha\text{-Si:H}$  膜形成的  $\alpha\text{-Si:H(i)}$  膜 4 及  $\alpha\text{-Si:H(n)}$  膜 6 进行蚀刻,形成了图 1 所示的形状的  $\alpha\text{-Si:H(i)}$  膜 4 的图案及  $\alpha\text{-Si:H(n)}$  膜 6 的图案。另外,如图 1 所示,使用透明树脂光刻胶 10,形成保护膜,继而形成了通孔等图案。

[0433] 然后,在进行了所述处理的基板上,利用溅射法堆积了以氧化铟和氧化钨为主成分的非晶质的透明导电膜 9。该溅射法中所用的靶是作为靶中的 In 和 W 的原子比的  $[\text{In}]/([\text{In}]+[\text{W}])$  的值调整为 0.97 的  $\text{In}_2\text{O}_3\text{-WO}_3$  烧结体。这里,  $[\text{In}]$  表示透明导电膜 9 中的单位体积的铟原子的数目,  $[\text{W}]$  表示透明导电膜 9 中的单位体积的钨原子的数目。

[0434] 溅射是将该  $\text{In}_2\text{O}_3\text{-WO}_3$  烧结体配置于平面磁控管型的阴极中使用,堆积透明导电膜 9,使得其膜厚达到 1000 埃。此时,作为溅射时的放电气体,使用了纯氩气或混合了 1vol% 左右的微量的  $\text{O}_2$  气的氩气。

[0435] 所述钨被包含于靶内的形态既可以是以  $\text{WO}_3$ 、 $\text{WO}_2$  等氧化钨的形式分散于氧化铟烧结体中的形态,也可以是以  $\text{In}_2\text{W}_3\text{O}_{12}$  等氧化铟-氧化钨间的复合氧化物的形式分散于氧化铟烧结体中的形态。钨原子优选以下的形态,即,通过在氧化铟的铟点位上置换固溶,而使钨在氧化铟烧结体中以原子水平分散。像这样,如果钨在氧化铟烧结体中以原子水平分散的话,则在溅射中放电就会稳定,对于获得低电阻的透明导电膜 9 是有效的。

[0436] 该由  $\text{In}_2\text{O}_3\text{-WO}_3$  烧结体构成的靶的相对密度为 96%。而且,利用其他的试验确认,在由  $\text{In}_2\text{O}_3\text{-WO}_3$  烧结体构成的靶的相对密度在 95% 以上的情况下,不会产生节结或异常放电。

[0437] 另外,当用 X 射线衍射法分析时,作为利用所述溅射形成的  $\text{In}_2\text{O}_3\text{-WO}_3$  膜的透明导电膜 9 未观察到峰,判明为非晶质膜。另外,该作为  $\text{In}_2\text{O}_3\text{-WO}_3$  膜的透明导电膜 9 的电阻率为  $3.8\times 10^{-4}\ \Omega\cdot\text{cm}$  左右,可以确认是能够充分地作为电极使用的膜。而且,在由  $\text{In}_2\text{O}_3\text{-WO}_3$  烧结体构成的所述靶中,通过添加 1~10wt% 氧化锡,则所形成的透明导电膜 9 的电阻率判明达到  $1.8\times 10^{-4}\ \Omega\cdot\text{cm}$  以下。

[0438] 对于该作为  $\text{In}_2\text{O}_3\text{-WO}_3$  膜的透明导电膜 9,利用将草酸 3.2wt% 的水溶液作为蚀刻剂使用的热蚀刻法,进行了蚀刻,使之成为透过像素电极的图案。这样,就形成了由图 1 所示的透明导电膜 9 的非晶质电极构成的透过像素电极的图案。

[0439] 此时,按照使源电极 8 的图案与由透明导电膜 9 构成的透明像素电极的图案电连接的方式形成了所需的图案。另外,此时,没有含有金属 Al 的漏电极 7 及源电极 8 在蚀刻液中溶出的情况。然后,将该玻璃基板 1 在  $250^\circ\text{C}$  下热处理了 30 分钟。而且,该草酸的 3.2wt% 的水溶液相当于技术方案的范围中所记载的含有草酸的酸性的蚀刻剂的一个例子。

[0440] 其后,形成 SiN 钝化膜(未图示)及遮光膜图案(未图示),制造了图 1 所示的  $\alpha$ -SiTFT 有源矩阵基板 100。而且,在该  $\alpha$ -SiTFT 有源矩阵基板 100 的玻璃基板 1 上,规则地形成有图 1 所示的像素部分等的图案。即,实施例 1-1 的  $\alpha$ -SiTFT 有源矩阵基板 100 成为阵列基板。而且,该  $\alpha$ -SiTFT 有源矩阵基板 100 相当于技术方案的范围中所记载的薄膜晶体管型基板的优选的一个例子。

[0441] 通过在该  $\alpha$ -SiTFT 有源矩阵基板 100 上,设置液晶层、滤色片基板,制造了 TFT-LCD 方式平面显示器。该 TFT-LCD 方式平面显示器相当于技术方案的范围中所记载的薄膜晶体管型液晶显示装置的一个例子。对于该 TFT-LCD 方式平面显示器,进行了点灯检查的结果为,没有像素电极的不良,可以实现良好的显示。

[0442] 「实施例 1-2」

[0443] 实施例 1-2 的  $\alpha$ -SiTFT 有源矩阵基板 100 只是所述实施例 1-1 的  $\alpha$ -SiTFT 有源矩阵基板 100 的透明导电膜 9 的组成不同,其构造与图 1 大致相同。所以,对于实施例 1-2 的  $\alpha$ -SiTFT 有源矩阵基板 100,也使用图 1 进行说明。

[0444] 如图 1 所示,在透光性的玻璃基板 1 上,利用高频溅射,堆积了金属 Al,使得其膜厚达到 1500 埃。然后,利用将磷酸·醋酸·硝酸·水(其体积比为 12:6:1:1)类水溶液作为蚀刻液使用的热蚀刻法,将所述堆积了的金属 Al 蚀刻为图 1 所示的形状,形成了栅电极 2 及栅电极配线 12。而且,该玻璃基板 1 相当于技术方案的范围中所记载的透明基板的一个例子。

[0445] 然后,利用辉光放电 CVD 法,在所述玻璃基板 1、所述栅电极 2 及所述栅电极配线 12 上,堆积成为栅绝缘膜 3 的氮化硅膜(以下也记作 SiN 膜),使得其膜厚达到 3000 埃。接下来,在该栅绝缘膜 3 上,堆积了  $\alpha$ -Si:H(i) 膜 4,使得其膜厚达到 3500 埃,另外,在所述  $\alpha$ -Si:H(i) 膜 4 上,堆积了成为沟道保护层 5 的氮化硅膜(SiN 膜),使得其膜厚达到 3000 埃。

[0446] 此时,作为放电气体,对由 SiN 膜形成的栅绝缘膜 3 及沟道保护层 5,使用了  $\text{SiH}_4$ - $\text{NH}_3$ - $\text{N}_2$  类混合气体,另一方面,对  $\alpha$ -Si:H(i) 膜 4,使用了  $\text{SiH}_4$ - $\text{N}_2$  类混合气体。另外,由该 SiN 膜形成的沟道保护层 5 被利用使用了 CHF 类气体的干式蚀刻进行蚀刻,形成了图 1 所示的形状。

[0447] 接下来,使用  $\text{SiH}_4$ - $\text{H}_2$ - $\text{PH}_3$  类的混合气体,在所述  $\alpha$ -Si:H(i) 膜 4 及所述沟道保护层 5 上,堆积了  $\alpha$ -Si:H(n) 膜 6,使得其膜厚达到 3000 埃。

[0448] 然后,在所堆积的该  $\alpha$ -Si:H(n) 膜 6 上,又利用溅射法,依次堆积了金属 Mo/金属 Al 双层膜,使得下层的金属 Mo 的膜厚达到  $0.05 \mu\text{m}$ ,金属 Al 的膜厚达到  $0.2 \mu\text{m}$ 。

[0449] 利用将磷酸·醋酸·硝酸·水(其体积比为 9:8:1:2)类水溶液作为蚀刻液使用的热蚀刻法,将该金属 Mo/金属 Al 双层膜蚀刻为图 1 所示的形状,形成了漏电极 7 的图案及源电极 8 的图案。

[0450] 另外,通过将使用了 CHF 类气体的干式蚀刻及使用了胂( $\text{NH}_2\text{NH}_2 \cdot \text{H}_2\text{O}$ )水溶液的湿式蚀刻并用,对由  $\alpha$ -Si:H 膜形成的  $\alpha$ -Si:H(i) 膜 4 及  $\alpha$ -Si:H(n) 膜 6 进行蚀刻,形成了图 1 所示的形状的  $\alpha$ -Si:H(i) 膜 4 的图案及  $\alpha$ -Si:H(n) 膜 6 的图案。另外,如图 1 所示,使用透明树脂光刻胶 10,形成保护膜,继而形成了通孔等的图案。

[0451] 然后,在进行了所述处理的基板上,利用溅射法堆积了以氧化铟和氧化钪为主成

分的非晶质的透明导电膜 9。该溅射法中所用的靶是作为靶中的 In 和 Mo 的原子比的  $[\text{In}]/([\text{In}]+[\text{Mo}])$  的值调整为 0.90 的  $\text{In}_2\text{O}_3\text{-MoO}_3$  烧结体。这里,  $[\text{In}]$  表示透明导电膜 9 中的单位体积的铟原子的数目,  $[\text{Mo}]$  表示透明导电膜 9 中的单位体积的钼原子的数目。

[0452] 溅射是将该  $\text{In}_2\text{O}_3\text{-MoO}_3$  烧结体配置于平面磁控管型的阴极中使用, 堆积透明导电膜 9, 使得其膜厚达到 1000 埃。此时, 作为溅射时的放电气体, 使用了纯氩气或混合了 1vol% 左右的微量的  $\text{O}_2$  气的氩气。

[0453] 所述钼被包含于靶内的形态可以是以  $\text{MoO}_3$ 、 $\text{MoO}_2$  等氧化钼的形式分散于氧化铟烧结体中的形态。然而, 也可以是以  $\text{In}_2\text{Mo}_4\text{O}_6$ 、 $\text{In}_2\text{Mo}_3\text{O}_{12}$  或  $\text{In}_{11}\text{Mo}_4\text{O}_{62}$  等氧化铟与氧化钼的复合氧化物的形式分散于氧化铟烧结体中的形态。钼原子优选以下的形态, 即在氧化铟的铟点位上置换固溶, 而使钼在氧化铟烧结体中以原子水平分散。像这样, 如果钼在氧化铟烧结体中以原子水平分散的话, 则在溅射中放电就会稳定, 对于获得低电阻的透明导电膜 9 是有效的。

[0454] 该由  $\text{In}_2\text{O}_3\text{-MoO}_3$  烧结体构成的靶的相对密度为 96%。而且, 利用其他的试验确认, 在由  $\text{In}_2\text{O}_3\text{-MoO}_3$  烧结体构成的靶的相对密度在 95% 以上的情况下, 不会产生节结或异常放电。

[0455] 另外, 当用 X 射线衍射法分析时, 作为利用所述溅射形成的  $\text{In}_2\text{O}_3\text{-MoO}_3$  膜的透明导电膜 9 未观察到峰, 判明为非晶质膜。另外, 该作为  $\text{In}_2\text{O}_3\text{-MoO}_3$  膜的透明导电膜 9 的电阻率为  $3.4 \times 10^{-4} \Omega \cdot \text{cm}$  左右, 可以确认是能够充分地作为电极使用的膜。而且, 在由  $\text{In}_2\text{O}_3\text{-MoO}_3$  烧结体构成的所述靶中, 通过添加 1 ~ 10wt% 氧化锡, 则所形成的透明导电膜 9 的电阻率判明达到  $1.9 \times 10^{-4} \Omega \cdot \text{cm}$  以下。

[0456] 对于该作为  $\text{In}_2\text{O}_3\text{-MoO}_3$  膜的透明导电膜 9, 利用将草酸 3.2wt% 的水溶液作为蚀刻剂使用的热蚀刻法, 进行了蚀刻, 使之成为透过像素电极的图案。这样, 就形成了由图 1 所示的透明导电膜 9 的非晶质电极构成的透过像素电极的图案。

[0457] 此时, 按照使源电极 8 的图案与由透明导电膜 9 构成的透明像素电极的图案电连接的方式形成了所需的图案。另外, 此时, 没有金属 Al 的漏电极 7 及源电极 8 在蚀刻液中溶出的情况。然后, 将该玻璃基板 1 在  $250^\circ\text{C}$  下热处理了 30 分钟。而且, 该草酸的 3.2wt% 的水溶液相当于技术方案的范围中所记载的含有草酸的酸性的蚀刻剂。

[0458] 其后, 形成 SiN 钝化膜 (未图示) 及遮光膜图案 (未图示), 制造了图 1 所示的  $\alpha\text{-SiTFT}$  有源矩阵基板 100。而且, 在该  $\alpha\text{-SiTFT}$  有源矩阵基板 100 的玻璃基板 1 上, 规则地形成有图 1 所示的像素部分等的图案。即, 实施例 1-2 的  $\alpha\text{-SiTFT}$  有源矩阵基板 100 成为阵列基板。而且, 该  $\alpha\text{-SiTFT}$  有源矩阵基板 100 与实施例 1-1 相同, 相当于技术方案的范围中所记载的薄膜晶体管型基板的优选的一个例子。

[0459] 通过在该  $\alpha\text{-SiTFT}$  有源矩阵基板 100 上, 设置液晶层、滤色片基板, 制造了 TFT-LCD 方式平面显示器。该 TFT-LCD 方式平面显示器相当于技术方案的范围中所记载的薄膜晶体管型液晶显示装置的一个例子。对于该 TFT-LCD 方式平面显示器, 进行了点灯检查的结果为, 没有像素电极的不良, 可以实现良好的显示。

[0460] [实施例 1-3]

[0461] 本实施例 1-3 的  $\alpha\text{-SiTFT}$  有源矩阵基板 100 只是所述实施例 1-1 及 2 的  $\alpha\text{-SiTFT}$  有源矩阵基板 100 的透明导电膜 9 的组成不同, 其构造与图 1 大致相同。所以, 对于实施例

1-3 的  $\alpha$ -SiTFT 有源矩阵基板 100, 也使用图 1 进行说明。

[0462] 在透光性的玻璃基板 1 上, 利用高频溅射, 堆积了金属 Al (合金) (其组成重量% 为 Al : Ni = 99 : 1), 使得其膜厚达到 2000 埃。然后, 利用将磷酸·醋酸·硝酸·水 (其体积比为 9 : 6 : 1 : 2) 类水溶液作为蚀刻液使用的热蚀刻法, 将所述堆积了的金属 Al 蚀刻为与图 1 的栅电极 2 及栅电极配线 12 相同的形状, 形成了栅电极及栅电极配线。而且, 该玻璃基板 1 相当于技术方案的范围中所记载的透明基板的一个例子。

[0463] 然后, 利用辉光放电 CVD 法, 在所述玻璃基板 1、所述栅电极 2 及所述栅电极配线 12 上, 堆积成为栅绝缘膜 3 的氮化硅膜 (以下也记作 SiN 膜), 使得其膜厚达到 3000 埃。接下来, 在该栅绝缘膜 3 上, 堆积了  $\alpha$ -Si:H(i) 膜 4, 使得其膜厚达到 3500 埃, 另外, 在所述  $\alpha$ -Si:H(i) 膜 4 上, 堆积了成为沟道保护层 5 的氮化硅膜 (SiN 膜), 使得其膜厚达到 3000 埃。

[0464] 此时, 作为放电气体, 对由 SiN 膜形成的栅绝缘膜 3 及沟道保护层 5, 使用了  $\text{SiH}_4$ - $\text{NH}_3$ - $\text{N}_2$  类混合气体, 另一方面, 对  $\alpha$ -Si:H(i) 膜 4, 使用了  $\text{SiH}_4$ - $\text{N}_2$  类混合气体。另外, 由该 SiN 膜形成的沟道保护层 5 被利用使用了 CHF 类气体的干式蚀刻进行蚀刻, 形成了图 1 所示的形状。

[0465] 接下来, 使用  $\text{SiH}_4$ - $\text{H}_2$ - $\text{PH}_3$  类的混合气体, 在所述  $\alpha$ -Si:H(i) 膜 4 及所述沟道保护层 5 上, 堆积了  $\alpha$ -Si:H(n) 膜 6, 使得其膜厚达到 3000 埃。

[0466] 然后, 在所堆积的该  $\alpha$ -Si:H(n) 膜 6 上, 又利用溅射法, 依次堆积了金属 Mo/ 金属 Al 双层膜, 使得下层的金属 Mo 的膜厚达到  $0.05 \mu\text{m}$ , 金属 Al 的膜厚达到  $0.2 \mu\text{m}$ 。

[0467] 利用将磷酸·醋酸·硝酸·水 (其体积比为 9 : 6 : 1 : 2) 类水溶液作为蚀刻液使用的热蚀刻法, 将该金属 Mo/ 金属 Al 双层膜蚀刻为图 1 所示的形状, 形成了漏电极 7 的图案及源电极 8 的图案。

[0468] 另外, 通过将使用了 CHF 类气体的干式蚀刻及使用了胼 ( $\text{NH}_2\text{NH}_2 \cdot \text{H}_2\text{O}$ ) 水溶液的湿式蚀刻并用, 对由  $\alpha$ -Si:H 膜形成的  $\alpha$ -Si:H(i) 膜 4 及  $\alpha$ -Si:H(n) 膜 6 进行蚀刻, 形成了图 1 所示的形状的  $\alpha$ -Si:H(i) 膜 4 的图案及  $\alpha$ -Si:H(n) 膜 6 的图案。另外, 如图 1 所示, 使用透明树脂光刻胶 10, 形成保护膜, 继而形成了通孔等的图案。

[0469] 然后, 在进行了所述处理的基板上, 如图 1 所示, 利用溅射法堆积了以氧化铟和氧化铌为主成分的非晶质的透明导电膜 9。该溅射法中所用的靶是作为靶中的 In 和 Nb 的原子比的  $[\text{In}]/([\text{In}]+[\text{Nb}])$  的值调整为 0.95 的  $\text{In}_2\text{O}_3$ - $\text{Nb}_2\text{O}_5$  烧结体。这里,  $[\text{In}]$  表示透明导电膜 9 中的单位体积的铟的原子的数目,  $[\text{Nb}]$  表示透明导电膜 9 中的单位体积的铌的原子的数目。

[0470] 溅射是将该  $\text{In}_2\text{O}_3$ - $\text{Nb}_2\text{O}_5$  烧结体配置于平面磁控管型的阴极中使用, 堆积透明导电膜 9, 使得其膜厚达到 1000 埃。此时, 作为溅射时的放电气体, 使用了纯氩气或混合了 1vol% 左右的微量的  $\text{O}_2$  气的氩气。

[0471] 所述铌被包含于靶内的形态可以是以  $\text{Nb}_2\text{O}_5$ 、 $\text{Nb}_2\text{O}_3$  等氧化铌的形式分散于氧化铟烧结体中的形态。然而, 也可以是以  $\text{InNbO}_4$  等铟与铌的复合氧化物的形态分散于氧化铟烧结体中的形态。铌原子优选以下的形态, 即, 通过在氧化铟的铟点位上置换固溶, 而使铌在氧化铟烧结体中以原子水平分散。像这样, 如果铌在氧化铟烧结体中以原子水平分散的话, 则在溅射中放电就会稳定, 对于获得低电阻的透明导电膜 9 是有效的。



[0472] 该由  $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$  烧结体构成的靶的相对密度为 97%。而且,利用其他的试验确认,在由  $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$  烧结体构成的靶的相对密度在 95% 以上的情况下,不会产生节结或异常放电。

[0473] 另外,当用 X 射线衍射法分析时,作为利用所述溅射形成的  $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$  膜的透明导电膜 9 未观察到峰,判明为非晶质膜。另外,该作为  $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$  膜的透明导电膜 9 的电阻率为  $3.6 \times 10^{-4} \Omega \cdot \text{cm}$  左右,可以确认是能够充分地作为电极使用的膜。而且,在由  $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$  烧结体构成的所述靶中,通过添加 1 ~ 10% 氧化锡,则所形成的透明导电膜 9 的电阻率判明达到  $1.7 \times 10^{-4} \Omega \cdot \text{cm}$  以下。

[0474] 对于该作为  $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$  膜的透明导电膜 9,利用将草酸 3.2wt% 的水溶液作为蚀刻剂使用的热蚀刻法,进行了蚀刻,使之成为透过像素电极的图案。这样,就形成了由图 1 所示的透明导电膜 9 的非晶质电极构成的透过像素电极的图案。而且,该草酸的 3.2wt% 的水溶液相当于技术方案的范围中所记载的含有草酸的酸性的蚀刻剂的一个例子。

[0475] 此时,按照使源电极 8 的图案与透过像素电极图案电连接的方式形成了所需的图案。另外,此时,源电极 8 及漏电极 7 在蚀刻时没有断线或线细化的情况。然后,将该玻璃基板 1 在 250°C 下热处理了 30 分钟。

[0476] 其后,通过形成 SiN 钝化膜(未图示)及遮光膜图案(未图示),制造了图 1 所示的  $\alpha\text{-SiTFT}$  有源矩阵基板 100。而且,在该  $\alpha\text{-SiTFT}$  有源矩阵基板 100 的玻璃基板 1 上,规则地形成有图 1 所示的像素部分等的图案。即,实施例 1-3 的  $\alpha\text{-SiTFT}$  有源矩阵基板 100 成为阵列基板。而且,该  $\alpha\text{-SiTFT}$  有源矩阵基板 100 与实施例 1-1 及 1-2 相同,相当于技术方案的范围中所记载的薄膜晶体管型基板的优选的一个例子。

[0477] 通过在该  $\alpha\text{-SiTFT}$  有源矩阵基板 100 上,设置液晶层、滤色片基板,制造了 TFT-LCD 方式平面显示器。该 TFT-LCD 方式平面显示器相当于技术方案的范围中所记载的薄膜晶体管型液晶显示装置的一个例子。对于该 TFT-LCD 方式平面显示器,进行了点灯检查的结果为,没有像素电极的不良,可以实现良好的显示。

[0478] 「实施例 1-4」

[0479] 实施例 1-4 的  $\alpha\text{-SiTFT}$  有源矩阵基板 100 只是所述实施例 1-1 ~ 3 的  $\alpha\text{-SiTFT}$  有源矩阵基板 100 的透明导电膜 9 的组成不同,其构造与图 1 大致相同。所以,对于实施例 1-4 的  $\alpha\text{-SiTFT}$  有源矩阵基板 100,也使用图 1 进行说明。

[0480] 如图 1 所示,在透光性的玻璃基板 1 上,利用高频溅射,堆积了金属 Al(合金)(其组成重量%为 Al : Ni = 99 : 1),使得其膜厚达到 2000 埃。然后,利用将磷酸·醋酸·硝酸·水(其体积比为 9 : 6 : 1 : 2)类水溶液作为蚀刻液使用的热蚀刻法,将由该堆积了的金属 Al 构成的薄膜蚀刻为图 1 所示的形状,形成了栅电极 2 及栅电极配线 12。而且,该玻璃基板 1 相当于技术方案的范围中所记载的透明基板的一个例子。

[0481] 然后,利用辉光放电 CVD 法,如图 1 所示,堆积成为栅绝缘膜 3 的氮化硅膜(以下也记作 SiN 膜),使得其膜厚达到 3000 埃。接下来,如图 1 所示,堆积了  $\alpha\text{-Si:H(i)}$  膜 4,使得其膜厚达到 3500 埃,另外,堆积了成为沟道保护层 5 的氮化硅膜(SiN 膜),使得其膜厚达到 3000 埃。

[0482] 此时,作为放电气体,对由 SiN 膜形成的栅绝缘膜 3 及沟道保护层 5,使用了  $\text{SiH}_4\text{-NH}_3\text{-N}_2$  类混合气体,另一方面,对  $\alpha\text{-Si:H(i)}$  膜 4,使用了  $\text{SiH}_4\text{-N}_2$  类混合气体。另外,

由该 SiN 膜形成的沟道保护层 5 被利用使用了 CHF 类气体的干式蚀刻进行蚀刻,形成了图 1 所示的形状。

[0483] 接下来,使用  $\text{SiH}_4\text{-H}_2\text{-PH}_3$  类的混合气体,如图 1 所示,堆积了  $\alpha\text{-Si:H(n)}$  膜 6,使得其膜厚达到 3000 埃。

[0484] 然后,在所堆积的该  $\alpha\text{-Si:H(n)}$  膜 6 上,又利用溅射法,依次堆积了金属 Mo/ 金属 Al(合金)(其组成重量%为 Al : Ni = 99 : 1) 双层膜,使得下层的金属 Mo 的膜厚达到  $0.05\ \mu\text{m}$ ,上层的金属 Al 的膜厚达到  $0.2\ \mu\text{m}$ 。

[0485] 利用使用了磷酸·醋酸·硝酸·水(其体积比为 9 : 6 : 1 : 2) 类蚀刻液的热蚀刻法,将该金属 Mo/ 金属 Al 双层膜蚀刻为图 1 所示的形状,形成了漏电极 7 的图案及源电极 8 的图案。

[0486] 然后,通过将使用了 CHF 类气体的干式蚀刻及使用了胼 ( $\text{NH}_2\text{NH}_2 \cdot \text{H}_2\text{O}$ ) 水溶液的湿式蚀刻并用,形成了由  $\alpha\text{-Si:H}$  膜形成的  $\alpha\text{-Si:H(i)}$  膜 4 的图案及  $\alpha\text{-Si:H(n)}$  膜 6 的图案。另外,如图 1 所示,使用透明树脂光刻胶 10,形成保护膜,其后,形成了通孔等的图案。

[0487] 然后,在进行了所述处理的基板上,利用溅射法堆积了以氧化铟和氧化镍为主成分的非晶质的透明导电膜 9。该溅射法中所用的靶是作为靶中的 In 和 Ni 的原子比的  $[\text{In}]/([\text{In}]+[\text{Ni}])$  的值调整为 0.95 的  $\text{In}_2\text{O}_3\text{-NiO}$  烧结体。这里,  $[\text{In}]$  表示透明导电膜 9 中的单位体积的铟原子的数目,  $[\text{Ni}]$  表示透明导电膜 9 中的单位体积的镍原子的数目。

[0488] 溅射是将该  $\text{In}_2\text{O}_3\text{-NiO}$  烧结体配置于平面磁控管型的阴极中使用,堆积透明导电膜 9,使得其膜厚达到 1000 埃。此时,作为溅射时的放电气体,使用了纯氩气或混合了 1vol% 左右的微量的  $\text{O}_2$  气的 Ar 气。

[0489] 所述镍元素被包含于靶内的形态可以是以 NiO 等氧化镍的形式分散于氧化铟烧结体中的形态。然而,也可以是以  $\text{In}_2\text{NiO}_4$  等铟与镍的复合氧化物的形态分散于氧化铟烧结体中的形态。镍原子优选以下的形态,即,通过在氧化铟的铟点位上置换固溶,而使镍在氧化铟烧结体中以原子水平分散。像这样,如果镍在氧化铟烧结体中以原子水平分散的话,则在溅射中放电就会稳定,对于获得低电阻的透明导电膜 9 是有效的。该由  $\text{In}_2\text{O}_3\text{-NiO}$  烧结体构成的靶的相对密度为 97%。利用其他的试验确认,在由  $\text{In}_2\text{O}_3\text{-NiO}$  烧结体构成的靶的相对密度在 95% 以上的情况下,不会产生节结或异常放电。

[0490] 另外,当用 X 射线衍射法分析时,作为利用所述溅射形成的  $\text{In}_2\text{O}_3\text{-NiO}$  膜的透明导电膜 9 未观察到峰,判明为非晶质膜。另外,该作为  $\text{In}_2\text{O}_3\text{-NiO}$  膜的透明导电膜 9 的电阻率为  $4.6 \times 10^{-4}\ \Omega \cdot \text{cm}$  左右,可以确认是能够充分地作为电极使用的膜。而且,在所述靶中,通过添加 1 ~ 10wt% 氧化锡,则所形成的透明导电膜 9 的电阻率判明达到  $2.2 \times 10^{-4}\ \Omega \cdot \text{cm}$  以下。

[0491] 对于该作为  $\text{In}_2\text{O}_3\text{-NiO}$  膜的透明导电膜 9,利用将草酸 3.2wt% 的水溶液作为蚀刻剂使用的热蚀刻法,进行了蚀刻,使之成为透过像素电极的图案。这样,就形成了由图 1 所示的透明导电膜 9 的非晶质电极构成的透过像素电极的图案。

[0492] 此时,按照使源电极 8 的图案与由透明导电膜 9 构成的透过像素电极的图案电连接的方式形成了所需的图案。另外,此时,金属 Al 的漏电极 7 及源电极 8 在蚀刻时没有断线或线细化的情况。然后,将该玻璃基板 1 在  $250^\circ\text{C}$  下热处理了 30 分钟。而且,该草酸的 3.2wt% 的水溶液相当于技术方案的范围中所记载的含有草酸的酸性的蚀刻剂。

[0493] 其后,形成 SiN 钝化膜(未图示)及遮光膜图案(未图示),制造了图 1 所示的  $\alpha$ -SiTFT 有源矩阵基板 100。而且,在该  $\alpha$ -SiTFT 有源矩阵基板 100 的玻璃基板 1 上,规则地形成有图 1 所示的像素部分等的图案。即,实施例 1-4 的  $\alpha$ -SiTFT 有源矩阵基板 100 成为阵列基板。而且,该  $\alpha$ -SiTFT 有源矩阵基板 100 与实施例 1-1 相同,相当于技术方案的范围中所记载的薄膜晶体管型基板的优选的一个例子。

[0494] 通过在该  $\alpha$ -SiTFT 有源矩阵基板 100 上,设置液晶层、滤色片基板,制造了 TFT-LCD 方式平面显示器。该 TFT-LCD 方式平面显示器相当于技术方案的范围中所记载的薄膜晶体管型液晶显示装置的一个例子。对于该 TFT-LCD 方式平面显示器,进行了点灯检查的结果为,没有像素电极的不良,可以实现良好的显示。

[0495] 「实施例 1-5」

[0496] 在所述实施例 1-1 ~ 1-4 中,对于蚀刻透明导电膜 9 时所用的蚀刻剂,出示了草酸 3.2wt% 的水溶液的例子。但是,蚀刻透明导电膜 9 时所用的蚀刻剂除了所述草酸类水溶液以外,还优选由磷酸·醋酸·硝酸构成的混合酸,也优选硝酸亚铈铵水溶液。

[0497] 「实施例 1-6」

[0498] 如所述实施例 1-1 ~ 1-4 中所示,本实施方式中作为各透明导电膜 9,利用了各种氧化物。本实施例 1-6 中,测定了这些氧化物的相对于 Ag/AgCl 标准电极的电极电位。测定是通过测定各种电解质(液)中的电极电位来实行的。

[0499] 表 1 中,表示有作为电解质使用了 TMAH(四甲基铵·氢氧化物)2.8wt% 水溶液的情况的测定例。另一方面,表 2 中,表示有作为电解质使用了剥离液的情况的测定例。

[0500] [表 1]

[0501] 表 1

[0502]

	电解质	标准电极电位/V(相对于 Ag/AgCl 电极)	与 Al 的电位差/V(绝对值)
实施例 1-1 的透明导电膜 (In <sub>2</sub> O <sub>3</sub> -WO <sub>3</sub> )	TMAH2.8wt%水溶液	-0.352	0.543
实施例 1-2 的透明导电膜	TMAH	-0.386	0.509

[0503]

电膜 (In <sub>2</sub> O <sub>3</sub> -MoO <sub>3</sub> )	2.8wt%水溶液		
实施例 1-3 的透明导电膜 (In <sub>2</sub> O <sub>3</sub> -Nb <sub>2</sub> O <sub>5</sub> )	TMAH2.8wt%水溶液	-0.365	0.530
实施例 1-1 的透明导电膜 (In <sub>2</sub> O <sub>3</sub> -NiO)	TMAH2.8wt%水溶液	-0.378	0.517
ITO	TMAH2.8wt%水溶液	-0.238	0.657
IZO	TMAH2.8wt%水溶液	-0.247	0.648
Al	TMAH2.8wt%水溶液	-0.895	-
Al-Nd(1wt%)	TMAH2.8wt%水溶液	-0.848	

[0504] TMAH:四甲基铵·氢氧化物

[0505] 如表 1 所示,所述实施例 1-1 中所用的 In<sub>2</sub>O<sub>3</sub>-WO<sub>3</sub> 的透明导电膜的电位(相对于 Ag/AgCl 电极)为 -0.352V。与 Al 的电位差的绝对值为 0.543V(参 + 照表 1)。

[0506] 另外,所述实施例 1-2 中所用的 In<sub>2</sub>O<sub>3</sub>-MoO<sub>3</sub> 的透明导电膜的电位(相对于 Ag/AgCl 电极)为 -0.386V(参照表 1)。与 Al 的电位差的绝对值为 0.509V(参照表 1)。

[0507] 另外,所述实施例 1-3 中所用的 In<sub>2</sub>O<sub>3</sub>-Nb<sub>2</sub>O<sub>5</sub> 的透明导电膜的电位(相对于 Ag/AgCl 电极)为 -0.365V(参照表 1)。与 Al 的电位差的绝对值为 0.530V(参照表 1)。

[0508] 另外,所述实施例 1-4 中所用的 In<sub>2</sub>O<sub>3</sub>-NiO 的透明导电膜的电位(相对于 Ag/AgCl 电极)为 -0.378V(参照表 1)。与 Al 的电位差的绝对值为 0.517V(参照表 1)。

[0509] 另一方面,ITO 的透明导电膜的电位(相对于 Ag/AgCl 电极)为 -0.238V(参照表 1)。与 Al 的电位差的绝对值为 0.657V(参照表 1)。

[0510] 另外,IZO 的透明导电膜的电位(相对于 Ag/AgCl 电极)为 -0.247V(参照表 1)。与 Al 的电位差的绝对值为 0.648V(参照表 1)。

[0511] 此前作为比较的对象 Al 的电位(相对于 Ag/AgCl 电极)为 -0.895V(参照表 1),Al-Nd(Nd 的组成比率为 1wt%)合金的电位(相对于 Ag/AgCl 电极)为 -0.848V(参照表 1)。

[0512] 像这样,Al 在与透明电极电接触的状态下也与电解质接触时,就会产生如表 1 所示的电位差(电动势)。Al 电极的腐蚀被该电位差(电动势)加快。如表 1 所示,本发明的透明电极与 ITO 或 IZO 相比,可以将与 Al 的电位差(电动势)缩小约 0.1V 以上。像这样,根据本发明,由于电位差(电动势)变小,因此很明显电极的腐蚀反应被抑制。

[0513] 下面,在表 2 中表示了将电解质作为剥离液的情况的测定结果。该剥离液是将二乙醇胺和 N-甲基吡咯烷酮以 30vol%:70vol%混合的溶液。

[0514] [表 2]

[0515] 表 2

[0516]

	电解质	标准电极电位/V(相对于 Ag/AgCl 电极)	与 Al 的电位差/V(绝对值)
实施例 1-1 的透明导电膜 ( $\text{In}_2\text{O}_3\text{-W}_2\text{O}_3$ )	剥离液	-0.248	0.472
实施例 1-2 的透明导电膜 ( $\text{In}_2\text{O}_3\text{-MoO}_3$ )	剥离液	-0.268	0.452
实施例 1-3 的透明导电膜 ( $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$ )	剥离液	-0.256	0.464
实施例 1-1 的透明导电膜 ( $\text{In}_2\text{O}_3\text{-NiO}$ )	剥离液	-0.287	0.433
ITO	剥离液	-0.120	0.600
IZO	剥离液		
Al	剥离液	-0.720	-
Al-Nd(1wt%)	剥离液		

[0517] 剥离液：二乙醇胺：N-甲基吡咯烷酮 = 30 : 70vol%

[0518] 如表 2 所示,所述实施例 1-1 中所用的  $\text{In}_2\text{O}_3\text{-W}_2\text{O}_3$  的透明导电膜的 电位 (相对于 Ag/AgCl 电极) 为 -0.248V。与 Al 的电位差的绝对值为 0.472V(参照表 2)。

[0519] 另外,所述实施例 1-2 中所用的  $\text{In}_2\text{O}_3\text{-MoO}_3$  的透明导电膜的电位 (相对于 Ag/AgCl

电极)为-0.268V(参照表2)。与Al的电位差的绝对值为0.452V(参照表2)。

[0520] 另外,所述实施例1-3中所用的 $\text{In}_2\text{O}_3\text{-Nb}_2\text{O}_5$ 的透明导电膜的电位(相对于Ag/AgCl电极)为-0.256V(参照表2)。与Al的电位差的绝对值为0.464V(参照表2)。

[0521] 另外,所述实施例1-4中所用的 $\text{In}_2\text{O}_3\text{-NiO}$ 的透明导电膜的电位(相对于Ag/AgCl电极)为-0.287V(参照表2)。与Al的电位差的绝对值为0.433V(参照表2)。

[0522] 另一方面,ITO的透明导电膜的电位(相对于Ag/AgCl电极)为-0.120V(参照表2)。与Al的电位差的绝对值为0.600V(参照表1)。

[0523] 此前作为比较的对象Al的电位(相对于Ag/AgCl电极)为-0.720V(参照表2)。

[0524] 像这样,Al在与透明电极电接触的状态下也与电解质接触时,就会产生如表2所示的电位差(电动势)。Al电极的腐蚀被该电位差(电动势)加快。如表2所示,本发明的透明电极与ITO或IZO相比,可以将与Al的电位差(电动势)缩小约0.1V以上。像这样,根据本发明,由于电位差(电动势)变小,因此很明显电极的腐蚀反应被抑制。

[0525] 『变形实施例1-1』

[0526] 图2中,表示了本实施例的其他的 $\alpha\text{-SiTFT}$ 有源矩阵基板200的附近的剖面图。在本变形实施例1-1的 $\alpha\text{-SiTFT}$ 有源矩阵基板200中特征性的方面是,如图2所示,未设置透明树脂光刻胶,而将透明导电膜9直接设于源电极108上。

[0527] 另外,如图2所示,本变形实施例1-1的漏电极7及源电极8由金属Cr/金属Al双层膜构成,然而与所述实施例1-1~4相同,漏电极7及源电极8最好也由金属Mo/金属Al双层膜构成。而且,在图2的漏电极7及源电极8中,下层为由金属Cr构成的层,上层为由金属Al构成的层。

[0528] 另外,如图2所示,虽然表示了本变形实施例1-1的栅电极102是由金属Al层构成的单层构造的例子,然而该栅电极102最好也与所述实施例1-1及1-2的栅电极2相同,是由Al层和Mo层构成的双层构造。另外,最好也与所述实施例1-3相同,金属Al层由金属Al(合金)(其组成重量%为Al:Ni=99:1)构成。

[0529] 而且,图2所示的本变形实施例1-1的 $\alpha\text{-SiTFT}$ 有源矩阵基板200起到与所述实施例1-1~1-4的 $\alpha\text{-SiTFT}$ 有源矩阵基板100相同的作用效果。

[0530] 第二组

[0531] 以下,将对用于实施第二组的本发明的最佳的方式进行说明。

[0532] 「实施例2-1」

[0533] 将平均粒径在 $1\mu\text{m}$ 以下的 $\text{In}_2\text{O}_3$ 粉末及平均粒径在 $1\mu\text{m}$ 以下的 $\text{WO}_3$ 粉末及平均粒径在 $1\mu\text{m}$ 以下的 $\text{CeO}_2$ 调和,使得以[钨]/([钨]+[铟])表示的原子数比达到0.02,以[铈]/([铈]+[铟])表示的原子数比达到0.03的比例。

[0534] 此种原子数比被表示于表3中。而且,本专利中,将W、Mo、Nb、Ni、Pt、Pd称作第一金属组,总称为「M1」。另外,该M1也作为表示W、Mo、Nb、Ni、Pt、Pd当中的任意一种的记号使用。表3中,M1也被作为表示W、Mo、Nb、Ni、Pt、Pd当中的任意的金属的记号使用。

[0535] [表3]

[0536] 表3

[0537]

相对密度%	氧化铟的平均粒 径 $\mu\text{m}$	透明电极的电阻 率 $\mu\Omega\text{cm}$	与 Al 的接触电阻 $\Omega$	
玻璃 /Al/ 透明电极	玻璃 / 透明电极 /Al			
96	3.4	680	32.5	36.2
96	3.6	520	34.6	38.7
97	3.7	545	26.7	27.7
95	3.4	625	26.8	28.6
95	3.7	685	30.4	35.4
95	3.6	685	31.	32.7
97	3.8	720	32.2	34.9
97	3.7	820	32.5	35.9

[0538]

99	12.8	185	84.7	29.4
98	3.8	295	88.5	35.4
84	15	1M 以上	1M 以上	1M 以上
60	-	1M 以上	1M 以上	1M 以上

[0539] 表 3 中, M3 也被作为表示 Zn、Sn、Zr、Ga、Ge 当中的任意的金属的记号使用。

[0540] 另外, 本专利中, 将 [ ] 的记号作为表示该原子的单位重量·单位体积的原子的数目的记号使用。例如, [钨] 或 [W] 表示钨的原子的数目。[铟] 或 [In] 表示铟的原子的数目。所以, 所述的 [钨]/([钨]+[铟]) 表示钨的相对于铟的原子数比。它即使被记作 [W]/([W]+[In]), 也是相同内容。

[0541] 同样地, 所述的 [铈]/([铈]+[铟]) 表示铈的相对于铟的原子数比。它即使被记作 [Ce]/([Ce]+[In]), 也是相同的意思。

[0542] 另外, 在 [ ] 中是所述金属组的总称。也使用插入了 M1、M2、M3 的 [M1]、[M2]、[M3] 之类的记法。[M1] 表示从第一金属组中适当地选择的一种或两种以上的金属的原子的数目, [M2] 表示从第二金属组中适当地选择的一种或两种以上的金属的原子的数目, [M3] 表示从第三金属组中适当地选择的一种或两种以上的金属的原子的数目。

[0543] 在以所述的比例调和后, 放入树脂制锅中, 再添加纯水, 进行了使用了硬质  $\text{ZrO}_2$  球磨机的湿式球磨混合。混合时间设为 20 小时。将所得的混合料浆取出, 进行了过滤、干燥及造粒。对所得的造粒物, 施加 294Mpa ( $3\text{t}/\text{cm}^2$ ) 的压力, 用冷轧静液压压力机进行了成形。

[0544] 然后, 将该成形体如下所示地烧结。在烧结炉内, 在以炉内容积每  $0.1\text{m}^3$  为 5L/min 的比率导入氧的气氛中, 在  $1500^\circ\text{C}$  下烧结 5 小时。此时, 以  $1^\circ\text{C}/\text{min}$  升温至  $1000^\circ\text{C}$ , 以  $3^\circ\text{C}/\text{min}$  进行  $1000 \sim 1500^\circ\text{C}$  的升温。其后, 停止氧导入, 以  $10^\circ\text{C}/\text{min}$  进行  $1500^\circ\text{C} \sim 1300^\circ\text{C}$  的降温。此后, 在以炉内容积每  $0.1\text{m}^3$  为 10L/min 的比率导入氩气的气氛中, 将  $1300^\circ\text{C}$  保持了 3 小时后, 自然冷却。这样, 就得到了相对密度为 95% 以上的含有钨、铈的  $\text{In}_2\text{O}_3$  烧结体。

[0545] 具体的相对密度的算出值如表 3 所示, 为 96%。而且, 此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体 (红绿柱石型构造) 与 W 的氧化物、Ce 的氧化物的重量百分率算出的。

[0546] 将烧结体的溅射面用杯状磨石研磨, 加工为直径 100mm、厚度 5mm, 使用铟类合金与背板贴合, 形成了烧结体靶 1001。

[0547] 本实施例 2-1 中, 最好钨是分散的, 特别优选在氧化铟的铟点位上置换固溶。即, 所述钨被包含在靶内的形态既可以是以  $\text{WO}_3$ 、 $\text{WO}_2$  等氧化钨的形式分散于氧化铟烧结体中的形态, 也可以是以  $\text{In}_2\text{W}_3\text{O}_{12}$  等氧化铟-氧化钨间的复合氧化物的形式分散于氧化铟烧结体中的形态。



[0548] 另外,铈既可以仅为氧化铈凝聚,也可以是一部分在氧化铟的铟点位上置换固溶。通过像这样分散,利用图像处理求得的平均后的氧化铈晶粒的直径为  $2.1\mu\text{m}$ 。氧化铈的凝聚在  $5\mu\text{m}$  以下,优选  $4\mu\text{m}$  以下,更优选设为  $3\mu\text{m}$  以下。如果分散不充分,存在  $10\mu\text{m}$  以上的氧化铈时,则会有在溅射放电中引发异常放电的情况、导致节结产生的情况。

[0549] 另外,通过像这样分散,氧化铟的平均了的晶粒的直径就如表 3 所示,为  $3.4\mu\text{m}$ 。该直径是利用图像处理求得的。

[0550] 另外,钨原子最好通过在氧化铟的铟点位上置换固溶,使钨在氧化铟烧结体中以原子水平分散。通过像这样分散,在溅射中放电就会稳定,起到将所得的透明导电性薄膜变为低电阻的效果。

[0551] 「实施例 2-2」

[0552] 将平均粒径在  $1\mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末、平均粒径在  $1\mu\text{m}$  以下的  $\text{MoO}_3$  粉末及平均粒径在  $1\mu\text{m}$  以下的  $\text{Ho}_2\text{O}_3$  作为原料粉末。将  $\text{In}_2\text{O}_3$  粉末、 $\text{MoO}_3$  粉末和  $\text{Ho}_2\text{O}_3$  粉末以规定的比例加入树脂制锅中调和,用湿式球磨机混合。此时,使用了硬质  $\text{ZrO}_2$  球,将混合时间设为 20 小时。将混合料浆取出,进行了过滤、干燥、造粒。将造粒物填充于圆形的模具中,使用冷轧静液压压力机,施加  $3\text{ton}/\text{cm}^2$  的压力,制成了圆盘状。

[0553] 此时,作为第一金属组 M1 之一的 Mo 相对于铟的组成比率 ( $[\text{Mo}]/([\text{Mo}]+[\text{In}])$ ) 为 0.02,作为第二金属组 M2 之一的 Ho 相对于铟的组成比率 ( $[\text{Ho}]/([\text{Ho}]+[\text{In}])$ ) 为 0.04。同样的内容被表示于表 3 中。

[0554] 然后,将该成形体放入气氛调整炉,进行了烧结。在烧结时,在以炉内容积每  $0.1\text{m}^3$  为 5 升/分钟的比率向炉内导入氧的同时,在  $1500^\circ\text{C}$  下烧结 5 小时。此时,以  $1^\circ\text{C}/\text{min}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C}/\text{min}$  的升温速度进行了从  $1000$  到  $1500^\circ\text{C}$  的升温。烧结结束后,停止氧的导入,以  $10^\circ\text{C}/\text{min}$  的比率进行从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。此后,在以炉内容积每  $0.1\text{m}^3$  为 10 升/分钟的比率将氩气导入炉内,在  $1300^\circ\text{C}$  保持了 3 小时后,自然冷却。这样,就得到了相对密度为 90% 以上的含有 Mo 的  $\text{In}_2\text{O}_3$  烧结体靶 2。具体的相对密度的算出值如表 3 所示,为 96%。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 Mo 的氧化物的重量百分率、Ho 的氧化物的重量百分率算出的。

[0555] 然后,将所得的烧结体的作为溅射面的面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了靶 1002。

[0556] 所述钼被包含在靶内的形态可以是以  $\text{MoO}_3$ 、 $\text{MoO}_2$  等氧化钼的形式分散于氧化铟烧结体中的形态。然而也可以是以  $\text{In}_2\text{Mo}_4\text{O}_6$ 、 $\text{In}_2\text{Mo}_3\text{O}_{12}$  或  $\text{In}_{11}\text{Mo}_4\text{O}_{62}$  等铟与钼的复合氧化物的形式分散于氧化铟烧结体中的形态。最好钼在氧化铟的铟点位上置换固溶,而使钼在氧化铟烧结体中以原子水平分散,这样的话,在溅射中放电就会稳定,并有使利用溅射获得的(透明导电)膜变为低电阻的效果。

[0557] 另外,钽既可以仅为氧化钽凝聚,也可以是一部分在氧化铟的铟点位上置换固溶。通过像这样分散,利用图像处理求得的平均后的氧化钽晶粒的直径为  $1.8\mu\text{m}$ 。氧化钽的凝聚在  $5\mu\text{m}$  以下,优选  $4\mu\text{m}$  以下,更优选设为  $3\mu\text{m}$  以下。如果未被充分地分散,存在  $10\mu\text{m}$  以上的氧化钽时,则会有在溅射放电中引发异常放电的情况、导致节结产生的情况。

[0558] 通过像这样分散,氧化铟的平均了的晶粒的直径就如表 3 所示,为  $3.6\mu\text{m}$ 。该直径是利用图像处理求得的。

[0559] 「实施例 2-3」

[0560] 作为原料粉末,使用了平均粒径都在  $1\mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末、 $\text{SnO}_2$  粉末、 $\text{Nb}_2\text{O}_5$  粉末及  $\text{Er}_2\text{O}_3$  粉末。首先,称量规定量的  $\text{In}_2\text{O}_3$  粉末、 $\text{SnO}_2$  粉末、 $\text{Nb}_2\text{O}_5$  粉末、 $\text{Er}_2\text{O}_3$  粉末,混合后,加入树脂制锅中,将水作为介质进行了湿式球磨混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 20 小时。其后,将混合料浆取出,进行了过滤、干燥、造粒。将所得的造粒物放入成形模具中,用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,制成规定形状,得到了成形体。

[0561] 此时,作为第一金属组 M1 之一的 Nb 相对于铟的组成比率 ( $[\text{Nb}]/([\text{Nb}]+[\text{In}])$ ) 为 0.03,作为第二金属组 M2 之一的 Er 相对于铟的组成比率 ( $[\text{Er}]/([\text{Er}]+[\text{In}])$ ) 为 0.05,作为第三金属组 M3 之一的 Sn 相对于铟的组成比率 ( $[\text{Sn}]/([\text{Sn}]+[\text{In}])$ ) 为 0.05。同样的内容被表示于表 3 中。

[0562] 而且,本专利中,将 Zn、Sn、Zr、Ga、Ge 称作第三金属组,总称为 M3。另外,该 M3 也作为表示 Zn、Sn、Zr、Ga、Ge 当中的任意一种的记号使用。表 3 中,M3 也被作为表示 Zn、Sn、Zr、Ga、Ge 当中的任意的金属的记号使用。

[0563] 另外,本专利中,将  $[\ ]$  的记号作为表示该原子的单位重量·单位体积的原子的数目的记号使用。例如,  $[\text{铌}]$  或  $[\text{Nb}]$  表示铌的原子的数目。 $[\text{铟}]$  或  $[\text{In}]$  表示铟的原子的数目。所以,所述的  $[\text{Nb}]/([\text{Nb}]+[\text{In}])$  表示铌的相对于铟的原子数比。它即使被记作  $[\text{铌}]/([\text{铌}]+[\text{铟}])$ ,也是相同内容。

[0564] 同样地,所述的  $[\text{Sn}]/([\text{Sn}]+[\text{In}])$  表示锡的相对于铟的原子数比。它即使被记作  $[\text{锡}]/([\text{锡}]+[\text{铟}])$ ,也是相同的意思。

[0565] 另外,本专利中,将  $[\text{M3}]$  作为表示从第三金属组 M3 中选择的一种或两种以上的金属的数目的记号使用。

[0566] 然后,将所得的成形体分别依照以下的程序烧结。

[0567] 首先,以炉内容积每  $0.1\text{m}^3$  为 5 升/分钟的比率向烧结炉内流入氧,在  $1500^\circ\text{C}$  下保持了 5 小时。此时,以  $1^\circ\text{C}/\text{分钟}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C}/\text{分钟}$  进行  $1000\sim 1500^\circ\text{C}$  间的升温。其后,停止氧的流入,以  $10^\circ\text{C}/\text{分钟}$  进行从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。其后,以炉内容积每  $0.1\text{m}^3$  为 10 升/分钟的比率流入 Ar,在  $1300^\circ\text{C}$  下保持了 3 小时后,自然冷却。所得的烧结体的密度是依照使用了水的阿基米德法测定的,由理论密度算出了相对密度。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 Sb 和 Nb 和 Er 的氧化物的重量百分率算出的。具体的相对密度的算出值如表 3 所示,为 97%。

[0568] 另外,在利用 ICP 发光分析法定量分析了烧结体中的 Sn 和 Nb 和 Er 的含量后,可以确认混合原料粉末时的估计组成被维持。

[0569] 然后,将所得的烧结体的溅射面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了透明导电性薄膜用烧结体靶。将其使用 In 类合金与背板贴合,构成了溅射用靶 1003。

[0570] 锡、铌及铟被加入溅射靶内的形态优选作为氧化锡 ( $\text{SnO}$ 、 $\text{SnO}_2$ 、 $\text{Sn}_3\text{O}_4$ ) 或氧化铌 ( $\text{Nb}_2\text{O}_5$ 、 $\text{Nb}_2\text{O}_3$ 、 $\text{NbO}$ )、氧化铟 ( $\text{ErO}$ 、 $\text{ErO}_3$ ) 分散。另外,也可以作为氧化铟-氧化锡或氧化铟-氧化铌、氧化铟-氧化铟间的复合氧化物分散。

[0571] 另外,非常优选锡或铌、铟原子在氧化铟的铟点位上置换固溶而在氧化铟烧结体中以原子水平分散的形态。如果利用该分散的形态,则在溅射中放电就会稳定,可以获得均

匀的低电阻的膜。通过像这样分散,氧化铟的平均了的晶粒的直径如表 3 所示,为  $3.7 \mu\text{m}$ 。该直径是利用图像处理求得的。

[0572] 「实施例 2-4」

[0573] 作为原料粉末,使用了平均粒径都在  $1 \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末、 $\text{ZnO}$  粉末、 $\text{NiO}$  粉末、 $\text{CeO}_2$  粉末。首先,称量规定量的  $\text{In}_2\text{O}_3$  粉末、 $\text{ZnO}$  粉末、 $\text{NiO}$  粉末,混合后,加入树脂制锅中,将水作为介质进行了湿式球磨混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 20 小时。其后,将混合料浆取出,进行了过滤、干燥、造粒。将所得的造粒物放入成形模具中,用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,制成规定形状,得到了成形体。然后,将所得的成形体分别以下面的程序进行了烧结。

[0574] 首先,以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内流入氧,在  $1500^\circ\text{C}$  下保持了 5 小时。此时,以  $1^\circ\text{C} / \text{分钟}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C} / \text{分钟}$  进行  $1000 \sim 1500^\circ\text{C}$  间的升温。其后,停止氧的流入,以  $10^\circ\text{C} / \text{分钟}$  进行从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。其后,以炉内容积每  $0.1\text{m}^3$  为 10 升 / 分钟的比率流入 Ar,在  $1300^\circ\text{C}$  下保持了 3 小时后,自然冷却。

[0575] 而且,作为第一金属组 M1 之一的 Ni 相对于铟的组成比率 ( $[\text{Ni}] / ([\text{Ni}] + [\text{In}])$ ) 为 0.05,作为第二金属组 M2 之一的 Ce 相对于铟的组成比率 ( $[\text{Ce}] / ([\text{Ce}] + [\text{In}])$ ) 为 0.03,作为第三金属组 M3 之一的 Zn 相对于铟的组成比率 ( $[\text{Zn}] / ([\text{Zn}] + [\text{In}])$ ) 为 0.10。同样的内容被表示于表 3 中。

[0576] 如上所述得到的烧结体的密度是依照使用了水的阿基米德法测定的,由理论密度算出了相对密度。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 Zn 和 Ni 和 Ce 的氧化物的重量百分率算出的。具体的相对密度的算出值如表 3 所示,为 95%。

[0577] 另外,在利用 ICP 发光分析法定量分析了烧结体中的 Zn 和 Ni 和 Ce 的含量后,可以确认混合原料粉末时的估计组成被维持。

[0578] 然后,将所得的烧结体的溅射面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了透明导电性薄膜用烧结体靶。将其使用 In 类合金与背板贴合,构成了溅射靶 1004。

[0579] 锌、镍及铈被加入溅射靶 4 内的形态既可以作为氧化锌 ( $\text{ZnO}$ ) 或氧化镍 ( $\text{NiO}$ )、氧化铈 ( $\text{CeO}_2$ 、 $\text{Ce}_2\text{O}_3$ ) 分散,也可以作为氧化铟-氧化锌的复合氧化物 ( $\text{In}_2\text{Zn}_2\text{O}_5$ 、 $\text{In}_2\text{Zn}_5\text{O}_8$ 、 $\text{In}_2\text{Zn}_7\text{O}_{10}$ 、 $\text{In}_2\text{Zn}_3\text{O}_6$ 、 $\text{In}_2\text{Zn}_4\text{O}_7$ ) 分散。

[0580] 另外,非常优选镍或铈原子在氧化铟的铟点位上置换固溶而在氧化铟烧结体中以原子水平分散的形态。如果利用该分散的形态,则在溅射中的放电就会稳定,并且溅射的结果为,可以获得均匀的低电阻的膜。

[0581] 通过像这样分散,氧化铟的平均了的晶粒的直径如表 3 所示,为  $3.4 \mu\text{m}$ 。该直径是利用图像处理求得的。

[0582] 另一方面,作为本发明的烧结体靶(溅射靶)的制造方法,除了使用混合了规定量的氧化铟、氧化锌及氧化镍、氧化铈的混合物以外,没有特别限制,可以使用公知的方法,将所述四个成分混合、成形、烧结后,通过将该烧结体成形,来制造烧结体靶(溅射靶)。而且,在烧结体靶中,也可以在不损害本发明的目的的范围,添加所述四个成分以外的成分。

[0583] 「实施例 2-5」

[0584] 作为原料粉末,使用了平均粒径都在  $1 \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末、 $\text{ZnO}$  粉末、 $\text{PtO}_2$  粉末、

CeO<sub>2</sub> 粉末。首先,称量规定量的 In<sub>2</sub>O<sub>3</sub> 粉末、ZnO 粉末、PtO<sub>2</sub> 粉末,混合后,加入树脂制锅中,将水作为介质进行了湿式球磨混合。此时,使用硬质 ZrO<sub>2</sub> 球,将混合时间设为 20 小时。其后,将混合料浆取出,进行了过滤、干燥、造粒。将由此得到的造粒物放入成形模具中,用冷轧静液压压力机施加 3ton/cm<sup>2</sup> 的压力,制成规定形状,得到了成形体。然后,将所得的成形体(分别)以下面的程序进行了烧结。

[0585] 以炉内容积每 0.1m<sup>3</sup> 为 5 升 / 分钟的比率向烧结炉内流入氧,在 1450 °C 下保持了 5 小时。此时,以 1°C / 分钟升温至 1000°C,以 3°C / 分钟进行 1000 ~ 1450°C 间的升温。其后,停止氧的流入,以 10°C / 分钟进行从 1450°C 到 1300°C 的降温。其后,以炉内容积每 0.1m<sup>3</sup> 为 10 升 / 分钟的比率流入 Ar,在 1300°C 下保持了 3 小时后,自然冷却。

[0586] 而且,作为第一金属组 M1 之一的 Pt 相对于铟的组成比率 ([Pt]/([Pt]+[In])) 为 0.02,作为第二金属组 M2 之一的 Ce 相对于铟的组成比率 ([Ce]/([Ce]+[In])) 为 0.03,作为第三金属组 M3 之一的 Zn 相对于铟的组成比率 ([Zn]/([Zn]+[In])) 为 0.10。同样的内容被表示于表 3 中。

[0587] 如上所述得到的烧结体的密度是依照使用了水的阿基米德法测定的,由理论密度算出了相对密度。而且,此时的理论密度是根据没有氧缺陷的 In<sub>2</sub>O<sub>3</sub> 晶体(红绿柱石型构造)与 Zn 和 Pt 和 Ce 的氧化物的重量百分率算出的。具体的相对密度的算出值如表 3 所示,为 95%。

[0588] 另外,在利用 ICP 发光分析法定量分析了烧结体中的 Zn 和 Pt 和 Ce 的含量后,可以确认混合原料粉末时的估计组成被维持。

[0589] 然后,对所得的烧结体,将其溅射面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了透明导电性薄膜用烧结体溅射靶。将该溅射靶使用 In 类合金与背板贴合,构成了溅射靶 1005。

[0590] 锌、镍、铈被加入溅射靶内的形态既可以作为氧化锌 (ZnO) 或氧化铂 (PtO<sub>2</sub>)、氧化铈 (CeO<sub>4</sub>、Ce<sub>2</sub>O<sub>3</sub>) 分散,也可以作为氧化铟 - 氧化锌的复合氧化物 (In<sub>2</sub>Zn<sub>2</sub>O<sub>5</sub>、In<sub>2</sub>Zn<sub>5</sub>O<sub>8</sub>、In<sub>2</sub>Zn<sub>7</sub>O<sub>10</sub>、In<sub>2</sub>Zn<sub>3</sub>O<sub>6</sub>、In<sub>2</sub>Zn<sub>4</sub>O<sub>7</sub>) 分散。

[0591] 另外,由于铂或铈原子在氧化铟的铟点位上置换固溶而在氧化铟烧结体中以原子水平分散的形态可以在溅射中使放电稳定,利用溅射可以获得均匀的低电阻的膜,因此特别优选。

[0592] 这是因为,氧化铈通过在氧化铟中固溶,原子价为 4 价的铈就会占有氧化铟膜中的原子价为 3 价的铟位置,这样就会释放出载流子电子,导电率增加。

[0593] 另外,氧化铈的一部分也可以以氧化铈单体存在。氧化铈通过像这样以单体存在,氧化铟的晶体的异常生长就被抑制,由此也可以抑制节结的产生或异常放电的产生。

[0594] 通过像这样分散,氧化铟的平均了的晶粒的直径如表 3 所示,为 3.7 μm。该平均直径是利用图像处理求得的。

[0595] 另一方面,作为本发明的烧结体(溅射)靶的制造方法,除了使用混合了规定量的氧化铟、氧化锌及氧化铂、氧化铈的混合物以外,没有特别限制,可以使用公知的方法,将所述四个成分混合、成形、烧结后,通过将该烧结体成形,来制造烧结体(溅射)靶。

[0596] 而且,在烧结体(溅射)靶中,也可以在不损害本发明的目的的范围内,添加所述四个成分以外的成分。

[0597] 「实施例 2-6」

[0598] 作为原料粉末,使用了平均粒径都在  $1\ \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末、 $\text{ZnO}$  粉末、 $\text{PdO}$  粉末、 $\text{CeO}_2$  粉末。首先,称量规定量的  $\text{In}_2\text{O}_3$  粉末、 $\text{ZnO}$  粉末、 $\text{PdO}$  粉末,混合后,加入树脂制锅中,将水作为介质进行了湿式球磨混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 20 小时。其后,将混合料浆取出,进行了过滤、干燥、造粒。将所得的造粒物放入成形模具中,用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,制成规定形状,得到了成形体。

[0599] 然后,将所得的成形体分别以下面的程序进行了烧结。

[0600] 以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内流入氧,在  $1450^\circ\text{C}$  下保持了 5 小时。此时,以  $1^\circ\text{C}/\text{分钟}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C}/\text{分钟}$  进行  $1000\sim 1450^\circ\text{C}$  间的升温。其后,停止氧的流入,以  $10^\circ\text{C}/\text{分钟}$  进行从  $1450^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。其后,以炉内容积每  $0.1\text{m}^3$  为 10 升 / 分钟的比率流入 Ar,在  $1300^\circ\text{C}$  下保持了 3 小时后,自然冷却。

[0601] 而且,作为第一金属组 M1 之一的 Pd 相对于铟的组成比率 ( $[\text{Pd}]/([\text{Pd}]+[\text{In}])$ ) 为 0.05,作为第二金属组 M2 之一的 Ce 相对于铟的组成比率 ( $[\text{Ce}]/([\text{Ce}]+[\text{In}])$ ) 为 0.03,作为第三金属组 M3 之一的 Zn 相对于铟的组成比率 ( $[\text{Zn}]/([\text{Zn}]+[\text{In}])$ ) 为 0.10。同样的内容被表示于表 3 中。

[0602] 如上所述得到的烧结体的密度是依照使用了水的阿基米德法测定的,由理论密度算出了相对密度。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 Zn 和 Pd 和 Ce 的氧化物的重量百分率算出的。具体的相对密度的算出值如表 3 所示,为 95%。

[0603] 另外,在利用 ICP 发光分析法定量分析了烧结体中的 Zn 和 Pd 和 Ce 的含量后,可以确认混合原料粉末时的估计组成被维持。然后,将所得的烧结体的溅射面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了透明导电性薄膜用烧结体(溅射)靶。将该烧结体(溅射)靶使用 In 类合金与背板贴合,形成了溅射靶 1006。

[0604] 锌、钼、铈被加入溅射靶内的形态既可以作为氧化锌( $\text{ZnO}$ )或氧化钼( $\text{PdO}$ )、氧化铈( $\text{CeO}_4$ 、 $\text{Ce}_2\text{O}_3$ )分散,也可以作为氧化铟-氧化锌的复合氧化物( $\text{In}_2\text{Zn}_2\text{O}_5$ 、 $\text{In}_2\text{Zn}_5\text{O}_8$ 、 $\text{In}_2\text{Zn}_7\text{O}_{10}$ 、 $\text{In}_2\text{Zn}_3\text{O}_6$ 、 $\text{In}_2\text{Zn}_4\text{O}_7$ )分散。由于钼或铈原子在氧化铟的铟点位上置换固溶而在氧化铟烧结体中以原子水平分散的形态可以在溅射中使放电稳定,利用溅射可以获得均匀的低电阻的膜,因此优选。

[0605] 这是因为,氧化铈通过像这样在氧化铟中固溶,原子价为 4 价的铈就会占有氧化铟膜中的原子价为 3 价的铟位置。这样(铈)就会释放出载流子电子,导电率增加。

[0606] 另外,一部分也可以以氧化铈单体存在。氧化铈通过像这样以单体存在,氧化铟的晶体的异常生长就被抑制,由此也可以抑制节结的产生或异常放电的产生。

[0607] 通过像这样分散,氧化铟的平均了的晶粒的直径如表 3 所示,为  $3.6\ \mu\text{m}$ 。该平均直径是利用图像处理求得的。

[0608] 另一方面,作为本发明的烧结体(溅射)靶的制造方法,除了使用混合了规定量的氧化铟、氧化锌及氧化钼、氧化铈的混合物以外,没有特别限制,可以使用公知的方法,将所述四个成分混合、成形、烧结后,通过将该烧结体成形,来制造烧结体(溅射)靶。

[0609] 而且,在烧结体(溅射)靶中,也可以在不损害本发明的目的的范围内,添加所述四个成分以外的成分。

[0610] 「实施例 2-7」

[0611] 将平均粒径在  $1.0\ \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末及平均粒径在  $1\ \mu\text{m}$  以下的  $\text{GeO}_2$  粉末、 $\text{WO}_3$  粉末、 $\text{CeO}_2$  粉末作为原料粉末使用。首先,将  $\text{In}_2\text{O}_3$  粉末与  $\text{GeO}_2$  粉末、 $\text{WO}_3$  粉末、 $\text{CeO}_2$  粉末以规定的比例调和,得到表 3 所示的  $[\text{Ge}]/[\text{In}]$  原子比、 $[\text{W}]/[\text{In}]$ 、 $[\text{Ce}]/[\text{In}]$  的组成的烧结体,加入树脂制锅中,用湿式球磨机混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 24 小时。混合后,将料浆取出,进行了过滤、干燥、造粒。将该造粒物用冷轧静液 压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,进行了成形。

[0612] 然后,将该成形体在以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内的大气中导入氧的气氛中,在  $1300^\circ\text{C}$  下烧结了 3 小时。此时,以  $1^\circ\text{C} / \text{分钟}$  升温,在烧结后的冷却时,停止氧导入,以  $10^\circ\text{C} / \text{分钟}$  降温至  $1000^\circ\text{C}$ 。

[0613] 而且,作为第一金属组 M1 之一的 W 相对于钨的组成比率 ( $[\text{W}]/([\text{W}]+[\text{In}])$ ) 为 0.01,作为第二金属组 M2 之一的 Ce 相对于钨的组成比率 ( $[\text{Ce}]/([\text{Ce}]+[\text{In}])$ ) 为 0.03,作为第三金属组 M3 之一的 Ge 相对于钨的组成比率 ( $[\text{Ge}]/([\text{Ge}]+[\text{In}])$ ) 为 0.03。同样的内容被表示于表 3 中。

[0614] 将如上所述得到的烧结体的棒材粉碎,实施了粉末 X 射线衍射测定,仅观察到了由红绿柱石型构造的氧化钨相及氧化铈引起的衍射峰。所以,所得的所述烧结体是具有本发明的特征的氧化物烧结体。

[0615] 所得的烧结体的相对密度的算出值如表 3 所示,为 97%。

[0616] 另外,根据该烧结体的微细组织的 EPMA 分析,确认在氧化钨相中,固溶有锗及氧化铈。另外确认,氧化铈存在有以单体存在的部分、固溶于氧化钨中的部分这两种。通过像这样分散,氧化钨的平均了的晶粒的直径如表 3 所示,为  $3.8\ \mu\text{m}$ 。该平均直径是利用图像处理求得的。

[0617] 将该烧结体加工为直径  $101\text{mm}$ 、厚度  $5\text{mm}$  的大小,将其溅射面用杯状磨石研磨而形成(溅射)靶。将其使用金属钨粘合在无氧铜制的背板上,形成了溅射靶。

[0618] 锗

[0619] 当在溅射靶中存在有氧化锗粒子时,则由于氧化锗粒子的电阻率高,因此就会由被等离子体照射的氩离子引起带电,产生燃弧。越是提高靶投入电能,增加氩离子的照射量,则该倾向就越明显。

[0620] 与之不同,依照了本发明的(本实施例的)溅射靶中,锗在钨点位上置换固溶了的氧化钨、锗酸钨化合物的电阻率都很低。即,具有如下特征,由于在溅射靶中不存在高电阻的粒子,因此即使增加投入功率,也难以产生燃弧。由此,根据本实施例,能够实现高投入电能的高速成膜。

[0621] 在本发明(本实施例的)氧化物烧结体中含有锗(Ge)元素的理由是,当由含有锗(Ge)元素的溅射靶利用溅射法制作薄膜时,在该薄膜中,原子价为 4 价的锗占有氧化钨膜中的原子价为 3 价的钨位置,由于这样就会释放出载流子电子,因此薄膜的导电率增加。

[0622] 另外,如前所述,本发明中,将溅射靶中的锗元素以  $\text{Ge}/\text{In}$  原子比表示规定为 0.005 以上 0.2 以下的范围中。规定为此种数值范围的理由是,当脱离了所述范围时,所得的薄膜的电阻值就会增大。

[0623] 钨

[0624] 另外,在本实施例的溅射靶中,最好钨是分散的。特别优选钨在氧化铟的铟点位上置换固溶。

[0625] 即,所述钨被包含在靶内的形态可以是以  $WO_3$ 、 $WO_2$  等氧化钨的形式分散于氧化铟烧结体中的形态。另外,也优选以  $In_2W_3O_{12}$  等氧化铟-氧化钨间的复合氧化物的形式分散于氧化铟烧结体中的形态。特别优选通过钨原子在氧化铟的铟点位上置换固溶,而使钨在氧化铟烧结体中以原子水平分散。通过像这样以原子水平分散,溅射中的放电就会稳定。另外,以原子水平分散对于使所得的透明导电性薄膜变为低电阻也是有效的。

[0626] 铈

[0627] 氧化铈通过固溶于氧化铟中,原子价为 4 价的铈就会占有氧化铟膜中的原子价为 3 价的铟位置。其结果是,本实施例中,原子价为 4 价的铈释放出载流子电子,薄膜的导电率增加。

[0628] 另外,氧化铈的一部分也可以以氧化铈单体存在。氧化铈通过像这样以单体存在,就可以抑制氧化铟的晶体的异常生长,由此还可以抑制节结的产生或异常放电的产生。

[0629] 「实施例 2-8」

[0630] 将平均粒径在  $1\mu m$  以下的  $In_2O_3$  粉末及平均粒径在  $1\mu m$  以下的  $Ga_2O_3$  粉末、 $WO_3$  粉末、 $La_2O_3$  作为原料粉末。首先,为了得到表 3 所示的 Ga/In 原子比、W/In、La/In 的组成比率的烧结体,将  $In_2O_3$  粉末与  $Ga_2O_3$  粉末、 $WO_3$  粉末、 $La_2O_3$  粉末以规定的比例调和,加入树脂制锅中,用湿式球磨机混合。此时,使用硬质  $ZrO_2$  球,将混合时间设为 24 小时。混合后,将料浆取出,进行了过滤、干燥、造粒。将该造粒物用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,进行了成形。

[0631] 然后,将该成形体在以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内的大气中导入氧的气氛中,在  $1450^\circ\text{C}$  下烧结了 3 小时。此时,以  $1^\circ\text{C} / \text{分钟}$  升温,在烧结后的冷却时,停止氧导入,以  $10^\circ\text{C} / \text{分钟}$  降温至  $1000^\circ\text{C}$ 。

[0632] 而且,作为第一金属组 M1 之一的 W 相对于铟的组成比率 ( $[W]/([W]+[In])$ ) 为 0.02,作为第二金属组 M2 之一的 La 相对于铟的组成比率 ( $[La]/([La]+[In])$ ) 为 0.03,作为第三金属组 M3 之一的 Ga 相对于铟的组成比率 ( $[Ga]/([Ga]+[In])$ ) 为 0.03。同样的内容被表示于表 3 中。

[0633] 将如上所述得到的烧结体的棒材粉碎,实施了粉末 X 射线衍射测定,仅观察到了由红绿柱石型构造的氧化铟相引起的衍射峰及由氧化铈引起的衍射峰。

[0634] 所以,本实施例的烧结体是具有本发明的特征的氧化物烧结体。另外,根据该烧结体的微细组织的 EPMA 分析,确认在氧化铟相中,固溶有铈。通过像这样分散,氧化铟的平均了的晶粒的直径如表 3 所示,为  $3.7\mu m$ 。该平均的直径是利用图像处理求得的。

[0635] 另外,本实施例的氧化物烧结体的具体的相对密度的算出值如表 3 所示,为 97%。

[0636] 将该烧结体加工为直径 101mm、厚度 5mm 的大小,将其溅射面用杯状磨石研磨而形成(溅射)靶。将其使用金属铟粘合在无氧铜制的背板上,形成了溅射靶。

[0637] 镓

[0638] 当在溅射靶中存在有氧化镓粒子时,则由于氧化镓粒子的电阻率高,因此就会由被等离子体照射的氩离子引起带电,从而有产生燃弧的情况。越是提高靶投入电能,增加氩离子的照射量,则该倾向就越大。

[0639] 与之不同,依照了本发明的(本实施例的)溅射靶中,由于镓在靶点位上置换固溶了的氧化铟、镓酸铟化合物的电阻率都很低(即,不存在高电阻的粒子),即使增加向等离子体投入的功率,也难以产生燃弧。由此,本实施例中,能够实现高投入电能的高速成膜。

[0640] 钨

[0641] 本实施例中,最好钨在溅射靶中是分散的。另外,特别优选钨在氧化铟的靶点位上置换固溶。

[0642] 即,所述钨被包含在靶内的形态可以是以  $WO_3$ 、 $WO_2$  等氧化钨的形式分散于氧化铟烧结体中的形态。另外,也可以是以  $In_2W_3O_{12}$  等氧化铟-氧化钨间的复合氧化物的形式分散于氧化铟烧结体中的形态。

[0643] 特别优选通过钨原子在氧化铟的靶点位上置换固溶,而使钨在氧化铟烧结体中以原子水平分散。通过像这样以原子水平分散,溅射中的放电就会稳定,并可以使利用溅射得到的透明导电性薄膜变为低电阻的薄膜。

[0644] 镧

[0645] 另外,氧化镧的一部分也可以以氧化镧单体存在。氧化镧通过像这样以单体存在,就可以抑制氧化铟的晶体的异常生长,由此还可以抑制节结的产生或异常放电的产生。

[0646] 「实施例 2-9」

[0647] 本实施例中,给出接触电阻的测定结果。

[0648] 玻璃 /Al/ 透明电极的情况

[0649] 首先,如图 3(1) 所示,对载玻片 1100 贴附第一次成膜用掩模 1102(开普敦胶带),以 200nm 的厚度形成了 Al 膜。其后,将所述的掩模揭掉,形成了规定的 Al 图案 1104(参照图 3(2))。

[0650] 然后,将所述的从实施例 2-1 到实施例 2-8 中得到的溅射靶安装在 DC 溅射装置上。此后,贴附了第二次成膜用掩模 1106(同样地为开普敦胶带(caption tape))(参照图 4(1))。此后,使用所述实施例 1~8 中得到的各溅射靶进行溅射,以 200nm 的厚度形成了薄膜(透明电极)108。其后,将第二次成膜用掩模 1106 揭掉,得到了第一接触电阻测定用基板 1110(参照图 4(2))。该基板由于是为了测定接触电阻而制作的,因此本实施例 2-9 中,称作(第一)接触电阻测定用基板 1110。

[0651] 该接触电阻测定用基板 1100 形成近似长方形,在其两端部设置端子,测定了以玻璃 /Al/ 透明电极的方式层叠时的表面的电阻。其样子被表示于图 5(1) 中。例如,使用实施例 2-1 中制作的溅射靶制作透明电极时的电阻值为  $32.5 \Omega$ 。使用了其他的实施例 2-2~2-8 时的数值被表示于表 3 中。

[0652] 而且,本实施例 2-9 中,由于将透明导电膜作为「电极」使用,因此将其称作透明电极。

[0653] 玻璃 /透明电极 /Al 的情况

[0654] 另外,得到了用于测定将成膜顺序设为透明电极 /Al 的顺序时,即以玻璃 /透明电极 /Al 的方式层叠时的接触电阻的第二接触电阻测定用基板 1120。该第二接触电阻测定用基板 1120 只是 Al 图案 1104 与金属氧化物 1108 的层叠顺序不同。该第二接触电阻测定用基板 1120 的测定结果也被同样地表示于表 3 中。而且,测定方法等与所述第一接触电阻测定用基板 1110 相同,其样子被表示于图 5(2) 中。



[0655] 当在 A1 上形成了透明电极的膜时,由于 A1 表面被氧化,生成  $Al_2O_3$ ,因此所测定的电阻值一般来说变大。

[0656] 「实施例 2-10」

[0657] 利用图 1 对本发明的优选的实施例 2-10 进行说明。

[0658] 首先,在透光性的玻璃基板 1 上利用高频溅射以 1500 埃的膜厚堆积金属 Al (99% Al1% Nd)。将利用以磷酸-醋酸-硝酸类水溶液作为蚀刻液使用的热蚀刻法进行蚀刻,形成所需的形状的栅电极 2 及栅配线。然后,利用辉光放电 CVD 法,堆积膜厚 3000 埃的形成栅绝缘膜 3 的氮化硅 (SiN) 膜。接下来,堆积膜厚 3500 埃的无定形 Si:H(i) 膜 4。另外,堆积 3000 埃的成为沟道保护层的氮化硅 (SiN) 膜 5。

[0659] 此时,作为放电气体, SiN 膜 3 和 5 使用了  $SiH_4-NH_3-N_2$  类混合气体,无定形 -Si:H(i) 膜 4 使用了  $SiH_4-N_2$  类混合气体。该 SiN 膜 5 利用使用了 CHF 类气体的干式蚀刻形成所需的沟道保护层 5。接下来,使用  $SiH_4-H_2-PH_3$  类的混合气体,以 3000 埃的膜厚堆积无定形 -Si:H(n) 膜 6。

[0660] 然后,在其上堆积了 Cr/Al 双层膜。该双层膜是通过利用真空蒸镀法或溅射法将膜厚 0.1  $\mu m$  的 Cr、0.3  $\mu m$  的 Al 以该顺序堆积而得到的。图 1 中,显示了源电极 7 或漏电极 8 由该 2 层形成的情况。

[0661] 该双层膜中的 Al 使用  $H_3PO_4-CH_3COOH-HNO_3-H_2O$  类蚀刻液进行了热蚀刻,另一方面,双层膜中的 Cr 使用硝酸亚铈铵水溶液进行了热蚀刻。利用此种热蚀刻,形成了所需的源电极 7 的图案及漏电极 8 的图案。

[0662] 另外,对无定形 -Si:H 膜,通过将使用了  $CH_4$  气体的干式蚀刻及使用了肼 ( $NH_2NH_2 \cdot H_2O$ ) 水溶液的湿式蚀刻并用,分别形成了所需的图案的无定形 -Si:H(i) 膜 4 的图案、无定形 -Si:H(n) 膜 6 的图案。

[0663] 然后,利用辉光放电 CVD 法,以 3000 埃的膜厚堆积形成绝缘膜 10 的氮化硅 (SiN) 膜。其后,利用使用了  $CH_4$  气体的干式蚀刻法,形成源电极 7 及漏电极 8 间与透明电极、像素电极 9 的接触孔。

[0664] 在形成了由该金属 Al 制成的源电极 7 及漏电极 8 的图案的基板上,利用溅射法堆积实施例 4 中得到的以氧化铟和氧化锌·氧化镍、氧化铈为主成分的非晶质透明导电膜。放电气体使用了纯氩气或混入了 1vol% 左右的微量的  $O_2$  气的氩气。利用此种方法堆积了膜厚 1200 埃的透明电极膜 (透明导电膜) 9。当用 X 射线衍射法对该  $In_2O_3-ZnO-NiO-CeO_2$  膜进行分析时,未观察到峰,是非晶质膜。另外,该膜的电阻率为  $6.25 \times 10^{-4} \Omega \cdot cm$  左右,是可以充分地作为电极使用的膜。

[0665] 将该透明导电膜利用以草酸 3.5wt 重量%的水溶液作为蚀刻剂使用的热蚀刻法进行蚀刻,形成了具有所需的像素电极图案的像素电极 9。该像素电极 9 的图案是像素电极 9 至少与具有规定的图案的源电极 7 电连接的图案。利用此种蚀刻,形成了具有规定的像素电极图案的像素电极 9。该像素电极 9 是所需的非晶质电极。

[0666] 此时,不会有 Al 的源电极 7 及漏电极 8 在蚀刻液中溶出的情况。另外,栅线、源·漏线的电极取出部也被透明电极覆盖。

[0667] 而且,该阶段中的基板相当于技术方案的范围的透光性玻璃基板的一个例子。

[0668] 其后,形成具有规定的遮光膜图案的遮光膜,完成了无定形 -SiTFT 有源矩阵基

板。

[0669] 使用该无定形-SiTFT有源矩阵基板制造了TFT-LCD方式平面显示器。该TFT-LCD方式平面显示器能够没有问题地实现中间色调的显示(灰度显示),表现出了良好的显示性能。

[0670] 而且,所述的例子中,虽然利用了实施例2-4中制作的溅射靶,然而即使利用其他的实施例2-1~2-3、2-5~2-8中制作的溅射靶,也可以获得理想的结果,确认可以作为透明电极充分地利用。使用了实施例2-4以外的其他的实施例的溅射靶的情况的透明导电膜的电阻率值被表示于表3中。

[0671] -第二组比较例-

[0672] 以下,将对第二组的比较例进行说明。下述的各比较例中,制成表3所示的组成的溅射靶,与实施例2-9相同地进行评价。

[0673] 『比较例2-1』

[0674] 将平均粒径在 $1\mu\text{m}$ 以下的 $\text{In}_2\text{O}_3$ 粉末及平均粒径在 $1\mu\text{m}$ 以下的 $\text{SnO}_2$ 粉末作为原料粉末,与所述实施例2-1~2-8相同地制作了溅射靶。

[0675] 而且,作为第三金属组M3之一的Sn的相对于铟的组成比率( $[\text{Sn}]/([\text{Sn}]+[\text{In}])$ )为0.10。这也被表示于表3中。

[0676] 氧化铟的平均了的晶粒的直径如表3所示,为 $12.8\mu\text{m}$ 。该平均直径是利用图像处理求得的。另外,本比较例的氧化物烧结体的具体的相对密度的算出值如表3所示,为99%。

[0677] 与Al的接触电阻

[0678] 本比较例中,也利用与所述实施例2-9相同的方法,在玻璃/Al/透明电极、玻璃/透明电极/Al的构成中测定了与Al的接触电阻。其结果被表示于表3中。

[0679] 透明电极的电阻率

[0680] 本比较例中,也利用与所述实施例10相同的方法制成了液晶显示装置,在该过程中测定了透明电极的电阻率。其测定结果也被表示于表3中。

[0681] 『比较例2-2』

[0682] 将平均粒径在 $1\mu\text{m}$ 以下的 $\text{In}_2\text{O}_3$ 粉末及平均粒径在 $1\mu\text{m}$ 以下的ZnO粉末作为原料粉末,与所述实施例2-1~2-8相同地制作了溅射靶。

[0683] 而且,作为第三金属组M3之一的Zn的相对于铟的组成比率( $[\text{Zn}]/([\text{Zn}]+[\text{In}])$ )为0.16。这也被表示于表3中。

[0684] 氧化铟的平均了的晶粒的直径如表3所示,为 $3.8\mu\text{m}$ 。该平均直径是利用图像处理求得的。另外,本比较例的氧化物烧结体的具体的相对密度的算出值如表3所示,为98%。

[0685] 与Al的接触电阻

[0686] 本比较例中,也利用与所述实施例2-9相同的方法,在「玻璃/Al/透明电极」、「玻璃/透明电极/Al」的两种构成中测定了与Al的接触电阻。其结果被表示于表3中。

[0687] 透明电极的电阻率

[0688] 本比较例中,也利用与所述实施例2-10相同的方法制成了液晶显示装置,在该过程中测定了透明电极的电阻率。其测定结果也被表示于表3中,为 $1\text{M}\Omega\text{cm}$ 以上。

[0689] 「实施例 2-11」(变形例 2-1)

[0690] 在上面所述的实施例中,虽然对以第一金属组 M1 的 W、Mo、Nb、Ni、Pt、Pd 的氧化物作为构成要素的例子进行了说明,然而也优选将第一金属组的金属本身(不是氧化物)直接使用,可以获得与所述各实施例相同的作用效果。

[0691] 「实施例 2-12」(变形例 2-2)

[0692] 在上面所述的实施例 2-9、2-10 中,表示了使用了 Al 的例子。但是,当然也优选取代 Al 而使用 Ag。在使用了 Ag 的情况下,也可以获得与 Al 的情况相同的作用·效果。

[0693] 总结

[0694] 以上对本发明的优选的实施例 2-1 ~ 2-12 及比较例 2-1 ~ 2-4 进行了说明。

[0695] 像这样,如果将第二组的本实施方式的透明导电膜作为透明电极或像素电极使用,则可以将 Al 栅电极与透明电极之间、Al 源·漏电极与像素电极之间的接触电阻抑制得很小。其结果是,如果使用该透明电极或像素电极,则可以获得能够良好地显示中间色调的液晶显示装置。

[0696] 第三组:实施例

[0697] 下面,将基于附图对第三组的本发明的优选的实施方式进行说明。

[0698] 「实施例 3-1」

[0699] 图 6 ~ 图 8 是表示本实施例 3-1 的 TFT 阵列基板 2100 (TFT 部及端子部) 的制造工序的剖面说明图。而且,这些图 6 ~ 图 8 中,2001 为透明绝缘性基板,2002 为栅电极,2004 为栅绝缘膜,2005 为半导体层 a-Si 膜,2006 为半导体层 n<sup>+</sup>a-Si 膜,2007a 为漏电极,2007b 为源电极,2009 为层间绝缘膜,2010 为接触孔,2011 为像素电极,2021 为 TFT 部,2022 为端子部,2100 为 TFT 阵列基板。

[0700] 而且,所述栅电极 2002、漏电极 2007a 及源电极 2007b 相当于技术方案的范围中所记载的第一导体的一个例子,所述像素电极 2011 相当于技术方案的范围中所记载的第二导体的一个例子。

[0701] 另外,TFT 部 2021 被设于在 TFT 阵列基板 2100 上被相互正交地设置的栅配线及源配线(都未图示)的交叉部附近,作为驱动液晶的开关元件发挥作用。另一方面,端子部 2022 借助栅配线与所述 TFT 部 2021 电连接。该端子部 2022 被配置于显示区域的外侧,具有向栅电极输入来自外部的信号的功能。

[0702] 以下,将基于图 6 ~ 图 8,依次说明本实施例 3-1 的 TFT 阵列基板 2100 的制造工序。首先,利用溅射法,在纯 Ar 气氛中,在透明绝缘性基板 2001 上,形成由含有 1.2wt% 的 W 的 Al 合金(是第一导体的材料)构成的薄膜,使得其厚度达到约为 2000 Å。而且,该薄膜相当于技术方案的范围中所记载的 Al 层的一个例子。在利用光刻法,对该薄膜进行了光刻胶图案处理后,如图 6(a) 所示,使用磷酸、硝酸及醋酸类的蚀刻液进行蚀刻,形成了栅配线(未图示)及栅电极 2002。

[0703] 而且,在本实施例 3-1 中,在利用溅射法将所述栅电极 2002 及后述的漏电极 2007a 及源电极 2007b 的成膜时,作为溅射靶,当然也可以使用由含有 W 的 Al 合金制成的溅射靶。另外,像这样形成栅电极 2002 等的动作相当于技术方案的范围中所记载的第一导体形成工序的一个例子。

[0704] 然后,利用化学气相生长法(以下记作 CVD),覆盖该透明绝缘性基板 2001 整体地

形成由氮化硅 ( $\text{SiN}_x$ ) 或氧化硅 ( $\text{SiO}_2$ ) 构成的栅绝缘膜 2004, 使得其厚度达到约为  $4000 \text{ \AA}$ , 在其上形成半导体层 a-Si 膜 2005, 继而在其上形成半导体层  $n^+$ a-Si 膜 2006。如图 6(b) 所示, 通过对这些半导体层 a-Si 膜 2005 及半导体层  $n^+$ a-Si 膜 2006 进行图案处理, 依次形成了厚度约为  $1500 \text{ \AA}$  的半导体层 a-Si 膜 2005、厚度约为  $300 \text{ \AA}$  的低电阻的半导体层  $n^+$ a-Si 膜 2006。

[0705] 然后, 利用溅射法, 覆盖所述半导体层  $n^+$ a-Si 膜 2006 地形成由含有 1.2wt% 的 W 的 Al 合金构成的薄膜, 使得其厚度达到  $3000 \text{ \AA}$  (表 4)。而且, 该薄膜相当于技术方案的范围中所记载的 Al 层的一个例子。如图 7(a) 所示, 通过对该薄膜, 利用与栅电极 2002 相同的方法, 进行图案处理, 形成了漏电极 2007a 及源电极 2007b。此时, 作为溅射气体, 优选使用 Ar 气。而且, 像这样形成漏电极 2007a 及源电极 2007b 的动作相当于技术方案的范围中所记载的第一导体形成工序的一个例子。

[0706] 另外, 测定了所述栅电极 2002、漏电极 2007a 及源电极 2007b 的电阻率, 其值为  $5.2 \mu \cdot \Omega \cdot \text{cm}$  (表 4)。

[0707] 然后, 覆盖透明绝缘性基板 2001 整体地形成了层间绝缘膜 2009。而且, 该层间绝缘膜 2009 相当于技术方案的范围中所记载的绝缘膜的一个例子, 像这样形成层间绝缘膜 2009 的动作相当于技术方案的范围中所记载的绝缘膜成膜工序的一个例子。其后, 如图 7(b) 所示, 对该层间绝缘膜 2009 进行图案处理, 形成了接触孔 2010。即, 接触孔 2010 如图 7(b) 所示, 在层间绝缘膜 2009 中, 形成于端子部 22 的栅电极 2002 上方和 TFT 部 21 的漏电极 2007a 上方。而且, 像这样在层间绝缘膜 2009 上形成接触孔 2010 的动作相当于技术方案的范围中所记载的接触孔形成工序的一个例子。

[0708] 另外, 层间绝缘膜 2009 例如优选利用 CVD 法, 用氮化硅膜及丙烯酸类的透明树脂的任意一方或将两方组合地形成。

[0709] 另外, 利用溅射法, 在该层间绝缘膜 2009 上, 作为透明导电膜, 形成了 ITO 膜, 使得其厚度达到约为  $1000 \text{ \AA}$  (表 4)。如图 8 所示, 对该 ITO 膜进行图案处理, 形成了像素电极 2011。这样就制造了 TFT 阵列基板 2100。此时, 像素电极 2011 借助形成于层间绝缘膜 2009 上的接触孔 2010, 与栅电极 2002、漏电极 2007a 及源电极 2007b 分别电连接。而且, 像这样借助接触孔 2010, 分别与栅电极 2002、漏电极 2007a 及源电极 2007b 电连接地形成像素电极 2011 的动作相当于技术方案的范围中所记载的电极连接工序的一个例子。

[0710] 而且, 所述由 ITO 制成的透明的导电膜与技术方案的范围中所记载的透明膜电极实质上是相同的, 在技术方案的范围中, 着眼于该膜的功能, 称作透明膜电极, 而在本实施例中, 着眼于该膜的性质, 称作透明导电膜。

[0711] 对所得的 TFT 阵列基板 2100, 测定了像素电极 2011 的电阻率, 其值为  $220 \mu \cdot \Omega \cdot \text{cm}$ 。另外, 如图 9 所示, 利用凯尔文图案, 测定了像素电极 2011 与栅电极 2002、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值 (接触电阻值), 其值为  $420 \Omega$ 。这些值被表示于表 4 中。

[0712] 「实施例 3-2」

[0713] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金, 而是由含有 2.5wt% 的 Mo 的 Al 合金制成, 除了这一点以外, 用与所

述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $4.8 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0714] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0715] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $220 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为  $380 \Omega$ 。这些值被表示于表 4 中。

[0716] 「实施例 3-3」

[0717] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 1.4wt% 的 La 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $5.3 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0718] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0719] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $220 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为  $430 \Omega$ 。这些值被表示于表 4 中。

[0720] 「实施例 3-4」

[0721] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 1.2wt% 的 Nb 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $6.4 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0722] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0723] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $360 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为  $560 \Omega$ 。这些值被表示于表 4 中。

[0724] 「实施例 3-5」

[0725] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 1.1wt% 的 Fe 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $5.4 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0726] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0727] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $220 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为  $520 \Omega$ 。这些值被表示于表 4 中。

[0728] 「实施例 3-6」

[0729] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 0.8wt% 的 Pt 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $4.8 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0730] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0731] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $220 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为  $620 \Omega$ 。这些值被表示于表 4 中。

[0732] 「实施例 3-7」

[0733] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 0.7wt% 的 Pt 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $5.6 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0734] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0735] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为

220  $\mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为 580  $\Omega$ 。这些值被表示于表 4 中。

[0736] 「实施例 3-8」

[0737] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 1.8wt% 的 Ce 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为 4.2  $\mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0738] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0739] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为 360  $\mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为 560  $\Omega$ 。这些值被表示于表 4 中。

[0740] 「实施例 3-9」

[0741] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 1.3wt% 的 Ho 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为 4.4  $\mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0742] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0743] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为 220  $\mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为 440  $\Omega$ 。这些值被表示于表 4 中。

[0744] 「实施例 3-10」

[0745] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 0.8wt% 的 Er 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为 7.2  $\mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0746] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009

及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0747] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $360 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为  $640 \Omega$ 。这些值被表示于表 4 中。

[0748] 「实施例 3-11」

[0749] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有 1.2wt% 的 W 的 Al 合金,而是由含有 0.4wt% 的 Ce,另外还含有 1.2wt% 的 Mo 的 Al 合金制成,除了这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $5.6 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0750] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0751] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $360 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值为  $620 \Omega$ 。这些值被表示于表 4 中。

[0752] 『比较例 3-1』

[0753] 除了所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不含有 W 这一点以外,用与所述实施例 3-1 相同的方法,进行成膜及图案处理,如图 7(a) 所示,在透明绝缘性基板 2001 上,形成了栅电极 2002、漏电极 2007a 及源电极 2007b 等。对这些所形成的栅电极 2002、漏电极 2007a 及源电极 2007b,利用与所述实施例 3-1 相同的方法,测定了电阻率,其值为  $2.1 \mu \cdot \Omega \cdot \text{cm}$ (表 4)。

[0754] 另外,利用与所述实施例 3-1 相同的方法,如图 7(b) 所示,形成了层间绝缘膜 2009 及接触孔 2010。然后,如图 8 所示,通过在该层间绝缘膜 2009 上形成由 ITO 制成的像素电极 2011(表 4),制造了 TFT 阵列基板 2100。

[0755] 对所得的 TFT 阵列基板 2100,测定了像素电极 2011 的电阻率,其值为  $220 \mu \cdot \Omega \cdot \text{cm}$ 。另外,如图 9 所示,利用凯尔文图案,测定了像素电极 2011 与栅电极 2022、漏电极 2007a 或源电极 2007b 的在接触孔表面部的电阻值(接触电阻值),其值在  $1M\Omega$  以上。这些值被表示于表 4 中。

[0756] 像这样,在栅电极 2002、漏电极 2007a 及源电极 2007b 作为各自的材料不含有选自 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的情况下,像素电极 2011、栅电极 2002、漏电极 2007a 或源电极 2007b 的在接触表面部的电阻值(接触电阻值)就会显示出很高的值。

[0757] 『比较例 3-2』

[0758] 所述实施例 3-1 的栅电极 2002、漏电极 2007a 及源电极 2007b 不是由含有



1.2wt%的W的Al合金,而是由含有0.8wt%的Nd的Al合金制成,除了这一点以外,用与上述实施例3-1相同的方法,进行成膜及图案处理,如图7(a)所示,在透明绝缘性基板2001上,形成了栅电极2002、漏电极2007a及源电极2007b等。对这些所形成的栅电极2002、漏电极2007a及源电极2007b,利用与上述实施例3-1相同的方法,测定了电阻率,其值为 $2.4\mu\cdot\Omega\cdot\text{cm}$ (表4)。

[0759] 另外,利用与上述实施例3-1相同的方法,如图7(b)所示,形成了层间绝缘膜2009及接触孔2010。然后,如图8所示,通过在该层间绝缘膜2009上形成由ITO制成的像素电极2011(表4),制造了TFT阵列基板2100。

[0760] 对所得的TFT阵列基板2100,测定了像素电极2011的电阻率,其值为 $220\mu\cdot\Omega\cdot\text{cm}$ 。另外,如图9所示,利用凯尔文图案,测定了像素电极2011与栅电极2022、漏电极2007a或源电极2007b的在接触孔表面部的电阻值(接触电阻值),其值在 $1\text{M}\Omega$ 以上。这些值被表示于表4中。

[0761] 像这样,在栅电极2002、漏电极2007a及源电极2007b作为各自的材料不含有选自自由W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho及Er构成的金属组M1中的一种或两种以上的金属的情况下,像素电极2011、栅电极2002、漏电极2007a或源电极2007b的在接触表面部的电阻值(接触电阻值)就会显示出很高的值。

[0762] [表4]

[0763] 表4

[0764]

	添加金属种类	添加量 wt%	Al合金的电阻率 $\mu\Omega\text{cm}$	透明导电膜	透明导电膜的电阻率 $\mu\Omega\text{cm}$	接触电阻值 $\Omega$
实施例3-1	W	1.2	5.2	ITO	220	420
实施例3-2	Mo	2.5	4.8	ITO	220	380
实施例3-3	La	1.4	5.3	ITO	220	430
实施例3-4	Nb	1.2	6.4	ITO	360	560
实施例3-5	Fe	1.1	5.4	ITO	220	520
实施例3-6	Pd	0.8	4.8	ITO	220	620
实施例3-7	Pt	0.7	5.6	ITO	220	580

[0765]

实施例3-8	Ce	1.8	4.2	ITO	360	560
实施例3-9	Ho	1.3	4.4	ITO	220	440
实施例3-10	Er	0.8	7.2	ITO	360	640
实施例3-11	Ce, Mo	0.4, 1.2	5.6	ITO	360	620
比较例3-1	-	-	2.1	ITO	220	1M以上
比较例3-2	Nd	0.8	2.4	ITO	220	1M以上

[0766] 从表4中清楚地看到,本实施例3-1~3-11的TFT阵列基板2100中,栅电极2002、漏电极2007a及源电极2007b由含有选自自由W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho及Er构成的金属组M1中的一种或两种以上的金属的Al合金构成。在所述电极2002、2007a及2007b由此种材料构成的情况下,这些电极2002、2007a及2007b与像素电极的在接触表面部的电阻值(接触电阻值)低,显示出良好的值。特别是,在栅电极2002、漏电极2007a及源电极2007b由含有Mo的Al合金构成的情况下,接触电阻值达到最小的值,以 $50\mu\text{m}\square$ 表示约为 $30\Omega$ 。

[0767] 另外,对本实施例3-1~3-11的各TFT阵列基板2100,在 $230^\circ\text{C}$ 下进行了30分钟热处理后,用与上述实施例3-1~3-11相同的方法,测定了接触电阻,其值约为 $650\Omega$ 。另外,对相同TFT阵列基板2100在 $300^\circ\text{C}$ 下进行了60分钟热处理后,用与上述实施例3-1~

3-11 相同的方法,测定了接触电阻,其值约为  $900\ \Omega$ 。像这样可以确认,本实施例 3-1 ~ 3-11 的 TFT 阵列基板 2100 与以往的 TFT 阵列基板 (接触电阻:  $1 \times E8 \sim 1 \times E12\ \Omega$ ) 相比,接触电阻极低,具有优良的耐热性。

[0768] 而且,表 4 的各值由于是被进行测定的装置各自固有地最优化的值,因此并不限定于这些值。

[0769] 另外,所述各实施例中,为了获得良好的接触电阻,栅电极 2002、漏电极 2007a 及源电极 2007b 的选自由 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的含量优选  $0.5 \sim 5\text{wt}\%$ 。

[0770] 另外,所述各实施例中,作为栅电极 2002、漏电极 2007a 及源电极 2007b 的材料,使用含有选自由 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的 Al 合金,而对于该 Al 合金,最好还添加第三金属。而且,第一金属为 Al,第二金属为选自所述金属组 M1 中的一种或两种以上的金属。

[0771] 这里,从抑制小丘的产生、提高耐腐蚀性的观点考虑,添加到栅电极 2002、漏电极 2007a 及源电极 2007b 中的第三金属优选 Cu、Si 或稀土类元素。无论在添加何种金属的情况下,为了有效地利用 Al 的电阻低的特性,第三金属的添加量最好控制为不使这些电极 2002、2007a 及 2007b 的电阻率超过  $10\ \mu \cdot \Omega \cdot \text{cm}$  的程度。

[0772] 而且,在栅电极 2002、漏电极 2007a 及源电极 2007b 由仅含有选自由 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的 Al 合金构成的情况下,与添加了所述第三金属的情况相同,可以获得抑制小丘的产生、提高耐腐蚀性的效果。由此,即使在不特别地添加所述第三金属的情况下,也可以抑制小丘的产生、提高耐腐蚀性。

[0773] 另外,在所述实施例 3-1 ~ 3-11 中,虽然表示了像素电极 2011 由 ITO 或 IZO 制成的例子,然而本发明的技术的范围并不限定于此,在像素电极 2011 使用了从  $\text{In}_2\text{O}_3$ 、 $\text{SnO}_2$  及  $\text{ZnO}_2$  等中以任意一种作为主成分的透明导电膜的情况下,都会起到相同的作用·效果。

[0774] 另外,在所述实施例 3-1 ~ 3-11 中,虽然对像素电极 2011 与栅电极 2002 及漏电极 2007a 直接连接的例子进行了说明,然而该第二电极当然也可以与由所述 Al 合金制成的配线连接。另外,本实施例的 TFT 阵列基板 2100 最好在半导体层  $n^+a\text{-Si}$  膜 2006 上具有沟道层。

[0775] 「实施例 3-12」

[0776] 对在所述实施例 3-1 ~ 3-11 中制造的各 TFT 阵列基板 2100,贴合了具有对置电极或滤色片等的对置基板。另外,通过向这些 TFT 阵列基板 2100 与对置基板之间注入液晶材料,夹持该液晶材料,而设置了液晶层。这样,就得到了 TFT 有源矩阵型的液晶显示装置 (记作 TFT-LCD 装置)。

[0777] 根据本实施方式 3-12,作为 TFT 阵列基板 2100 的配线、栅电极 2002、漏电极 2007a 及源电极 2007b 的材料,使用含有选自由 W、Mo、La、Nb、Fe、Pd、Pt、Ce、Ho 及 Er 构成的金属组 M1 中的一种或两种以上的金属的 Al 合金。由此,这些电极等就会变为低电阻。另外,由 IZO 膜 (或 ITO 膜等) 构成的像素电极 2011 具有如下的构造,即,不另外设置以 Al 以外成分作为主成分的金属层,即电阻率高的金属层,而与以 Al 作为主成分的栅电极 2002、漏电极 2007a 及源电极 2007b 直接连接。由此,本实施例 3-12 的液晶显示装置因高开口率而具有高性能。另外,由于所述栅电极 2002、漏电极 2007a 及源电极 2007b 在蚀刻性方面优

良,因此能够以比以往更优良的生产性、更低的成本来制造。

[0778] 第四组:实施例

[0779] 以下,将基于附图对第四组的本发明的优选的实施方式进行说明。

[0780] 本实施方式中,首先,对在形成液晶显示装置中所用的 TFT 阵列基板中的透明导电膜所必需的溅射靶的制造,在下述 A. (实施例 4-1 ~ 实施例 4-7) 中进行说明。该 A. 中,对利用了第一组 M1 中的 W 和 Mo 的例子进行说明。另外, B. 中对比较例进行说明。C. 中给出各透明导电膜与 Al 的接触电阻的测定结果。另外, D. 中,对 TFT 阵列基板的制造进行说明。此外, E. 中,进行关于第一组 M1 中的其他的金属,即, Ni、Nb、Fe、Pt、Pd、镧系元素的说明(实施例 4-10 ~ 4-23)。

[0781] A. 溅射靶的制作

[0782] 「实施例 4-1」

[0783] 将平均粒径在  $1\ \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末及平均粒径在  $1\ \mu\text{m}$  以下的  $\text{WO}_3$  粉末调和,使得钨/铟原子数比达到 0.003 的比例,加入树脂制锅中,再加入纯水,进行了使用硬质  $\text{ZrO}_2$  球磨机的湿式球磨混合。将混合时间设为 20 小时。将所得的混合料浆取出,进行了过滤、干燥、造粒。对所得的造粒物施加  $294\text{Mpa}$  ( $8\text{t}/\text{cm}^2$ ) 的压力,用冷轧静液压压力机成形。

[0784] 然后,将该成形体如下所示地烧结。首先,在烧结炉内,以炉内容积每  $0.1\text{m}^3$  为  $5\text{L}/\text{min}$  的比率导入氧的气氛中,在  $1500^\circ\text{C}$  下烧结了 5 小时。此时,以  $1^\circ\text{C}/\text{min}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C}/\text{min}$  进行了从  $1000$  到  $1500^\circ\text{C}$  的升温。其后,停止氧的导入,以  $10^\circ\text{C}/\text{min}$  进行了从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。此后,在以炉内容积每  $0.1\text{m}^3$  为  $10\text{L}/\text{min}$  的比率注入氩气的气氛中,将  $1300^\circ\text{C}$  保持了 3 小时后,自然冷却。这样,就得到了相对密度为 90% 以上的含有钨的  $\text{In}_2\text{O}_3$  烧结体。

[0785] 将烧结体的溅射面用杯状磨石研磨,加工为直径  $100\text{mm}$ 、厚度  $5\text{mm}$ ,使用钨类合金贴合背板,制作了烧结体靶 4-1。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 W 的氧化物的重量百分率算出的。此外,根据理论密度算出了相对密度(表 5)。另外,在利用 ICP 发光分析法定量分析了烧结体中的 W 含量后,可以确认混合原料粉末时的估计组成被维持。可以确认的具体的原子组成比率被表示于表 5 中。

[0786] 最好钨是分散的,特别优选在氧化铟的铟点位上置换固溶。即,所述钨被包含在靶内的形态既可以是以  $\text{WO}_3$ 、 $\text{WO}_2$  等氧化钨的形式分散于氧化铟烧结体中的形态,也可以是以  $\text{In}_2\text{W}_3\text{O}_{12}$  等氧化铟-氧化钨间的复合氧化物的形式分散于氧化铟烧结体中的形态。通过像这样分散,平均后的晶粒的直径为  $4.8\ \mu\text{m}$ 。该平均值是利用图像处理求得的。

[0787] 最好钨原子通过在氧化铟的铟点位上置换固溶,使得钨在氧化铟烧结体中以原子水平分散。由于通过以原子水平分散,在溅射的处理中,放电就会稳定,因此对于使所得的透明导电性薄膜变为低电阻是有效的方法。该透明导电性薄膜相当于技术方案的范围的导电性氧化物的一个例子。

[0788] 而且,所谓 M1 是指由 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素构成的组(称作第一组),特别是在下述表中, M1 表示 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素的任意一种。另外, [M1] 表示 W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素的原子的数目。[In] 表示 In 的原子的数目。即,表 5 中,  $[\text{M1}]/([\text{In}]+[\text{M1}])$  表示第一组中的任意一种金属的原子组成比率。

[0789] [表 5]

[0790] 表 5

[0791]

实施例	M1	$\frac{[M1]}{([In]+[M1])}$	M2	$\frac{[M2]}{([In]+[M2])}$	相对密度%	平均粒径 $\mu m$	透明电极的电阻率 $\mu \Omega cm$	与 Al 的接触电阻 $\Omega$
玻璃/Al/透明电极	玻璃/透明电极/Al							
4-1	W	0.02	-	-	95	4.8	485	35.2
4-2	Mo	0.07	-	-	96	4.6	522	37.8
4-3	W	0.03		0.10	97	4.2	243	28.7
4-4	Mo	0.05		0.10	97	4.5	263	29.8
4-5	W	0.02		0.17	96	4.2	382	32.5

## [0792]

4-6	W	0.05	Ge	0.03	96	4.8	428	33.6	31.7
4-7	W	0.05	Ga	0.02	96	4.6	467	34.9	32.9
比较例 4-1	-	-	Sn	0.10	99	12.8	185	84.7	29.4
比较例 4-2	-	-	Zn	0.16	98	3.8	295	88.5	35.4

## [0793] 「实施例 4-2」

[0794] 在本实施例 4-2 中,将平均粒径在  $1 \mu m$  以下的  $In_2O_3$  粉末及平均粒径在  $1 \mu m$  以下的  $MoO_3$  粉末作为原料粉末。将  $In_2O_3$  粉末和  $MoO_3$  粉末以规定的比例加入树脂制锅中调和,用湿式球磨机混合。此时,使用了硬质  $ZrO_2$  球,将混合时间设为 20 小时。将所得的混合料浆取出,进行了过滤、干燥、造粒。将造粒物填充于圆形的模具中,使用冷轧静液压压力机,施加  $3 \text{ ton/cm}^2$  的压力,制成了圆盘状。

[0795] 然后,将该成形体放入气氛调整炉,进行了烧结。在烧结时,在以炉内容积每  $0.1 \text{ m}^3$  为 5 升/分钟的比率向炉内导入氧的同时,在  $1500^\circ\text{C}$  下烧结 5 小时。此时,以  $1^\circ\text{C}/\text{min}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C}/\text{min}$  的升温速度进行了从  $1000$  到  $1500^\circ\text{C}$  的升温。烧结结束后,停止氧的导入,以  $10^\circ\text{C}/\text{min}$  的比率进行从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。此后,在以炉内容积每  $0.1 \text{ m}^3$  为 10 升/分钟的比率将 Ar 导入炉内的同时,在  $1300^\circ\text{C}$  保持了 3 小时后,自然冷却。这样,就得到了相对密度为 90% 以上的含有 Mo 的烧结体靶 4-2。而且,此时的理论密度是根据没有氧缺陷的  $In_2O_3$  晶体(红绿柱石型构造)与 Mo 的氧化物的重量百分率算出的。此后,根据理论密度算出了相对密度(表 5)。另外,在利用 ICP 发光分析法定量分析了烧结体中的 Mo 含量后,可以确认混合原料粉末时的估计组成被维持。可以确认的具体的原子组成比率被表示于表 5 中。然后,将所得的烧结体的作为溅射面的面用杯状磨石研磨,加工为直径  $152 \text{ mm}$ 、厚度  $5 \text{ mm}$ ,制成了靶。

[0796] 所述钼被包含在靶内的形态可以是以  $MoO_3$ 、 $MoO_2$  等氧化钼的形式分散于氧化铟烧结体中的形态。然而也可以是以  $In_2Mo_4O_6$ 、 $In_2Mo_3O_{12}$  或  $In_{11}Mo_4O_{62}$  等铟与钼的复合氧化物的形式分散于氧化铟烧结体中的形态。

[0797] 最好钼原子在氧化铟的铟点位上置换固溶而使得钼在氧化铟烧结体中以原子水平分散。该情况下,在溅射的处理中,放电就会稳定,对于获得低电阻膜是有效的。该低电阻的膜相当于技术方案的范围的导电性氧化物的一个例子。

[0798] 通过像这样分散,平均后的晶粒的直径为  $4.6 \mu m$ 。该直径是利用图像处理求得的。

## [0799] 「实施例 4-3」

[0800] 在本实施例 4-3 中,作为溅射靶的原料粉末,使用了平均粒径都在  $1 \mu m$  以下的  $In_2O_3$  粉末、 $SnO_2$  粉末及  $WO_3$  粉末。首先,称量规定量的  $In_2O_3$  粉末、 $SnO_2$  粉末、 $WO_3$  粉末,混合后,加入树脂制锅中,将水作为介质进行了湿式球磨混合。此时,使用硬质  $ZrO_2$  球,将混合时间设为 20 小时。其后,将所得的混合料浆取出,进行了过滤、干燥、造粒。将如此得到

的造粒物放入成形模具中,用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,制成规定形状,得到了成形体。

[0801] 然后,将所得的成形体分别以如下的程序进行了烧结。首先,以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内流入氧,在  $1500^\circ\text{C}$  下保持了 5 小时。此时,以  $1^\circ\text{C} / \text{分钟}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C} / \text{分钟}$  进行  $1000 \sim 1500^\circ\text{C}$  间的升温。其后,停止氧的流入,以  $10^\circ\text{C} / \text{分钟}$  进行从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。其后,以炉内容积每  $0.1\text{m}^3$  为 10 升 / 分钟的比率流入 Ar,在  $1300^\circ\text{C}$  下保持了 3 小时后,自然冷却。所得的烧结体的密度是依照使用了水的阿基米德法测定的,由理论密度算出了相对密度(参照表 5)。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 Sn 和 W 的氧化物的重量百分率算出的。另外,在利用 ICP 发光分析法定量分析了烧结体中的 Sn 和 W 的含量后,可以确认混合原料粉末时的估计组成被维持。可以确认的具体的原子组成比率被表示于表 5 中。

[0802] 然后,将所得的各个烧结体的溅射面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了透明导电性薄膜用烧结体靶。将其使用 In 类合金与背板贴合,制造了溅射用靶 4-3。

[0803] 锡或钨被加入溅射靶内的形态既可以作为氧化锡( $\text{SnO}$ 、 $\text{SnO}_2$ 、 $\text{Sn}_3\text{O}_4$ )或氧化钨( $\text{WO}_3$ 、 $\text{WO}_2$ 、 $\text{W}_2\text{O}_7$ )分散,也可以作为氧化铟-氧化锡或氧化铟-氧化钨间的复合氧化物分散。但是,优选锡或钨原子在氧化铟的铟点位上置换固溶,在氧化铟烧结体中以原子水平分散的形态。这是因为,根据该形态,在溅射中,放电也会稳定,可以获得均匀的低电阻的膜。该低电阻的膜相当于技术方案的范围的导电性氧化物的一个例子。

[0804] 通过像这样分散,平均后的晶粒的直径为  $4.2\ \mu\text{m}$ 。该直径是利用图像处理求得的。

[0805] 而且,本专利中,所谓 M2 是指由 Sn、Zn、Ge、Ga 构成的组(称作第二组),特别是在表 5 中,M2 作为表示 Sn、Zn、Ge、Ga 的任意一种的记号使用。另外,[M2] 表示 Sn、Zn、Ge、Ga 中的任意一种的原子的数目。[In] 表示 In 的原子的数目。即,表 5 中,[M2]/([In]+[M2]) 表示第二组中的任意一种金属的原子组成比率。

[0806] 「实施例 4-4」

[0807] 在本实施例 4-4 中,作为溅射靶的原料粉末,使用了平均粒径都在  $1\ \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末、 $\text{SnO}_2$  粉末、 $\text{MoO}_3$  粉末。首先,称量规定量的  $\text{In}_2\text{O}_3$  粉末、 $\text{SnO}_2$  粉末、 $\text{MoO}_3$  粉末,混合后,加入树脂制锅中,将水作为介质进行了湿式球磨混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 20 小时。其后,将所得的混合料浆取出,进行了过滤、干燥、造粒。将如此得到的造粒物放入成形模具中,用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,制成规定形状,得到了成形体。

[0808] 然后,将所得的成形体分别以如下的程序进行了烧结。

[0809] 首先,以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内流入氧,在  $1500^\circ\text{C}$  下保持了 5 小时。此时,以  $1^\circ\text{C} / \text{分钟}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C} / \text{分钟}$  进行  $1000 \sim 1500^\circ\text{C}$  间的升温。其后,停止氧的流入,以  $10^\circ\text{C} / \text{分钟}$  进行从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。其后,以炉内容积每  $0.1\text{m}^3$  为 10 升 / 分钟的比率流入 Ar,在  $1800^\circ\text{C}$  下保持了 3 小时后,自然冷却。所得的烧结体的密度是依照使用了水的阿基米德法测定的,由理论密度算出了相对密度(参照表 5)。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 Sn 和 Mo 的氧化物的重量百分率算出的。另外,在利用 ICP 发光分析法定量分析了烧结体中的 Sn 和 Mo 的含量后,可以确认混合原料粉末时的估计组成被维持。可以确认的具体的原子组成比率被表示于表 5 中。

[0810] 然后,将所得的各个烧结体的溅射面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了透明导电性薄膜用烧结体靶。将其使用 In 类合金与背板贴合,制造了溅射用靶。

[0811] 锡或钼被加入溅射靶内的形态既可以作为氧化锡 ( $\text{SnO}$ 、 $\text{SnO}_2$ 、 $\text{Sn}_3\text{O}_4$ ) 或氧化钨 ( $\text{WO}_3$ 、 $\text{WO}_2$ 、 $\text{W}_2\text{O}_7$ ) 分散,也可以作为氧化铟-氧化锡或氧化铟-氧化钨间的复合氧化物分散。另外,锡或钼原子在氧化铟的铟点位上置换固溶,在氧化铟烧结体中以原子水平分散的形态由于溅射中的放电稳定,另外可以获得均匀的低电阻的膜,因此优选。该低电阻的膜相当于技术方案的范围的导电性氧化物的一个例子。

[0812] 通过像这样分散,晶粒的平均直径为  $4.5\ \mu\text{m}$ 。该直径是利用图像处理求得的。

[0813] 另一方面,作为本发明的烧结体靶的制造方法,除了使用混合规定量的氧化铟、氧化锡及氧化钼的混合物以外,没有特别限制。可以使用公知的方法,将所述三个成分混合、成形、烧结后,通过制成烧结体来制造烧结体靶。而且,在烧结体靶中,也可以在不损害本发明的目的的范围中,添加所述三个成分以外的成分。

[0814] 「实施例 4-5」

[0815] 在本实施例 4-5 中,作为溅射靶的原料粉末,使用了平均粒径都在  $1\ \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末、 $\text{ZnO}$  粉末、 $\text{WO}_3$  粉末。首先,称量规定量的  $\text{In}_2\text{O}_3$  粉末、 $\text{ZnO}$  粉末、 $\text{WO}_3$  粉末,混合后,加入树脂制锅中,将水作为介质进行了湿式球磨混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 20 小时。其后,将所得的混合料浆取出,进行了过滤、干燥、造粒。将如此得到的造粒物放入成形模具中,用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,制成规定形状,得到了成形体。然后,将所得的成形体分别以如下的程序进行了烧结。

[0816] 首先,以炉内容积每  $0.1\text{m}^3$  为 5 升/分钟的比率向烧结炉内流入氧,在  $1500^\circ\text{C}$  下保持了 5 小时。此时,以  $1^\circ\text{C}/\text{分钟}$  升温至  $1000^\circ\text{C}$ ,以  $3^\circ\text{C}/\text{分钟}$  进行  $1000\sim 1500^\circ\text{C}$  间的升温。其后,停止氧的流入,以  $10^\circ\text{C}/\text{分钟}$  进行从  $1500^\circ\text{C}$  到  $1300^\circ\text{C}$  的降温。其后,以炉内容积每  $0.1\text{m}^3$  为 10 升/分钟的比率流入 Ar,在  $1300^\circ\text{C}$  下保持了 3 小时后,自然冷却。

[0817] 所得的烧结体的密度是依照使用了水的阿基米德法测定的,由理论密度算出了相对密度(参照表 5)。而且,此时的理论密度是根据没有氧缺陷的  $\text{In}_2\text{O}_3$  晶体(红绿柱石型构造)与 Zn 和 W 的氧化物的重量百分率算出的。另外,在利用 ICP 发光分析法定量分析了烧结体中的 Zn 和 W 的含量后,可以确认混合原料粉末时的估计组成被维持。可以确认的具体的原子组成比率被表示于表 5 中。

[0818] 然后,将所得的各个烧结体的溅射面用杯状磨石研磨,加工为直径 152mm、厚度 5mm,得到了透明导电性薄膜用烧结体靶。将其使用 In 类合金与背板贴合,制造了溅射用靶 4-5。

[0819] 锌或钨被加入溅射靶内的形态既可以作为氧化锌 ( $\text{ZnO}$ ) 或氧化钨 ( $\text{WO}_3$ 、 $\text{WO}_2$ 、 $\text{W}_2\text{O}_7$ ) 分散,也可以作为氧化铟-氧化锌间的复合氧化物 ( $\text{In}_2\text{Zn}_2\text{O}_5$ 、 $\text{In}_2\text{Zn}_3\text{O}_6$ 、 $\text{In}_2\text{Zn}_5\text{O}_7$ 、 $\text{In}_2\text{Zn}_7\text{O}_9$  等) 或氧化铟-氧化钨间的复合氧化物分散。但是,钨原子在氧化铟的铟点位上置换固溶,在氧化铟烧结体中以原子水平分散的形态由于溅射中的放电稳定,另外可以获得均匀的低电阻的膜,因此更为优选。该低电阻的膜相当于技术方案的范围的导电性氧化物的一个例子。

[0820] 通过像这样分散,晶粒的平均直径为  $4.2\ \mu\text{m}$ 。该直径是利用图像处理求得的。

[0821] 「实施例 4-6」

[0822] 本实施例 4-6 中,作为溅射靶的材料粉末,使用了平均粒径在  $1\ \mu\text{m}$  以下的  $\text{In}_2\text{O}_3$  粉末及平均粒径在  $1\ \mu\text{m}$  以下的  $\text{GeO}_2$  粉末、 $\text{WO}_3$  粉末。首先,为了得到表 5 所示的 Ge/In 原子

比、W/In 的原子比的组成的烧结体,将  $\text{In}_2\text{O}_3$  粉末与  $\text{GeO}_2$  粉末、 $\text{WO}_3$  粉末以规定的比例调和,加入树脂制锅中,用湿式球磨机混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 24 小时。混合后,将所得的料浆取出,进行了过滤、干燥、造粒。将该造粒物用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,进行了成形。

[0823] 然后,将该成形体在以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内的大气中导入氧的气氛中,在  $1300^\circ\text{C}$  下烧结了 3 小时。此时,以  $1^\circ\text{C} / \text{分钟}$  升温,在烧结后的冷却时,停止氧导入,以  $10^\circ\text{C} / \text{分钟}$  降温至  $1000^\circ\text{C}$ 。

[0824] 将如上所述得到的烧结体的棒材粉碎,实施了粉末 X 射线解析测定,仅观察到了由红绿柱石型构造的氧化铟相和钽铋石型构造的  $\text{In}_2\text{Ge}_2\text{O}_7$  引起的衍射峰,因此判断是具有本发明的特征的氧化物烧结体。另外,根据烧结体的微细组织的 EPMA 分析,确认在氧化铟相中固溶有锗。通过像这样分散,平均后的晶粒的直径为  $4.3\mu\text{m}$ 。该直径是利用图像处理求得的。将该烧结体加工为直径  $101\text{mm}$ 、厚度  $5\text{mm}$  的大小,将其溅射面用杯状磨石研磨而制成靶。特别是,通过将其使用金属铟粘合在无氧铜制的背板上,构成了溅射靶。

[0825] 当在溅射靶中存在有氧化锗粒子时,则由于氧化锗粒子的电阻率高,因此就会由被等离子体照射的氩离子引起带电,产生燃弧。越是提高靶投入电能,增加氩离子的照射量,则发生该现象的倾向就越明显。

[0826] 与之不同,本发明的靶中,由于锗在铟点位上置换固溶了的氧化铟、锗酸铟化合物的电阻率都很低(即,不存在高电阻的粒子),因此即使增加投入功率,也不会产生燃弧。由此,根据本实施例,可以增大投入电能的电能量,其结果是,能够实现高速成膜。

[0827] 在本发明的氧化物烧结体中含有 Ge 元素的理由是,当由此种靶制作薄膜时,导电率会提高。具体来说是因为,原子价为 4 价的锗占有氧化铟膜中的原子价为 4 价的铟位置,这样就会释放出载流子电子而使导电率增大。

[0828] 另外,本发明中,如上所述地将靶中的锗元素以 Ge/In 原子比表示规定为 0.01 以上 0.3 以下的范围中的理由是,当脱离了该范围时,则所得的薄膜的电阻值就会增大。

[0829] 另一方面,对于钨来说最好「是分散的」,特别优选在氧化铟的铟点位上置换固溶。即,所述钨被包含在靶内的形态可以是以  $\text{WO}_3$ 、 $\text{WO}_2$  等氧化钨的形式分散于氧化铟烧结体中的形态。另外,也可以是以  $\text{In}_2\text{W}_3\text{O}_{12}$  等氧化铟 - 氧化钨间的复合氧化物的形式分散于氧化铟烧结体中的形态。通过像这样分散,晶粒的平均直径为  $4.8\mu\text{m}$ 。而且,平均直径是利用图像处理求得的。

[0830] 另外,最好钨原子通过在氧化铟的铟点位上置换固溶,使得钨在氧化铟烧结体中以原子水平分散。这是因为,以原子水平分散的话,则在溅射中,放电就会稳定,对于使所得的透明导电性薄膜变为低电阻是有效的。该低电阻的膜相当于技术方案的范围的导电性氧化物的一个例子。

[0831] 「实施例 4-7」

[0832] 本实施例 4-7 中,将  $\text{In}_2\text{O}_3$  粉末、 $\text{GaO}_2$  粉末、 $\text{WO}_3$  粉末作为原料粉末使用。这些粉末的平均粒径都在  $1\mu\text{m}$  以下。

[0833] 首先,对这三种粉末,为了获得表 5 所示的 Ga/In 原子比、W/In 的组成的烧结体,将  $\text{In}_2\text{O}_3$  粉末与  $\text{GaO}_2$  粉末、 $\text{WO}_3$  粉末以规定的比例调和,加入树脂制锅中,用湿式球磨机混合。此时,使用硬质  $\text{ZrO}_2$  球,将混合时间设为 24 小时。混合后,将所得的料浆取出,进行了过滤、干燥、造粒。将造粒物用冷轧静液压压力机施加  $3\text{ton}/\text{cm}^2$  的压力,进行了成形。

[0834] 然后,将该成形体在以炉内容积每  $0.1\text{m}^3$  为 5 升 / 分钟的比率向烧结炉内的大气中

导入氧的气氛中,在 1300℃下烧结了 3 小时。此时,以 1℃ / 分钟升温,在烧结后的冷却时,停止氧导入,以 10℃ / 分钟降温至 1000℃。

[0835] 将所得的烧结体的棒材粉碎,实施了粉末 X 射线衍射测定,由于仅观察到了由红绿柱石型构造的氧化铟相引起的衍射峰,因此判断是具有本发明的特征的氧化物烧结体。另外,根据烧结体的微细组织的 EPMA 分析,确认在氧化铟相中固溶有镓。通过像这样分散,平均后的晶粒的直径为 4.6 μm。该直径的值是利用图像处理求得的。将该烧结体加工为直径 101mm、厚度 5mm 的大小,将其溅射面用杯状磨石研磨而制成靶。此后,将该靶使用金属铟粘合在无氧铜制的背板上。

[0836] 一般来说,当在靶中存在有氧化镓粒子时,则由于氧化镓粒子的电阻率高,因此就会由被等离子体照射的氩离子引起带电,产生燃弧。越是提高靶投入电能,增加氩离子的照射量,则该倾向就越明显。

[0837] 与之不同,基于本发明的所述靶中,由于镓在铟点位上置换固溶了的氧化铟、镓酸铟化合物的电阻率都很低,即,不存在高电阻的粒子,因此即使增加投入功率,基本上也不会产生燃弧。由此,能够实现利用高投入电能的高速成膜。

[0838] 另外,对于钨来说最好「是分散的」,特别优选在氧化铟的铟点位上置换固溶。即,所述钨被包含在靶内的形态既可以是 WO<sub>3</sub>、WO<sub>2</sub> 等氧化钨的形式分散于氧化铟烧结体中的形态,另外也可以是以 In<sub>2</sub>W<sub>3</sub>O<sub>12</sub> 等氧化铟-氧化钨间的复合氧化物的形式分散于氧化铟烧结体中的形态。通过像这样分散,晶粒的平均直径为 4.8 μm。而且,该直径是利用图像处理求得的。

[0839] 另外,最好钨原子通过在氧化铟的铟点位上置换固溶,使得钨在氧化铟烧结体中以原子水平分散。其理由是因为,在溅射中放电稳定,对于使所得的透明导电性薄膜变为低电阻是有效的。该低电阻的膜相当于技术方案的范围的导电性氧化物的一个例子。

[0840] B. 比较例

[0841] 将用于与所述实施例 4-1 ~ 实施例 4-7 的比较大的例子表示如下。该比较例的内容也被表示于表 5 中。

[0842] 「比较例 4-1」

[0843] 除去以下的不同点以外,与所述实施例 4-3 大致相同地制作了溅射靶。

[0844] 与实施例 4-3 不同的方面在于,作为材料不使用 WO<sub>3</sub>,其结果是,钨(W)不包含于溅射靶中。其他的事项与实施例 4-3 相同。所制作的溅射靶的相对密度为 99%,平均粒径为 12.8 μm(表 5)。这些测定是与实施例 4-3 相同地进行的。

[0845] 「比较例 4-2」

[0846] 除去以下的不同点以外,与所述实施例 4-5 大致相同地制作了溅射靶。

[0847] 与实施例 4-5 不同的方面在于,作为材料不使用 WO<sub>3</sub>,其结果是,钨(W)不包含于溅射靶中。其他不同的方面在于,Zn 的原子组成比([Zn]/([Zn]+[In]))为 0.16。这里,[Zn]表示锌的原子的数目,[In]表示铟的原子的数目。其他的事项与实施例 4-5 相同。所制作的溅射靶的相对密度为 98%,平均粒径为 3.8 μm(表 5)。这些测定是与实施例 4-5 相同地进行的。

[0848] C. 采用了各透明导电膜时的电阻

[0849] 「实施例 4-8」

[0850] 将从所述的实施例 4-1 到实施例 4-7 中得到的溅射靶安装于 DC 溅射装置上,在载玻片上贴附第一次成膜用掩模(开普敦胶带),以 200nm 的厚度形成了 Al 膜。其后,将所述



的掩模揭掉,形成了规定的A1图案。贴附第二次成膜用掩模(开普敦胶带),使用各溅射靶,将透明导电膜(透明电极)制成200nm厚的膜后,将成膜用掩模揭掉,获得了规定的接触电阻测定用基板。该透明导电膜相当于技术方案的导电性氧化物的一个例子。此后,从该基板的两端取出端子,测定了玻璃/A1/透明电极的电阻。将其结果一并表示于表5中。

[0851] 另外,通过将成膜顺序设为透明电极/A1的顺序而进行成膜,也获得了玻璃/透明电极/A1的接触电阻测定用基板。同样地,将该基板中的电阻测定结果也一并表示于表5中。

[0852] 另外,对于所述比较例4-1及比较例4-2中得到的溅射靶,也同样地进行了测定。其结果也被表示于表5中。

[0853] 如该表5所示,由于当在A1上形成了透明电极的膜时,A1表面被氧化,生成 $Al_2O_3$ ,因此一般的电阻值变大。即,如表5所示,在不含有W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素的电极(比较例)中,玻璃/A1/透明电极的测定电阻值变大(参照表5中比较例4-1、比较例4-2)。根据该情况,通过含有W、Mo、Ni、Nb、Fe、Pt、Pd、镧系元素,就可以提供能够减小接触电阻的透明电极。而且,关于Ni、Nd、Fe、Pt、Pd、镧系元素,将在后述的实施例4-10~实施例4-22中详述。

[0854] D. TFT阵列基板的制作

[0855] 「实施例4-9」

[0856] 参照图10对基于本发明制作了TFT阵列基板的例子进行说明。

[0857] 首先,在透光性的玻璃基板3001上利用高频溅射以1500埃的膜厚堆积金属Al(99%Al、1%Nd)。将其利用以磷酸-醋酸-硝酸类水溶液作为蚀刻液使用的热蚀刻法形成了所需的形状的栅电极3002及与栅电极3002相连的栅电极配线3002a。

[0858] 然后,为了形成栅绝缘膜3003,利用辉光放电CVD法,以3000埃的膜厚堆积氮化硅(SiN)膜。接下来,以3500埃的膜厚堆积 $\alpha$ -Si:H(i)膜3004,继而以3000埃的膜厚堆积成为沟道保护层3005的氮化硅(SiN)膜。此时,作为放电气体,在成为栅绝缘膜3003的SiN膜、成为沟道保护层3005的SiN膜的成膜时,使用 $SiH_4-NH_3-N_2$ 类混合气体。另外,在 $\alpha$ -Si:H(i)膜3004的成膜时,使用 $SiH_4-N_2$ 类的混合气体。

[0859] 然后,对该成为沟道保护层3005的SiN膜进行使用了CHF类气体的干式蚀刻,形成了所需的形状的沟道保护层3005。该沟道保护层3005的样子被表示于图10中。

[0860] 接下来,使用 $SiH_4-H_2-PH_3$ 类的混合气体,以3000埃的膜厚堆积 $\alpha$ -Si:H(n)膜3006。然后,在其上利用真空蒸镀法或溅射法依照膜厚 $0.1\mu m$ 的Cr、 $0.3\mu m$ 的Al的顺序堆积Cr/Al双层膜。

[0861] 对于该两层,利用热蚀刻法,使用 $H_3PO_4-CH_3COOH-HNO_3-H_2O$ 类蚀刻液蚀刻Al,使用硝酸亚铈铵水溶液蚀刻Cr。利用该蚀刻形成所需的源电极3007的图案及漏电极3008的图案。另外,通过并用使用了CHF类气体的干式蚀刻及使用了胂( $NH_2NH_2 \cdot H_2O$ )水溶液的湿式蚀刻来蚀刻 $\alpha$ -Si:H(i)膜3004及 $\alpha$ -Si:H(n)膜3006,形成所需的图案的 $\alpha$ -Si:H(i)膜3004的图案及 $\alpha$ -Si:H(n)膜3006的图案。然后,利用透明树脂光刻胶3010形成保护膜。而且,虽然在本实施例4-9中,使用了Cr/Al的双层膜,然而也优选取代Cr而使用Mo、Ti等(参照图10)。

[0862] 其后,利用热蚀刻法,形成源电极3007及漏电极3008间与透明电极即像素电极(像素电极图案3009)的接触孔3012等。

[0863] 在形成了由该金属Al制成的源电极3007及漏电极3008的图案的基板上,利用使用了实施例4-5中得到的以氧化铟和氧化锌·氧化钨作为主成分的溅射靶的溅射法,堆积

非晶质透明导电膜。该非晶质透明导电膜也是以氧化铟和氧化锌·氧化钨作为主成分的膜。这样,就形成像素电极图案 3009 等。该像素电极图案 3009 相当于技术方案的范围的「透明电极」的一个例子。另外,虽然是相同的部分,然而作为其材料的非晶质透明导电膜相当于技术方案的范围的「导电性氧化物」的一个例子。

[0864] 利用放电气体是使用纯氩气或混入了 1vol% 左右的微量的  $O_2$  气的 Ar 气的方法,以 1200 埃的膜厚堆积了透明电极膜(利用蚀刻处理后变为像素电极图案 3009 等)。当用 X 射线衍射法分析该  $In_2O_3-ZnO-WO_3$  膜时,未观察到峰,为非晶质膜。另外,该膜的电阻率值为  $3.8 \times 10^{-4} \Omega \cdot cm$  左右,是能够充分地作为电极应用的膜。对该膜利用在蚀刻剂中使用了草酸 3.5 重量%的水溶液的热蚀刻法进行蚀刻,使得至少与源电极 3007 的图案电连接,形成了由所需的非晶质电极构成的像素电极图案 3009。此时,Al 的源电极 3007 及漏电极 3008 基本上没有在蚀刻液中溶出。另外,栅线取出部 14、源·漏线取出部 3016 也被透明电极覆盖(参照图 10)。像这样就完成了 TFT 阵列基板。该 TFT 阵列基板相当于技术方案的范围的 TFT 基板的一个例子。

[0865] 而且,这里虽然将草酸 3.5 重量%水溶液作为蚀刻剂使用,然而也优选将含有磷酸·醋酸·硝酸的水溶液、含有硝酸铈铵盐的水溶液作为蚀刻剂使用。使用了这些水溶液时也可以获得与草酸的情况相同的作用·效果。

[0866] 而且,图 10 中,虽然仅出示了 1 个 TFT(薄膜晶体管),然而实际上在基板上配置多个 TFT,构成阵列构造。各 TFT 由于是相同的构成,因此图 10 中仅出示了 1 个 TFT 的剖面图。

[0867] 其后,从图 10 的状态起又形成遮光膜图案,完成  $\alpha$ -SiTFT 有源矩阵基板。使用该基板制造了 TFT-LCD 方式平面显示器。所制造的显示器可以没有问题地实现中间色调的显示(灰度显示)。该 TFT-LCD 方式平面显示器相当于技术方案的范围的液晶显示装置的优选的一个例子。

[0868] 而且,本实施例 4-9 中,虽然给出了使用实施例 4-5 中制作的溅射靶制作 TFT 阵列基板,继而利用它构成液晶显示装置的例子,然而也优选使用其他的实施例 4-1~实施例 4-7 的溅射靶制作 TFT 阵列基板。另外,也优选使用该 TFT 阵列基板构成液晶显示装置,可以与所述的例子相同地获得能够良好地进行中间色调的显示(灰度显示)的液晶显示装置。

[0869] E. 关于 Ni、Nb、Fe、Pt、Pd、镧系元素的实施例

[0870] 以下将对关于第一组中的 Ni、Nb、Fe、Pt、Pd、镧系元素的实施例进行说明。下述实施例 4-10~实施例 4-23 中,分别执行实施例 4-1 或 4-2 及实施例 4-3、4-5 中所示的程序,制成溅射靶,测定了相对密度、平均粒径。其结果被表示于表 6 中。另外,使用与实施例 4-8 相同的程序,测定了与 Al 的接触电阻。其结果也被表示于表 6 中。

[0871] 另外,使用下述的实施例 4-10~实施例 4-23 中所示的组成的透明电极,用与实施例 4-9 相同的程序制成了液晶显示装置。其结果是,可以与所述实施方式 4-9 相同地没有问题的动作,也能够良好地显示中间色调。

[0872] [表 6]

[0873] 表 6

[0874]

实施例	M1	$[M1]/([In]+[M1])$	M2	$[M2]/([In]+[M2])$	相对密度%	平均粒径 $\mu m$	透明电极的电阻率 $\mu \Omega cm$	与Al的接触电阻 $\Omega$
玻璃/Al/透明电极	玻璃/透明电极/Al							
4-10	Ni	0.03	Ga	0.02	97	2.1	480	22.4
4-11	Ni	0.05	Zn	0.08	96	2.2	562	21.3
4-12	Nb	0.04	Ge	0.03	95	3.1	435	32.7
4-13	Nb	0.04	Sn	0.05	96	3.5	386	31.5
4-14	Ce	0.03	-	-	96	2.3	493	35.3
4-15	Ce	0.05	Sn	0.05	97	2.8	387	33.2
4-16	Ho	0.03	-	-	95	3.6	425	42.0
4-17	Ho	0.04	Zn	0.10	96	2.5	463	42.3
4-18	Er	0.04	-	-	95	3.7	487	39.9
4-19	Fe	0.04	-	-	97	4.3	456	28.4
4-20	Fe	0.05	Zn	0.10	95	4.2	450	29.6
4-21	Pd	0.03	-	-	96	4.1	564	37.6
4-22	Pt	0.03	-	-	95	4.2	657	23.7
4-23	La	0.10	Zn	0.30	98	2.2	620	23.0

[0875] 分别利用实施例 4-1 或 4-2 及实施例 4-3、4-5 的工艺实施后,利用实施例 4-8 的方法,测定了与 Al 的接触电阻。另外,与实施例 4-9 的 TFT 装置相同地没有问题的动作。

[0876] 「实施例 4-10」

[0877] 本实施例 4-10 从第一组 M1 中采用了 Ni。此外,从第二组 M2 中采用了 Ga。Ni 的原子组成比率 ( $[Ni]/([In]+[Ni])$ ) 为 0.03, Ga 的原子组成比率 ( $[Ga]/([In]+[Ga])$ ) 为 0.02。所制成的溅射靶的相对密度为 97%。另外,平均粒径为  $2.1 \mu m$  (参照表 6)。

[0878] 然后,与实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $480 \mu \Omega \cdot cm$  (参照表 6)。

[0879] 在玻璃上以玻璃/Al/透明电极的顺序层叠的情况下,与 Al 的接触电阻为  $22.4 \Omega$ 。另外,在玻璃上以玻璃/透明电极/Al 的顺序层叠的情况下,为  $26.6 \Omega$  (参照表 6)。

[0880] 「实施例 4-11」

[0881] 本实施例 4-11 从第一组 M1 中采用了 Ni。此外,从第二组 M2 中采用了 Zn。Ni 的原子组成比率 ( $[Ni]/([In]+[Ni])$ ) 为 0.05, Zn 的原子组成比率 ( $[Zn]/([In]+[Zn])$ ) 为 0.08。所制成的溅射靶的相对密度为 96%。另外,平均粒径为  $2.2 \mu m$  (参照表 6)。

[0882] 然后,与实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $562 \mu \Omega \cdot cm$  (参照表 6)。

[0883] 在玻璃上以玻璃/Al/透明电极的顺序层叠的情况下,与 Al 的接触电阻为  $21.3 \Omega$ 。另外,在玻璃上以玻璃/透明电极/Al 的顺序层叠的情况下,为  $25.4 \Omega$  (参照表 6)。

[0884] 「实施例 4-12」

[0885] 本实施例 4-12 从第一组 M1 中采用了 Nb。此外,从第二组 M2 中采用了 Ge。Nb 的原子组成比率 ( $[Nb]/([In]+[Nb])$ ) 为 0.04, Ge 的原子组成比率 ( $[Zn]/([In]+[Zn])$ ) 为 0.03。

所制成的溅射靶的相对密度为 95%。另外,平均粒径为 3.1 μm(参照表 6)。

[0886] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为 435 μΩ·cm(参照表 6)。

[0887] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为 32.7 Ω。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为 35.5 Ω(参照表 6)。

[0888] 「实施例 4-13」

[0889] 本实施例 4-13 从第一组 M1 中采用了 Nb。此外,从第二组 M2 中采用了 Sn。Nb 的原子组成比率([Nb]/([In]+[Nb]))为 0.04,Sn 的原子组成比率([Sn]/([In]+[Sn]))为 0.05。所制成的溅射靶的相对密度为 96%。另外,平均粒径为 3.5 μm(参照表 6)。

[0890] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为 386 μΩ·cm(参照表 6)。

[0891] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为 31.5 Ω。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为 34.6 Ω(参照表 6)。

[0892] 「实施例 4-14」

[0893] 本实施例 4-14 从第一组 M1 中采用了 Ce。此外,未使用第二组 M2 中的金属。Ce 的原子组成比率([Ce]/([In]+[Ce]))为 0.03。所制成的溅射靶的相对密度为 96%。另外,平均粒径为 2.3 μm(参照表 6)。

[0894] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为 493 μΩ·cm(参照表 6)。

[0895] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为 35.3 Ω。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为 38.3 Ω(参照表 6)。

[0896] 「实施例 4-15」

[0897] 本实施例 4-15 从第一组 M1 中采用了 Ce。此外,从第二组 M2 中采用了 Sn。Ce 的原子组成比率([Ce]/([In]+[Ce]))为 0.05,Sn 原子组成比率([Sn]/([In]+[Sn]))为 0.05。所制成的溅射靶的相对密度为 97%。另外,平均粒径为 2.8 μm(参照表 6)。

[0898] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为 387 μΩ·cm(参照表 6)。

[0899] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为 33.2 Ω。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为 36.4 Ω(参照表 6)。

[0900] 「实施例 4-16」

[0901] 本实施例 4-16 从第一组 M1 中采用了 Ho(铥)。此外,未使用第二组 M2 中的金属。Ho 的原子组成比率([Ho]/([In]+[Ho]))为 0.03。所制成的溅射靶的相对密度为 95%。另外,平均粒径为 3.6 μm(参照表 6)。

[0902] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为 425 μΩ·cm(参照表 6)。

[0903] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为 42.0 Ω。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为 43.0 Ω(参照表 6)。

[0904] 「实施例 4-17」

[0905] 本实施例 4-17 从第一组 M1 中采用了 Ho(铈)。此外,从第二组 M2 中采用了 Zn。Ho 的原子组成比率 ( $[\text{Ho}]/([\text{In}]+[\text{Ho}])$ ) 为 0.04, Zn 的原子组成比率 ( $[\text{Zn}]/([\text{In}]+[\text{Zn}])$ ) 为 0.10。所制成的溅射靶的相对密度为 96%。另外,平均粒径为  $2.5\ \mu\text{m}$ (参照表 6)。

[0906] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $463\ \mu\ \Omega \cdot \text{cm}$ (参照表 6)。

[0907] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为  $42.3\ \Omega$ 。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为  $43.5\ \Omega$ (参照表 6)。

[0908] 「实施例 4-18」

[0909] 本实施例 4-18 从第一组 M1 中采用了 Er(铒)。此外,未使用第二组 M2 中的金属。Er 的原子组成比率 ( $[\text{Er}]/([\text{In}]+[\text{Er}])$ ) 为 0.04。所制成的溅射靶的相对密度为 95%。另外,平均粒径为  $3.7\ \mu\text{m}$ (参照表 6)。

[0910] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $487\ \mu\ \Omega \cdot \text{cm}$ (参照表 6)。

[0911] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为  $39.9\ \Omega$ 。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为  $43.8\ \Omega$ (参照表 6)。

[0912] 「实施例 4-19」

[0913] 本实施例 4-19 从第一组 M1 中采用了 Fe。此外,未使用第二组 M2 中的金属。Fe 的原子组成比率 ( $[\text{Fe}]/([\text{In}]+[\text{Fe}])$ ) 为 0.04。所制成的溅射靶的相对密度为 95%。另外,平均粒径为  $4.3\ \mu\text{m}$ (参照表 6)。

[0914] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $456\ \mu\ \Omega \cdot \text{cm}$ (参照表 6)。

[0915] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为  $28.4\ \Omega$ 。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为  $34.2\ \Omega$ (参照表 6)。

[0916] 「实施例 4-20」

[0917] 本实施例 4-20 从第一组 M1 中采用了 Fe(铁)。此外,从第二组 M2 中采用了 Zn。Fe 的原子组成比率 ( $[\text{Fe}]/([\text{In}]+[\text{Fe}])$ ) 为 0.05, Zn 的原子组成比率 ( $[\text{Zn}]/([\text{In}]+[\text{Zn}])$ ) 为 0.10。所制成的溅射靶的相对密度为 95%。另外,平均粒径为  $4.2\ \mu\text{m}$ (参照表 6)。

[0918] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $450\ \mu\ \Omega \cdot \text{cm}$ (参照表 6)。

[0919] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为  $29.6\ \Omega$ 。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为  $35.4\ \Omega$ (参照表 6)。

[0920] 「实施例 4-21」

[0921] 本实施例 4-21 从第一组 M1 中采用了 Pd(钯)。此外,未使用第二组 M2 中的金属。Pd 的原子组成比率 ( $[\text{Pd}]/([\text{In}]+[\text{Pd}])$ ) 为 0.03。所制成的溅射靶的相对密度为 96%。另外,平均粒径为  $4.1\ \mu\text{m}$ (参照表 6)。

[0922] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $564\ \mu\ \Omega \cdot \text{cm}$ (参照表 6)。

[0923] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为  $37.6\ \Omega$ 。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为  $47.6\ \Omega$ (参照表 6)。

[0924] 「实施例 4-22」

[0925] 本实施例 4-22 从第一组 M1 中采用了 Pt(铂)。此外,未使用第二组 M2 中的金属。Pt 的原子组成比率 ( $[Pt]/([In]+[Pt])$ ) 为 0.03。所制成的溅射靶的相对密度为 95%。另外,平均粒径为  $4.2\ \mu\text{m}$ (参照表 6)。

[0926] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $657\ \mu\ \Omega \cdot \text{cm}$ (参照表 6)。

[0927] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为  $23.7\ \Omega$ 。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为  $26.8\ \Omega$ (参照表 6)。

[0928] 「实施例 4-23」

[0929] 本实施例 4-23 从第一组 M1 中采用了 La(镧)。此外,从第二组 M2 中采用了 Zn。La 的原子组成比率 ( $[La]/([In]+[La])$ ) 为 0.10, Zn 的原子组成比率 ( $[Zn]/([In]+[Zn])$ ) 为 0.18。所制成的溅射靶的相对密度为 98%。另外,平均粒径为  $2.2\ \mu\text{m}$ (参照表 6)。

[0930] 然后,与所述实施例 4-8 相同地测定了电阻值。其结果是,透明电极的电阻率为  $620\ \mu\ \Omega \cdot \text{cm}$ (参照表 6)。

[0931] 在玻璃上以玻璃/A1/透明电极的顺序层叠的情况下,与 A1 的接触电阻为  $23.0\ \Omega$ 。另外,在玻璃上以玻璃/透明电极/A1 的顺序层叠的情况下,为  $39.3\ \Omega$ (参照表 6)。

[0932] F. 变形

[0933] • 所述的例子中,虽然给出了仅利用了第一组 M1 中的 W、Mo、Ni、Nd、Fe、Pt、Pd、镧系元素的任意一种的情况的例子,然而即使利用两种以上,当然也可以起到相同的作用・效果。

[0934] • 所述的例子中,虽然给出了仅利用了第二组 M2 中的 Sn、Zn、Ge、Ga 的任意一种的情况的例子,然而即使利用两种以上,当然也可以起到相同的作用・效果。

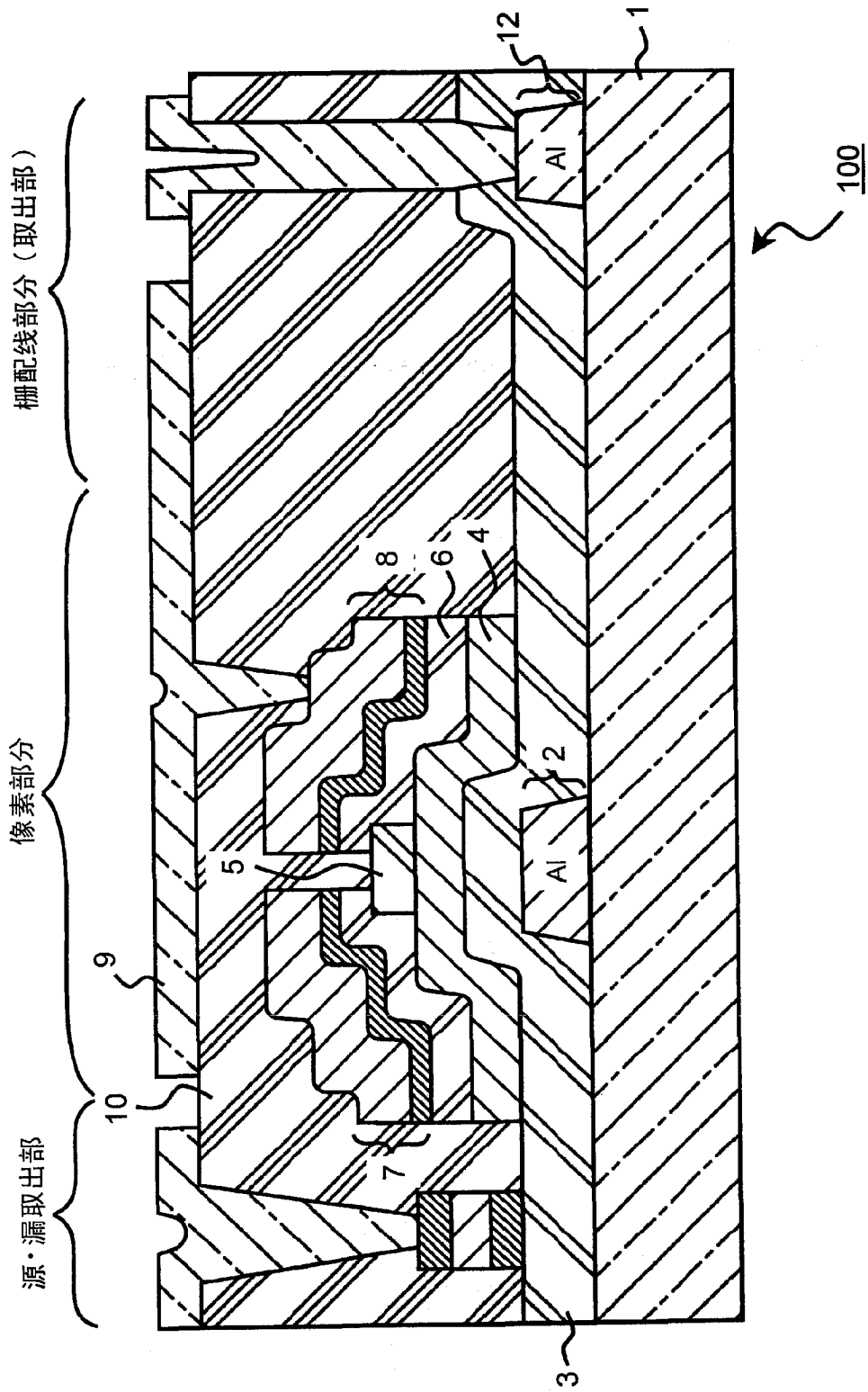


图 1

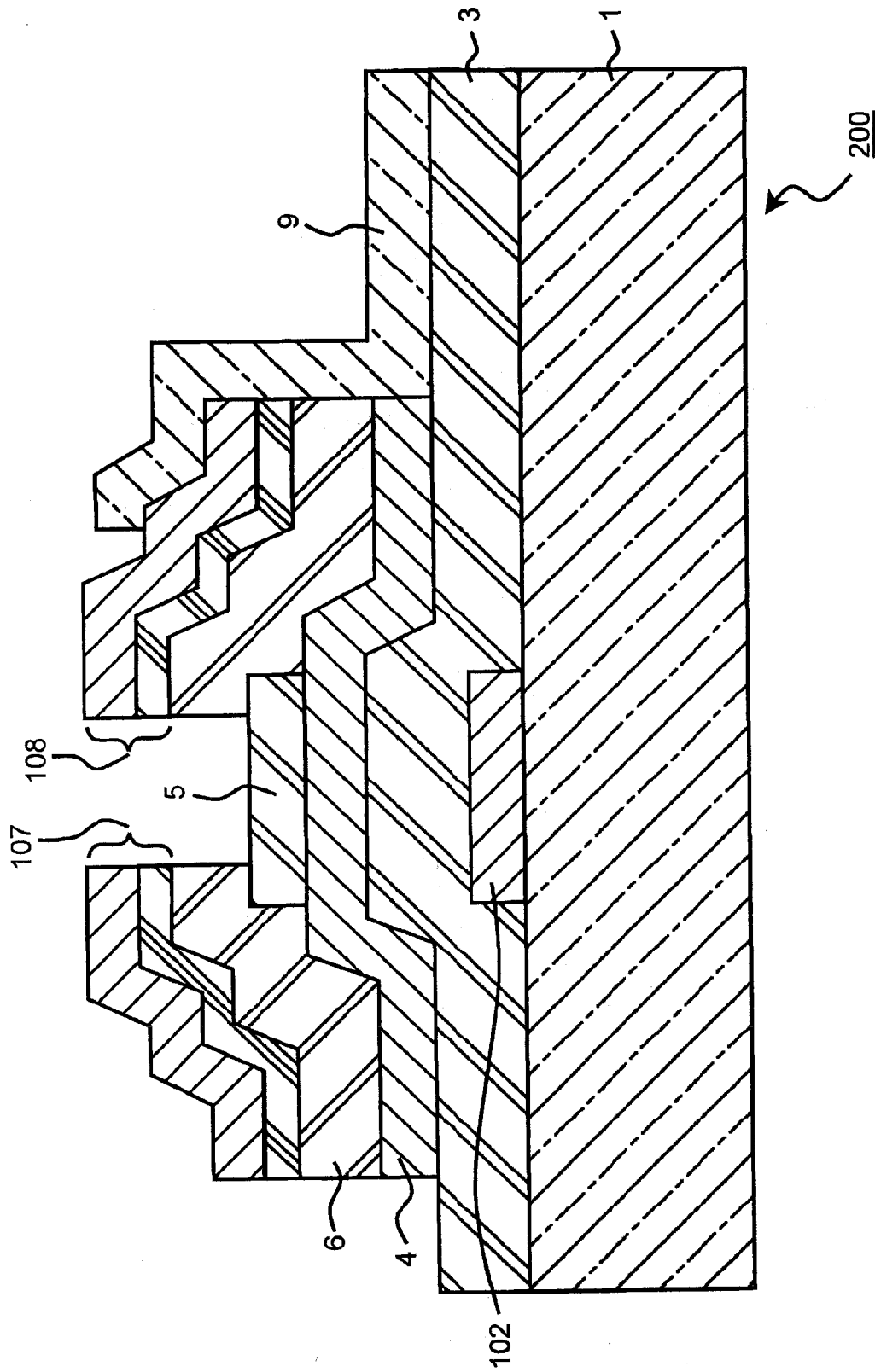


图 2



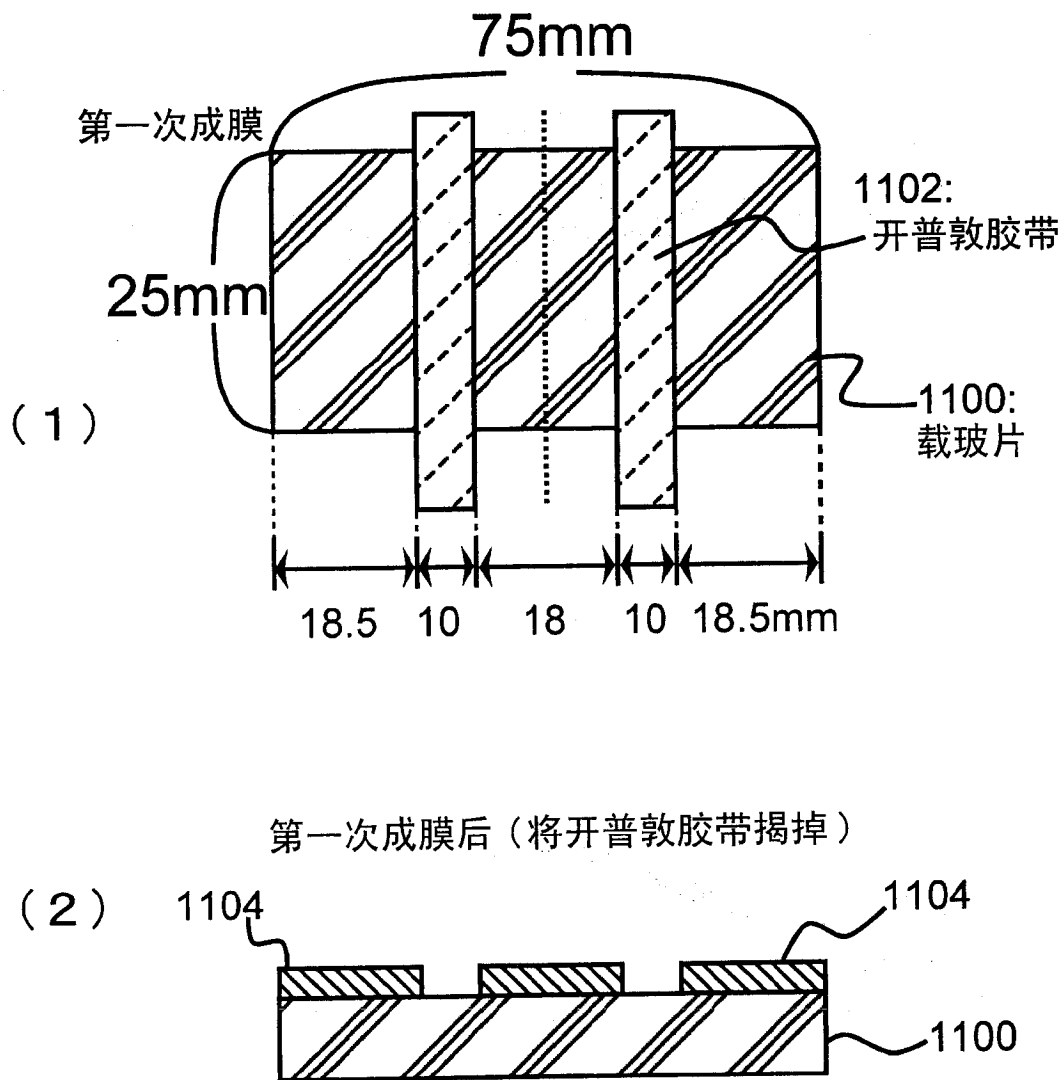


图 3

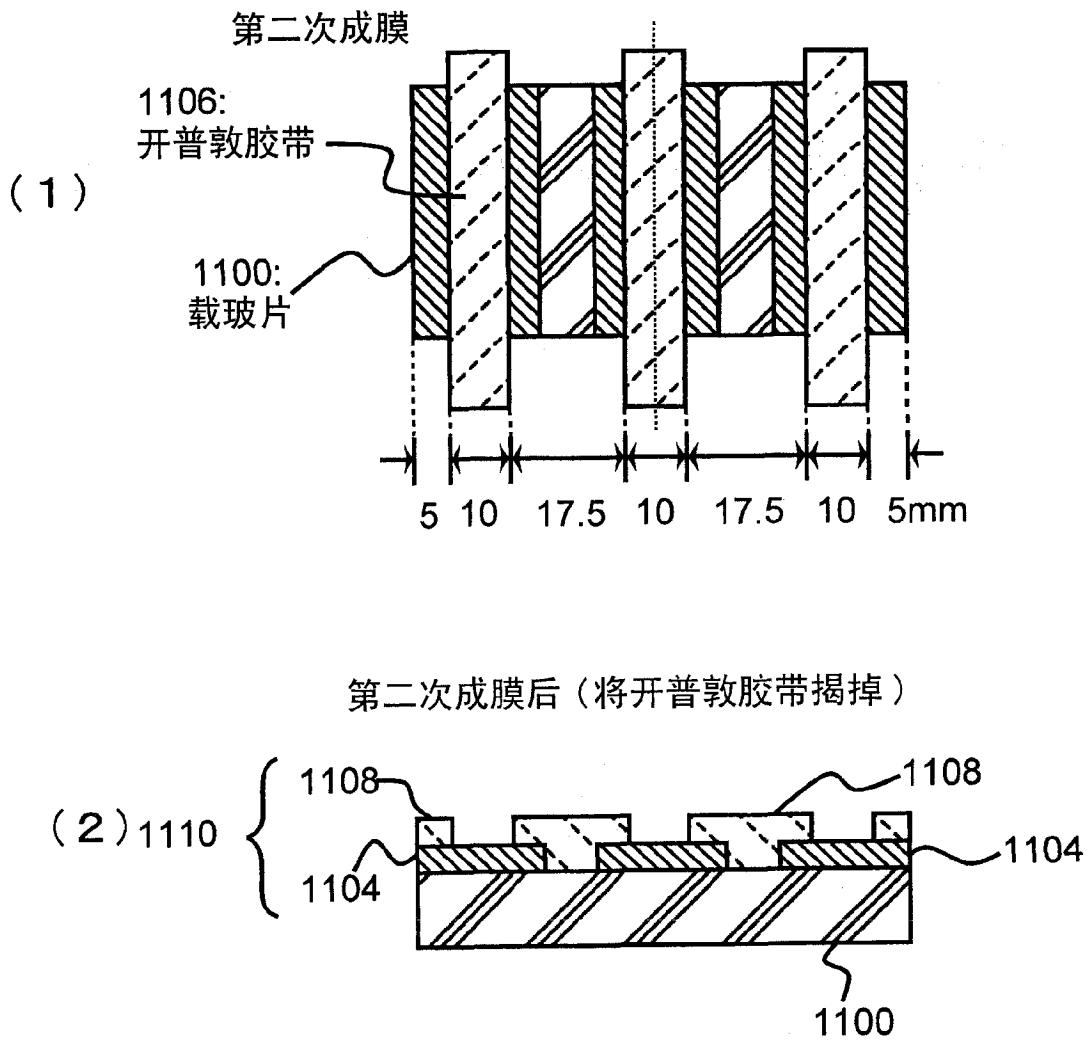


图 4

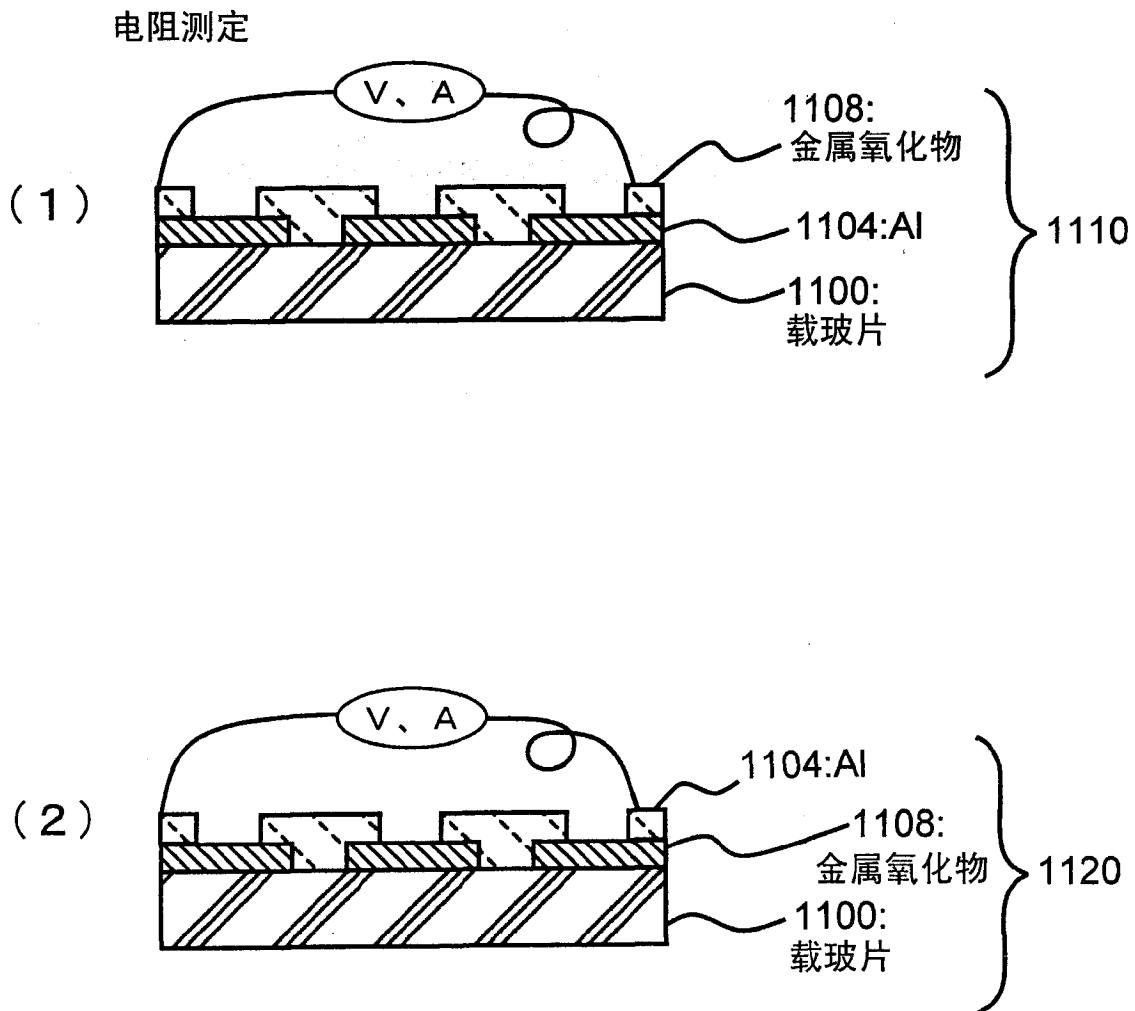
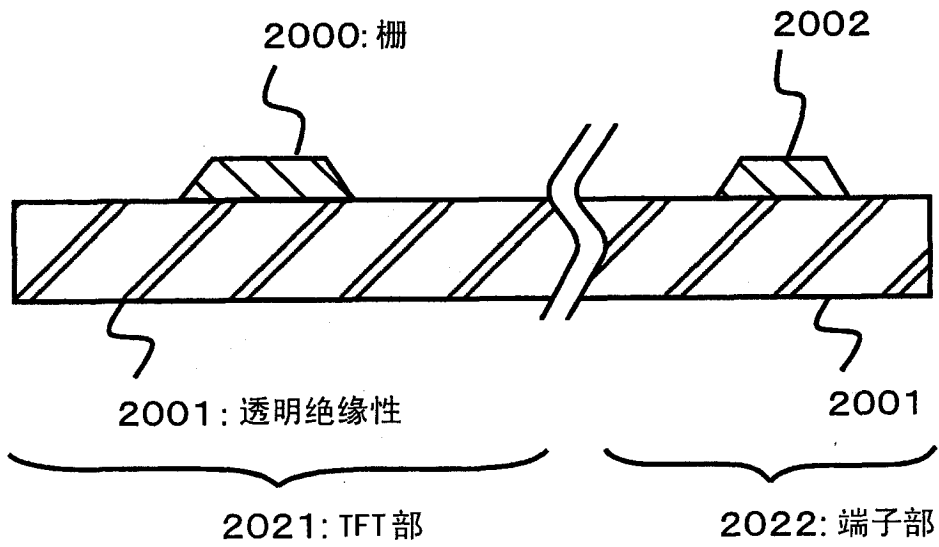


图 5

(a)



(b)

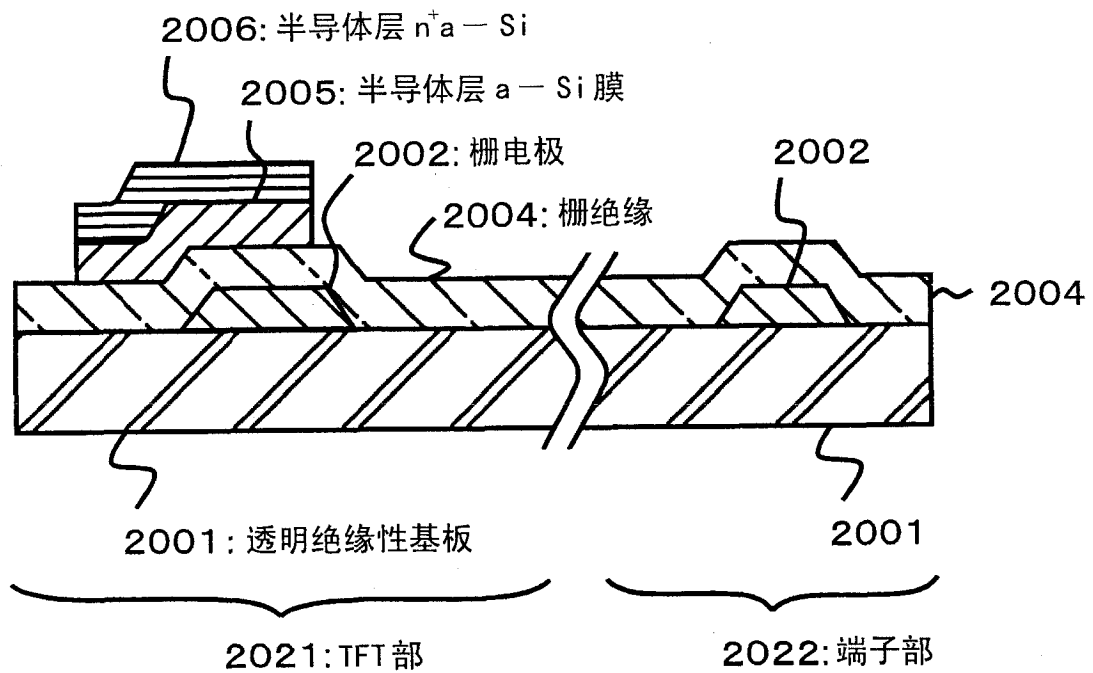


图 6

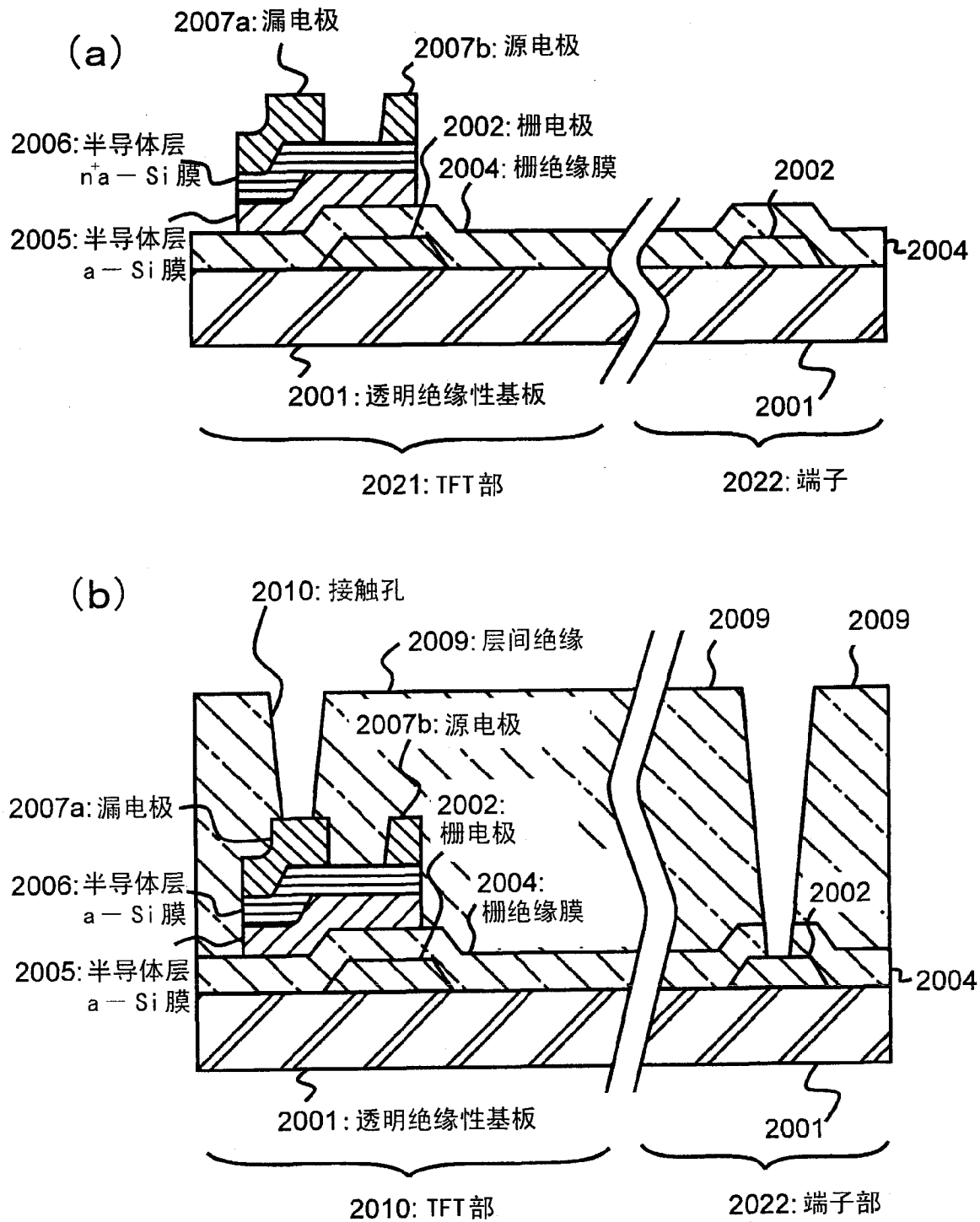


图 7

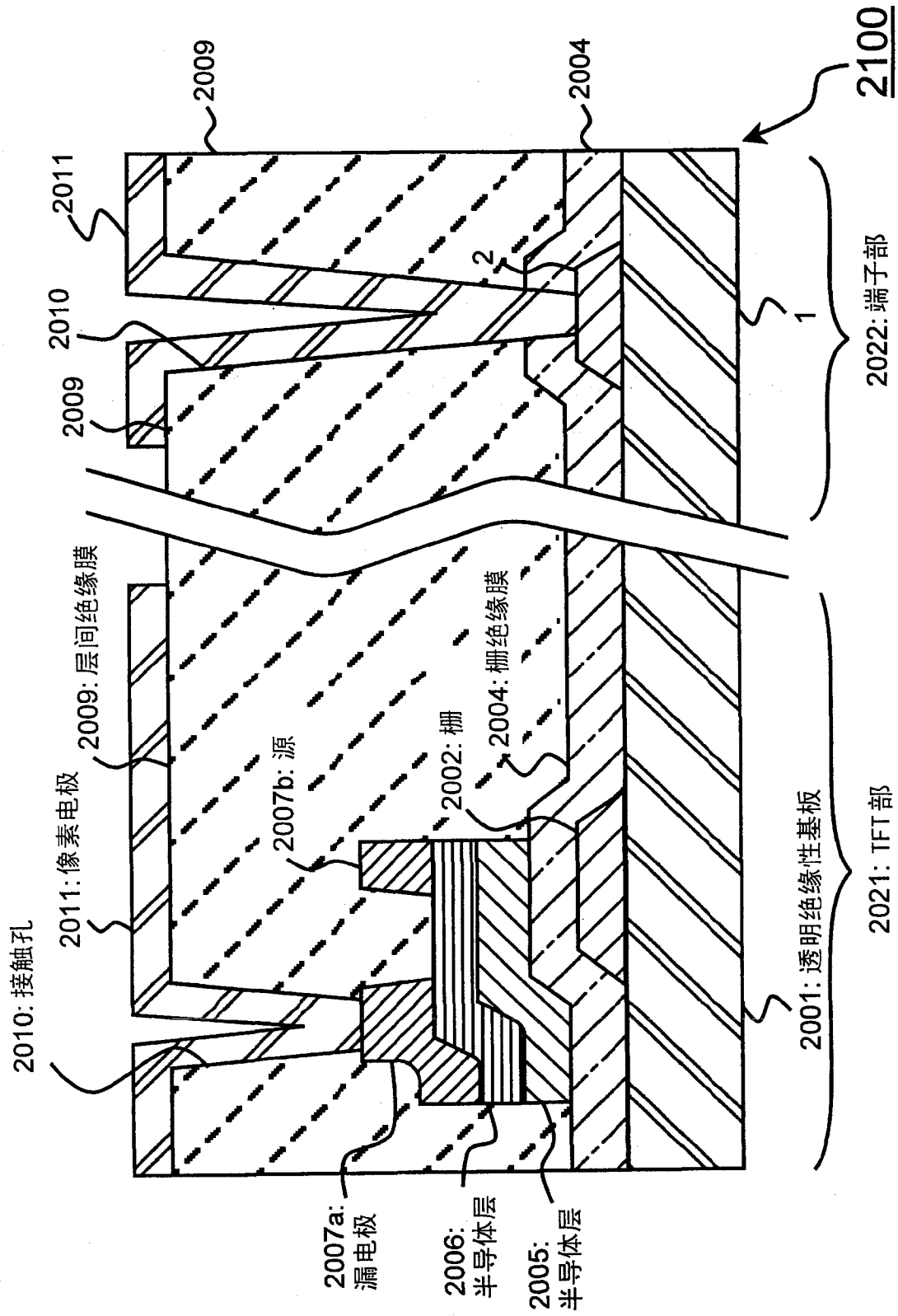
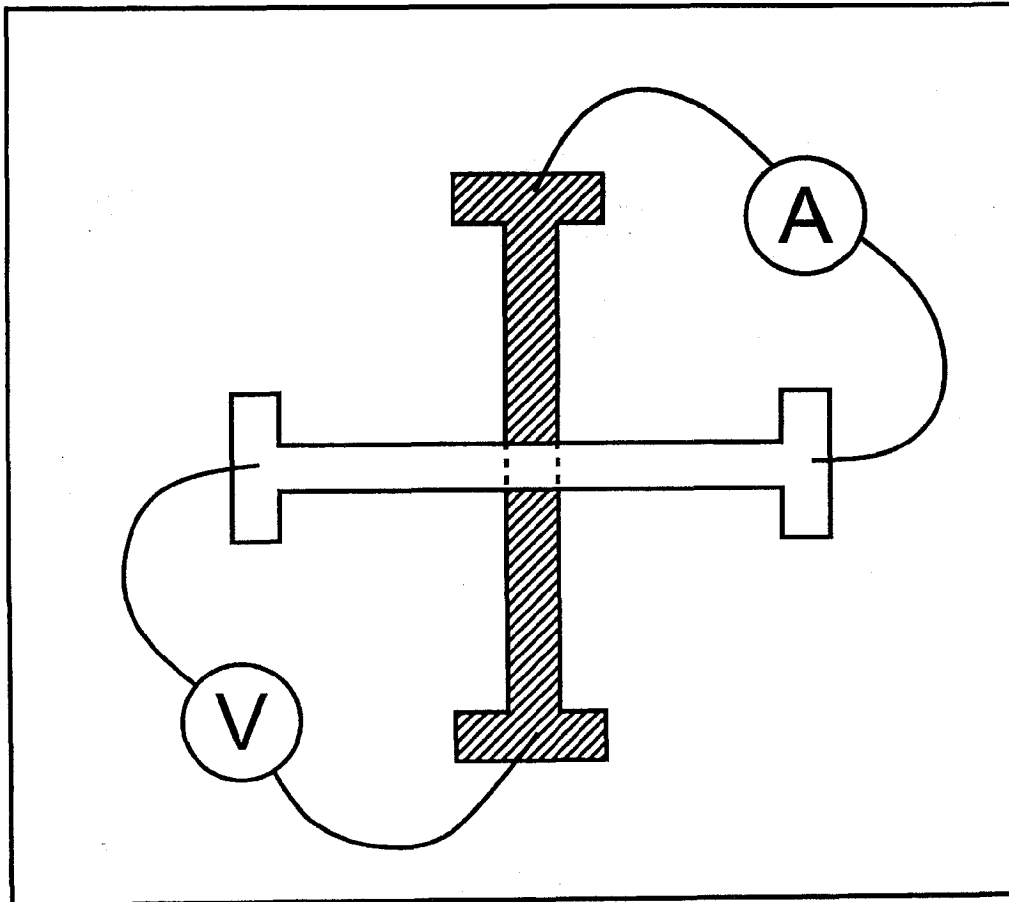


图 8

# 凯尔文图案的配线图



 Al 合金配线图案


 金属氧化物配线图案

图 9

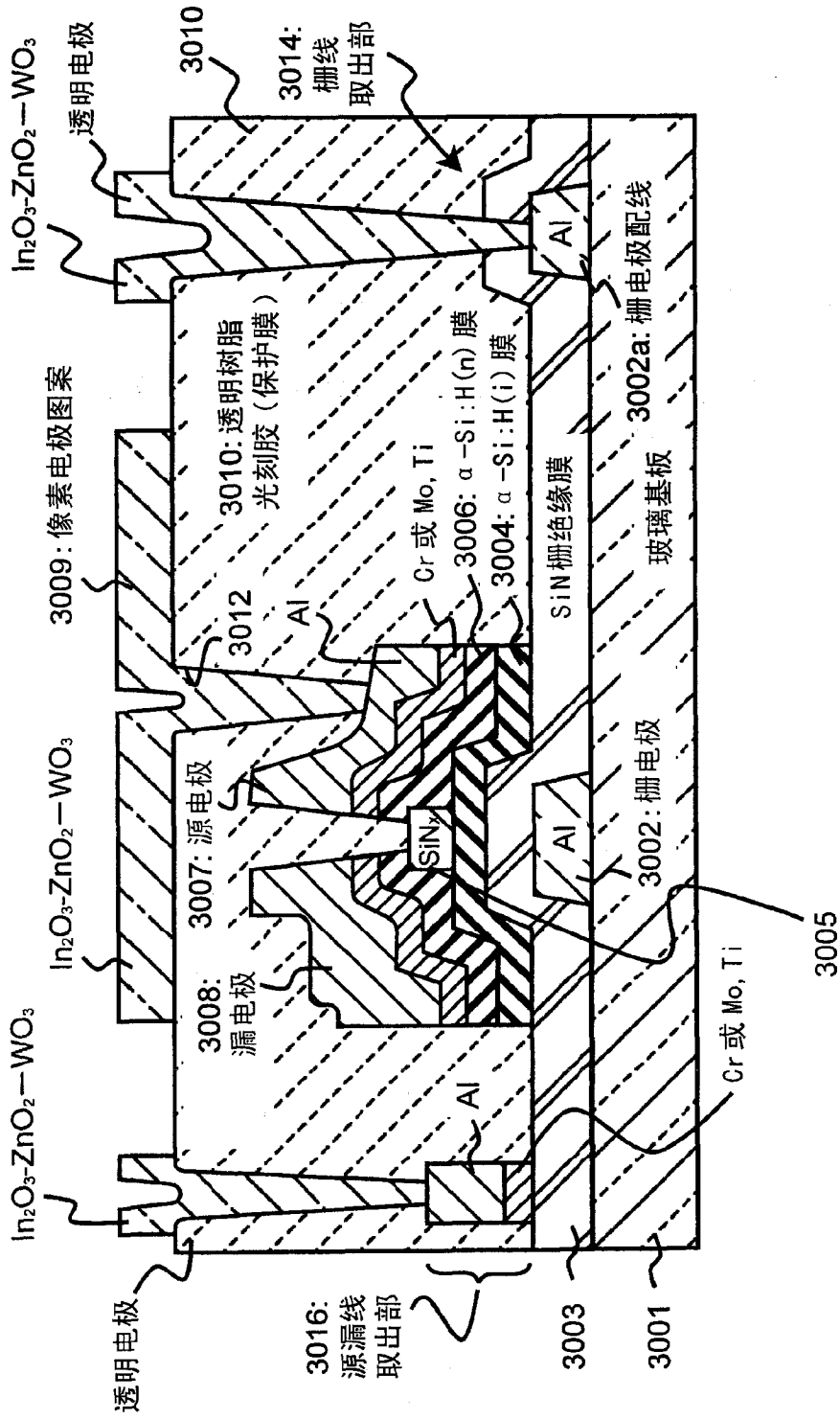


图 10



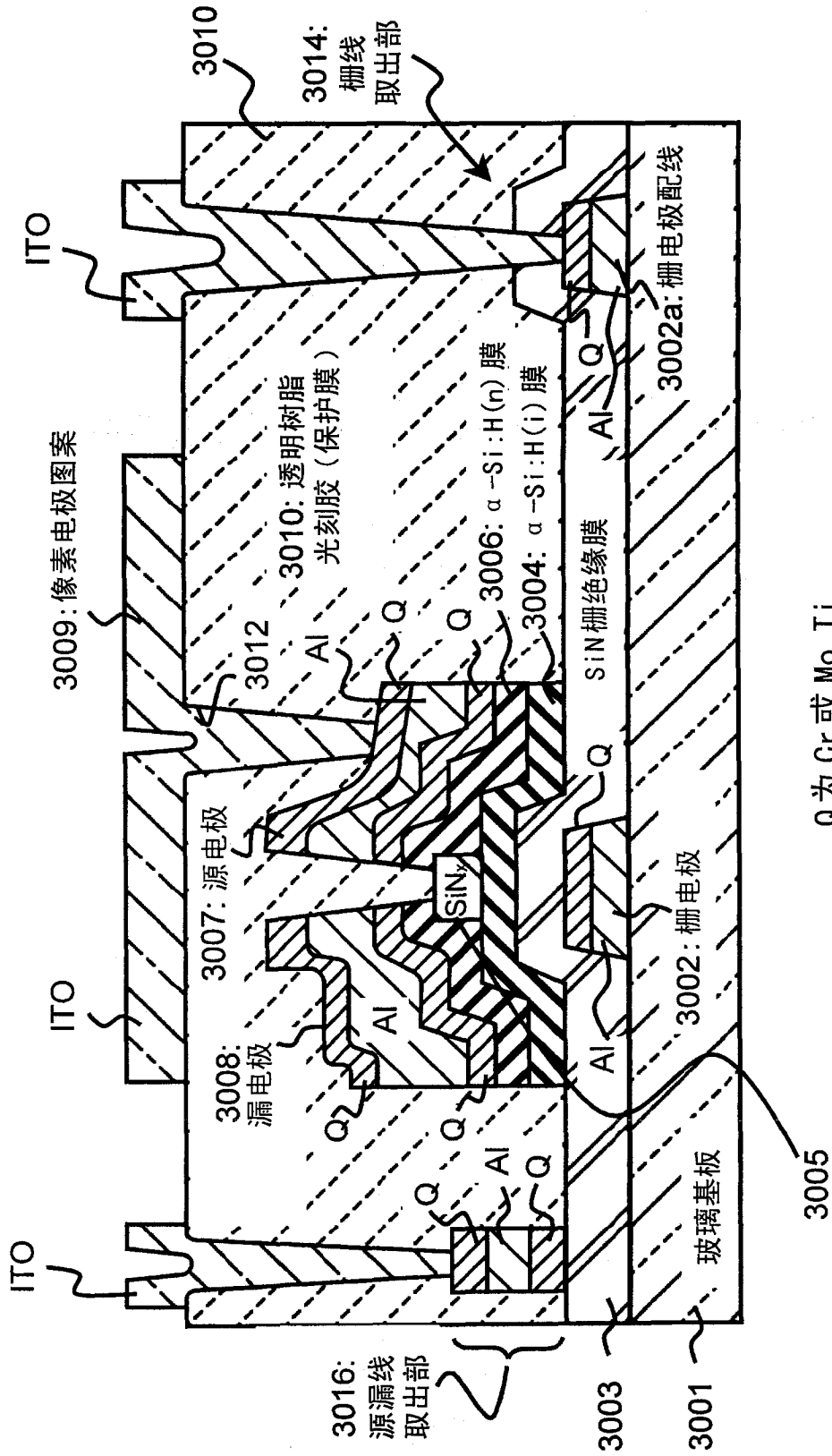


图 11