

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4247611号
(P4247611)

(45) 発行日 平成21年4月2日(2009.4.2)

(24) 登録日 平成21年1月23日(2009.1.23)

(51) Int. Cl.

F I

H O 1 L 23/12 (2006.01)

H O 1 L 23/12 5 O 1 P

請求項の数 5 (全 9 頁)

<p>(21) 出願番号 特願2003-330999 (P2003-330999) (22) 出願日 平成15年9月24日 (2003. 9. 24) (65) 公開番号 特開2005-101128 (P2005-101128A) (43) 公開日 平成17年4月14日 (2005. 4. 14) 審査請求日 平成18年9月22日 (2006. 9. 22)</p>	<p>(73) 特許権者 000002369 セイコーエプソン株式会社 東京都新宿区西新宿 2 丁目 4 番 1 号 (74) 代理人 100090387 弁理士 布施 行夫 (74) 代理人 100090398 弁理士 大淵 美千栄 (72) 発明者 山口 浩司 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内 審査官 宮本 靖史</p>
--	---

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

集積回路と、前記集積回路と電気的に接続された複数の電極と、を有する半導体基板と、
 前記半導体基板上に形成され、相互に分離して形成された複数の樹脂層と、
 前記半導体基板上であって前記樹脂層の下に形成されてなり、相互に間隔があくように
 複数の部分に分割された導電膜と、
 前記樹脂層上に至るように形成されてなる複数の配線と、
 前記複数の配線上に形成され、前記樹脂層にて支持されてなる複数の外部端子と、
 を含み、
 前記複数の樹脂層は、それぞれ、前記導電膜を構成する前記複数の部分のそれぞれを覆
 うように形成されている半導体装置。

【請求項 2】

請求項 1 記載の半導体装置において、
 前記導電膜は、いずれかの前記電極に電気的に接続されてなる半導体装置。

【請求項 3】

請求項 1 又は請求項 2 のいずれかに記載の半導体装置において、
 前記導電膜は、いずれかの前記外部端子に電気的に接続されてなる半導体装置。

【請求項 4】

請求項 1 から請求項 3 のいずれかに記載の半導体装置において、

前記配線は、いずれかの前記外部端子といずれかの前記電極とを接続する配線を含む半導体装置。

【請求項 5】

請求項 1 から請求項 4 のいずれかに記載の半導体装置において、
前記導電膜を構成する前記複数の部分が形成された領域内に、前記集積回路が形成されてなる半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

10

【背景技術】

【0002】

半導体装置は、高周波信号を使用する集積回路を有するため、電磁波を発生して外部に影響を与えるとともに、外部からの電磁波の影響を受けやすくなっていた。特に、CSP (Chip Size/Scale Package) は、小型化の要求があるため、電磁障害の対策を採りにくい構造になっていた。

【0003】

本発明の目的は、電磁障害を減らすことにある。

【発明の開示】

【課題を解決するための手段】

20

【0004】

(1) 本発明に係る半導体装置は、集積回路が形成され、内部に電氣的に接続された複数の配線と前記複数の配線に形成された複数の電極とを有する半導体基板と、

前記半導体基板上に形成された樹脂層と、

前記樹脂層上に至るように形成されてなる複数の再配置配線と、

前記複数の再配置配線上に形成され、前記樹脂層にて支持されてなる複数の外部端子と、

前記半導体基板といずれかの前記外部端子との間に形成されてなる導電膜と、

を含む。本発明によれば、導電膜による電磁シールド効果によって、電磁障害を減らすことができる。

30

(2) この半導体装置において、

前記導電膜は、いずれかの前記電極に電氣的に接続されていてもよい。

(3) この半導体装置において、

前記導電膜は、いずれかの前記電極との接続部を含んでもよい。

(4) この半導体装置において、

前記再配置配線は、前記導電膜といずれかの前記電極とを接続する配線を含んでもよい。

(5) この半導体装置において、

前記導電膜は、いずれかの前記外部端子に電氣的に接続されていてもよい。

(6) この半導体装置において、

前記再配置配線は、いずれかの前記外部端子と前記導電膜とを接続する配線を含んでもよい。

40

(7) この半導体装置において、

前記再配置配線は、いずれかの前記外部端子といずれかの前記電極とを接続する配線を含んでもよい。

(8) この半導体装置において、

前記導電膜は、前記集積回路が形成された領域を覆うように形成されていてもよい。

(9) この半導体装置において、

前記導電膜は、前記半導体基板上であって前記樹脂層の下に形成されていてもよい。

(10) この半導体装置において、

50

前記導電膜は、相互に間隔があくように複数の部分に分割されていてもよい。

(11) この半導体装置において、

前記導電膜を構成する前記複数の部分が形成された領域内に、前記集積回路が形成されていてもよい。

(12) 本発明に係る回路基板は、上記半導体装置が実装されてなる。

(13) 本発明に係る電子機器は、上記半導体装置を有する。

(14) 本発明に係る半導体装置の製造方法は、集積回路が形成されて内部に電氣的に接続された配線と前記配線に形成された電極とを有する半導体基板上に樹脂層を形成すること、

前記樹脂層上に至るように、再配置配線を形成すること、

前記再配置配線上に、前記樹脂層にて支持されるように外部端子を形成すること、及び

前記半導体基板と前記外部端子との間に導電膜を形成すること、を含む。本発明によれば、導電膜を形成するので、これによる電磁シールド効果によって、電磁障害を減らすことができる。

【発明を実施するための最良の形態】

【0005】

以下、本発明の実施の形態を、図面を参照して説明する。

【0006】

(第1の実施の形態)

図1は、本発明の第1の実施の形態に係る半導体装置を説明する図である。図2は、図1に示す半導体装置のII-II線断面図であり、図3は、図1に示す半導体装置のIII-III線断面図であり、図4は、図1に示す半導体装置のIV-IV線断面図であり、図5は、図1に示す半導体装置のV-V線断面図である。

【0007】

半導体装置は、半導体基板10を有する。図1に示す半導体基板10は半導体チップであるが、半導体ウエハを使用してもよい。半導体基板10には、集積回路12(図2参照)が形成されている。半導体チップには、1つの集積回路12が形成され、半導体ウエハには、複数の集積回路12が形成される。集積回路12が形成された領域を能動領域ということができる。

【0008】

半導体基板10は、内部に電氣的に接続された複数の配線14を有する。複数の配線14は、集積回路12(又は能動領域)に電氣的に接続された配線を含む。複数の配線14は、電氣的に、集積回路12に接続されずに半導体基板10の内部に接続された配線を含んでもよい。配線14には、電極(パッド)16が形成されている。

【0009】

半導体基板10は、パッシベーション膜18を有していてもよい。パッシベーション膜18は、樹脂膜、シリコン酸化膜、シリコン窒化膜のいずれであってもよい。パッシベーション膜18は、シリコン酸化膜のように透明であってもよいし、不透明であってもよい。パッシベーション膜18は、各電極16の一部(例えば中央部のみ)を除いて形成されていてもよい。パッシベーション膜18は、配線14を覆っており、集積回路12(又は能動領域)の全体を覆っていてもよい。

【0010】

半導体基板10には、樹脂層20が形成されている。樹脂層20は、電氣的絶縁層である。樹脂層20は、導電性粒子を含まない。樹脂層20は、応力緩和機能を有してもよい。樹脂層20は、ポリイミド樹脂、シリコン変性ポリイミド樹脂、エポキシ樹脂、シリコン変性エポキシ樹脂、ベンゾシクロブテン(BCB; benzocyclobutene)、ポリベンゾオキサゾール(PBO; polybenzoxazole)等で形成されてもよい。樹脂層20は、遮光性を有する材料から形成されてもよい。樹脂層20は、電極16の上方を避けて形成されている。樹脂層20の少なくとも一部は、集積回路12(又は能動領域)の上方に形成

10

20

30

40

50

されてもよい。

【 0 0 1 1 】

本実施の形態では、半導体基板 1 0 といずれかの外部端子 4 0 の間に導電膜 2 2 が形成されている。図 2 ~ 図 5 に示すように、導電膜 2 2 は、半導体基板 1 0 上（例えばパッシベーション膜 1 8 上）であって樹脂層 2 0 の下に形成されてもよいし、樹脂層 2 0 の内部に導電膜 2 2 を設けてもよい。導電膜 2 2 は、集積回路 1 2（例えば能動素子が形成された領域）を覆うように形成してもよい。こうすることで、集積回路 1 2 に対して電磁シールド効果を得ることができる。

【 0 0 1 2 】

導電膜 2 2 は、いずれかの電極 1 6 に電氣的に接続されていてもよい。例えば、図 4 又は図 5 に示すように、導電膜 2 2 は、いずれかの電極 1 6 との接続部 2 4 を有していてもよい。変形例として、導電膜 2 2 は、全ての電極 1 6 に電氣的に接続されないように形成されていてもよい。導電膜 2 2 は、いずれかの外部端子 4 0 に電氣的に接続されていてもよい。変形例として、導電膜 2 2 は、全ての外部端子 4 0 と電氣的に接続されないように形成されてもよい。

10

【 0 0 1 3 】

半導体装置は、複数の再配置配線 3 0 を有する。再配置配線 3 0 は、樹脂層 2 0 上に（例えばその上面に）至るように形成されている。再配置配線 3 0 は、パッシベーション膜 1 8 上を通ってもよい。

【 0 0 1 4 】

再配置配線 3 0 は、いずれかの電極 1 6 に電氣的に接続されている。再配置配線 3 0 は、その一部がいずれかの電極 1 6 とオーバーラップするように形成されている。再配置配線 3 0 は、導電膜 2 2 と氣的に接続されていてもよい。再配置配線 3 0 は、その一部が導電膜 2 2 とオーバーラップするように形成されていてもよい。図 3 に示すように、再配置配線 3 0 は、導電膜 2 2 といずれかの電極 1 6 とを接続する配線 3 2 していてもよい。変形例として、再配置配線は、導電膜 2 2 と電氣的に接続されないように形成されてもよい。図 2 又は図 4 に示すように、再配置配線 3 0 が、いずれかの外部端子 4 0 と導電膜 2 2 を接続する配線 3 4 を含んでもよい。

20

【 0 0 1 5 】

再配置配線 3 0 は、いずれかの外部端子 4 0 といずれかの電極 1 6 を電氣的に接続していてもよい。図 3 ~ 図 5 に示すように、再配置配線 3 0 が、いずれかの外部端子 4 0 といずれかの電極 1 6 を接続する配線 3 6 を含んでもよい。導電膜 2 2 といずれかの電極 1 6 とを接続する配線 3 2（図 3 参照）が、さらに、いずれかの外部端子 4 0 と接続されていてもよい。変形例として、再配置配線 3 0 は、外部端子 4 0 及び電極 1 6 を電氣的に接続しないように形成されてもよい。

30

【 0 0 1 6 】

複数の再配置配線 3 0 上には、複数の外部端子（例えばハンダボール）4 0 が設けられている。外部端子 4 0 は、軟ろう（soft solder）又は硬ろう（hard solder）のいずれで形成してもよい。軟ろうとして、鉛を含まないハンダ（以下、鉛フリーハンダという。）を使用してもよい。鉛フリーハンダとして、スズ - 銀（Sn - Ag）系、スズ - ビスマス（Sn - Bi）系、スズ - 亜鉛（Sn - Zn）系、あるいはスズ - 銅（Sn - Cu）系の合金を使用してもよいし、これらの合金に、さらに銀、ビスマス、亜鉛、銅のうち少なくとも 1 つを添加してもよい。外部端子 4 0 は、樹脂層 2 0 の上方に形成されており、樹脂層 2 0 にて支持されている。したがって、外部端子 4 0 に加えられた外力の一部が、樹脂層 2 0 にて吸収される。

40

【 0 0 1 7 】

半導体装置は、第 2 の樹脂層（ソルダレジスト等の保護層）4 2 を有していてもよい。第 2 の樹脂層 4 2 は、樹脂層 2 0 上に形成されている。第 2 の樹脂層 4 2 は、再配置配線 3 0 の外部端子 4 0 を設ける部分（例えばランド）を避けて、再配置配線 3 0 を覆うように形成されている。第 2 の樹脂層 4 2 には、樹脂層 2 0 上において再配置配線 3 0 を露出

50

させる開口が形成されている。外部端子40は、第2の樹脂層42に形成された開口を介して再配置配線30と接続されている。第2の樹脂層42は、外部端子40の少なくとも根本部分に接触している。第2の樹脂層42は、電極16を覆っていてもよい。

【0018】

本実施の形態に係る半導体装置の製造方法では、半導体基板10として、半導体ウエハを使用する。半導体基板10と外部端子40との間（例えば半導体基板10上（例えばパッシベーション膜18上に））に、導電膜22を形成する。導電膜22の詳細は、上述した通りであり、その形成方法には周知の方法を適用することができる。

【0019】

半導体基板10上に、樹脂層20を形成する。樹脂層20は、導電膜22を覆っていてもよい。樹脂層20の形成プロセスは、半導体基板10に樹脂前駆体（例えば熱硬化性樹脂前駆体）を塗布すること、あるいは、半導体基板10上で樹脂前駆体をスピコートによって拡げて、樹脂前駆体層を形成することを含んでもよい。放射線（光線（紫外線、可視光線）、X線、電子線）に感応する性質を有する放射線感応性樹脂前駆体を使用して、連続的又は一体的な樹脂前駆体層を形成し、これをパターニングしてもよい。パターニングにはリソグラフィを適用する。あるいは、印刷（例えばスクリーン印刷）によって、樹脂層20を形成してもよい。樹脂層20は、複数層になるように形成してもよいし、1層になるように形成してもよい。樹脂層20は、電極16上を避けるように形成する。樹脂層20は、半導体基板10の切断領域を避けるように形成してもよい。

【0020】

樹脂層20上に至るように再配置配線30を形成する。電極16に電気的に接続されるように再配置配線30を形成する。再配置配線30は、電極16上を通るように形成する。再配置配線30は、樹脂層20の側面を通ってもよい。再配置配線30は、ランド（ラインよりも幅の広い部分）を有するように形成してもよい。ランドは、その上に外部端子40を設けるためのものである。再配置配線30は、1層で形成してもよいし、複数層で形成してもよい。

【0021】

樹脂層20上に第2の樹脂層42を形成してもよい。第2の樹脂層42には、樹脂層20の内容が該当してもよい。あるいは、第2の樹脂層42はソルダレジストであってもよい。第2の樹脂層42は、再配置配線30の一部（例えばランドの中央部）を除いた残りの部分を覆うように形成する。第2の樹脂層42は、半導体基板10の切断領域が露出するように形成してもよい。

【0022】

再配置配線30上に、樹脂層20にて支持されるように外部端子40を形成する。外部端子40の形成には、周知の方法を適用することができる。必要に応じて、第2の樹脂層42上に、図示しない第3の樹脂層を形成してもよい。第3の樹脂層には、樹脂層20の内容が該当してもよい。第3の樹脂層は、外部端子40の上端部を除く部分を覆うように設ける。こうすることで、外部端子40に加えられる外力によって生じる応力を分散することができる。あるいは、外部端子40と再配置配線30との接合を補強することができる。第3の樹脂層は、半導体基板10の全体を覆うように形成した後にパターニングしてもよい。第3の樹脂層を、外部端子40が覆われるように設けた後、外部端子40の上端部から第3の樹脂層を除去してもよい。パターニングには、リソグラフィを適用することができる。あるいは、レーザの使用又はアッシングによって、第3の樹脂層の一部を除去してもよい。

【0023】

図6に示すように、半導体基板10を切断（例えば、スクライビング又はダイシング）してもよい。半導体基板10の切断領域に樹脂層20及び第2の樹脂層42を設けないようにすれば、樹脂を切断しないのでカッタ（又はブレード）44の目詰まりを防止することができる。こうして、半導体装置を得ることができる。

【0024】

10

20

30

40

50

(第2の実施の形態)

図7は、本発明の第2の実施の形態に係る半導体装置を説明する図である。本実施の形態では、導電膜50を、相互に間隔があくように複数の部分52に分割してある。導電膜50を分割することで、導電膜50の内部応力が半導体基板10に与える影響を小さくすることができる。また、複数の部分52が形成された領域(複数の部分52及び隣同士の部分52間の隙間の合計領域)内に集積回路12(例えば能動素子が形成された領域)が位置するように、導電膜50を形成する。こうすることで、集積回路12に対して電磁シールド効果を得ることができる。

【0025】

その他の構成及び製造方法は、第1の実施の形態で説明した内容が該当する。また、本実施の形態でも、第1の実施の形態で説明した効果を達成することができる。

【0026】

(第3の実施の形態)

図8は、本発明の第3の実施の形態に係る半導体装置を説明する図である。本実施の形態では、半導体基板10に、相互に分離した複数の樹脂層60が形成されている。樹脂層60は、半導体基板10の一部(例えばパッシベーション膜18の一部)が露出するように形成されている。本実施の形態によれば、複数の樹脂層60が相互に分離して形成されているので、これらが一体的に形成されている場合と比べて、内部応力が分散される。そのため、半導体基板10に加えられる力が分散されるので、半導体基板10の反りを低減することができる。

【0027】

放射線(光線(紫外線、可視光線)、X線、電子線)に感応する性質を有する放射線感応性樹脂前駆体を使用して、連続的又は一体的な樹脂前駆体層を形成し、これを複数の樹脂層60にパターニングしてもよい。パターニングにはリソグラフィを適用する。あるいは、印刷(例えばスクリーン印刷)によって、樹脂層60を形成してもよい。

【0028】

その他の構成及び製造方法は、第1及び第2の実施の形態で説明した内容が該当する。また、本実施の形態でも、第1及び第2の実施の形態で説明した効果を達成することができる。

【0029】

図9には、上述した実施の形態で説明した半導体装置1が実装された回路基板1000が示されている。この半導体装置を有する電子機器として、図10にはノート型パーソナルコンピュータ2000が示され、図11には携帯電話3000が示されている。

【0030】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成(例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成)を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。さらに、本発明は、実施の形態で説明した技術的事項のいずれかを限定的に除外した内容を含む。

【図面の簡単な説明】

【0031】

【図1】図1は、本発明の第1の実施の形態に係る半導体装置を説明する図である。

【図2】図2は、図1に示す半導体装置のII-II線断面図である。

【図3】図3は、図1に示す半導体装置のIII-III線断面図である。

【図4】図4は、図1に示す半導体装置のIV-IV線断面図である。

【図5】図5は、図1に示す半導体装置のV-V線断面図である。

【図6】図6は、本発明の第1の実施の形態に係る半導体装置の製造方法を説明する図で

10

20

30

40

50

ある。

【図7】図7は、本発明の第2の実施の形態に係る半導体装置を説明する図である。

【図8】図8は、本発明の第3の実施の形態に係る半導体装置を説明する図である。

【図9】図9は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。

【図10】図10は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

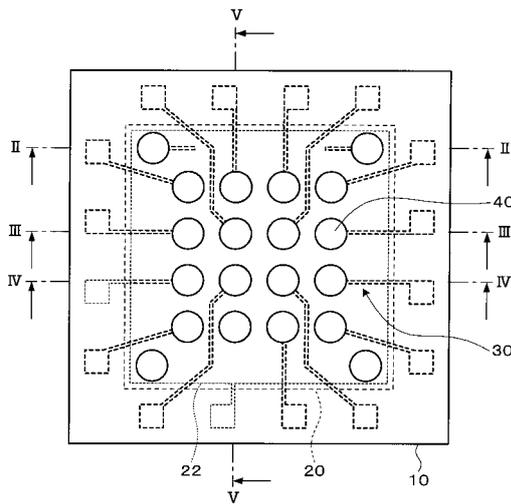
【図11】図11は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

【符号の説明】

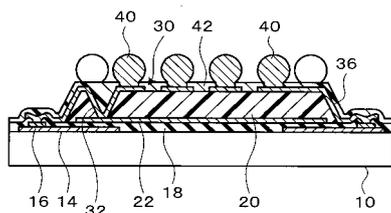
【0032】

10...半導体基板 12...集積回路 14...配線 16...電極 18...パッシベーション膜 20...樹脂層 22...導電膜 24...接続部 30...再配置配線 32...配線 34...配線 36...配線 40...外部端子 42...第2の樹脂層 50...導電膜 52...部分 60...樹脂層

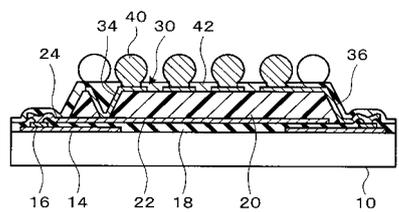
【図1】



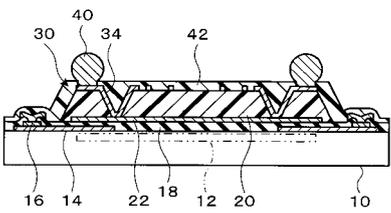
【図3】



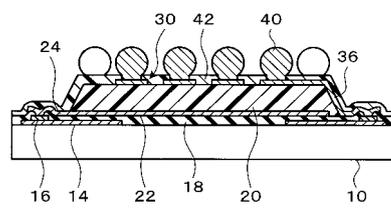
【図4】



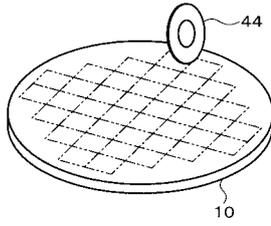
【図2】



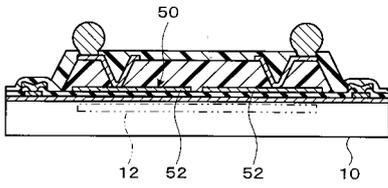
【図5】



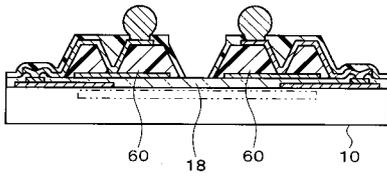
【図6】



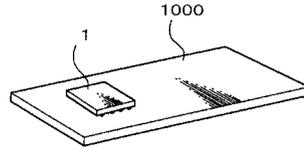
【図7】



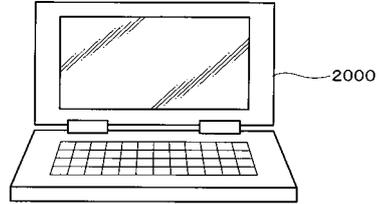
【図8】



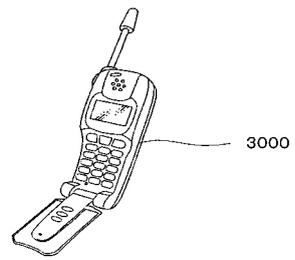
【図9】



【図10】



【図11】



フロントページの続き

- (56)参考文献 特開平07 - 221186 (JP, A)
特開2001 - 267350 (JP, A)
特開2003 - 318325 (JP, A)
特開2000 - 235979 (JP, A)
特開2002 - 252310 (JP, A)
特開2003 - 124394 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 23/12