

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-25680

(P2005-25680A)

(43) 公開日 平成17年1月27日(2005.1.27)

(51) Int. Cl.⁷

G06F 5/00

F I

G06F 5/00

テーマコード (参考)

Z

審査請求 未請求 請求項の数 2 O L (全 5 頁)

<p>(21) 出願番号 特願2003-270565 (P2003-270565)</p> <p>(22) 出願日 平成15年7月3日 (2003.7.3)</p>	<p>(71) 出願人 000006622 株式会社安川電機 福岡県北九州市八幡西区黒崎城石2番1号</p> <p>(74) 代理人 100099508 弁理士 加藤 久</p> <p>(74) 代理人 100116296 弁理士 堀田 幹生</p> <p>(72) 発明者 占部 正敏 福岡県北九州市八幡西区黒崎城石2番1号 株式会社安川電機内</p>
--	---

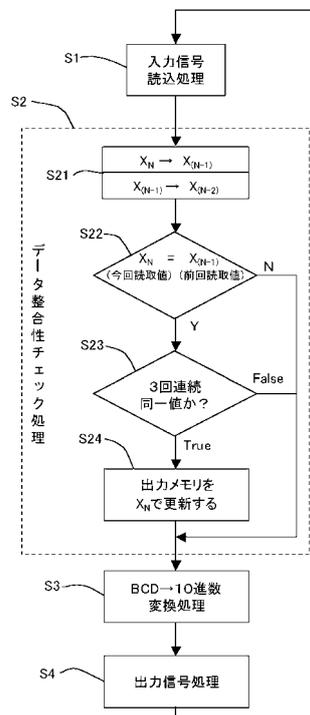
(54) 【発明の名称】 B C D 信号のコントローラ取り込み方法および装置

(57) 【要約】

【課題】 ストローブ信号の有無、電圧変化時の読込処理に関係なく、BCD信号を正しくコントローラに取り込むことのできる方法および装置を提供することを目的とする。

【解決手段】 BCD発信装置からコントローラに出力されたBCD信号が、複数回の読込処理S21, S22で同一かどうかを判定する判定ステップS23と、その判定の結果、同一であれば10進数変換処理を行って出力し、同一でなければ直近の成立値を出力する出力ステップS24とを実行するデータ整合性チェック処理手段S2を設けたBCD信号のコントローラ取り込み装置。これにより、正常なデータを外部に出力することができ、異常データの出力を防ぐことができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

B C D 発信装置からコントローラに出力された B C D 信号が、複数回の読込処理で同一かどうかを判定し、同一であれば 1 0 進数変換処理を行って出力し、同一でなければ直近の成立値を出力することを特徴とする B C D 信号のコントローラ取り込み方法。

【請求項 2】

B C D 発信装置からコントローラに出力された B C D 信号が、複数回の読込処理で同一かどうかを判定する判定ステップと、前記判定ステップによる判定の結果、同一であれば 1 0 進数変換処理を行って出力し、同一でなければ直近の成立値を出力する出力ステップとを実行するデータ整合性チェック処理手段を設けたことを特徴とする B C D 信号のコントローラ取り込み装置。

10

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、B C D (Binary Coded Decimal : 2 進化 1 0 進数) 信号を取り込んで演算処理を行うコントローラ取り込み方法および装置に関する。

【背景技術】**【0002】**

図 3 は、B C D 発信装置とコントローラとの接続状態を示すブロック図である。

図において、1 はカウンタやエンコーダなどの B C D 信号を発生する B C D 発信装置、2 は B C D 発信装置 1 から出力された B C D 信号の伝送路、3 は B C D 信号を演算処理するコントローラ、4 は入出力インターフェースである。

20

B C D 発信装置 1 から出力された B C D 信号は、伝送路 2 を通り、入出力インターフェース 4 を介してコントローラ 3 に入力される。

コントローラ 3 に入力された B C D 信号の処理フローを図 4 に示す。

図 4 において、入力された B C D 信号は、入力信号読込処理ステップ S 1 1 にてコントローラ 3 内部で使用するデータに変換され、B C D 1 0 進数変換処理ステップ S 1 2 にて 1 0 進数に変換される。その結果を出力信号処理ステップ S 1 3 にて外部出力し、入力信号読込処理ステップ S 1 1 に戻る。コントローラ 3 の内部ではこのようなサイクル処理が行われている。

30

1 0 進数に変換されたデータは、数値表示用データや流量等の帳票出力用差分計算用で使用される。

【0003】

1 0 進数に変換されたデータが、あらかじめ設定された数値範囲に属するか否かを判定する手法として、特開平 6 - 1 8 7 1 2 5 号公報 (特許文献 1) に開示されたものがある。これは、B C D データの各桁を 1 0 進数値に変換するデコード手段と、この変換された各桁の 1 0 進数値が多くとも 1 ~ 8 の各々に対して大か小かを判定して大小判定信号を出力する手段とを備え、デコード手段の出力と大小判定信号とを用いて、B C D データが示す 1 0 進数値があらかじめ設定された数値範囲に属するか否かを判定するものである。

【0004】

40

【特許文献 1】特開平 6 - 1 8 7 1 2 5 号公報**【発明の開示】****【発明が解決しようとする課題】****【0005】**

通常、B C D 信号は、図 5 に示すように数値データとストローク信号 (データ読込可信号) で構成されているが、このストローク信号がコントローラ 3 の 1 サイクル処理時間より短い場合や、ストローク信号自体が無い場合がある。その場合、B C D 信号は電圧信号であるため、図 6 に示すように、電圧信号の変化時に、コントローラ 3 の入力信号読込処理ステップ S 1 1 が行われると、コントローラは正常なデータが取得できない。そのため、外部計器を設け、この外部計器により B C D 信号をコントローラに取り込める形にして

50

信号取り込みを行っていた。しかし、外部計器という別の装置を設ける必要があり、構成が複雑化するとともに、コストアップの原因となっていた。

さらに、前掲の特許文献 1 に開示された方法は、BCD 信号を正常に取り込んだ後の処理に関するものであり、正常にデータの取り込みができなかったときの対策を提供するものではない。

そこで、本発明は、ストロブ信号の有無、電圧変化時の読込処理に関係なく、BCD 信号を正しくコントローラに取り込むことのできる方法および装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明のBCD信号のコントローラ取り込み方法は、BCD 発信装置からコントローラに出力されたBCD信号が、複数回の読込処理で同一かどうかを判定し、同一であれば10進数変換処理を行って出力し、同一でなければ直近の成立値を出力することを特徴とするものである。

また、本発明のBCD信号のコントローラ取り込み装置は、BCD 発信装置からコントローラに出力されたBCD信号が、複数回の読込処理で同一かどうかを判定する判定ステップと、前記判定ステップによる判定の結果、同一であれば10進数変換処理を行って出力し、同一でなければ直近の成立値を出力する出力ステップとを実行するデータ整合性チェック処理手段を設けたことを特徴とするものである。

【発明の効果】

【0007】

本発明においては、上記の通り、本発明のデータ整合性チェック処理を行うことにより、正常なデータを外部に出力することができ、流量等の帳票出力用差分計算などで、異常データの出力を防ぐことができる。

また、本発明のデータ整合性チェック処理工程は、コントローラ及びBCD 発信装置を選ばないため、既存設備の改造や計装計器の更新等では効果的である。

【発明を実施するための最良の形態】

【0008】

以下、本発明の実施の形態を、図1を参照して説明する。

図1は本発明の実施の形態におけるコントローラの内部における処理のフロー図である。なお、BCD 発信装置とコントローラとの接続状態は、図3に示す構成と同じであるので、説明を省略する。

図1において、入力信号読込処理ステップS1では、BCD 発信装置1から出力されたBCD信号をコントローラ3内部で使用するデータに置換する。次のデータ整合性チェック処理ステップS2では、データの整合性を次の手法でチェックする。

すなわち、入力されたBCD信号Xをコントローラ3内のメモリ手段(図示せず)に X_N として格納し(ステップS21)、次のサイクル処理で取り込んだBCD信号 X_N をメモリ手段に取り込むときに、前回の値を $X_{(N-1)}$ と置き換える(ステップS22)。これを複数回のサイクル処理で繰り返す。

【0009】

たとえば複数回の回数を3とすれば、

$$X_{(N-3)} = X_{(N-2)} \quad A$$

$$X_{(N-2)} = X_{(N-1)} \quad B$$

$$X_{(N-1)} = X_N \quad C$$

というA, B, Cの条件が成立したとき、つまり3回連続で同一値を読み取った場合にデータが正常であると判定し(ステップS23)、出力メモリ(図示せず)を X_N で更新し出力する。

なお、複数回の回数はBCD信号の変化周期、コントローラのサイクル時間による。

データの整合性が正常であれば、次のBCD 10進数変換処理ステップS3の処理を実行し、その結果を出力信号処理ステップS4にて外部出力する。

10

20

30

40

50

データの整合性が正常ではなく、前記の条件が成立しないときは、ステップ S 3 の処理を行わず、条件が成立するまで直近の条件成立データを出力する。

【 0 0 1 0 】

このデータ整合性チェック処理ステップ S 2 を行うことで、異常データは外部出力されなくなる。

このデータ整合性チェック処理ステップ S 2 の具体例を図 2 に示す。図 2 (a) は一般化した例、(b) は実際の入力信号が 3 , 4 , 5 と変化した場合の出力信号を示している。

上述したように、本実施の形態によれば、コントローラの内部で、データ整合性チェック処理を行うことにより、BCD 信号の複数回の読込処理での整合性をチェックするようにしたことにより、ストロブ信号の有無、電圧変化時の読込処理に関係なく正常なデータの検出を行うことができる。

【産業上の利用可能性】

【 0 0 1 1 】

本発明は、BCD 信号のデータ整合性チェック処理を行うことにより、流量等の帳票出力用差分計算などで、異常データの出力を防いで正常なデータを外部に出力することができるコントローラとして利用することができる。

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】本発明の実施の形態のコントローラ内部における処理のフロー図である。

【図 2】本発明のデータ整合性チェック処理と出力例の説明図である。

【図 3】BCD 発信装置とコントローラとの接続状態を示すブロック図である。

【図 4】従来コントローラ内部における処理を示すフロー図である。

【図 5】BCD 信号に含まれるストロブ信号の説明図である。

【図 6】BCD 電圧信号変化時のタイムチャートである。

【符号の説明】

【 0 0 1 3 】

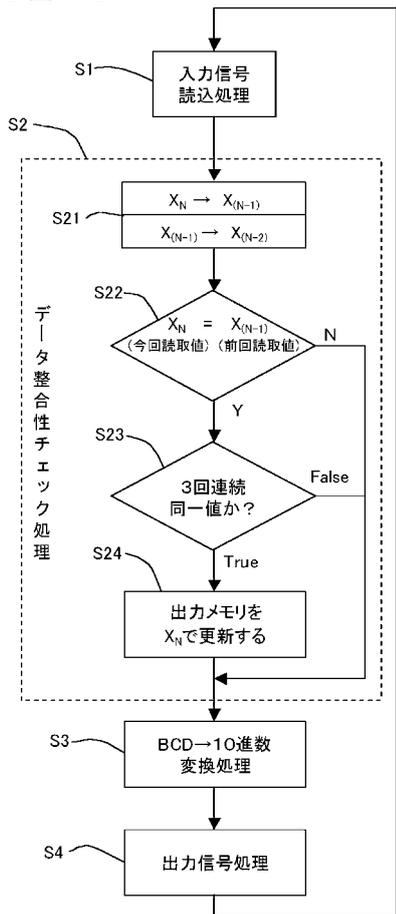
- 1 BCD 発信装置
- 2 伝送路
- 3 コントローラ
- 4 入出力インターフェース

10

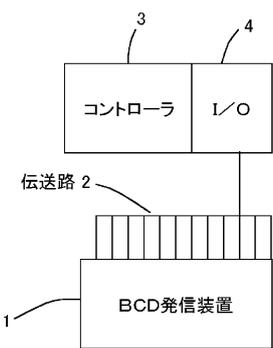
20

30

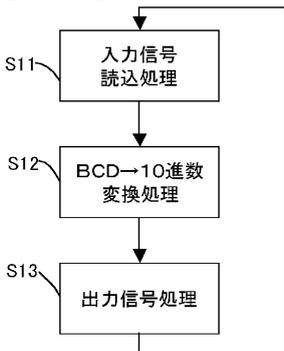
【 図 1 】



【 図 3 】



【 図 4 】



【 図 2 】

(a)

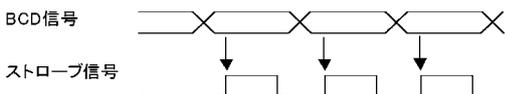
サイクル回数	コントローラ内部処理	処理結果	出力
N-10	$X_{(N+1)} = X_{(N+0)} \rightarrow$	True	—
N-9	$X_{(N+0)} = X_{(N-1)} \rightarrow$	True	—
N-8	$X_{(N-1)} = X_{(N-2)} \rightarrow$	True	} $X_{(N-1)}$ のデータ
N-7	$X_{(N-2)} = X_{(N-3)} \rightarrow$	False	
N-6	$X_{(N-3)} = X_{(N-4)} \rightarrow$	True	
N-5	$X_{(N-4)} = X_{(N-5)} \rightarrow$	True	} $X_{(N-7)}$ のデータ
N-4	$X_{(N-5)} = X_{(N-6)} \rightarrow$	True	
N-3	$X_{(N-6)} = X_{(N-7)} \rightarrow$	False	
N-2	$X_{(N-7)} = X_{(N-8)} \rightarrow$	True	} $X_{(N-3)}$ のデータ
N-1	$X_{(N-8)} = X_{(N-9)} \rightarrow$	True	
N	$X_{(N-9)} = X_N \rightarrow$	True	$X_{(N-3)}$ のデータ

(b)

具体例

サイクル回数	コントローラ内部処理	処理結果	出力
N-10	3 = 3 →	True	—
N-9	3 = 3 →	True	—
N-8	3 = 3 →	True	} 3
N-7	3 = 4 →	False	
N-6	4 = 4 →	True	
N-5	4 = 4 →	True	} 4
N-4	4 = 4 →	True	
N-3	4 = 5 →	False	
N-2	5 = 5 →	True	} 5
N-1	5 = 5 →	True	
N	5 = 5 →	True	5

【 図 5 】



【 図 6 】

