



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0093789
(43) 공개일자 2016년08월09일

(51) 국제특허분류(Int. Cl.)
H01L 33/38 (2010.01)

(52) CPC특허분류
H01L 33/387 (2013.01)
H01L 33/382 (2013.01)

(21) 출원번호 10-2015-0014371
(22) 출원일자 2015년01월29일
심사청구일자 없음

(71) 출원인

서울바이오시스 주식회사

경기도 안산시 단원구 산단로163번길 65-16, 1블럭 36호 (원시동)

(72) 발명자

이준희

경기도 안산시 단원구 초지2로 41 1504동 805호 (초지동, 그린빌주공15단지)

이미희

경기도 시흥시 정왕동 정왕천로359번길 57, 201호

(74) 대리인

특허법인에이아이피

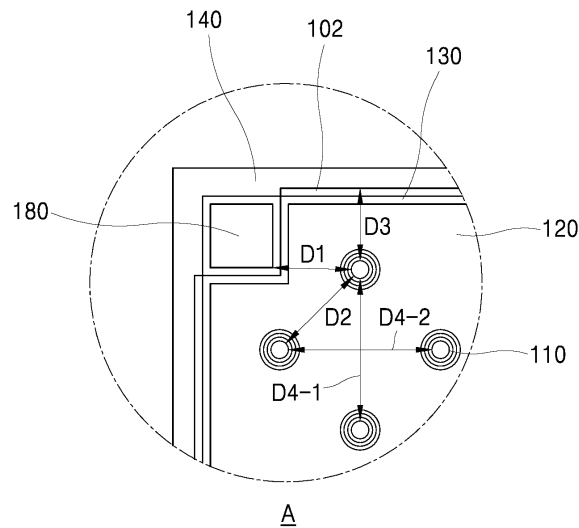
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 반도체 발광소자

(57) 요약

본 발명은 반도체 발광소자에 관한 것으로, 보다 상세하게는 전류 분산을 향상시키기 위한 비아 홀 구조를 포함하는 반도체 발광소자에 관한 것이다.

대표도 - 도2



명세서

청구범위

청구항 1

도전성 기관, 제2 도전형 반도체층, 활성층 및 제1 도전형 반도체층이 적층된 발광 구조체를 포함하며, 상기 도전성 기관과 상기 제2 도전형 반도체층 사이에 확산 금속층 및 절연층이 형성되며, 상기 제2 도전형 반도체층의 하부에는 반사 전극층이 형성되며, 상기 반사 전극층은 상기 제2 도전형 반도체층과 대면하는 상부면의 면적이 상기 제2 도전형 반도체층의 하부면의 면적보다 좁게 형성되며, 상기 확산 금속층은 상기 절연층, 제2 도전형 반도체층 및 활성층을 관통하여 상기 제1 도전형 반도체층의 내부까지 연장하는 복수의 비아 홀을 형성하여, 상기 비아 홀을 통해 상기 확산 금속층과 제1 도전형 반도체층을 전기적으로 연결하며, 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)은 상기 제1 도전형 반도체층의 외곽에 가장 가까운 비아 홀과 상기 제1 도전형 반도체층의 외곽 사이의 최단 간격(D3)보다 큰 것을 특징으로 하는, 반도체 발광소자.

청구항 2

제1항에 있어서, 상기 D2는 사선 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격인 것을 특징으로 하는, 반도체 발광소자.

청구항 3

제2항에 있어서, 상기 D2는 160 μm 이하인 것을 특징으로 하는, 반도체 발광소자.

청구항 4

제1항에 있어서, 상기 D3는 50 ~ 160 μm 인 것을 특징으로 하는, 반도체 발광소자.

청구항 5

제2항에 있어서, 상기 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)은 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)보다 큰 것을 특징으로 하는,

반도체 발광소자.

청구항 6

제2항에 있어서,

상기 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)보다 큰 것을 특징으로 하는,

반도체 발광소자.

청구항 7

제1항에 있어서,

상기 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)과 상기 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 서로 동일한 것을 특징으로 하는,

반도체 발광소자.

청구항 8

제1항에 있어서,

상기 반사 전극층의 측면 및 하부면의 적어도 일부를 감싸도록 형성된 커버 금속층을 더 포함하는 것을 특징으로 하는,

반도체 발광소자.

청구항 9

제8항에 있어서,

상기 커버 금속층은 상기 반사 전극층의 측면 및 하부면을 모두 감싸도록 형성된 것을 특징으로 하는,

반도체 발광소자.

청구항 10

제8항에 있어서,

상기 발광 구조체의 모서리와 인접한 영역에서 상기 커버 금속층의 상부면 중 일부 영역이 노출되며,

상기 커버 금속층의 노출된 일부 영역 상에 전극 패드가 형성되는 것을 특징으로 하는,

반도체 발광소자.

청구항 11

제10항에 있어서,

상기 전극 패드의 외곽에 가장 가까운 비아 홀과 상기 전극 패드의 외곽 사이의 최단 간격(D1)보다 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)가 큰 것을 특징으로 하는,

반도체 발광소자.

청구항 12

제11항에 있어서,

상기 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)과 상기 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 모두 상기 전극 패드의 외곽에 가장 가까운 비아 홀과 상기 전극 패드의 외곽 사이의 최단 간격(D1)보다 큰 것을 특징으로 하는,

반도체 발광소자.

청구항 13

제11항에 있어서,

상기 D1은 90 ~ 140 μ m인 것을 특징으로 하는,

반도체 발광소자.

청구항 14

제1항에 있어서,

상기 제1 도전형 반도체층의 상부면에 요철이 형성된 것을 특징으로 하는,

반도체 발광소자.

청구항 15

제1항에 있어서,

상기 도전성 기관과 상기 확산 금속층 사이에 접합 금속층이 개재되는 것을 특징으로 하는,

반도체 발광소자.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 발광소자에 관한 것으로, 보다 상세하게는 전류 분산을 향상시키기 위한 비아 홀 구조를 포함하는 반도체 발광소자에 관한 것이다.

배경 기술

[0002] 일반적으로 반도체 발광소자는 제1 도전형 반도체층과 제2 도전형 반도체층 사이에 활성층이 개재된 형태의 발광 구조체와 제1 도전형 반도체층에 전자를 주입하는 제1 전극과 제2 도전형 반도체층에 정공을 주입하는 제2 전극을 포함한다.

[0003] 제1 도전형 반도체층을 통하여 공급되는 전자(electron)와 제2 도전형 반도체층에서 주입되는 정공(hole)이 활성층에서 재결합(recombination)하면서 광이 발생한다.

[0004] 현재 제1 도전형 반도체층에 전기적으로 연결되는 제1 전극이 도전성 기관의 형태로 형성된 반도체 발광소자가 등장하였다.

- [0005] 다만, 상기와 같은 구조를 가지는 반도체 발광소자의 경우, 제1 전극 주위로 전류가 집중되는 문제가 제기되고 있다.
- [0006] 아울러, 고출력화를 실현하기 위해서 각 전극의 형성이나 배치에 대해 다양한 연구가 진행되고 있다.
- [0007] 최근에는 제1 전극을 비아 홀을 이용하여 제1 도전형 반도체에 전기적으로 연결하는 구조가 등장하였다.
- [0008] 다만, 동일한 면에 제1 전극과 제2 전극을 형성할 경우, 발광 영역 중 일부를 제거하여 전극을 형성하여야 하기 때문에 발광 면적이 감소하고 이에 따라 발광 효율도 저하되는 문제가 발생하였다.
- [0009] 따라서, 상기와 같은 제한 사항을 해소하기 위한 새로운 구조를 가지는 반도체 발광소자의 개발이 필요한 실정이다.

발명의 내용

해결하려는 과제

- [0010] 본 발명의 제1 목적은 발광 면적을 최대한 확보함과 동시에 전류 분산을 향상시키기 위한 비아 홀 구조를 제공하는 것이다.
- [0011] 본 발명의 제2 목적은 상기 비아 홀 구조를 포함하는 반도체 발광소자를 제공하는 것이다.

과제의 해결 수단

- [0012] 본 발명의 일 측면에 따르면, 도전성 기판, 제2 도전형 반도체층, 활성층 및 제1 도전형 반도체층이 적층된 발광 구조체를 포함하며, 상기 도전성 기판과 상기 제2 도전형 반도체층 사이에 확산 금속층 및 절연층이 형성되며, 상기 제2 도전형 반도체층의 하부에는 반사 전극층이 형성되며, 상기 반사 전극층은 상기 제2 도전형 반도체층과 대면하는 상부면의 면적이 상기 제2 도전형 반도체층의 하부면의 면적보다 좁게 형성되며, 상기 확산 금속층은 상기 절연층, 제2 도전형 반도체층 및 활성층을 관통하여 상기 제1 도전형 반도체층의 내부까지 연장하는 복수의 비아 홀을 형성하여, 상기 비아 홀을 통해 상기 확산 금속층과 제1 도전형 반도체층을 전기적으로 연결하며, 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)은 상기 제1 도전형 반도체층의 외곽에 가장 가까운 비아 홀과 상기 제1 도전형 반도체층의 외곽 사이의 최단 간격(D3)보다 큰 반도체 발광소자가 제공될 수 있다.
- [0013] 여기서, 상기 D2는 사선 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격일 수 있다.
- [0014] 여기서, 상기 D2는 160 μm 이하일 수 있다.
- [0015] 여기서, 상기 D3는 50 ~ 160 μm 일 수 있다.
- [0016] 여기서, 상기 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)은 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)보다 클 수 있다.
- [0017] 여기서, 상기 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)보다 클 수 있다.
- [0018] 여기서, 상기 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)과 상기 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 서로 동일할 수 있다.
- [0019] 여기서, 상기 반사 전극층의 측면 및 하부면의 적어도 일부를 감싸도록 형성된 커버 금속층을 더 포함할 수 있다.
- [0020] 여기서, 상기 커버 금속층은 상기 반사 전극층의 측면 및 하부면을 모두 감싸도록 형성될 수 있다.
- [0021] 여기서, 상기 발광 구조체의 모서리와 인접한 영역에서 상기 커버 금속층의 상부면 중 일부 영역이 노출되며, 상기 커버 금속층의 노출된 일부 영역 상에 전극 패드가 형성될 수 있다.
- [0022] 여기서, 상기 전극 패드의 외곽에 가장 가까운 비아 홀과 상기 전극 패드의 외곽 사이의 최단 간격(D1)보다 임

의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)가 클 수 있다.

- [0023] 여기서, 상기 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)과 상기 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 모두 상기 전극 패드의 외곽에 가장 가까운 비아 홀과 상기 전극 패드의 외곽 사이의 최단 간격(D1)보다 클 수 있다.
- [0024] 여기서, 상기 D1은 90 ~ 140 μ m일 수 있다.
- [0025] 여기서, 상기 제1 도전형 반도체층의 상부면에 요철이 형성될 수 있다.
- [0026] 여기서, 상기 도전성 기관과 상기 확산 금속층 사이에 접합 금속층이 개재될 수 있다.

발명의 효과

- [0027] 본 발명에 따른 발광소자는 전극 패드와 비아 홀 사이의 간격과 비아 홀들 사이의 간격을 조절함으로써 고출력 하에서도 안정적으로 구동이 가능하다.
- [0028] 또한, 본 발명에 따른 발광소자는 상기 비아 홀 구조를 통해 전류 분산 효과를 더욱 향상시킬 수 있다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 일 실시예에 따른 비아 홀 구조를 가지는 반도체 발광소자를 개략적으로 나타낸 평면도이다.
- 도 2는 도 1의 A 부분을 확대한 도면이다.
- 도 3은 도 1의 B 부분을 확대한 도면이다.
- 도 4는 도 1의 C-C 선을 따라 절취한 단면도를 나타낸 것이다.
- 도 5는 본 발명의 다른 실시예에 따른 비아 홀 구조를 가지는 반도체 발광소자를 개략적으로 나타낸 평면도이다.
- 도 6은 도 6의 C-C 단면을 나타낸 것이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다.
- [0031] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 따른 반도체 발광소자에 관하여 상세히 설명하면 다음과 같다.
- [0032] 도 1은 본 발명의 일 실시예에 따른 비아 홀 구조를 가지는 반도체 발광소자를 개략적으로 나타낸 평면도이며, 도 4는 도 1의 C-C 선을 따라 절취한 단면도를 나타낸 것이다.
- [0033] 도 1 및 도 4를 참조하면, 본 발명의 일 실시예에 따른 반도체 발광소자는 도전성 기관(170) 상에 제2 도전형 반도체층(104), 활성층(103) 및 제1 도전형 반도체층(102)이 적층된 발광 구조체를 포함한다.
- [0034] 특히, 제2 도전형 반도체층(104), 활성층(103) 및 제1 도전형 반도체층(102)은 순차적으로 적층된다.
- [0035] 도전성 기관(170)은 예를 들어, Au, Ni, Al, Cu, W, Si, Se 또는 GaAs 등과 같은 도전성 물질 등으로 구성될 수 있다.
- [0036] 도전성 기관(170) 상에는 도전성 기관(170)과 제1 도전형 반도체층(102)을 전기적으로 연결하기 위해 확산 금속

층(150)이 형성된다. 이에 따라, 도전성 기판(170)과 제2 도전형 반도체층(104) 사이에는 확산 금속층(150)이 개재된다.

- [0037] 추가적으로, 확산 금속층(150)과 도전성 기판(170)은 Sn/Au 또는 Sn/Ag 등과 같은 금속으로 형성된 접합 금속층(160)에 의해 접합될 수 있다.
- [0038] 확산 금속층(150)은 도전성 기판(170) 상에 형성되며, 확산 금속층(150)의 일부는 상부로 소정의 높이만큼 연장되어 형성된다.
- [0039] 이 때, 확산 금속층(150)은 적어도 제2 도전형 반도체층(104), 바람직하게는 제1 도전형 반도체층(102)이 형성된 영역까지 연장됨으로써 확산 금속층(150)이 제1 도전형 반도체층(102)과 전기적으로 연결될 수 있도록 구성된다.
- [0040] 다만, 이 경우 제1 도전형 반도체층(102)이 형성된 영역까지 연장된 확산 금속층(150)이 모두 제1 도전형 반도체층(102)과 전기적으로 연결되는 것이 아니라, 제2 도전형 반도체층(104)과 활성층(103)을 관통하여 제1 도전형 반도체층(102)의 내부까지 연장하도록 형성된 복수의 비아 홀(110)을 통해 제1 도전형 반도체층(102)과 전기적으로 연결된다.
- [0041] 비아 홀(110)은 가장 높이 연장된 확산 금속층(150) 상에 형성될 수 있다.
- [0042] 그리고, 확산 금속층(150) 상에는 확산 금속층(150)이 도전성 기판(170)과 제1 도전형 반도체층(102)을 제외한 다른 반도체층(예를 들어, 활성층(103), 제2 도전형 반도체층(104))과 전기적으로 연결되는 것을 방지하기 위한 절연층(140)이 형성된다.
- [0043] 절연층(140)은 확산 금속층(150)의 상부면뿐만 아니라 측면(또는 경사진 측면)에 모두 형성된다.
- [0044] 마찬가지로, 복수의 비아 홀(110)은 절연층(140)을 관통하도록 형성되며, 비아 홀(110)을 통해 확산 금속층(150)의 일부 영역만이 절연층(140)을 지나 상부로 노출되며, 노출된 확산 금속층(150)과 제1 도전형 반도체층(102)이 전기적 연결이 형성된다.
- [0045] 제2 도전형 반도체층(104)의 하부에는 반사 전극층(120)이 전기적으로 연결된다.
- [0046] 반사 전극층(120)은 전기전도성 및 반사 특성이 우수한 Ag, Al, Pt 또는 Ni 등과 같은 물질로 구성될 수 있다. 또는, Ni/Ag, NiZn/Ag 또는 TiO/Ag 등과 같은 합금으로 구성될 수 있다.
- [0047] 이 때, 반사 전극층(120)은 제2 도전형 반도체층(104)과 대면하는 상부면의 면적이 제2 도전형 반도체층(104)의 하부면의 면적보다 좁게 형성된다.
- [0048] 즉, 반사 전극층(120)은 제2 도전형 반도체층(104), 활성층(103) 및 제1 도전형 반도체층(102)이 적층된 발광 구조체의 하부에 존재하며, 반사 전극층(120)은 외부로 노출되지 않는다.
- [0049] 그리고, 반사 전극층(120)의 측면 및 하부면의 적어도 일부 또는 전부를 감싸도록 커버 금속층(130)이 형성된다. 이 때, 커버 금속층(130)은 하나 또는 그 이상의 층으로 형성될 수 있으며, 각 층은 Ni, Cr, Ti, Pt, Rd, Ru, W, Mo, TiW 또는 이들의 합금층으로 형성될 수 있다.
- [0050] 이 때, 발광 구조체의 모서리와 인접한 영역에서 커버 금속층(130)의 상부면 중 일부 영역이 노출되며, 커버 금속층(130)의 노출된 일부 영역 상에 전극 패드(180)가 형성된다.
- [0051] 예를 들어, 도 1에 도시된 바와 같이, 발광 구조체의 동일한 변 내에 존재하는 양쪽 모서리에 두 개의 전극 패드(180)가 형성될 수 있다.
- [0052] 이와 같이, 전극 패드(180)가 발광면에 해당하는 제1 도전형 반도체층(102)의 상부면에 형성되어 있지 않으므로, 발광 면적의 손실을 최소화할 수 있다.
- [0053] 전극 패드(180)는 외부 전원으로부터 전원을 공급받아 반도체 발광소자로 이를 전달하기 위한 구성으로서, 외부 전원으로부터 공급받은 전원을 반도체 발광소자로 제공하기 위해 전극 패드(180)는 반사 전극층(120)과 전기적으로 연결되어야 한다.
- [0054] 따라서, 커버 금속층(130)의 노출된 일부 영역 상에 형성된 전극 패드(180)는 커버 금속층(130)에 의하여 반사 전극층(120)과 전기적으로 연결된다.
- [0055] 결국, 커버 금속층(130)은 반사 전극층(120)과 전극 패드(180)에 동시에 접촉하도록 형성된다.

- [0056] 또한, 커버 금속층(130)은 전극 패드(180)를 형성하기 위한 반도체 식각 공정에서 식각 정지막(etching stopper)으로서 작용할 수도 있다.
- [0057] 게다가, 커버 금속층(130)은 반사 금속층(120)의 금속 물질이 확산되거나 오염되는 것을 방지할 수 있다.
- [0058] 한편, 도 5 및 도 6에 도시된 본 발명의 다른 실시예에 따른 발광소자에 따르면, 커버 금속층(130)은 반사 전극층(120) 중 일부만 감싸도록 형성된다.
- [0059] 예를 들어, 도 6에 도시된 바와 같이 제2 도전형 반도체층(104)의 하부에 전기적으로 반사 전극층(120) 중 발광 구조체의 외곽에 인접한 반사 전극층(120)만 커버 금속층(130)에 의해 감싸도록 형성될 수 있다.
- [0060] 이 때, 커버 금속층(130)은 반사 전극층(120)의 하부면의 일부 영역과 일 측면을 감싸도록 형성된다.
- [0061] 반사 전극층(120)의 하부면의 일부 영역과 일 측면을 감싸는 커버 금속층(130)은 상술한 식각 정지막으로서 충분히 작용할 수 있다.
- [0062] 또한, 커버 금속층(130)에 의해 감싸지지 않은 반사 전극층(120)의 경우, 절연층(140)에 의해 반사 전극층(120)의 금속 물질이 확산되거나 오염되는 것이 방지될 수 있다.
- [0063] 제1 도전형 반도체층(102) 상부면에 요철이 형성될 수 있다. 요철은 광결정(photonic crystal) 또는 PEC 에칭에 의해 형성될 수 있다.
- [0064] 제1 도전형 반도체층(102)의 상부면에 요철이 형성됨에 따라 반도체 발광소자로부터 상부로의 광 추출 효율을 더욱 향상시킬 수 있다.
- [0065] 여기서, 제1 도전형 반도체층(102)은 n형 질화물 반도체층이고, 제2 도전형 반도체층(104)은 p형 질화물 반도체층일 수 있다.
- [0066] 또한, 활성층(103)은 전자와 정공의 재결합이 이루어지면서 광이 방출되는 층으로서, 제1 도전형 반도체층(102)과 제2 도전형 반도체층(104)과 상이한, 바람직하게는 작은 에너지 밴드 갭을 가지는 층으로 형성된다.
- [0067] 한편, 본 발명의 일 실시예에 따른 반도체 발광소자는 전극 패드(180)와 비아 홀(110) 사이의 간격과 비아 홀(110)들 사이의 간격을 조절함으로써 고출력하에서도 안정적으로 구동이 가능하며, 더욱 효과적으로 전류를 분산시킬 수 있다.
- [0068] 본 발명의 일 실시예에 따른 반도체 발광소자가 취하는 비아 홀 구조를 보다 구체적으로 살펴보기 위해, 도 1의 A 부분을 확대한 도 2를 참조하여 설명하기로 한다.
- [0069] 우선, 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)은 제1 도전형 반도체층(102)의 외곽에 가장 가까운 비아 홀과 제1 도전형 반도체층(102)의 외곽 사이의 최단 간격(D3)보다 크도록 형성된다.
- [0070] 이 때, 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)은 사선 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격이다.
- [0071] 여기서, 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)은 160 μm 이하이며, 제1 도전형 반도체층(102)의 외곽에 가장 가까운 비아 홀과 제1 도전형 반도체층(102)의 외곽 사이의 최단 간격(D3)은 50 ~ 160 μm 인 것이 바람직하다.
- [0072] 이 경우, 발광 구조체의 외곽에 인접한 영역까지 비아 홀을 형성함으로써 발광 구조체의 외곽까지 전류를 원활하게 분산시킬 수 있으며, 이에 따라 발광 구조체의 외곽(또는 가장자리)에서의 발광 효율을 높일 수 있다.
- [0073] 즉, 소정의 면적을 가지는 발광 구조체에서 발광 효율을 증가시키고, 발광 면적을 최대화할 수 있다.
- [0074] 제1 도전형 반도체층(102)의 외곽에 가장 가까운 비아 홀과 제1 도전형 반도체층(102)의 외곽 사이의 최단 간격(D3)은 50 μm 미만인 경우, 비아 홀을 형성하기 전 식각 공정에서 요구되는 공정 마진이 불충분할 수 있다.
- [0075] 반면, 제1 도전형 반도체층(102)의 외곽에 가장 가까운 비아 홀과 제1 도전형 반도체층(102)의 외곽 사이의 최단 간격(D3)은 160 μm 를 초과할 경우, 전류 경로가 과도하게 길어져 오히려 전류 분산 효과를 저하시키는 요인으로 작용할 수 있다.
- [0076] 다음으로, 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)은 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)보다 크도록 형성된다.

- [0077] 또한, 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)보다 크도록 형성된다.
- [0078] 그리고, 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)과 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 서로 동일하게 형성될 수 있다.
- [0079] 상술한 비아 홀의 배치를 통해 전극 패드(180)로부터 비아 홀까지의 전류 경로를 최적화할 수 있으며, 발광 구조체의 외곽에서의 발광 효율을 높일 수 있다.
- [0080] 또한, 복수의 비아 홀들이 최적화된 전류 경로를 가지도록 배치됨에 따라 대략 40개 이상의 비아 홀을 형성할 수 있으며, 이에 따라 확산 금속층(130)과 제1 도전형 반도체층(102)과의 접촉 면적을 증대시켜 반도체 발광소자 내에서 전류를 보다 효과적으로 분산시킬 수 있다.
- [0081] 추가적으로, 임의의 비아 홀과 이에 인접한 다른 하나의 비아 홀 사이의 최단 간격(D2)은 전극 패드(180)의 외곽에 가장 가까운 비아 홀과 전극 패드(180)의 외곽 사이의 최단 간격(D1)보다 크도록 형성된다.
- [0082] 여기서, 전극 패드(180)의 외곽에 가장 가까운 비아 홀과 전극 패드(180)의 외곽 사이의 최단 간격(D1)은 90 ~ 140 μ m 이다.
- [0083] 전극 패드(180)의 외곽에 가장 가까운 비아 홀과 전극 패드(180)의 외곽 사이의 최단 간격(D1)이 90 μ m 미만인 경우, 비아 홀과 전극 패드(180)의 간격이 지나치게 좁아져 전극 패드(180)의 외곽에 가장 가까운 비아 홀들 주위에 전류가 지나치게 집중될 우려가 있다.
- [0084] 반면, 전극 패드(180)의 외곽에 가장 가까운 비아 홀과 전극 패드(180)의 외곽 사이의 최단 간격(D1)이 140 μ m 를 초과하는 경우, 발광 구조체에 형성되는 비아 홀의 수가 상대적으로 적어지게 되어 확산 금속층(130)과 제1 도전형 반도체층(102) 사이의 총 접촉 면적이 상대적으로 작아질 수 밖에 없다.
- [0085] 이는 전류 분산을 감소시키게 되며, 이에 따라 발광 효율의 저하가 초래될 수 있다.
- [0086] 또한, 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)과 상기 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 모두 상기 전극 패드의 외곽에 가장 가까운 비아 홀과 상기 전극 패드의 외곽 사이의 최단 간격(D1)보다 크도록 형성된다.
- [0087] 그리고, 반도체 발광소자의 종 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-1)과 반도체 발광소자의 횡 방향으로 가장 인접한 두 개의 비아 홀 사이의 간격(D4-2)은 서로 동일하게 형성될 수 있다.
- [0088] 상술한 비아 홀의 배치를 통해 전극 패드(180)로부터 비아 홀까지의 전류 경로를 최적화할 수 있으며, 발광 구조체의 외곽에서의 발광 효율을 높일 수 있다.
- [0089] 또한, 복수의 비아 홀들이 최적화된 전류 경로를 가지도록 배치됨에 따라 대략 40개 이상의 비아 홀을 형성할 수 있으며, 이에 따라 확산 금속층(130)과 제1 도전형 반도체층(102)과의 접촉 면적을 증대시켜 반도체 발광소자 내에서 전류를 보다 효과적으로 분산시킬 수 있다.
- [0090] 이상에서는 본 발명의 실시예를 중심으로 설명하였지만, 당업자의 수준에서 다양한 변경이나 변형을 가할 수 있다. 이러한 변경과 변형이 본 발명의 범위를 벗어나지 않는 한 본 발명에 속한다고 할 수 있다. 따라서 본 발명의 권리범위는 이하에 기재되는 청구범위에 의해 판단되어야 할 것이다.

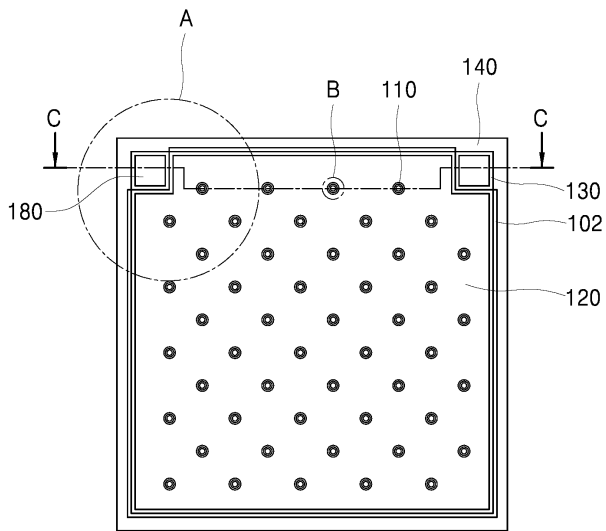
부호의 설명

- [0091] 102 : 제1 도전형 반도체층
- 103 : 활성층
- 104 : 제2 도전형 반도체층
- 105 : 메사 영역
- 110 : 제1 전극

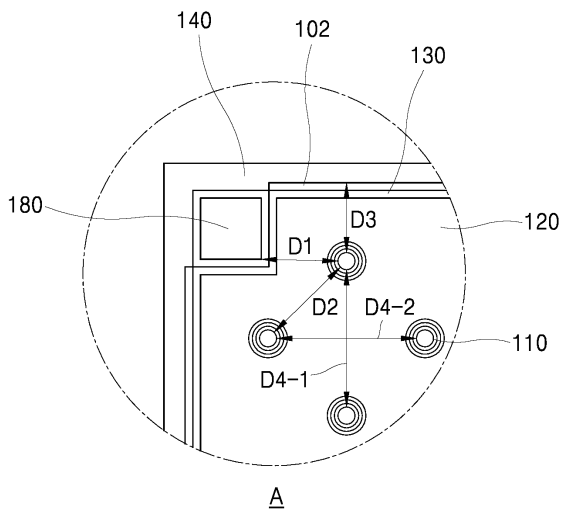
- 120 : 제2 전극
- 130 : 커버 금속층
- 140 : 절연층
- 150 : 확산 금속층
- 160 : 접합 금속층
- 170 : 도전성 기판
- 180 : 전극 패드

도면

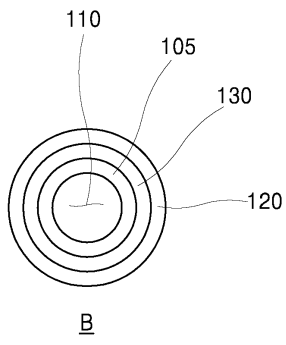
도면1



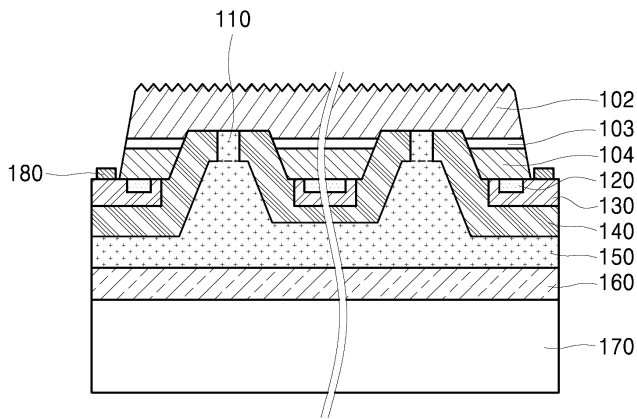
도면2



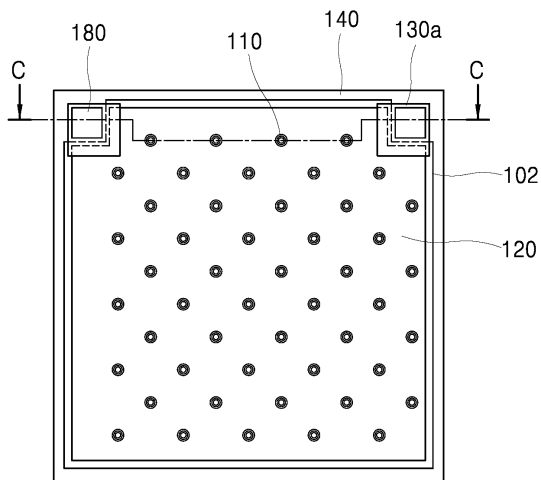
도면3



도면4



도면5



도면6

