

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5721173号
(P5721173)

(45) 発行日 平成27年5月20日(2015.5.20)

(24) 登録日 平成27年4月3日(2015.4.3)

(51) Int. Cl. F I
 H O 4 L 27/38 (2006.01) H O 4 L 27/00 G
 H O 4 L 27/00 (2006.01) H O 4 L 27/00 C

請求項の数 6 (全 12 頁)

(21) 出願番号	特願2011-103410 (P2011-103410)	(73) 特許権者	000004237
(22) 出願日	平成23年5月6日(2011.5.6)		日本電気株式会社
(65) 公開番号	特開2012-235371 (P2012-235371A)		東京都港区芝五丁目7番1号
(43) 公開日	平成24年11月29日(2012.11.29)	(73) 特許権者	303013763
審査請求日	平成26年2月13日(2014.2.13)		NECエンジニアリング株式会社
			神奈川県川崎市中原区下沼部1753番地
		(74) 代理人	100103894
			弁理士 家入 健
		(72) 発明者	川合 雅浩
			東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	志田 隆行
			東京都品川区東品川四丁目10番27号
			NECエンジニアリング株式会社内

最終頁に続く

(54) 【発明の名称】 復調装置及び復調方法

(57) 【特許請求の範囲】

【請求項1】

入力信号からアナログ直交信号を生成する直交信号生成部と、
 前記アナログ直交信号の低周波成分を遮断する低周波遮断部と、
 前記低周波成分が遮断されたアナログ直交信号をデジタル直交信号に変換するA/D
 変換部と、

前記デジタル直交信号に対し復調処理を行い直交復調信号を生成する復調部と、
 前記生成された直交復調信号のコンスタレーションポイントに基づく誤差を検出する誤
 差検出部と、

前記検出された誤差に応じたオフセットにより前記デジタル直交信号を補正するオフ
 セット補正部と、を備え、

前記コンスタレーションポイントに基づく誤差は、前記低周波成分が遮断される前のア
 ナログ直交信号のコンスタレーションポイントの推測値と、前記直交復調信号のコンスタ
 レーションポイントとの差分であり、

前記低周波成分が遮断される前のアナログ直交信号のコンスタレーションポイントの推
 測値は、前記直交復調信号に対する硬判定により求めたコンスタレーションポイントであ
 り、

前記復調部及び前記オフセット補正部は、前記デジタル直交信号及び前記直交復調信
 号に対し複素乗算を行い、

前記復調部は、複数の第1の複素乗算器を有し、前記複数の第1の複素乗算器を介して

10

20

前記直交復調信号を生成し、

前記オフセット補正部は、前記複数の第 1 の複素乗算器に対応した複数の第 2 の複素乗算器を有し、前記複数の第 2 の複素乗算器を介して前記デジタル直交信号を補正する、
復調装置。

【請求項 2】

前記コンスタレーションポイントの差分は、コンスタレーションポイント間の差分ベクトルである、請求項 1 に記載の復調装置。

【請求項 3】

前記オフセット補正部は、前記検出された誤差を積分し、積分した結果に基づいて前記デジタル直交信号を補正する、請求項 1 または 2 に記載の復調装置。

10

【請求項 4】

前記復調部は、前記デジタル直交信号に対し位相回転制御を行う、請求項 1 乃至 3 のいずれかに記載の復調装置。

【請求項 5】

前記オフセット補正部は、前記直交復調信号に対し前記位相回転制御と逆方向に位相を回転させる逆位相回転制御を行う、請求項 4 に記載の復調装置。

【請求項 6】

入力信号からアナログ直交信号を生成し、
前記生成されたアナログ直交信号の低周波成分を遮断し、
前記低周波成分が遮断されたアナログ直交信号をデジタル直交信号に変換し、
前記変換されたデジタル直交信号に対し復調処理を行い直交復調信号を生成し、
前記生成された直交復調信号のコンスタレーションポイントに基づく誤差を検出し、
前記検出された誤差に応じたオフセットにより前記デジタル直交信号を補正し、
前記コンスタレーションポイントに基づく誤差は、前記低周波成分が遮断される前のアナログ直交信号のコンスタレーションポイントの推測値と、前記直交復調信号のコンスタレーションポイントとの差分であり、

20

前記低周波成分が遮断される前のアナログ直交信号のコンスタレーションポイントの推測値は、前記直交復調信号に対する硬判定により求めたコンスタレーションポイントであり、

前記復調処理及び前記デジタル直交信号の補正では、前記デジタル直交信号及び前記直交復調信号に対し複素乗算を行い、

30

前記復調処理では、複数の第 1 の複素乗算処理を行い、前記複数の第 1 の複素乗算処理を介して前記直交復調信号を生成し、

前記デジタル直交信号の補正では、前記複数の第 1 の複素乗算処理に対応して複数の第 2 の複素乗算処理を行い、前記複数の第 2 の複素乗算処理を介して前記デジタル直交信号を補正する、

復調方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は復調装置及び復調方法に関し、特に、DC オフセットを補償する復調装置及び復調方法に関する。

40

【背景技術】

【0002】

デジタル変調方式を用いた無線通信システムでは、受信信号の復調に際し、直流成分（DC 成分）の混入により復調動作に大きな影響を与えることが知られている。この影響を抑えるため、特許文献 1 などの関連する技術では、DC オフセットの除去が行われている。

【0003】

直交変調信号を復調する特許文献 1 では、受信信号から直交信号を抽出し、DC オフセ

50

ットをカットした後、A D変換し復調を行っている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2007-88983号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1などの関連する復調装置では、A D変換の前にD C成分をカットしている。このため、D C成分のカットにより本来伝送データとして受信した信号のD C成分に近い周波数成分が遮断されてしまい、D Cオフセットが発生してしまう。そうすると、受信信号の理想とする信号点からD Cオフセット分信号点がずれてしまうため、通信品質が劣化するという問題があった。特に、デジタル変調方式において、多値数が多くなるにつれ信号点間隔が短くなるため、D Cオフセットによって信号点にずれが生じると、本来受信すべき信号点から隣接する信号点に移り誤った伝送データとして復調し、通信品質の劣化を招いていた。

10

【0006】

本発明の目的は、上述した課題を解決する復調装置及び復調方法を提供することにある。

【課題を解決するための手段】

20

【0007】

本発明の復調装置は、入力信号からアナログ直交信号を生成する直交信号生成部と、前記アナログ直交信号の低周波成分を遮断する低周波遮断部と、前記低周波成分が遮断されたアナログ直交信号をデジタル直交信号に変換するA / D変換部と、前記デジタル直交信号に対し復調処理を行い直交復調信号を生成する復調部と、前記生成された直交復調信号のコンスタレーションポイントに基づく誤差を検出する誤差検出部と、前記検出された誤差に応じたオフセットにより前記デジタル直交信号を補正するオフセット補正部と、を備えるものである。

【0008】

また、本発明の復調方法は、入力信号からアナログ直交信号を生成し、前記生成されたアナログ直交信号の低周波成分を遮断し、前記低周波成分が遮断されたアナログ直交信号をデジタル直交信号に変換し、前記変換されたデジタル直交信号に対し復調処理を行い直交復調信号を生成し、前記生成された直交復調信号のコンスタレーションポイントに基づく誤差を検出し、前記検出された誤差に応じたオフセットにより前記デジタル直交信号を補正するものである。

30

【発明の効果】

【0009】

本発明によれば、精度よくD Cオフセットを補償し通信品質の劣化を防ぐことが可能な復調装置及び復調方法を提供することができる。

【図面の簡単な説明】

40

【0010】

【図1】本発明の復調装置の構成の一例を示す概略図である。

【図2】本発明の実施の形態1にかかる復調装置の構成を示すブロック図である。

【図3】本発明の実施の形態1にかかる復調装置の復調動作によるコンスタレーションポイントを示す図である。

【図4】本発明の実施の形態1にかかる復調装置の復調動作によるコンスタレーションポイントを示す図である。

【図5】本発明の実施の形態1にかかる復調装置の周波数特性を示す図である。

【図6】本発明の実施の形態1にかかる復調装置の復調動作によるコンスタレーションポイントを示す図である。

50

【図 7】本発明の実施の形態 1 にかかる復調装置の復調動作によるコンスタレーションポイントを示す図である。

【図 8】本発明の実施の形態 1 にかかる復調装置の復調動作によるコンスタレーションポイントを示す図である。

【図 9】本発明の実施の形態 1 にかかる復調装置の復調動作によるコンスタレーションポイントを示す図である。

【図 10】本発明の実施の形態 2 にかかる復調装置の構成を示すブロック図である。

【発明を実施するための形態】

【0011】

(本発明の特徴)

本発明の実施の形態の説明に先立って、本発明の特徴についてその概要を図 1 を用いて説明する。

【0012】

図 1 に示されるように、本発明の復調装置 10 は、直交信号生成部 11、低周波遮断部 12、A/D 変換部 13、復調部 14、誤差検出部 15、オフセット補正部 16 を備えている。

【0013】

そして、直交信号生成部 11 は、入力信号からアナログ直交信号を生成し、低周波遮断部 12 は、アナログ直交信号の低周波成分を遮断し、A/D 変換部 13 は、低周波成分が遮断されたアナログ直交信号をデジタル直交信号に変換し、復調部 14 は、デジタル直交信号に対し復調処理を行い直交復調信号を生成し、誤差検出部 15 は、生成された直交復調信号のコンスタレーションポイント(信号点)に基づく誤差を検出し、オフセット補正部 16 は、検出された誤差に応じたオフセットによりデジタル直交信号を補正することを、本発明の主要な特徴としている。コンスタレーションポイントとは、信号の I_{ch}/Q_{ch} 成分を $I-Q$ 座標平面上に表した信号点のことである。

【0014】

本発明の復調装置によれば、A/D 変換後の信号に対しオフセット補正を行うため、A/D 変換前に混入した DC オフセットを精度よく除去することができる。そして、直交復調信号のコンスタレーションポイントのずれに基づいてオフセットを除去するため、効率よく高速にオフセットを除去し通信品質の劣化を防ぐことができる。

【0015】

(本発明の実施の形態 1)

次に、本発明の実施の形態 1 について図面を参照して詳細に説明する。図 2 は、本発明の実施の形態 1 の復調装置 100 の構成を示している。復調装置 100 は、IF (Intermediate Frequency : 中間周波数) 信号を入力とし、直交復調を行い、直交する I_{ch}/Q_{ch} (同相・直交チャンネル) 信号を出力する。入力される IF 信号は、QPSK、QAM 等の多値直交変調信号である。なお、復調装置 100 から出力された I_{ch}/Q_{ch} 信号は、逆インターリーブや QPSK、QAM 復調などさらに必要な復調・復号処理が行われ、データ系列に復号される。

【0016】

図 2 に示されるように、復調装置 100 は、直交復調器 110、DC カット用コンデンサ 121、122、A/D コンバータ 131、132、ADC 制御部 141、142、第 1 の複素乗算器 151、第 2 の複素乗算器 152、誤差検出部 160、キャリア再生器 170、NCO 181 から構成されている。例えば、図 1 の構成との対応関係を示すと、直交復調器 110 は直交信号生成部 11、DC カット用コンデンサ 121、122 は低周波遮断部 12、A/D コンバータ 131、132 は A/D 変換部 13、第 1 の複素乗算器 151 は復調部 14、誤差検出部 160 は誤差検出部 15、ADC 制御部 141、142 及び第 2 の複素乗算器 152 はオフセット補正部 16 に、それぞれ対応している。

【0017】

直交復調器 110 は、IF 信号が入力され、IF 信号から直交する I_{ch}/Q_{ch} 成分

10

20

30

40

50

を抽出し I_{ch1} , Q_{ch1} 出力する。すなわち、受信アンテナで受信した RF (Radio Frequency) 信号を帯域制限・レベル調整等により周波数変換された IF 信号が直交復調器 110 に入力される。そして、直交復調器 110 は、IF 信号に対し、発信器 113 の信号をシフト回路 114 により 90° シフトした信号を乗算器 111 により乗算して、 I_{ch} 成分の I_{ch1} を生成し、また、IF 信号に対し、発信器 113 の信号を乗算器 112 により乗算して、 Q_{ch} 成分の Q_{ch1} を生成する。

【0018】

この I_{ch1} , Q_{ch1} は、DC カット用コンデンサ 121 , 122、AD コンバータ 131 , 132、ADC 制御部 141 , 142 を介して、第 1 の複素乗算器 151 に入力される。すなわち、DC カット用コンデンサ 121 , 122 は、 I_{ch1} , Q_{ch1} から DC 成分をカットした I_{ch2} , Q_{ch2} を出力し、AD コンバータ 131 , 132 は、DC 成分がカットされた I_{ch2} , Q_{ch2} を、デジタルの I_{ch3} , Q_{ch3} に変換する。

10

【0019】

DC カット用コンデンサ 121 , 122 は、受信アンテナから直交復調器 110 及び AD コンバータ 131 , 132 までの間に無線通信システムを構成するために設けられるミキサ、アンプ、フィルタ等のデバイス毎に異なる電気特性 (DC センター電圧) を調整するために使用される。そして、後述のように DC カット用コンデンサにより DC オフセットが発生する。

【0020】

ADC (Automatic DC offset Canceller) 制御部 141 , 142 は、デジタルの I_{ch3} , Q_{ch3} に対し、第 2 の複素乗算器 152 からの誤差信号 A_{i2} , A_{q2} に基づき DC オフセットを除去し、 I_{ch4} , Q_{ch4} を出力する。

20

【0021】

第 1 の複素乗算器 151 は、DC オフセットを除去した I_{ch4} , Q_{ch4} に対し、複素乗算を行い、位相回転制御された I_{ch5} , Q_{ch5} を出力する。 I_{ch5} , Q_{ch5} は、コンスタレーションポイントを示すコンスタレーション・データである。なお、この複素乗算は復調演算の一例であり、他の演算によりコンスタレーション・データを生成してもよい。

【0022】

I_{ch5} , Q_{ch5} に基づいて、フィードバック制御、すなわち、複素乗算器に与えられるキャリア位相等の制御、ADC 制御部に与えられるオフセットの制御が行われる。

30

【0023】

誤差検出部 160 は、 I_{ch5} , Q_{ch5} のコンスタレーション・データについて、受信信号の理想とする信号点との誤差ベクトルにより誤差計算が行われ、 I_{ch5} , Q_{ch5} のコンスタレーション・データの DC オフセットによる信号点のずれを誤差信号 A_{i1} , A_{q1} として出力する。また、誤差検出部 160 は、キャリア再生のための誤差信号 C_1 も出力する。

【0024】

キャリア再生器 170 は、キャリア位相検出機能とループフィルタ機能を持ち、第 1 の複素乗算器 151 と NCO (Numerical Controlled Oscillator) 181 とでキャリア再生ループを構成する。また、NCO 181 は、キャリア再生器 170 からの入力データに応じて周波数の変更と位相の変更を行い、第 1 の複素乗算器 151 , 第 2 の複素乗算器 152 のための数値制御型発振器である。すなわち、キャリア再生器 170 は、誤差信号 C_1 に基づいて、キャリア再生制御信号 C_2 を生成し、NCO 181 は、キャリア再生制御信号 C_2 に基づいた周波数のキャリア信号 C_3 を出力する。キャリア信号 C_3 に基づいて、第 1 の複素乗算器 151、第 2 の複素乗算器 152 は複素乗算を行う。

40

【0025】

第 2 の複素乗算器 152 は、入力された誤差信号 A_{i1} , A_{q1} を第 1 の複素乗算器 151 で位相回転制御される前の位相に戻す。第 1 の複素乗算器 151 とは逆方向の位相回

50

転制御が行われ、第1の複素乗算器151の位相回転制御前の角度に補正された誤差信号 A_{i2} , A_{q2} をADC制御部141 , 142へ出力する。

【0026】

ADC制御部141 , 142では、第2の複素乗算器152から入力される位相回転制御前の角度に補正された誤差信号 A_{i2} , A_{q2} からADC制御値を生成し、A/Dコンバータ131 , 132から入力される I_{ch3} , Q_{ch3} に対してDCオフセット補償演算を実施する。

【0027】

次に、図3～図9を用いて、復調装置100の復調動作について説明する。なお、ここでは、QPSK信号を復調する例について説明する。

10

【0028】

図3～9に示されるように、復調装置100では、直交成分の抽出(ステップ1)、DCカット(ステップ2)、複素乗算処理(ステップ3)、誤差判定(ステップ4)、逆複素乗算処理(ステップ5)、オフセット補正(ステップ6)の順に処理が行われ、オフセット補正の後、さらに複素乗算が行われる。

【0029】

まず、図3に示されるように、直交復調器110は、受信信号であるIF信号を直交した2系統の I/Q_{ch} 成分データに分離・抽出し、DCカット前の I_{ch1} , Q_{ch1} を出力する(ステップ1)。

【0030】

20

次いで、図4に示されるように、DCカット用コンデンサ121 , 122は、 I_{ch1} , Q_{ch1} からDC成分をカットし、 I_{ch2} , Q_{ch2} を出力する(ステップ2)。

【0031】

ここで、図5にDCカット用コンデンサが遮断する周波数特性を示す。DCカット用コンデンサ121 , 122を設けているため、本来伝送データとして受信した信号の直流成分(DC)に近い周波数成分(図5(a)の斜線部)が遮断される。この低周波成分の遮断によりDCオフセットが発生することになる。その結果、図4に示されるように、DCカットされた I_{ch2} , Q_{ch2} は、受信信号の理想とする信号点 I_{ch1} , Q_{ch1} からDCオフセット分信号点がずれることになる。したがって、ADコンバータ131 , 132により、 I_{ch2} , Q_{ch2} をデジタル変換した I_{ch3} , Q_{ch3} もDCオフセットが含まれた信号となる。

30

【0032】

次いで、図6に示されるように、第1の複素乗算器151は、ADコンバータ131 , 132とADC制御部141 , 142を介して入力される I_{ch4} , Q_{ch4} に対し、複素乗算を行い、 I_{ch5} , Q_{ch5} を出力する(ステップ3)。このとき、第1の複素乗算器151は、ADC制御部141 , 142から入力される I_{ch4} , Q_{ch4} に対し回転対称変換制御を行い、受信信号の位相回転方向とは逆方向の回転を与える位相回転制御により、受信信号点の位相回転を停止する。すなわち、第1の複素乗算器151は、ADC制御部141 , 142から入力される I_{ch4} , Q_{ch4} と、 \sin/\cos 値入力との複素乗算を行い、複素乗算結果より、受信信号の位相回転方向に対して逆方向となる位相回転制御を行い、受信信号の位相回転を止め、 I_{ch5} , Q_{ch5} を出力する。

40

【0033】

次いで、図7に示されるように、誤差検出部160は、 I_{ch5} , Q_{ch5} に対し誤差判定を行う(ステップ4)。誤差検出部160は、第1の複素乗算器151から入力される I_{ch5} , Q_{ch5} のコンストラクション・データ毎に受信信号の推測値を求める。具体的には、AD変換前の信号として理想とする信号点(基準点)を、 I_{ch5} , Q_{ch5} を硬判定することで求める。そして、 I_{ch5} , Q_{ch5} と求められた硬判定結果の信号点との誤差検出を行い、検出された誤差の差分ベクトルを計算し、 I_{ch5} , Q_{ch5} のコンストラクション・データ(シンボルデータ)毎の誤差信号 A_{i1} , A_{q1} を第2の複素乗算器152へ出力する。

50

【0034】

次いで、図8に示されるように、第2の複素乗算器152は、誤差信号 A_{i1} 、 A_{q1} に対し、逆複素乗算を行い、 A_{i2} 、 A_{q2} を出力する(ステップ5)。すなわち、第2の複素乗算器152は、第1の複素乗算器151とは逆方向の位相回転制御を行う。第2の複素乗算器152は、誤差検出部160から入力される誤差信号 A_{i1} 、 A_{q1} と、 Sin/Cos 値入力との複素乗算を行う。この複素乗算結果より、誤差検出部160から入力された I_{ch}/Q_{ch} それぞれの誤差信号 A_{i1} 、 A_{q1} を第1の複素乗算器151で位相制御される前の状態の位相に戻す回転制御が行われ、 A_{i2} 、 A_{q2} を出力する。

【0035】

この回転制御により、ADC制御部141、142で行われるDCオフセット補償を制御するための信号の回転位相が、ADC制御部141、142にADコンバータ131、132から入力されるDCオフセットが含まれた I_{ch3} 、 Q_{ch3} の回転位相と同一の回転位相となり、正しくADC制御が行われる。

10

【0036】

次いで、図9に示されるように、ADC制御部141、142は、 A_{i2} 、 A_{q2} に基づいて、 I_{ch3} 、 Q_{ch3} のDCオフセットを補正する(ステップ6)。すなわち、ADC制御部141、142は、DCカット用コンデンサ121、122を設けることで発生するDCオフセットの補償と、送信パターンに依存するDCオフセットを補償する。

【0037】

ADC制御部141、142は、第2の複素乗算器152から入力される第1の複素乗算器151の位相回転制御前の角度に補正された誤差信号 A_{i2} 、 A_{q2} を積分器の積分制御に使用し、積分器の積分結果をADC制御値としてA/Dコンバータ131、132から入力される I_{ch3} 、 Q_{ch3} に対してDCオフセット補正演算を実施し、信号点を理想とする点へ移動させる。

20

【0038】

これにより、図9に示されるように、DCオフセットによりずれた信号点が受信信号の理想とする信号点に戻され、受信信号の信号点のずれからキャリア同期前にADC制御が行われ、高速なDCオフセット補償制御を実現している。

【0039】

本実施の形態では、以上の動作により、受信信号の信号点のずれからキャリア同期前にADC制御を行い、受信シンボル単位の高速なDCオフセット補償を実現し、高速なDCオフセット補償制御が受信信号となる I/Q_{ch} データに対して常に実施され、DCオフセットによる通信品質の劣化を防ぎ、特性(ビット誤り率)改善・性能向上が可能となる。

30

【0040】

すなわち、本発明では、DCカットにより低周波成分が遮断され発生するDCオフセットによる通信品質の劣化を防ぐことができる。特に、本発明では、受信信号の信号点のずれからキャリア同期前にADC制御を行い、高速なDCオフセット補償を実現している。

【0041】

関連する技術では、DCオフセット制御の制御情報を生成するために、ADコンバータからの信号を積分してDCオフセット成分を取り出していた。しかし、実際のDCオフセット量は、ADコンバータに入力される信号の振幅に比べて比較的小さいため、この方法でDCオフセット成分を取り出すためには十分時間をかけて積分する必要があった。本発明では、格子点からのずれ量を元にDCオフセットを求めるため、受信信号に雑音が含まれていないときには、確実にDCオフセットの情報を取り出すことができる。たとえ受信信号に雑音が含まれていた場合でも、関連する方法よりも短い時間で積分すればDCオフセットの情報を取り出すことができる。従って、DCオフセットの補償制御が高速で常に受信信号に対して行われ、DCオフセットによる通信品質の劣化を防ぎ、特性(ビット誤り率)改善・性能向上が可能となる。

40

【0042】

50

また、本発明により、DCオフセットによる通信品質の劣化を防ぐ事が可能なため、無線通信システムを構成するにあたり、DCカットを用いて電気的特性が異なる汎用ICを容易に接続することが可能となり、同一な電気特性を持つICをそろえる必要がなくなり安価な無線通信システムを構成できる。

【0043】

さらに、本発明では、デジタル変調方式を用いた無線通信システム（装置）において、多値数が増え信号点間隔が短くなる場合でも、DCオフセットによる通信品質の劣化を防ぎ、特性（ビット誤り率）改善・性能向上が可能となる

【0044】

（本発明の実施の形態2）

次に、本発明の実施の形態2について説明する。図10は、本発明の実施の形態2の復調装置200の構成を示している。

【0045】

本発明の実施の形態2の復調装置200は、図2で示した本発明の実施の形態1の復調装置100と比べて、ADC制御部141，142と第1の複素乗算器151との間に、第1の複素乗算器153と波形整形フィルタ191，192を追加し、さらに第1の複素乗算器153の制御のためのNCO182と、キャリア再生器170からのキャリア再生信号をもとにNCO182を制御するAFC（Automatic Frequency Control）制御部190と、第1の複素乗算器153で制御される位相回転方向とは逆の位相回転制御を行う第2の複素乗算器154を追加した構成となる。

【0046】

本発明の実施の形態2の構成において、変調波の受信周波数が何らかの理由（経時変化や温度変化等によるローカル信号の周波数ずれなど）でずれて波形整形フィルタ191，192の通過帯域から外れることを防ぐため、周波数がずれたことを検知した時には、AFC制御部190からNCO182に対して発振周波数の調整を行い、第1の複素乗算器153によって入力信号が波形整形フィルタを通過するように調整を行う。

【0047】

受信信号の周波数がずれて、受信信号の波形整形を行うために用いる波形整形フィルタ191，192により受信信号の帯域が削られると、符号間干渉や、受信信号レベルの低下による特性（通信品質）劣化が発生するが、この実施の形態ではそれを防ぐ事が可能となる。

【0048】

このような構成の場合、本発明のDCオフセット補償を行うためには、第1の複素乗算器153の前に配置する必要があるため、制御信号は実施の形態1に対してさらに第2の複素乗算器154を用いてADC制御部141，142が配置されているところでの制御信号に変換する。

【0049】

なお、本発明は上記実施の形態に限られたものではなく、趣旨を逸脱しない範囲で適宜変更することが可能である。

【符号の説明】

【0050】

- 10 復調装置
- 11 直交信号生成部
- 12 低周波遮断部
- 13 A/D変換部
- 14 復調部
- 15 誤差検出部
- 16 オフセット補正部
- 100，200 復調装置
- 110 直交復調器

10

20

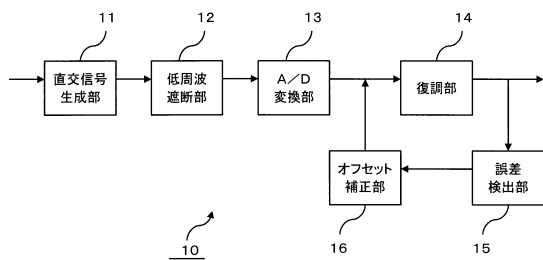
30

40

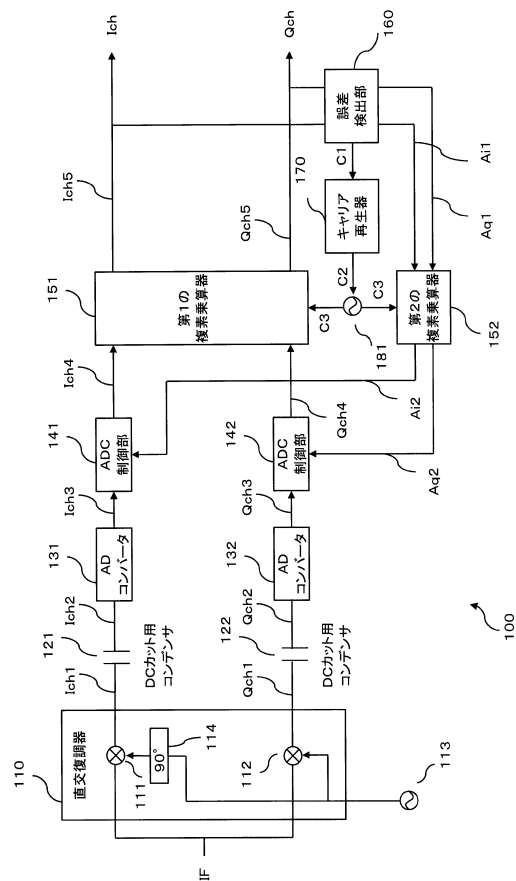
50

- 1 1 1 , 1 1 2 乗算器
- 1 1 3 発信器
- 1 1 4 シフト回路
- 1 2 1 , 1 2 2 DCカット用コンデンサ
- 1 3 1 , 1 3 2 ADコンバータ
- 1 4 1 , 1 4 2 ADC制御部
- 1 5 1 , 1 5 3 第1の複素乗算器
- 1 5 2 , 1 5 4 第2の複素乗算器
- 1 6 0 誤差検出部
- 1 7 0 キャリア再生器
- 1 9 0 AFC制御部
- 1 9 1 , 1 9 2 波形整形フィルタ

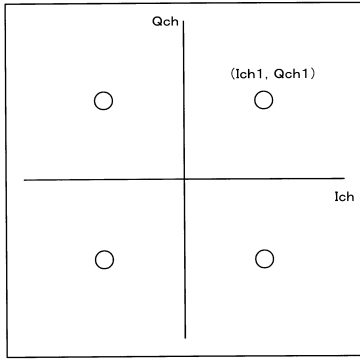
【図1】



【図2】

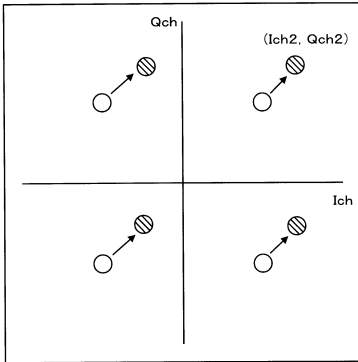


【図3】



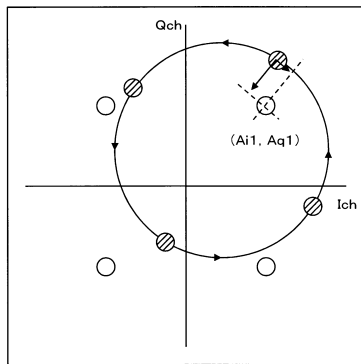
<ステップ1> 直交成分抽出(DCカット前)

【図4】



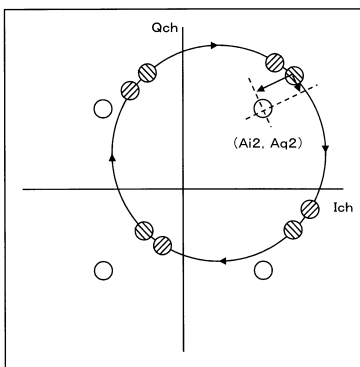
<ステップ2> DCカット(DC成分にずれが生じる)

【図7】



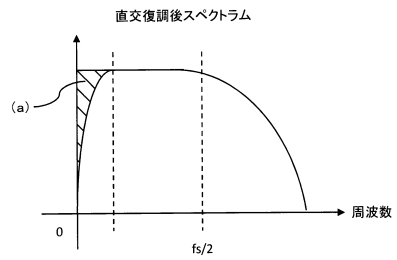
<ステップ4> 誤差判定(基準点との誤差を検出)

【図8】

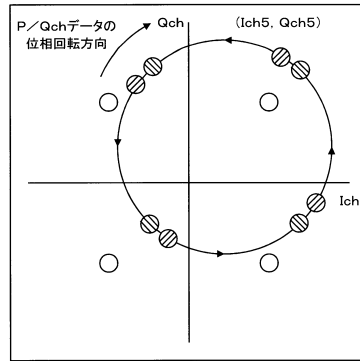


<ステップ5> 逆複素乗算処理(信号点の回転を戻す)

【図5】

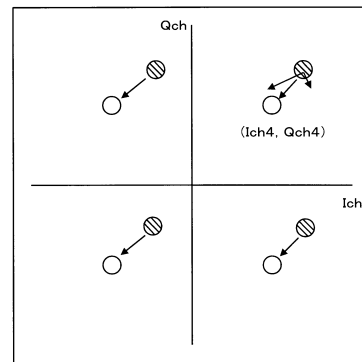


【図6】



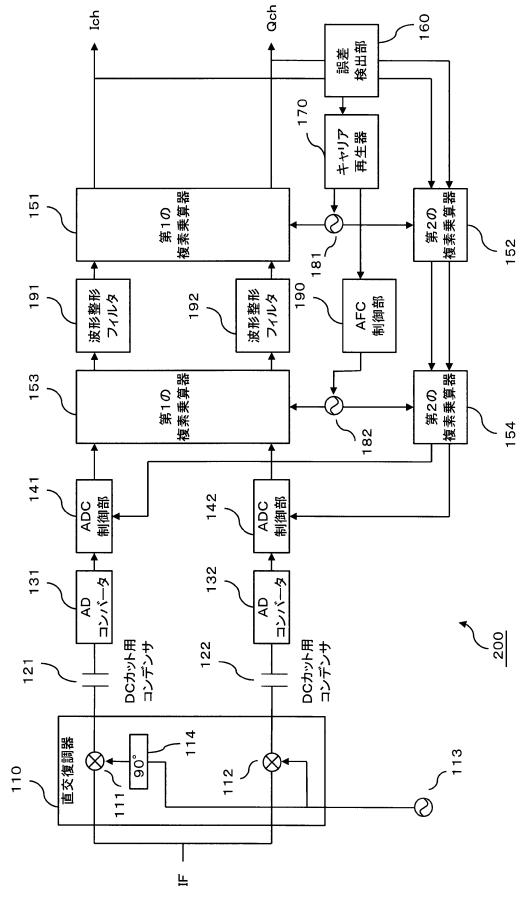
<ステップ3> 複素乗算処理(信号点をロックさせる)

【図9】



<ステップ6> オフセット補正(誤差成分を積分)

【図10】



フロントページの続き

- (72)発明者 宗次 修平
東京都品川区東品川四丁目10番27号 NECエンジニアリング株式会社内
- (72)発明者 狩野 雄慈
東京都品川区東品川四丁目10番27号 NECエンジニアリング株式会社内

審査官 彦田 克文

- (56)参考文献 特開平11-284677(JP,A)
特開平11-225179(JP,A)
特開2008-177852(JP,A)
特開平06-152676(JP,A)
特開平10-041992(JP,A)
特開平06-205067(JP,A)
特開平06-078009(JP,A)
特開2009-049772(JP,A)
特開2008-278174(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| H04L | 27/38 |
| H04L | 27/00 |