



# (12)发明专利

(10)授权公告号 CN 104253587 B

(45)授权公告日 2017. 10. 20

(21)申请号 201310264201.8

(22)申请日 2013.06.27

(65)同一申请的已公布的文献号

申请公布号 CN 104253587 A

(43)申请公布日 2014.12.31

(73)专利权人 上海东软载波微电子有限公司

地址 200235 上海市徐汇区龙漕路299号天  
华信息科技园2号楼A座5层

(72)发明人 刘瑞金 张旭 陶晶晶

(74)专利代理机构 北京同立钧成知识产权代理  
有限公司 11205

代理人 刘芳

(51)Int. Cl.

H03B 5/04(2006.01)

(56)对比文件

CN 103066942 A, 2013.04.24, 说明书第3页  
第24段至第4页第26段, 说明书附图2.

CN 1208873 A, 1999.02.24, 说明书第3页第  
27行至第8页第9行, 说明书附图2-5.

US 6737924 B1, 2004.05.18, 全文.

CN 103098372 A, 2013.05.08, 全文.

CN 102981537 A, 2013.03.20, 说明书第1页  
第5段至第8段, 说明书附图1.

CN 101179266 A, 2008.05.14, 全文.

CN 1993884 A, 2007.07.04, 全文.

审查员 陈雅

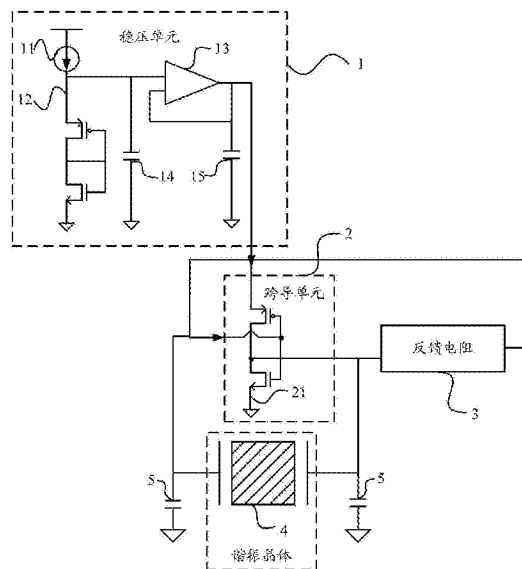
权利要求书1页 说明书5页 附图2页

(54)发明名称

晶体振荡器

(57)摘要

本发明提供一种晶体振荡器, 包括: 稳压单元、跨导单元、反馈电阻、谐振晶体和至少两个接地电容, 稳压单元包括: 电流源和第一支路, 其中第一支路包括依次串联的PMOS和NMOS, PMOS的源极与电流源的输出端连接, PMOS的栅极与NMOS的漏极连接, NMOS的源极接地; 跨导单元包括第二支路, 第二支路包括依次串联的PMOS和NMOS, PMOS的源极与稳压单元的输出端连接; PMOS的栅极和NMOS的栅极均与谐振晶体的输入端, 以及与反馈电阻的一端连接, PMOS的漏极和NMOS的漏极均与谐振晶体的输出端, 以及与反馈电阻的另一端连接; 至少两个接地电容, 分别连接在谐振晶体的两侧并接地。



1. 一种晶体振荡器,包括:稳压单元、跨导单元、反馈电阻、谐振晶体和至少两个接地电容,其特征在于,

所述稳压单元包括:电流源和第一支路,其中

所述第一支路中包括依次串联的P型金属氧化物半导体PMOS和N型金属氧化物半导体NMOS,所述第一支路的PMOS的源极与所述电流源的输出端连接;所述第一支路中,PMOS的栅极与NMOS的栅极连接,PMOS的漏极与NMOS的漏极连接,PMOS的栅极与NMOS的漏极连接,所述NMOS的源极接地;

所述跨导单元包括第二支路,所述第二支路中包括依次串联的PMOS和NMOS,所述第二支路中,PMOS的漏极与NMOS的漏极连接,PMOS的栅极与NMOS的漏极连接,所述第二支路中的PMOS的源极与所述稳压单元的电压输出端连接;

所述第二支路中的PMOS的栅极和NMOS的栅极均与所述谐振晶体的输入端连接,所述第二支路中的PMOS的漏极和NMOS的漏极均与所述谐振晶体的输出端连接;

所述第二支路中的PMOS的栅极和NMOS的栅极均与所述反馈电阻的一端连接,所述第二支路中的PMOS的漏极和NMOS的漏极均与所述反馈电阻的另一端连接;

至少两个所述接地电容,分别连接在所述谐振晶体的两侧并接地;

所述第一支路的个数为M,M为大于或等于1的整数,所述M大于1时,所述各个第一支路之间互相并联;所述稳压单元还包括用于控制每个第一支路的连通开关;

所述第二支路的个数为N,N为大于1的整数,所述各个第二支路之间互相并联;所述跨导单元还包括用于控制每个第二支路的连通开关。

2. 根据权利要求1所述的晶体振荡器,其特征在于,所述稳压单元具体包括:电流源、第一支路、放大器、稳压电容和相位补偿电容,其中,

所述放大器的第一输入端与所述第一支路中的PMOS的源极连接,并与所述电流源的输出端连接,所述放大器的第二输入端与所述放大器的输出端连接,并与所述相位补偿电容的第一端连接;

所述放大器的输出端与所述跨导单元的第二支路中的PMOS源极连接;

所述稳压电容的第一端与所述放大器的第一输入端连接;

所述稳压电容的第二端和所述相位补偿电容的第二端均接地。

3. 根据权利要求1所述的晶体振荡器,其特征在于,所述各个第一支路中的PMOS和其他第一支路中的PMOS的尺寸不同;所述各个第一支路中的NMOS和其他第一支路中的NMOS的尺寸不同。

4. 根据权利要求1所述的晶体振荡器,其特征在于,所述跨导单元还包括至少一个限流电阻,每个所述限流电阻串联在每个所述第二支路中。

5. 根据权利要求4所述的晶体振荡器,其特征在于,所述反馈电阻的电阻值可调。

## 晶体振荡器

### 技术领域

[0001] 本发明实施例涉及集成电路技术,尤其涉及一种晶体振荡器。

### 背景技术

[0002] 随着集成电路(Integrated Circuit,缩写:IC)产业的发展,振荡器已经成为IC电路不可缺少的一部分,而振荡器可以分为RC(电阻电容)振荡器、陶瓷振荡器、晶体振荡器等。其中,晶体振荡器作为一种用于稳定频率和选择频率的电子器件,已被广泛应用于移动电话载波通讯、广播电视、卫星通讯、原子钟、数字仪表、计算机程控交换机、VCD、DVD、铁路信号及通信系统中的频率信号源设备中,还可以作为温度、压力、重量的感应元件使用。

[0003] 但是,由于互补金属氧化物半导体(Complementary Metal-Oxide Semiconductor,简称:CMOS)的性能,如起振条件、工作电压等,易受器件的生产工艺以及工作环境的温度影响,因此,当晶体振荡器中的CMOS器件的生产工艺发生变化或者工作环境的温度发生变化时,需要较高的功耗才能保证其正常振荡,因此,现有技术的晶体振荡器的功耗较高。

### 发明内容

[0004] 本发明实施例提供一种晶体振荡器,以解决现有技术的晶体振荡器的功耗高的问题。

[0005] 本发明提供一种晶体振荡器,包括:稳压单元、跨导单元、反馈电阻、谐振晶体和至少两个接地电容,其中,

[0006] 所述稳压单元包括:电流源和第一支路,其中

[0007] 所述第一支路中包括依次串联的P型金属氧化物半导体PMOS和N型金属氧化物半导体NMOS,所述第一支路的PMOS的源极与所述电流源的输出端连接;所述第一支路中,PMOS的栅极与NMOS的栅极连接,PMOS的漏极与NMOS的漏极连接,PMOS的栅极与NMOS的漏极连接,所述NMOS的源极接地;

[0008] 所述跨导单元包括第二支路,所述第二支路中包括依次串联的PMOS和NMOS,所述第二支路中,PMOS的漏极与NMOS的漏极连接,PMOS的栅极与NMOS的漏极连接,所述第二支路中的PMOS的源极与所述稳压单元的电压输出端连接;

[0009] 所述第二支路中的PMOS的栅极和NMOS的栅极均与所述谐振晶体的输入端连接,所述第二支路中的PMOS的漏极和NMOS的漏极均与所述谐振晶体的输出端连接;

[0010] 所述第二支路中的PMOS的栅极和NMOS的栅极均与所述反馈电阻的一端连接,所述第二支路中的PMOS的漏极和NMOS的漏极均与所述反馈电阻的另一端连接;

[0011] 至少两个所述接地电容,分别连接在所述谐振晶体的两侧并接地。

[0012] 本发明提供的晶体振荡器,通过稳压单元中的电流源输出的电流经过依次串联的PMOS和NMOS,提供能够与PMOS器件和NMOS器件的生产工艺自适应变化的电压,使得稳压单元输出的电压能够自动地调节,在工艺变化和环境温度变化时,能给晶体振荡器提供适合

的工作电压,使晶体振荡器始终工作在亚阈值区,从而降低晶体振荡器的功耗。

### 附图说明

- [0013] 图1为本发明晶体振荡器实施例一的结构示意图;  
[0014] 图2为本发明晶体振荡器实施例一中的稳压单元的结构示意图;  
[0015] 图3为本发明晶体振荡器实施例一中跨导单元的结构示意图;  
[0016] 图4为本发明晶体振荡器实施例一中反馈电阻的结构示意图。

### 具体实施方式

[0017] 晶体振荡器的功耗与晶体振荡的工作电压密切相关,如果将晶体振荡器的跨导单元的工作电压维持在 $V_{thp}+V_{thn}$ 附近,即,使得跨导单元中的P型金属氧化物半导体(P-type Metal-Oxide Semiconductor,简称:PMOS)和N型金属氧化物半导体(N-type Metal-Oxide Semiconductor,简称:NMOS)工作在亚阈值区,且晶振能维持正常工作,则晶体振荡器的功耗可以降到很低,其中, $V_{thp}$ 为PMOS的工作电压阈值, $V_{thn}$ 为NMOS的工作电压阈值。例如,32KHz的晶体振荡器,如果使其工作在亚阈值区,其功耗为几百纳安(nA)。而如果晶体振荡器不工作在亚阈值区,则其功耗就会很高。

[0018] 图1为本发明晶体振荡器实施例一的结构示意图,如图1所示,本实施例的晶体振荡器可以包括:稳压单元1、跨导单元2、反馈电阻3、谐振晶体4和两个接地电容5,其中,所述稳压单元1用于提供工作电压,所述跨导单元2用于根据电压的变化提供变化的且经过放大的电流,所述反馈电阻3用于提供稳定的工作点,所述谐振晶体4和两个接地电容5用于构成选频器件。

[0019] 所述稳压单元1可以包括:电流源11和第一支路12,其中,所述第一支路12中包括依次串联的PMOS和NMOS,所述第一支路12的PMOS的源极与所述电流源11的输出端连接;所述第一支路中,PMOS的栅极与NMOS的栅极连接,PMOS的漏极与NMOS的漏极连接,PMOS的栅极与NMOS的漏极连接,所述NMOS的源极接地;

[0020] 所述跨导单元2可以包括第二支路21,所述第二支路21中包括依次串联的PMOS和NMOS,所述第二支路中,PMOS的漏极与NMOS的漏极连接,PMOS的栅极与NMOS的漏极连接,所述第二支路中的PMOS的源极与所述稳压单元1的电压输出端连接;

[0021] 所述第二支路21中的PMOS的栅极和NMOS的栅极均与所述谐振晶体4的输入端连接,所述第二支路21中的PMOS的漏极和NMOS的漏极均与所述谐振晶体4的输出端连接,具体地,所述第二支路21中的PMOS的栅极和NMOS的栅极可以连接所述谐振晶体4的正向引脚,所述第二支路21中的PMOS的和NMOS的漏极可以连接所述谐振晶体4的反向引脚。所述稳压单元1输出的电压加在所述跨导单元2的第二支路21的PMOS源极。

[0022] 所述第二支路21中的PMOS和NMOS的栅极与所述反馈电阻3的一端连接,所述第二支路21中的PMOS和NMOS的源极与所述反馈电阻3的另一端连接;

[0023] 两个所述接地电容5,分别连接在所述谐振晶体4的两侧并接地。

[0024] 进一步具体地,所述稳压单元1具体可以包括:电流源11、第一支路12、放大器13、稳压电容14和相位补偿电容15,其中,

[0025] 所述放大器13的第一输入端可以与所述第一支路12中的PMOS的源极连接,并与所

述电流源11的输出端连接,所述放大器13的第二输入端与所述放大器13的输出端连接,并与所述相位补偿电容15的第一端连接;

[0026] 所述放大器13的输出端还与所述跨导单元2的PMOS源极连接;

[0027] 所述稳压电容14的第一端可以与所述放大器13的第一输入端连接;

[0028] 所述稳压电容14的第二端和所述相位补偿电容15的第二端均接地。

[0029] 晶体振荡器产生稳定振荡所需要的最低电压与CMOS的工作的环境温度及CMOS的生产工艺有关,当CMOS工作环境的温度或CMOS的生产工艺发生变化时,晶体振荡器振荡所需要的最低电压也会发生变化。

[0030] 现有技术的晶体振荡器的稳压源通常只能输出固定的电压,或者只能手动调整稳压源输出的电压,无法在CMOS工作环境的温度或CMOS的生产工艺发生变化时,自动地调节其输出的电压,因此功耗较大。

[0031] 在本实施例中,稳压单元1包含的第一支路12中包括依次串联的PMOS和NMOS,其连接方式与跨导单元2中包含的第二支路21中包括的依次串联的PMOS和NMOS相一致,因此,当晶体振荡器的工作环境的温度发生变化时,电流源11中输出的电流在经过所述第一支路12中依次串联的PMOS和NMOS所产生的电压也会发生变化,并且其变化的趋势与跨导单元2的第二支路中依次串联的PMOS和NMOS相一致。并且,由于在本实施例将放大器13的第二输入端与所述放大器13的输出端连接,使得放大器13的功能相当于跟随器,从而所述第一支路12输出的电压在经过相当于跟随器的放大器13后,该电压随着工作环境的温度的变化趋势是不变的。同样地,经过稳压电容14和相位补偿电容15修正后的电压的变化趋势也不变,从而保证了稳压单元1输出的电压随着工作环境的温度同步变化。

[0032] 并且,本实施例的晶体振荡器中包含的所有CMOS器件可以采用同一生产工艺下生产的器件,这就保证了稳压单元1中的PMOS和NMOS与跨导单元2中的PMOS和NMOS性能的偏差方向一致,其工作电压的变化和阈值电压变化趋势相一致。

[0033] 本实施例的晶体振荡器,通过稳压单元中的电流源输出的电流经过依次串联的PMOS和NMOS,提供能够随着工作环境的温度和PMOS和NMOS器件的生产工艺自适应变化的电压,使得稳压单元输出的电压能够根据生产工艺及温度自动地调节,以满足晶体振荡器的工作情况变化时也能提供适合的工作电压,使晶体振荡器始终工作在亚阈值区,从而降低晶体振荡器的功耗。

[0034] 进一步地,上述实施例的晶体振荡器,稳压单元1中的所述第一支路12的个数可以为M,M可以为大于或等于1的整数,图2为本发明晶体振荡器实施例一中的稳压单元的结构示意图,图2中以M为4为例进行描述。如图2所示,所述各个第一支路12之间可以互相并联;所述稳压单元还可以包括用于控制每个第一支路的连通开关16。本实施例的晶体振荡器,除了稳压单元1采用图2所示结构,其他器件可以采用与图1所示实施例的晶体振荡器采用相同的结构,其连接关系也可以与图1所示实施例的晶体振荡器相同。

[0035] 进一步地,所述各个第一支路12中的PMOS和其他第一支路12中的PMOS的尺寸可以不同;所述各个第一支路12中的NMOS和其他第一支路12中的NMOS的尺寸可以不同,这样,可以使得控制每个第一支路连通时稳压单元1输出的电压均不相同,再通过各个连通开关的组合,可以提供更多等级的输出电压。例如,可以设置为,每个第一支路中的PMOS和NMOS的宽长比分别为前一个第一支路中的PMOS和NMOS的宽长比的两倍。对于M为4的稳压单元,在

电流源提供的电流不变的情况下,可以提供15个等级的电压。

[0036] 本实施例的晶体振荡器,通过在稳压单元中包括多个第一支路,提供多个大小不同的电压等级;进一步地,通过将每个第一支路中的CMOS的尺寸设置为不同,使各个第一支路分别连通时就能提供不同的输出电压,通过连通开关的灵活使用,能够提供更多大小不同的电压等级,从而增加了晶体振荡器电路的灵活性。

[0037] 图3为本发明晶体振荡器实施例一中跨导单元的结构示意图,如图3所示,所述跨导单元2中的第二支路21的个数为可以N,N可以为大于或等于1的整数,图3中以N等于5为例进行描述,所述各个第二支路21之间可以互相并联;所述跨导单元2还包括用于控制每个第二支路21的连通开关22。本实施例的晶体振荡器,除了稳压单元1采用图2所示结构,其他器件可以采用与图1或图2所示实施例的晶体振荡器采用相同的结构,其连接关系也可以与图1或图2所示实施例的晶体振荡器相同。

[0038] 这是由于晶体振荡器能够实现的频率范围与跨导单元的大小密切相关,对于跨导值固定的跨导单元,只能使晶体振荡器实现较小的频率范围,本实施例中,采用多个第二支路的形式,并且每个第二支路中的PMOS和NMOS构成的跨导的跨导值大小不同,以满足不同频率的需求。通过控制每个第二支路21的连通开关,可以扩大晶体振荡器的频率范围,只要合适地选择各个第二支路21中跨导值的大小,可以实现32KHz到30MHz全频段的频率范围。例如,为了使振荡频率为32KHz,可以将跨导值设为10 $\mu$ S(微西门子);为了使振荡频率为20MHz,可以将跨导值设为1mS(毫西门子)。因此,在晶体振荡器的频率由低变高时,图3所示的跨导单元2中的连通开关依次闭合,可以逐步增大整个电路的跨导值,使其满足各种不同的振荡频率的要求,以保证该晶体振荡器稳定振荡的特性。

[0039] 进一步地,本实施例的晶体振荡器中,所述跨导单元2还可以包括限流电阻23,所述限流电阻23可以串联在某个或某些第二支路21中。这主要是针对低频的情况,例如32KHz~200KHz的频段,通常峰值电流较高,可以在部分第二支路中加入限流电阻23,以减小峰值电流,降低晶体振荡器的功耗。

[0040] 进一步地,本实施例的晶体振荡器中,所述反馈电阻3可以设计为电阻值可调的形式。这是由于当晶体振荡器的频率变化时,反馈电阻3的电阻值也需要变化,通常,对于频率从32KHz提高到30MHz,反馈电阻的电阻值需要从20M欧姆减小到100K欧姆,因此,将反馈电阻3采用电阻值可调的形式,能够满足频率变化的需求。图4为本发明晶体振荡器实施例一中反馈电阻的结构示意图,如图4所示,反馈电阻3可以由多个互相串联的电阻构成,可以根据需要调整的电阻数值大小,为多个电阻分别并联一个连通开关,通过逐个闭合连通开关的方法调整电阻值,实现对反馈电阻的电阻值的灵活调整。

[0041] 本实施例,通过采用包含多个第二支路的跨导单元,并通过连通开关控制跨导单元的跨导值的大小,以适应多种频率的需要,晶体振荡器实现超宽的频率范围;通过在跨导单元中对应于低频的第二支路中设置限流电阻,以实现晶体振荡器工作在低频时减小峰值电阻,减小峰值电流,降低晶体振荡器的功耗;通过采用电阻值可调的反馈电阻,以适应多种频率的需要,进一步保证晶体振荡器在超宽的频率范围的稳定振荡。

[0042] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进

行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

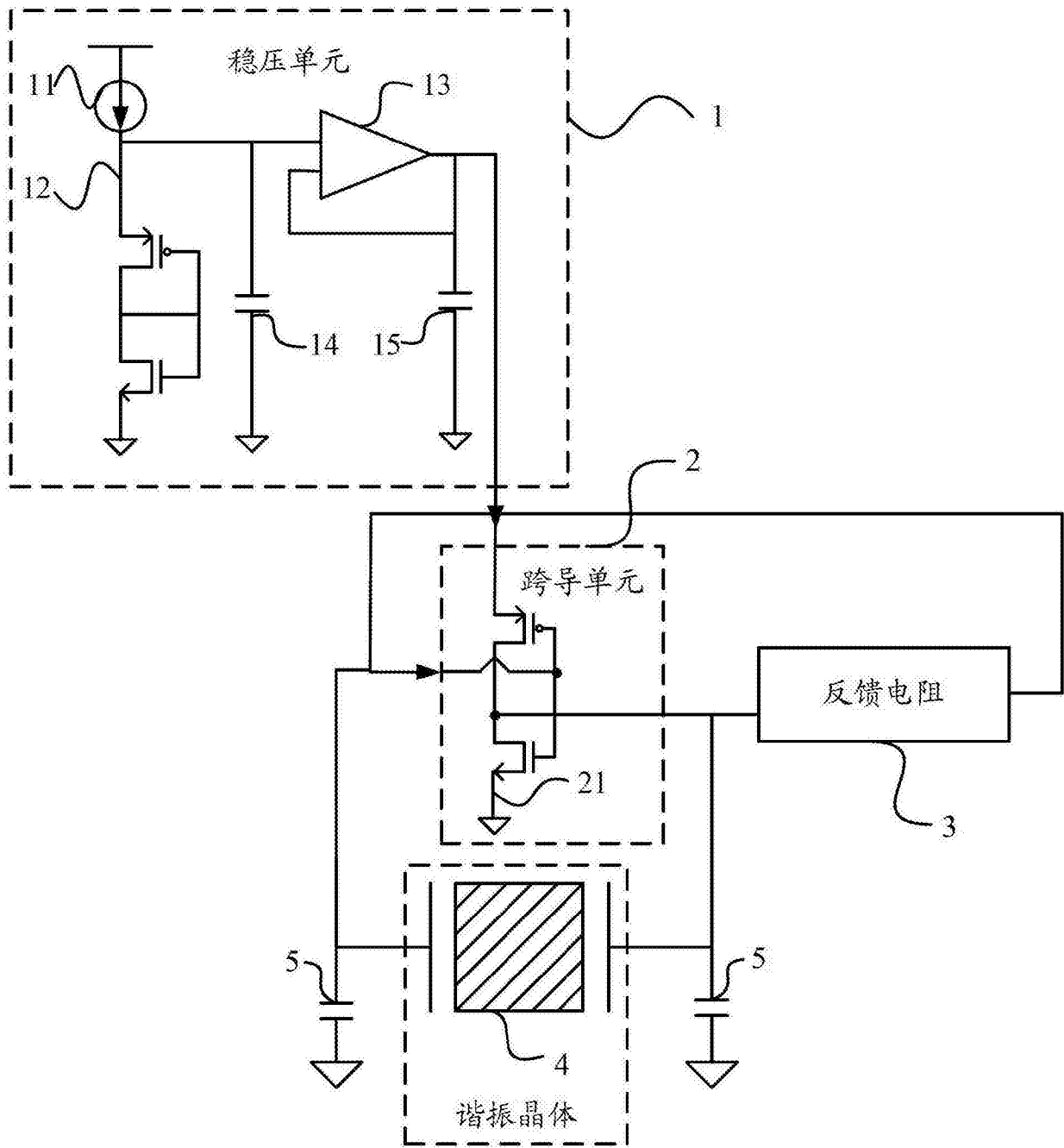


图1



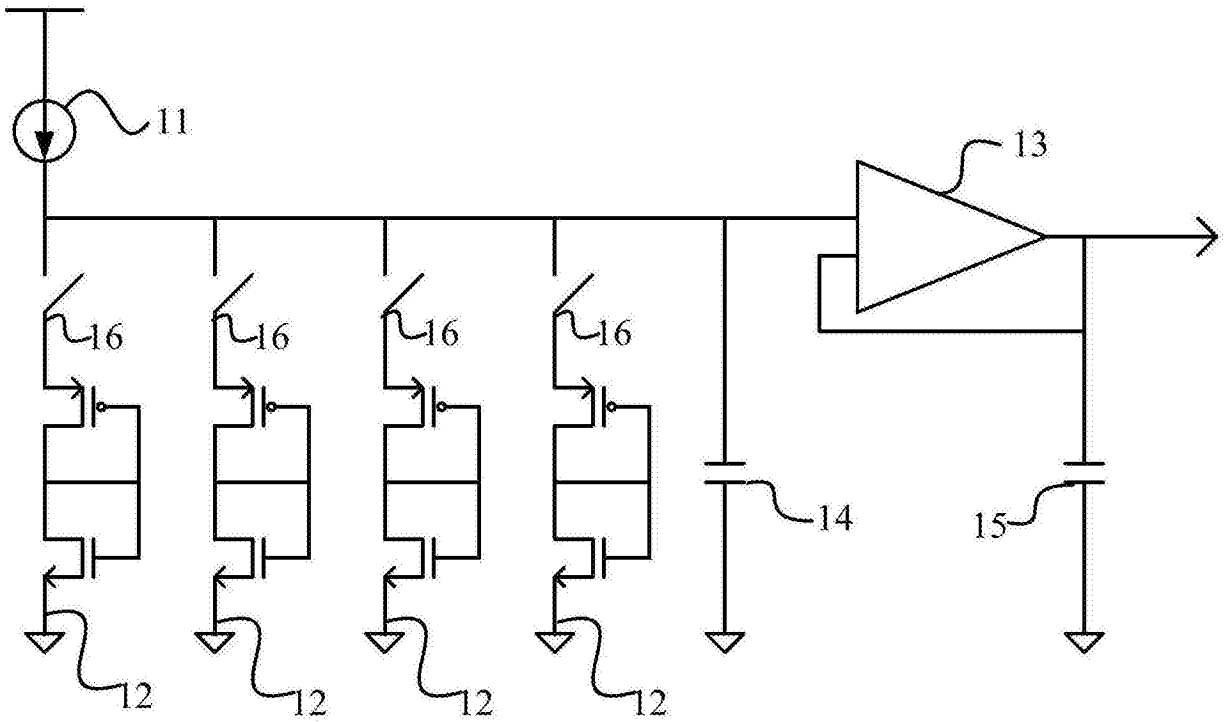


图2

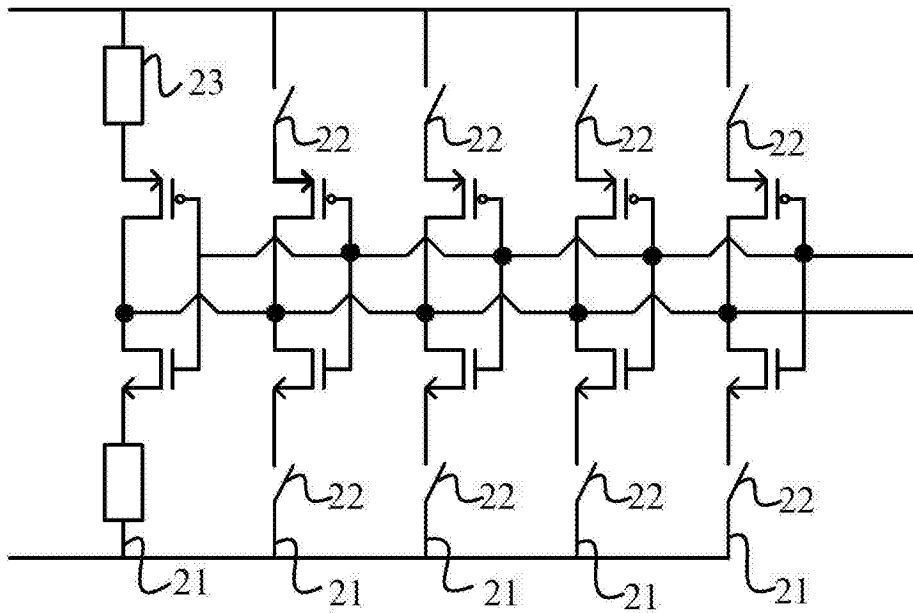


图3

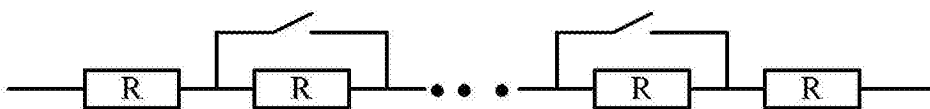


图4